



国之重器出版工程
制造强国建设

新型显示技术丛书

Principle and Design of TFT-LCD
(Second Edition)

(第二版)

TFT-LCD原理与设计

马群刚 著



中国工信出版集团

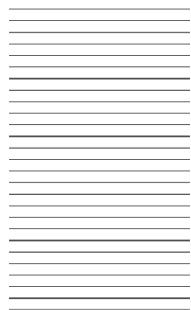


电子工业出版社
PUBLISHING HOUSE OF ELECTRONICS INDUSTRY
<http://www.phei.com.cn>



国之重器出版工程
制造强国建设

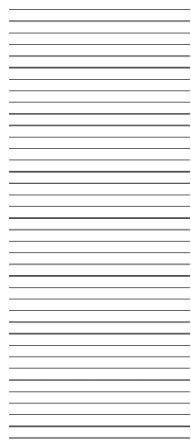
新型显示技术丛书



TFT-LCD 原理与设计

(第二版)

马群刚 著



电子工业出版社

Publishing House of Electronics Industry

北京·BEIJING

内 容 简 介

本书将科学原理与工程实践相结合,系统地介绍 TFT-LCD 的基本原理与功能设计。全书共 12 章,分三大部分。第一部分介绍 TFT-LCD 的基本概念, TFT 器件的工作原理与液晶的基本物理特性;第二部分介绍 TFT-LCD 的材料技术与工艺技术;第三部分介绍 TN/IPS/VA 显示屏原理与设计、TFT-LCD 电路驱动原理与设计、TFT-LCD 模组结构原理与设计、TFT-LCD 高品质和低成本设计、半透过型 TFT-LCD 原理与设计。本书在介绍 TFT-LCD 基本原理的基础上,全面地介绍了近几年发展起来的 TFT-LCD 新技术、新应用。

本书可作为高校、科研单位、企业、政府等学习、应用和发展 TFT-LCD 显示技术的重要参考资料。

未经许可,不得以任何方式复制或抄袭本书之部分或全部内容。

版权所有,侵权必究。

图书在版编目(CIP)数据

TFT-LCD 原理与设计/马群刚著. —2 版. —北京:电子工业出版社, 2020.12

(新型显示技术丛书)

ISBN 978-7-121-40043-8

I. ①T… II. ①马… III. ①薄膜晶体管—液晶显示器 IV. ①TN321②TN141.9

中国版本图书馆 CIP 数据核字(2020)第 234461 号

责任编辑:徐蔷薇 文字编辑:张 慧

印 刷:

装 订:

出版发行:电子工业出版社

北京市海淀区万寿路 173 信箱 邮编:100036

开 本:720×1000 1/16 印张:40.25 字数:773 千字

版 次:2011 年 9 月第 1 版

2020 年 12 月第 2 版

印 次:2020 年 12 月第 1 次印刷

定 价:200.00 元

凡所购买电子工业出版社图书有缺损问题,请向购买书店调换。若书店售缺,请与本社发行部联系,联系及邮购电话:(010) 88254888, 88258888。

质量投诉请发邮件至 zits@phei.com.cn, 盗版侵权举报请发邮件至 dbqq@phei.com.cn。

本书咨询联系方式: xuqw@phei.com.cn。

《国之重器出版工程》 编辑委员会

编辑委员会主任：苗 圩

编辑委员会副主任：刘利华 辛国斌

编辑委员会委员：

冯长辉	梁志峰	高东升	姜子琨	许科敏
陈 因	郑立新	马向晖	高云虎	金 鑫
李 巍	高延敏	何 琼	刁石京	谢少锋
闻 库	韩 夏	赵志国	谢远生	赵永红
韩占武	刘 多	尹丽波	赵 波	卢 山
徐惠彬	赵长禄	周 玉	姚 郁	张 炜
聂 宏	付梦印	季仲华		



专家委员会委员 (按姓氏笔画排列):

- | | |
|-----|-----------------|
| 于全 | 中国工程院院士 |
| 王越 | 中国科学院院士、中国工程院院士 |
| 王小谟 | 中国工程院院士 |
| 王少萍 | “长江学者奖励计划”特聘教授 |
| 王建民 | 清华大学软件学院院长 |
| 王哲荣 | 中国工程院院士 |
| 尤肖虎 | “长江学者奖励计划”特聘教授 |
| 邓玉林 | 国际宇航科学院院士 |
| 邓宗全 | 中国工程院院士 |
| 甘晓华 | 中国工程院院士 |
| 叶培建 | 人民科学家、中国科学院院士 |
| 朱英富 | 中国工程院院士 |
| 朵英贤 | 中国工程院院士 |
| 邬贺铨 | 中国工程院院士 |
| 刘大响 | 中国工程院院士 |
| 刘辛军 | “长江学者奖励计划”特聘教授 |
| 刘怡昕 | 中国工程院院士 |
| 刘韵洁 | 中国工程院院士 |
| 孙逢春 | 中国工程院院士 |
| 苏东林 | 中国工程院院士 |
| 苏彦庆 | “长江学者奖励计划”特聘教授 |
| 苏哲子 | 中国工程院院士 |
| 李寿平 | 国际宇航科学院院士 |



- 李伯虎** 中国工程院院士
- 李应红** 中国科学院院士
- 李春明** 中国兵器工业集团首席专家
- 李莹辉** 国际宇航科学院院士
- 李得天** 国际宇航科学院院士
- 李新亚** 国家制造强国建设战略咨询委员会委员、
中国机械工业联合会副会长
- 杨绍卿** 中国工程院院士
- 杨德森** 中国工程院院士
- 吴伟仁** 中国工程院院士
- 宋爱国** 国家杰出青年科学基金获得者
- 张彦** 电气电子工程师学会会士、英国工程技术
学会会士
- 张宏科** 北京交通大学下一代互联网互联设备国家
工程实验室主任
- 陆军** 中国工程院院士
- 陆建勋** 中国工程院院士
- 陆燕荪** 国家制造强国建设战略咨询委员会委员、
原机械工业部副部长
- 陈谋** 国家杰出青年科学基金获得者
- 陈一坚** 中国工程院院士
- 陈懋章** 中国工程院院士
- 金东寒** 中国工程院院士
- 周立伟** 中国工程院院士



- 郑纬民 中国工程院院士
郑建华 中国科学院院士
屈贤明 国家制造强国建设战略咨询委员会委员、工业
和信息化部智能制造专家咨询委员会副主任
项昌乐 中国工程院院士
赵沁平 中国工程院院士
郝 跃 中国科学院院士
柳百成 中国工程院院士
段海滨 “长江学者奖励计划”特聘教授
侯增广 国家杰出青年科学基金获得者
闻雪友 中国工程院院士
姜会林 中国工程院院士
徐德民 中国工程院院士
唐长红 中国工程院院士
黄 维 中国科学院院士
黄卫东 “长江学者奖励计划”特聘教授
黄先祥 中国工程院院士
康 锐 “长江学者奖励计划”特聘教授
董景辰 工业和信息化部智能制造专家咨询委员会委员
焦宗夏 “长江学者奖励计划”特聘教授
谭春林 航天系统开发总师

新型显示技术丛书编委会

总 顾 问：

王小谟 中国工程院院士

顾 问（按姓氏笔画排名）：

任咏华 中国科学院院士

江风益 中国科学院院士

李言荣 中国工程院院士

欧阳钟灿 中国科学院院士

姜会林 中国工程院院士

黄 维 中国科学院院士

曹 镛 中国科学院院士

彭 寿 中国工程院院士

戴琼海 中国工程院院士

主 编：

马群刚

联合主编：

王保平 闫晓林 于军胜 彭俊彪 夏 军

委 员（按姓氏笔画排名）

刘 斌 刘伟俭 孙晓颖 许 伟 李治福 李俊峰

杨 斌 杨柏儒 何 龙 谷至华 陆 磊 陈 宇

陈 静 陈旺桥 周国富 郑喜凤 秦 锋 袁广才

郭小军 郭汝海 曹 昆 屠 彦 彭引平



总序

新型显示产业是国民经济和社会发展的战略性和基础性产业，加快发展新型显示产业对促进我国产业结构调整、实施创新驱动发展战略、推动经济发展提质增效具有重要意义。新型显示产业具有投资规模大、技术进步快、辐射范围广、产业集聚度高等特点，是一个全球年产值超过千亿美元的新兴产业。为了推动我国新型显示产业链条的延伸和产业升级发展，贯彻党中央、国务院提出的“加快实施科技创新和制造强国的发展战略”，系统掌握新型显示产业技术的本质特征，深刻认识新型显示技术的发展趋势，具有现实和长远的战略意义。

我国领导人高度重视新型显示产业的发展。习近平总书记先后于 2007 年 6 月 19 日视察上海广电 NEC 液晶显示器有限公司的中国大陆地区第一条 G5 液晶面板生产线，2011 年 4 月 9 日视察合肥京东方光电科技有限公司（以下简称“合肥京东方”）的中国大陆地区第一条 G6 液晶面板生产线，2016 年 1 月 4 日视察重庆京东方光电有限公司的 G8.5 液晶面板生产线，2018 年 2 月 11 日视察成都中电熊猫显示科技有限公司（以下简称“成都中电熊猫”）的世界第一条 G8.6 IGZO 液晶面板生产线。在合肥京东方，习近平总书记指出：显示产业作为战略性新兴产业，代表着科技创新和产业升级的方向，决定着未来经济发展的制高点，一定要大力培育和发展。在成都中电熊猫，



习近平总书记勉励企业抢抓机遇,提高企业自主创新能力和国际竞争力,推动中国制造向中国创造转变、中国速度向中国质量转变、中国产品向中国品牌转变。

短短十多年来,在政策推动及产业链相关企业的共同努力下,我国新型显示产业取得了跨越式发展。2017年,我国大陆地区 TFT-LCD 面板出货量和出货金额双双跃居世界第一。2018年,我国大陆地区显示面板出货量稳居世界第一,营收规模居世界第二。截至 2019 年 8 月,我国已建成显示面板生产线 43 条,规划或在建显示面板生产线 17 条,全球建成或在建的 6 条 G10 以上超高世代显示面板生产线都在中国。显示面板生产线的投资总额已超过 1 万亿元人民币。2020 年,我国在全球显示面板市场的占比将超过 50%。

在我国显示面板规模稳居世界第一的当下,如何引领显示产业继续向前发展是我们面临的新课题。未来几年是我国新型显示产业进入由大到强、由并跑到领跑的关键时期,面临着产能规模大与创新能力不足、产业配套能力薄弱之间的不平衡,技术储备和前瞻技术布局不充分,资源分散与集聚发展的要求不协调等诸多问题和挑战。深刻认识新型显示技术的原理、内涵和显示产业的发展规律,利用并坚持按发展规律指导显示产业布局,关系到我们是否能够引领新型显示产业的高质量发展,是否能够推动信息产业的转型升级。为了系统呈现当代新型显示技术的发展全貌及其进程,总结和探索新型显示领域已有的和潜在的研究成果,服务我国新型显示产业的持续发展,电子工业出版社组织编写了“新型显示技术丛书”。

本丛书共 7 册,具有以下特点。

(1) 系统创新性。《主动发光显示技术》和《非主动发光显示技术》概述了等离子体显示、半导体发光二极管显示、液晶显示、投影显示等全部新型显示技术,《TFT-LCD 原理与设计(第二版)》和《OLED 显示技术》系统地介绍了目前具备大规模量产能力的 TFT-LCD 和 OLED 两大显示技术,《3D 显示技术》和《柔性显示技术》完整地介绍了最具潜力的两种新型显示形态,《触控显示技术》全面地介绍了显示终端界面实现人机交互的支撑技术。



(2) 实践应用性。本丛书基于新型显示的生产实践,将科学原理与工程应用相结合,主编和执笔者都是国内各相关技术领域的权威人士和一线专家。其中,马群刚博士、闫晓林博士、王保平教授、黄维院士都是工业和信息化部电子科学技术委员会委员。工业和信息化部电子科学技术委员会致力于电子信息产业发展的科学决策,推动建立以企业为主体,“产、学、研、用”相结合的技术创新体系,加快新技术推广应用和科研成果产业化,增强自主创新技术和产品的国际竞争力,促进我国电子信息产业由生产大国向制造强国转变。本丛书是产业专家和科研院所研究人员合作的结晶,产业导向明确、实践应用性强,有利于推进新型显示技术的自主创新与产业化应用。

(3) 能力提升性。本丛书注重新型显示行业从业人员应用意识、兴趣和能力的培养,强调知识与技术的灵活运用,重视培养和提高新型显示从业人员的实际应用能力和实践创新能力。本套丛书内容着眼于新型显示行业从业人员所需的专业知识和创新技能,使新型显示行业从业人员学而有功,学而能用,从而提升新型显示行业从业人员的能力及工作效率。

培育新型显示人才,提升从业人员对新型显示技术的认识,出版“产、学、研、用”结合的科技专著必须先行。希望本丛书的出版,能够为增强新型显示产业自主创新能力,推动我国新型显示产业迈向全球中高端价值链贡献一份力量。

中国工程院院士

工业和信息化部电子科技委首席顾问

2019年10月30日



序言

TFT-LCD 产业之所以能够成为显示产业的主流,是因为该产业得益于半导体技术、液晶材料技术、主动发光技术的完美结合。液晶显示最开始的突破是在液晶合成领域,液晶显示是从笔记本电脑开始突围的。成功的现代液晶显示应用了两位苏联科学家在 1927 年提出的概念,即液晶分子变长后使之转动的转变时间只有毫秒级。在半导体技术的推动下,TFT-LCD 产业越做越大、越做越精,在与其他显示技术的竞争中屡战屡胜。十多年前,OLED 被认为极有可能取代 TFT-LCD,其中一个重要的优势是 OLED 的色域可以做到 110%,而传统液晶显示的色域只有 70%。但是,采用量子点背光后,TFT-LCD 的色域能够达到 120%,在色彩还原方面比 OLED 更有优势。由此可见,TFT-LCD 产业在未来相当长一段时间内仍然是显示产业的主流。

2005 年,我国大陆地区的显示面板产品产量占全球产量不到 1%;2017 年,TFT-LCD 产量达到了 1 亿平方米;2022 年将达到 2 亿平方米。我国已成为新型显示产业规模增长最快的国家,TFT-LCD 产能稳居世界第一。我国 TFT-LCD 产业发展态势良好,离不开国家政策的支持,离不开一批优秀的企业家的辛勤努力,离不开中国蓬勃发展的经济基本面的支撑。我国的手机、计算机、电视机在全世界市场上的占比最大。2019 年中国成为最大的显示器生产基地,产业主要聚集在长三角、珠三角、京津唐和成渝鄂地区。



在国外企业已经充分竞争的显示产业中能够获得一席之地,是因为我国在抓住市场机遇的同时进行了自主创新。我国的低温多晶硅显示面板与金属氧化物显示面板的出货规模位居世界第一。栅驱动集成电路、窄边框、低功耗、内置触控、透明显示等技术正应用到 TFT-LCD 上。目前,叠屏电视机和 Mini LED 背光电视机的创新,使液晶电视机从此可以与激光电视机、OLED 电视机相媲美,从而带动了彩电整机企业积极升级换代,化解了上游液晶面板企业产能过剩的风险。

在我国 TFT-LCD 产能稳居世界第一、产业基础优势明显的新时期,我们更应该坚持自主创新,进一步发展 TFT-LCD 产业。显示应用的创新不仅给大众生活带来了更多新体验,而且也进一步改变了社会生活方式,加速了科技革命的进程。5G 将给显示产业带来巨大的发展机会。5G 时代是信息产业大发展的时代,半导体显示技术将不断升级,8K、超高清已成为显示产业重要的发展趋势,是信息产业的第一波推动经济发展的动力,柔性显示技术也将迎来新的发展机遇。

5G 给超高清显示产业带来了独特的发展机遇。作为全球第一个实行 5G 通信的国家,韩国率先把 5G 应用到超高清显示与 AR/VR 显示领域。2019 年 3 月,我国工业和信息化部、国家广播电视总局发布了超高清行动计划,同年 6 月发放了 5G 的牌照。超高清显示有四个特点:与 2K 相比,可表现的颜色范围大幅度扩大,可以用“本色可见的颜色”来表达;4K、8K 的刷新是 2K 的四倍,这使得很多高速运动的物体都能够表现出来;4K、8K 之后,灰度会发生变化,由 2K 的 1600 万灰阶,扩大到约 10 亿灰阶,颜色和亮度的变化变得光滑;亮度的表现范围大幅度扩大,更接近于现实的亮度表现。众多体育赛事将会进行 4K、8K 直播、转播,这为显示产业提供了更多的发展机会。

在信息时代,显示应用无处不在,全球显示产业快速发展、成果丰硕,这都离不开各行业的共同努力。原国务院副总理刘延东同志曾提到,我国液晶产业的发展主要靠五个字:政、产、学、研、用。其中,“政”指的是政策的支持,比如,2010 年平板显示产业被列为战略新兴产业,国务院出台了很多措施来推动其发展;“产”指的是无论从技术上还是从产量上来讲,我



国液晶显示产业都进入了最好的时期；“学”就是指培养本土人才。人才的培养是自主创新的基本保证。培育 TFT-LCD 人才，出版产、学、研、用结合的科技专著必须先行。

随着我国 TFT-LCD 产业的发展，过去十多年中出现了一批“产、学、研、用”密切结合的优秀著作。马群刚博士撰写的《TFT-LCD 原理与设计》就是其中的代表作品。该书兼具科学原理性和工程实用性，受到了同行的欢迎。目前，该书已经印刷了 10 次，发行了 2 万余册。因为《TFT-LCD 原理与设计》一书发行量大、行业认可度高，所以在策划“新型显示技术丛书”时，电子工业出版社决定第二版继续采用原书名。《TFT-LCD 原理与设计》一书的普及过程也是我国 TFT-LCD 产业蓬勃发展的过程。

《TFT-LCD 原理与设计》之所以受到行业的高度认可，得益于马群刚博士扎实的半导体理论知识和丰富的半导体产业经验。二十年前，马群刚博士曾在深圳国微电子有限公司从事集成电路设计工作，是我国早期的超大规模集成电路设计人员之一。十五年前，马群刚博士曾在日本系统地学习了两年的 TFT-LCD 显示技术，是我国最早从事 TFT-LCD 研发工作的人员之一。长期积累的丰富经验，使他能够撰写出这本备受行业认可的经典之作。TFT-LCD 产业技术更新快，马群刚博士与时俱进地进行了《TFT-LCD 原理与设计（第二版）》的更新、完善工作。《TFT-LCD 原理与设计（第二版）》的出版，一定会对我国 TFT-LCD 产业的进一步发展大有裨益。

欧阳钟灿

中国科学院院士

2020 年 1 月 20 日



前言

TFT-LCD 产业是资金密集型和技术密集型产业，需要大量懂技术、有经验的工程师在一线维护工厂的运行、开发有竞争力的产品。TFT-LCD 产业的发展历史证明，技术人员配备越全面，产业发展势头就越强大。我国进入 TFT-LCD 产业较晚，加上国外企业的技术封锁，因此缺少 TFT-LCD 学习资料。鉴于此，作者于十年前把自己在 TFT-LCD 行业学习、工作的笔记进行了整理，编写了《TFT-LCD 原理与设计》一书。该书内容基于 TFT-LCD 工厂生产实践，将科学原理与工程应用相结合，全面系统地阐述了 TFT-LCD 的原理与设计。

本书第一版出版发行的这十年，也是我国 TFT-LCD 产业快速崛起的十年。在我国 TFT-LCD 产业从零起步时，作者从半导体集成电路产业转入了 TFT-LCD 产业，见证了我国 TFT-LCD 产业从无到有，再到目前显示面板出货规模位居世界第一的整个过程。TFT-LCD 作为半导体显示产业，没有科技创新就无法推动产业发展，没有技术积累就无法推动科技创新。根据 TFT-LCD 产业的发展现状，结合十年来读者的反馈，作者更新了第一版的内容。

全书一共 12 章，分三大部分。第一部分介绍了 TFT-LCD 的基本概念、TFT 器件工作原理和液晶的物理特性，主要内容包括第 1 章到第 3 章：



第 1 章介绍 TFT-LCD 的产品概念与实现彩色显示的基本理论；第 2 章介绍 a-Si TFT、LTPS TFT 和 IGZO TFT 三大主流开关器件的工作原理；第 3 章概述了液晶的基本物理特性和显示模式。第二部分介绍了 TFT-LCD 的材料技术和工艺技术，主要内容包括第 4 章和第 5 章：第 4 章介绍组成 TFT-LCD 产品的基本材料及其功能；第 5 章介绍制作 TFT-LCD 的基本工艺。第三部分介绍 TN、IPS、VA 显示屏原理与设计，TFT-LCD 电路驱动及模组结构的原理与设计，TFT-LCD 高品质和低成本设计，半透过型 TFT-LCD 原理与设计，主要内容包括第 6 章到第 12 章：第 6 章到第 8 章分别介绍 TN、IPS、VA 三种显示模式的液晶显示屏的工作原理与功能设计；第 9 章介绍在各种电路驱动下的 TFT-LCD 开路显示屏的工作原理与功能设计；第 10 章介绍 TFT-LCD 的结构技术与功能设计；第 11 章在实现基本 TFT-LCD 产品功能的基础上介绍高品质和低成本的产品设计技术；第 12 章基于透过型和反射型 TFT-LCD 的工作原理介绍半透过型 TFT-LCD 的工作原理与功能设计。

本书在第一版的基础上进行了精减和更新，删除了一些常识性的基础知识点和已淘汰的技术，增加了一些新技术和新概念，并规范了全书的术语。第 1 章精简了彩色 TFT-LCD 的基本概念；第 2 章和第 3 章分别单独系统地介绍了 TFT 驱动技术与液晶显示技术；第 4 章删除了球状间隙子等过时材料的内容，新增了铜金属等新应用的材料的介绍；第 5 章精简了工艺内容，并删除了一些早期工艺技术的知识点；第 7 章增加了 FFS 显示技术的篇幅；第 8 章缩减了传统 VA 显示技术的篇幅，增加了光配向 VA 显示技术的篇幅；第 12 章增加了半透过型显示的光学设计内容的篇幅。

感谢工业和信息产业科技与教育专著出版资金的支持，感谢在本书撰写过程中给予支持的各位专家。由于笔者的水平有限，书中难免有不妥和谬误之处，恳请各位专家和读者批评指正。

马群刚

2020 年 1 月 1 日



目 录

第 1 章 绪论	001
1.1 TFT-LCD 的功能结构.....	001
1.2 TFT-LCD 的基本概念.....	005
1.2.1 与物理相关的概念.....	005
1.2.2 与光学相关的概念.....	009
1.3 TFT-LCD 的彩色显示.....	013
1.3.1 光的颜色和亮度.....	013
1.3.2 色的坐标和温度.....	016
1.3.3 彩色显示的基本概念.....	021
本章参考文献.....	024
第 2 章 TFT 器件技术	028
2.1 TFT 器件基础.....	028
2.1.1 TFT 器件的种类与结构.....	028
2.1.2 TFT 器件的开关特性.....	030
2.1.3 TFT 开关特性的结构设计.....	034
2.2 a-Si TFT 技术.....	039
2.2.1 a-Si 半导体特性.....	039
2.2.2 a-Si TFT 开关特性.....	042
2.2.3 a-Si TFT 工艺技术.....	047
2.2.4 a-Si TFT 开关的工艺设计.....	051
2.3 LTPS TFT 技术.....	054
2.3.1 LTPS TFT 的分类.....	055
2.3.2 LTPS 半导体特性.....	059



2.3.3	LTPS TFT 器件特性	061
2.3.4	LTPS TFT 工艺技术	066
2.4	IGZO TFT 技术	069
2.4.1	IGZO 半导体特性	070
2.4.2	IGZO TFT 器件特性	073
2.4.3	IGZO TFT 可靠性	075
	本章参考文献	080
第 3 章	液晶显示基础	086
3.1	液晶结构	086
3.2	液晶光学	089
3.2.1	液晶的光学各向异性	089
3.2.2	液晶的偏光特性	091
3.3	液晶电学	093
3.3.1	液晶的介电各向异性	093
3.3.2	液晶的 V - T 特性	095
3.3.3	液晶的交流驱动	096
3.4	液晶力学	097
3.4.1	液晶的黏弹性	097
3.4.2	液晶动态电容效应	099
3.5	液晶材料	100
3.5.1	液晶分子结构与特性	100
3.5.2	液晶材料的特性要求	104
3.6	液晶显示模式	106
3.6.1	TN 显示模式	106
3.6.2	IPS 显示模式	108
3.6.3	VA 显示模式	109
	本章参考文献	110
第 4 章	TFT-LCD 材料技术	113
4.1	玻璃基板	113
4.1.1	玻璃基板的制造技术	113
4.1.2	玻璃基板的使用要求	116
4.2	导电薄膜	119



4.2.1	金属导电薄膜	119
4.2.2	ITO 透明导电薄膜	122
4.3	配向膜	125
4.3.1	配向膜的材料技术	125
4.3.2	配向膜的特性要求	127
4.4	封框胶	130
4.5	间隙子	132
4.6	CF 基板	135
4.6.1	CF 的材料技术	136
4.6.2	CF 的特性要求	140
4.7	偏光板	144
4.7.1	偏光板概述	144
4.7.2	相位差板	148
4.7.3	宽视角补偿膜	151
4.8	电路元件	155
4.8.1	电学元器件	155
4.8.2	PCB 基板	155
4.8.3	驱动 IC 封装方式	157
4.9	背光源	159
4.9.1	光源	159
4.9.2	光学膜片	162
4.9.3	导光板	166
	本章参考文献	168
第 5 章	TFT-LCD 工艺技术	173
5.1	阵列工艺技术	173
5.1.1	阵列工艺流程	174
5.1.2	玻璃基板洗净	177
5.1.3	PVD 成膜	179
5.1.4	PECVD 成膜	182
5.1.5	光刻胶处理	185
5.1.6	曝光处理	189
5.1.7	湿刻	193



5.1.8	干刻	196
5.1.9	阵列检查工程	199
5.2	成盒工艺技术	201
5.2.1	配向膜处理	202
5.2.2	封框胶涂布	205
5.2.3	液晶滴下	207
5.2.4	真空贴合	209
5.2.5	封框胶硬化	212
5.2.6	玻璃切断	214
5.2.7	偏光板贴附	217
5.2.8	成盒工程检查	219
5.3	模块工艺技术	221
5.3.1	外引脚贴合	221
5.3.2	信号处理基板压接	225
5.3.3	模块组装	227
5.3.4	老化实验	228
5.3.5	模块工程检查	230
	本章参考文献	231
第 6 章	TN 显示原理与设计	235
6.1	TN 显示原理	235
6.1.1	TN 显示的透光率	235
6.1.2	TN 显示模式的选择	238
6.1.3	TN 显示的光学原理	240
6.1.4	TN 显示的电学原理	243
6.2	TN 像素工作原理	246
6.2.1	TN 像素基本结构	246
6.2.2	像素中的电容效应	249
6.2.3	配线延迟效应	253
6.2.4	灰阶电压写入与保持	257
6.2.5	TN 显示的综合效应	259
6.3	15XGA 的显示屏设计	262
6.3.1	预设计	262



6.3.2	TFT 侧像素设计	267
6.3.3	彩膜侧像素设计	272
6.3.4	显示屏周边设计	277
6.3.5	显示屏用标记设计	284
6.4	15XGA 的基板相关设计	288
6.4.1	基板用 TEG 与标记设计	288
6.4.2	UV 掩模版和 UV 基板设计	292
6.4.3	配向膜印刷版设计	296
	本章参考文献	298
第 7 章	IPS 显示原理与设计	302
7.1	IPS 显示原理	302
7.1.1	IPS 显示的透光率	302
7.1.2	IPS 显示的光学原理	306
7.1.3	IPS 显示的电学原理	310
7.2	IPS 技术的发展	312
7.2.1	S-IPS 显示技术	313
7.2.2	AS-IPS 显示技术	316
7.2.3	FFS 显示技术	317
7.2.4	AFFS 显示技术	321
7.3	32HD IPS 显示屏设计	324
7.3.1	IPS 像素设计原理	324
7.3.2	32HD 像素设计	329
7.3.3	32HD 显示屏设计	334
7.4	32UHD FFS 显示屏设计	337
7.4.1	AFFS 像素设计原理	337
7.4.2	32UHD 像素设计	339
7.4.3	32UHD 显示屏设计	343
7.5	IPS 残像的机理与对策	346
7.5.1	IPS 残像的机理	347
7.5.2	离子型不纯物分析	351
7.5.3	残留 DC 分析	356
7.5.4	线残像的机理与对策	361



本章参考文献	363
第 8 章 VA 显示原理与设计	366
8.1 VA 显示原理	366
8.1.1 VA 显示的透光率	366
8.1.2 VA 显示的光学原理	368
8.1.3 VA 显示的电学原理	370
8.2 VA 技术的发展	373
8.2.1 MVA 显示技术	373
8.2.2 PVA 显示技术	377
8.2.3 CPA 显示技术	380
8.2.4 PSVA 显示技术	386
8.2.5 UV ² A 显示技术	388
8.3 VA 的色偏机理与对策	390
8.3.1 VA 的色偏机理与评价	390
8.3.2 色偏的 8 畴改善技术	394
8.3.3 色偏的其他改善技术	399
8.4 98QUHD 显示屏设计	401
8.4.1 98QUHD 的传统 VA 像素设计	402
8.4.2 98QUHD 的光配向 VA 像素设计	407
8.4.3 98QUHD 显示屏设计	410
本章参考文献	415
第 9 章 TFT-LCD 驱动技术与设计	419
9.1 TFT-LCD 驱动原理	419
9.1.1 驱动原理简介	419
9.1.2 驱动方式	423
9.1.3 灰阶增强技术	428
9.2 TFT-LCD 电路技术	431
9.2.1 接口电路	432
9.2.2 电源电路	439
9.2.3 时序控制电路	444
9.2.4 数据驱动电路	451
9.2.5 扫描驱动电路	460



9.3	TFT-LCD 电路设计	466
9.3.1	电路原理图设计	466
9.3.2	PCB 和 COF 版图设计	473
9.3.3	COF 设计	478
9.3.4	伽马设计与调节	479
	本章参考文献	482
第 10 章	TFT-LCD 结构技术与设计	486
10.1	结构技术与设计概要	486
10.1.1	结构技术概要	486
10.1.2	结构设计概要	490
10.2	模组的结构设计	493
10.2.1	开路显示屏结构设计	493
10.2.2	胶框设计	498
10.2.3	导光板设计	501
10.2.4	光学膜片设计	503
10.2.5	CCFL 光源的结构设计	505
10.2.6	LED 光源的结构设计	510
10.3	背光源的光学设计	512
10.3.1	光学设计基础	513
10.3.2	亮度设计	516
10.3.3	亮度均匀性设计	517
10.3.4	光学品质设计	520
10.4	模组的力学设计	521
10.4.1	强度设计	522
10.4.2	散热设计	527
10.4.3	防尘设计	529
10.5	模组的电学设计	530
10.5.1	EMI 设计	530
10.5.2	绝缘耐压设计	532
10.6	模组的其他设计	532
10.6.1	组装设计	532
10.6.2	安全性设计	533



本章参考文献	535
第 11 章 高品质和低成本设计	539
11.1 面向光学规格的高品质设计	539
11.1.1 高亮度设计	539
11.1.2 高对比度设计	541
11.1.3 高响应速度设计	544
11.2 面向特殊画质的高品质设计	548
11.2.1 闪烁机理与设计对策	548
11.2.2 串扰机理与设计对策	552
11.2.3 显示不均的机理与设计对策	557
11.3 高合格率设计	563
11.3.1 工程检查及相关设计	563
11.3.2 ESD 改善设计	565
11.3.3 点缺陷修复设计	569
11.3.4 线缺陷修复设计	574
11.4 低成本设计	577
11.4.1 掩膜版消减技术	578
11.4.2 驱动 IC 消减技术	581
11.4.3 背光源零组件消减技术	588
本章参考文献	590
第 12 章 半透过型 TFT-LCD 设计	594
12.1 反射型 TFT-LCD 原理与设计	594
12.2 半透过型 TFT-LCD 原理与设计	597
12.3 半透过型 TFT-LCD 的反射光学设计	600
12.3.1 内反射光学设计	601
12.3.2 外反射光学设计	604
12.4 半透过型 TFT-LCD 的偏光光学设计	606
12.4.1 ECB 常白模式的偏光光学设计	607
12.4.2 ECB 常黑模式的偏光光学设计	612
本章参考文献	614



薄膜晶体管液晶显示器（Thin Film Transistor Liquid Crystal Display, TFT-LCD）是电光转换的光源技术与光源调制的液晶技术相结合的主流显示技术。TFT-LCD 无论采用点光源还是线光源，都要转换为面光源，也可以直接采用面光源。半导体集成像素控制液晶的排列状态，简化了显示屏结构，有利于显示屏的大型化与精细化。光源技术与液晶技术的组合决定了 TFT-LCD 特有的功能结构、光学特性和产品特性。

1.1 TFT-LCD 的功能结构

1. TFT-LCD 的基本结构

TFT-LCD 模组分拆后的基本结构如图 1-1 所示，包括前钣金、显示屏、驱动电路和背光源。显示屏和驱动电路的组合体称为开路显示屏（Open Cell）。前钣金是一种带有卡扣的金属件结构，用于固定开路显示屏和背光源，以保护显示屏的玻璃边缘。显示屏是由灌好液晶的 TFT 阵列基板与彩膜（Color Filter, CF）基板贴合而成的液晶盒，负责以像素为单位调制光源的亮度等级，用于显示各种画面。驱动电路与显示屏相连，包括柔性印刷电路板（Flexible Printed Circuit, FPC），印刷电路板（Printed Circuit Board, PCB），以及电源、时序控制、驱动等芯片，作用是加电后向显示屏提供各种图像数据。背光源是由发光体、光学膜片、胶框等组成的结构，作用是给显示屏提供亮度均匀的面光源。

因为人的双眼视野的范围在水平方向上大于垂直方向，相应地，显示屏的长度一般处于水平方向，宽度处于垂直方向，所以显示屏在长度方向上的



驱动芯片称为 H 侧驱动 IC，宽度方向上的芯片称为 V 侧驱动 IC。FPC 具有配线密度高、重量轻、厚度薄的特点。在 FPC 上会形成许多印刷线路图案，并搭载驱动 IC，经卷带自动封装 (Tape Automatic Bonding, TAB) 处理形成的 TAB 结构是连接显示屏、PCB 或接续基板的元件。连接 H 侧的 PCB 上集成着接口电路、电源电路、信号处理电路等功能块，连接 V 侧的接续基板只是一些导电连线，大部分产品不使用接续基板。

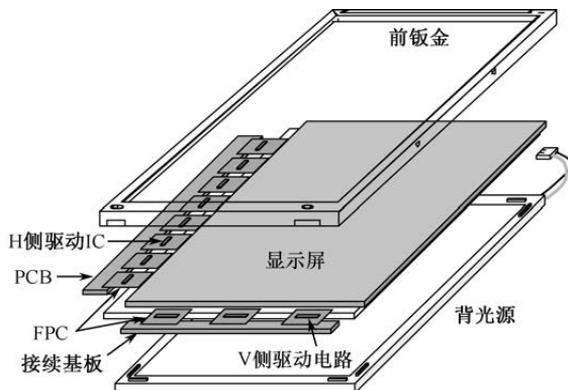


图 1-1 TFT-LCD 模组分拆后的基本结构

2. 显示屏的功能结构

显示屏是 TFT-LCD 的核心结构。TFT-LCD 采用不同的液晶显示模式和不同的工艺路线，与其对应的显示屏具体结构不同。图 1-2 给出了一种普通 TFT-LCD 显示屏的断面结构。在 CF 基板和 TFT 基板上均涂覆了一层配向膜，作用是赋予液晶分子方向性，使液晶分子能按同一方向排列，形成预倾角，并且在电场消失后，使液晶能恢复到最初的状态。在 CF 基板和 TFT 基板之间有规律地密集分布着柱状间隙子 (Photo Spacer, PS)，用于支撑 CF 基板和 TFT 基板，提高显示屏整体的厚度均匀性。在 CF 基板和 TFT 基板之间充满液晶，并被封框胶封闭在显示屏内。在封框胶内掺入垫料可以提高封框胶的支撑力。在显示屏中，驱动电路的电压信号只输入到 TFT 基板一侧，为了往 CF 基板一侧供电，早期的做法是在显示屏的四个角上用银浆作为转移电极，把 TFT 基板的电压引到 CF 基板上，同时使银浆上下直接接触 ITO 导电薄膜。随着显示屏尺寸越来越大，一般是在封框胶内掺入导电的金球间隙子，以增加从 TFT 基板向 CF 基板传导电压的通道面积。

显示屏局部区域的横截面结构如图 1-3 所示，从上到下依次为 CF 侧偏



光板、CF 基板、液晶、TFT 基板、TFT 侧偏光板。TFT 侧偏光板的作用是控制背光源的光，只允许特定方向的光线通过，并过滤掉其他方向的光线。透过 TFT 侧偏光板的光线，经过不同排列状态的液晶分子后，光线的偏振状态被改变，最后透过 CF 侧偏光板后，可以控制射出显示屏的光线亮度，从而控制 TFT-LCD 画面的暗亮程度。控制液晶排列状态的是加在液晶上的像素电压，TFT 基板上集成着 TFT 开关阵列，这一侧的像素电压可以通过 TFT 开关矩阵进行精确控制。在 CF 基板上，把一个像素分割成红色 (R)、绿色 (G)、蓝色 (B) 三个子像素，起光阀作用的液晶对透过 CF 基板的 RGB 三原色的光线亮度进行调节，最终实现彩色显示。

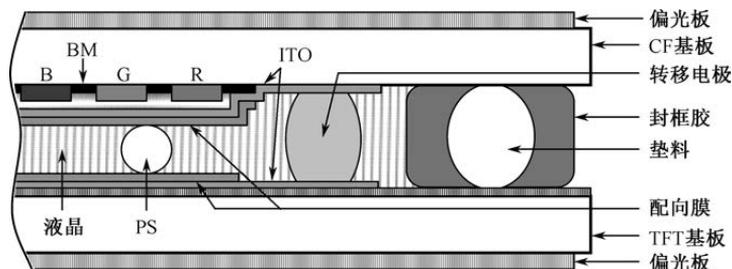


图 1-2 一种普通 TFT-LCD 显示屏的断面结构

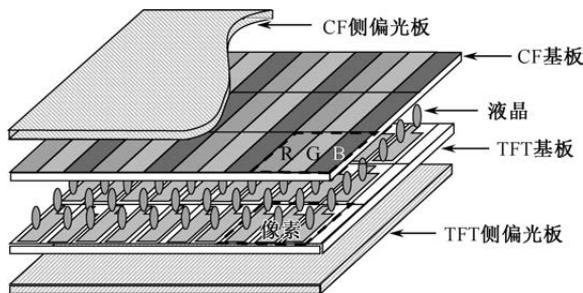


图 1-3 显示屏局部区域的横截面结构

CF 基板上的最小重复单元是 R、G、B 三个子像素合成后的一个完整像素，TFT 基板上的最小重复单元是分别对应 R、G、B 的子像素。单独介绍 TFT 基板时，一般把作为最小重复单元的子像素简称为像素。CF 基板和 TFT 基板的像素结构如图 1-4 所示。在 CF 基板上除分布了 RGB 色层外，每个子像素的色层之间还要用黑色矩阵 (Black Matrix, BM) 隔开。根据显示模式的不同，色层上还需要进行不同结构的设计。在 TFT 基板上的每个子像素都包含一根扫描线、一根数据线、一个像素电极，三者之间由 TFT 开关进行连接。

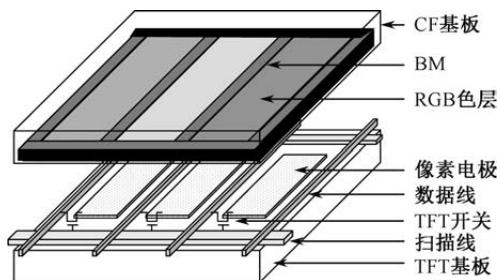


图 1-4 CF 基板和 TFT 基板的像素结构

3. 背光源的功能结构

背光源的作用是为显示屏提供一个亮度均匀分布的面光源。根据光源分布位置的不同，背光源分为侧光式和直下式两种结构。

侧光式背光源的结构如图 1-5 所示，侧光式的光源位于背光源的边缘，发出的光进入导光板 (Light Guide Plate, LGP) 后被吸收，借由网点再扩散，以破坏全反射造成的内部传播，使光从背光源的正面均匀分布后射出。目前，发光二极管 (Lighting Emitting Diode, LED) 点光源已经取代冷阴极管荧光灯 (Cold Cathode Fluorescent Lamp, CCFL) 线光源，成为主流的背光源发光体。如果采用 CCFL 作为发光体，则需要在 CCFL 后面罩上一层反射片，把 CCFL 照射过来的光反射到 LGP 里面。从 LGP 网点边上漏出的 LGP 的光可以通过背面的反射片反射回 LGP。

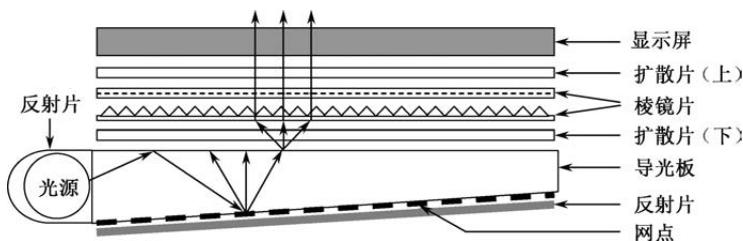


图 1-5 侧光式背光源的结构

直下式背光源的结构如图 1-6 所示，直下式背光源的发光体直接放在显示屏的下面。直下式背光源需要发光体在整个背光平面上大量均匀分布，并在发光体的上方采用一张硬度较强的扩散片进行发光体的模糊化处理，同时支撑扩散片上方的光学膜片。如果采用 CCFL 作为发光体，则需要在背光源的底部设计一张反射片，用于把 CCFL 照射过来的光反射出去。

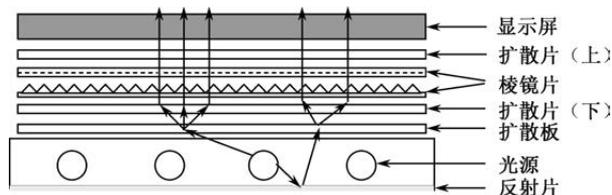


图 1-6 直下式背光源的结构

无论是侧光式还是直下式,在背光源的上方都需要设计扩散片、棱镜片、扩散片的三明治结构。最下方的扩散片叫作下扩散片(简称“下扩”),作用是将下方出射的光线进行均匀化处理。棱镜片的作用是利用全反射和折射定律,将分散的光集中在一定角度范围内出射,从而提高这个角度范围内的亮度。最上方的扩散片称为上扩散片(简称“上扩”),作用是保护背光源不被外界物体弄脏或刷伤。

1.2 TFT-LCD 的基本概念

TFT-LCD 的基本概念用来描述 TFT-LCD 产品的基本规格,主要包括物理上的规格和光学上的规格。物理上的规格涉及产品的整体概念,是决定产品用途的基本规格。光学上的概念涉及使用者的视觉感受,是体现 TFT-LCD 产品显示画质的根本规格。

1.2.1 与物理相关的概念

TFT-LCD 与物理相关的概念主要用来确认产品的外观、功耗、寿命等硬件信息。根据产品用途等的不同,这些硬件信息的规格会有所不同。本小节主要介绍几个通用的产品概念。

1. 显示尺寸

TFT-LCD 的显示尺寸是指实际可视区域的对角线长度,单位为英寸,(1英寸=2.54厘米)。早期阴极射线显像管(Cathode Ray Tube, CRT)的尺寸是指显像管的对角线长度,但是 CRT 显示设备的外壳要包住显像管边缘一定的显示范围,这就使得 CRT 实际的可视尺寸比标注尺寸要小。通常,17英寸 CRT 的可视尺寸范围为 15.6~15.9英寸,而 17英寸的 TFT-LCD 可视尺寸就是 17英寸。



2. 长宽比

长宽比就是 TFT-LCD 可视区域的长度和宽度之比,也叫作纵横比或屏幕比例。TFT-LCD 的实际可视区域面积取决于显示屏的长宽比。TFT-LCD 的长宽比与显示尺寸定义如图 1-7 所示。TFT-LCD 的长宽比主要有 4:3 和 16:9 两种。受到 CRT 显像管物理尺寸等的限制,早期影视画面比例都是标准的 1.33:1 (4:3),所以适合用 4:3 的 TFT-LCD 来观看。但 16:9 的比例更接近人眼视野范围水平方向和垂直方向的黄金分割比,可使人眼观看更舒服。因为显示屏的长度一般处于水平方向,宽度处于垂直方向,所以在 TFT-LCD 产品设计时,一般用 H 表示长度, V 表示宽度。

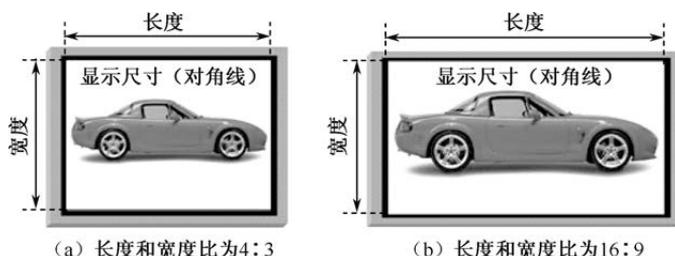


图 1-7 TFT-LCD 的长宽比与显示尺寸定义

3. 有效显示区域

有效显示区域是指 TFT-LCD 可显示画面的总面积,对应图 1-7 用于定义 TFT-LCD 对角线的所有白色区域。如果知道 TFT-LCD 的显示尺寸和长宽比,利用勾股定理则可以计算出有效显示区域的具体长度和宽度。对于相同显示尺寸的 TFT-LCD,长宽比为 16:9 的 TFT-LCD 有效显示区域比 4:3 的 TFT-LCD 有效显示区域要小。因此,在同样大小的玻璃基板上,可以切割更多的 16:9 的 TFT-LCD 宽屏。比如,在 1100mm×1300mm 的玻璃基板上,只能切割 9 片 4:3 的 19 英寸显示屏,但却能切割 12 片 16:9 的 19 英寸显示屏。

4. 分辨率

TFT-LCD 的分辨率表示有效显示区域内可以用作画面显示的发光点数目,TFT-LCD 中的发光点称为像素。分辨率一般以乘法形式表现,如 1024×768 的分辨率,其中 1024 表示有效显示区域水平方向显示的像素数,768 表示垂直方向显示的像素数。分辨率体现的是有效显示区域的像素总数,分辨率越



高，画面的解析度也就越高。通常，人眼对垂直方向的像素数更敏感。拥有更高的垂直方向分辨率，则画面的清晰度就更高。表 1-1 罗列了一些基本的标准化分辨率规格。在实际使用时，显卡输出的分辨率（屏幕分辨率）和该 TFT-LCD 面板的固有分辨率（物理分辨率）相同时，显示效果最好，即实现了“点对点”显示。

表 1-1 标准化显示规格

用途	显示规格	分辨率	长宽比
手机	QCIF (Quarter CIF) (注 1)	176×144	11:9
	QCIF+	220×176	5:4
	QVGA (Quarter VGA)	320×240	4:3
PC	VGA (Video Graphics Array)	640×480	4:3
	WVGA (Wide VGA)	800×480	16:9.6
	SVGA (Super VGA)	800×600	4:3
	XGA (Extended Graphics Array)	1024×768	4:3
	WXGA (Wide XGA)	1280×768	16:9.6
	SXGA (Super XGA)	1280×1024	5:4
	SXGA+	1400×1050	4:3
	UXGA (Ultra XGA)	1600×1200	4:3
	WUXGA (Wide Ultra XGA)	1920×1200	16:10
	QXGA (Quarter XGA)	2048×1536	4:3
	QSXGA (Quarter Super XGA)	2560×2048	5:4
	QUXGA (Quarter Ultra XGA)	3200×2400	4:3
TV	480i/480p (注 2)	720×480	4:3/16:9
	720p	1280×720	16:9
	HD (High Definition)	1366×768	16:9
	1080p /1080i	1920×1080	16:9
	UHD (Ultra HD)	3940×2160	16:9
		7680×4320	16:9

注 1: CIF: Common Intermediate Format, 分辨率为 352×288。

注 2: i 是隔行扫描的英文 interlace 的第一个字母, p 是逐行扫描的英文 progressive 的首字母。

5. 像素节距

像素节距是指 TFT-LCD 有效显示区内相邻两个像素间的距离，即像素重复单元的最小长度。TFT-LCD 的像素节距类似 CRT 的点距。TFT-LCD 的



节距是固定的，节距是以面板尺寸除分辨率后所得到的数值，具体计算会在本书显示屏设计章节中详细介绍。彩色 TFT-LCD 的像素包含 R、G、B 三个子像素。普通的 RGB 条状排列时的节距标识如图 1-8 (a) 所示。对于特殊的像素排列方式，节距的标识不同，图 1-8 (b) 给出了 RGB 矩形排列时的节距标识。“点对点”显示时，像素节距和字体大小是对应的，像素节距越小，则文字就越小。画面的细腻度由节距来决定，像素节距越小，则画面越细腻。更准确地体现画面细腻度的指标是 PPI (Pixel Per Inch) 值或 DPI (Dots Per Inch) 值，即单位尺寸 (25.4mm) 内的像素数目。像素节距越小，则 PPI 值 (或 DPI 值) 就越大。PPI 值 (或 DPI 值) 越高，则相同显示尺寸的 TFT-LCD 能够传播的信息量就越大。

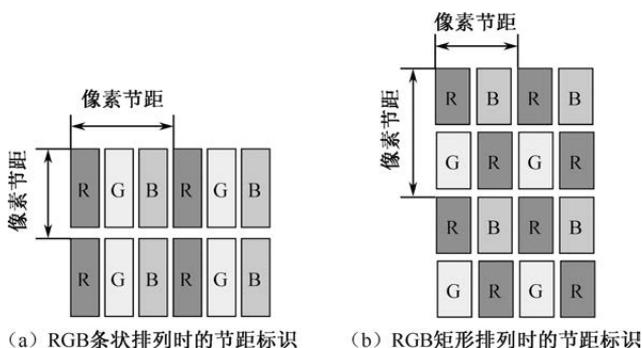


图 1-8 RGB 像素节距的标识

6. 功耗

TFT-LCD 的功耗分为背光源的功耗和驱动电路的功耗两部分。50% ~ 80% 的 TFT-LCD 功耗来自背光源。TFT-LCD 具体功耗的高低与亮度等光学规格及显示内容相关。降低 TFT-LCD 功耗的主要方法是提高 LED 等发光体的发光效率；提高显示屏的像素透光率；采用更低功耗的驱动方式。

7. 寿命

TFT-LCD 的寿命主要取决于发光体的寿命，单位是小时 (hrs)。通常，TFT-LCD 使用几万小时没有问题，按照每天使用 5h 计算，大概可以使用 10 年。TFT-LCD 的寿命也叫作平均故障间隔时间 (Mean Time Between Failures, MTBF)，根据高温、高湿动作实验推算获得，这是一种加速寿命的信赖性实验。在该加速实验过程中，发光体的亮度在逐渐



下降,将亮度下降到原始亮度的一半(50%)所用的时间定义为 TFT-LCD 的寿命。加速实验的条件一般为环境温度 50℃、环境湿度 80%、点灯处于工作状态。用多个样品进行加速实验时,其样品的寿命不同,最终取一个平均时间。加速实验的寿命折算到 25℃室温环境下的寿命,会乘一个系数(5.73)。如果加速实验的寿命为 7000h,那么 TFT-LCD 的实际寿命就是 40110h。

8. 视听距离

在不同的应用领域, TFT-LCD 使用者的心态不同。TFT-LCD 用作显示器时,使用者会身体前倾主动地查找内容,人眼离开显示器的距离在 40cm 左右比较合适。显示器的视听距离设计如图 1-9(a)所示。为了让显示器的画面完全容纳于使用者 30°~36°的视野范围内, TFT-LCD 的尺寸不能过大,一般在 30 英寸以下。计算机显示器一般用作细小的文字编辑处理, TFT-LCD 的像素节距要在 0.3mm 以下。高清电视的视听距离设计如图 1-9(b)所示。TFT-LCD 用作电视时,使用者身体后仰,被动地欣赏内容,最佳的视听距离要同时保证使用者观赏到的画面品质和获得身临其境的感觉。视听距离太近,则画面看起来粗糙,并会造成眼疲劳。视听距离太远,则缺少身临其境的感觉。通常,高清电视 HDTV(画面分辨率为 720p 或 1080i)的最佳视听距离为有效显示区域高度的 3 倍左右。

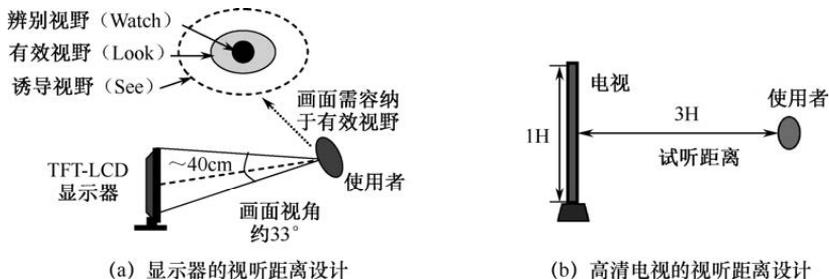


图 1-9 TFT-LCD 产品的视听距离设计

1.2.2 与光学相关的概念

TFT-LCD 与光学相关的概念体现了 TFT-LCD 的画质水平,以及服务于人的主观感觉。这些项目规格的高低体现了产品设计的水平,指引着 TFT-LCD 技术的发展。本小节简单介绍部分常见的光学相关概念。



1. 亮度

亮度是指 TFT-LCD 画面的明亮程度,其单位是堪德拉每平方米(cd/m^2)。画面过亮容易引起视觉疲劳,画面过暗会使纯黑画面与纯白画面的对比降低,影响色阶和灰阶的表现。亮度的均匀性非常重要,品质较佳的显示器其画面亮度均匀,无明显的暗区。可以通过测量如图 1-10 所示中的 5 个点(A~E)的亮度,按照公式(1-1)或公式(1-2)计算衡量亮度均匀性的指标 δ_w 。通常, δ_{w1} 控制在 1.25 以下, δ_{w2} 控制在 0.75 以上。亮度测量点,可以根据实际需要选择 9 点法、13 点法等。

$$\delta_{w1} = (\text{A} \sim \text{E 的最大亮度}) \div (\text{A} \sim \text{E 的最小亮度}) \quad (1-1)$$

$$\delta_{w2} = (\text{A} \sim \text{E 的最小亮度}) \div (\text{A} \sim \text{E 的最大亮度}) \quad (1-2)$$

2. 对比度

对比度(Contrast Ratio, CR)是全白亮度与全黑亮度的比值,即 $\text{CR} = \text{全白亮度} \div \text{全黑亮度}$ 。比如, TFT-LCD 在显示全白画面时的亮度值为 $200\text{cd}/\text{m}^2$,全黑画面的亮度为 $0.2\text{cd}/\text{m}^2$,那么它的对比度就是 1000:1。对比度越高,则画面层次感越鲜明。TFT-LCD 的对比度主要取决于液晶显示模式。具体设计时,降低全黑画面的亮度比提高全白画面的亮度更能有效提高 TFT-LCD 的对比度。

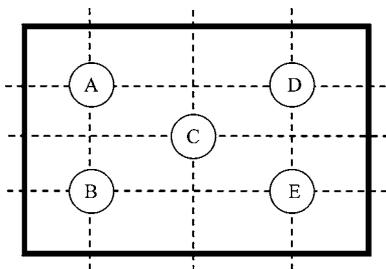


图 1-10 亮度均匀性定义

3. 视野角

通常,把对比度下降到 10° 时的观察角度定义为 TFT-LCD 的视野角,因为如果在视野角范围外观察,那么黑白已经不易分辨。如图 1-11 所示,垂直于 TFT-LCD 显示屏设置一条法线,从法线到上、下、左、右四个方向的视野角依次定义为 θ_{Up} 、 θ_{Down} 、 θ_{Left} 、 θ_{Right} ,简单表示为 UDLR。通常,水平方



向的视野角 θ_{Left} 、 θ_{Right} 要设计得比垂直方向的视野角 θ_{Up} 、 θ_{Down} 大。

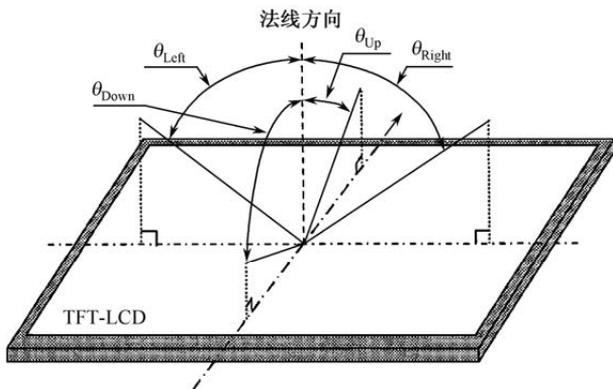


图 1-11 视野角定义

4. 响应时间

响应时间 t_{RT} 的概念涉及开通时间 t_{on} 、关断时间 t_{off} 、上升时间 t_{r} 、下降时间 t_{f} 和延迟时间 t_{d} 等概念的关系如公式 (1-3) ~ 公式 (1-5) 所示。响应时间的时序图如图 1-12 所示。开通时间 t_{on} 表示从断电关闭状态到通电开启状态过程中, 亮度从 100% 下降到 10% (常白模式) 的时间间隔或亮度从 0 上升到 90% (常黑模式) 的时间间隔。其中, 0 是全黑的最小亮度, 100% 是全白的最大亮度。关断时间 t_{off} 表示从通电开启状态到断电关闭状态过程中, 亮度从 0 上升到 90% (常白模式) 的时间间隔或亮度从 100% 下降到 10% (常黑模式) 的时间间隔。上升时间 t_{r} 表示由断电关闭状态到通电开启状态过程中, 亮度由 90% 下降到 10% (常白模式) 的时间间隔或亮度由 10% 上升到 90% (常黑模式) 的时间间隔。下降时间 t_{f} 表示由通电开启状态到断电关闭状态过程中, 亮度由 10% 上升到 90% (常白模式) 的时间间隔或亮度由 90% 下降到 10% (常黑模式) 的时间间隔。延迟时间 t_{d} 表示通断电过程中, 亮度达到最大亮度的 10% 时的时间间隔。响应时间的单位为毫秒 (ms), 响应时间越小, 画面切换时的响应速度就越快, 且画面切换更为流畅。

$$t_{\text{on}} = t_{\text{d}} + t_{\text{r}} \quad (1-3)$$

$$t_{\text{off}} = t_{\text{d}} + t_{\text{f}} \quad (1-4)$$

$$t_{\text{RT}} = t_{\text{r}} + t_{\text{f}} \quad (1-5)$$

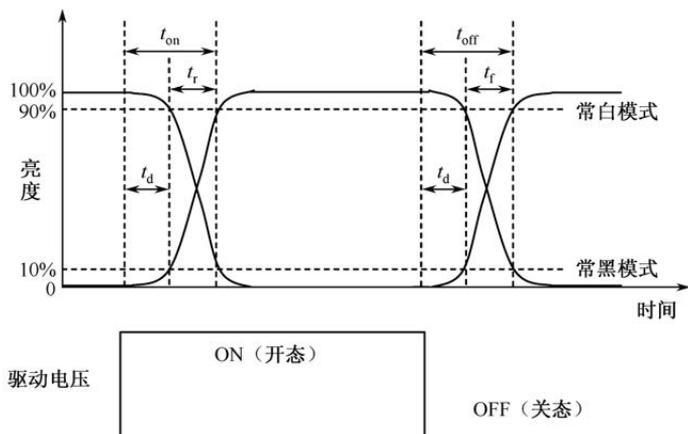


图 1-12 响应时间的时序图

5. 色度域

色度域是指 TFT-LCD 能表现的颜色范围在色度图上构成的区域。自然界中可见光谱的颜色组成了最大的色度域空间, 该色度域空间中包含了人眼所能见到的所有颜色。国际照明协会制定了一个描述 TFT-LCD 色度域的方法: CIE-xy 色度图, 如图 1-13 (a) 所示。在用二维色彩空间描述的 CIE-xy 色度图中, 各种显示设备能表现的色度域范围用 R、G、B 三点连线组成的三角形区域来表示, 三角形的面积越大, 则表示显示设备的色度域范围越大。这个三角形的面积与色度图总面积之比就是色度域的规格值。CIE-xy 色度图是 CIE-xy Y 三维色彩空间的二维映射, CIE-xy Y 色彩空间的色度域如图 1-13 (b) 所示。

6. 颜色深度

颜色深度简称色深, 表示 TFT-LCD 在显示不同画面时, 一个像素能够使用的颜色数量, 单位为二进制数的位 (bit)。显示黑白画面时, 从最亮到最暗之间的亮度等级用 bit 表示, 8bits 表示有 256 (2^8) 个亮度等级。每个亮度等级对应一个灰阶, 每个灰阶对应的像素电压称为灰阶电压。当用红色 (R)、绿色 (G)、蓝色 (B) 三原色合成彩色画面时, 每个基本色 (R、G、B) 都能表现 256 种颜色等级, 那么每个独立的像素进行 R、G、B 三种颜色等级的组合成后就能表现 $256 \times 256 \times 256 = 16\,777\,216$ 种颜色。色深 (位数) 越大, 最亮和最暗之间明暗度的层次 (灰阶) 就越多, 彩色显示的色数就越多, 所能够呈现的画面效果也就越细腻。

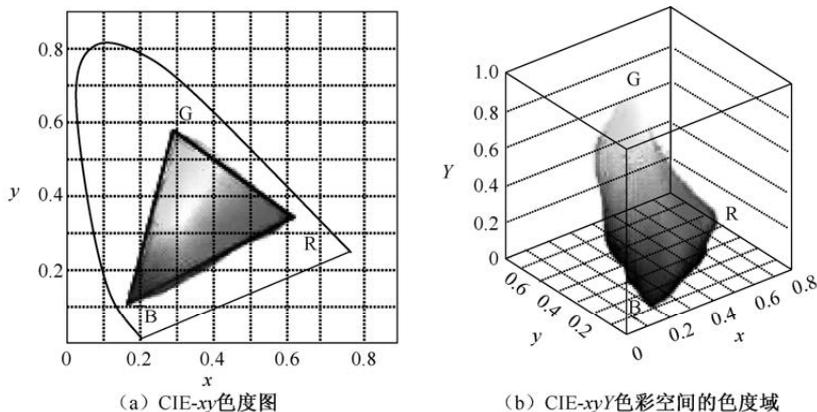


图 1-13 色度域的定义

1.3 TFT-LCD 的彩色显示

彩色 TFT-LCD 的功能就是让使用者看到五颜六色的画面。“画面”的载体是亮度可控的像素点阵；“五颜六色”是指要求 TFT-LCD 必须具备合成色彩的原色及还原色彩的能力；“看到”是指让使用者眼通过人脑感知到，前提是要有一定亮度的光。人眼看到的光是有亮度、有颜色的。只有把亮度和颜色进行量化处理，才能科学地把握 TFT-LCD 彩色显示的原理。

1.3.1 光的颜色和亮度

不同波长的光的能量不同，光的强度也不同。在一定的波长范围内，光的强度的分布称为光源的分光分布。不同的光源的分光分布，给人的亮度和颜色的感觉是不一样的。为了方便色彩研究，避免光源差异带来的视觉差，国际上规定了五种标准白光光源的分光分布，如图 1-14 所示。用分光光度计测量这些光源时，扫描所有波长并获得相应的测光值，可以形成一个以波长为横轴，测光值为纵轴的分光分布曲线图。图 1-14 以标准 E 光源为基准，分别描绘了其他四种标准光源的相对能量密度。表 1-2 给出了这五种标准白光光源的比较说明。在 TFT-LCD 的色彩应用上，分光强度的相对值比绝对值更有应用价值。确定各种单色光的混合比例，可以确定色彩。改变混合量，只能改变光的亮度，而光的颜色是不会改变的。所以，图 1-14 中的这些测光值只是光的强度（能量），不是客观存在的绝对强度。

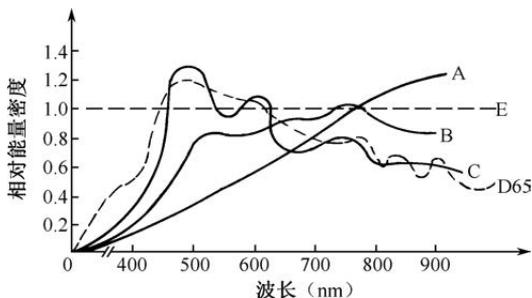


图 1-14 五种标准白光光源的分光分布

表 1-2 五种标准白光光源的比较说明

光源	定义	色温 (单位: K)	备注
A	相当于钨丝灯发出的光	2854	温暖的偏橙红色白光
B	接近中午直射的阳光	4800	爽快的白色光
C	相当于白天的自然光	6700	清凉的偏蓝色白光
D65	相当于白天的平均照明光	6500	彩色电视中的标准白光光源
E	所有的光都具有相等辐射功率	550	假想等能白光

白光光源照射到物体上时,一部分光被吸收,剩下的光被反射到人眼,被人眼感知,形成相应的色彩概念。其中,白光光源、物体和人眼构成视觉现象三要素,视觉现象三要素的关系如图 1-15 所示。人眼从 TFT-LCD 上感知到五颜六色的画面,也需要光源(背光源)、物体(显示屏)、人眼。显示的视觉现象三要素关系如图 1-16 所示:背光源的背光照射到显示屏上,一部分光被吸收,剩下的光透过显示屏进入人眼,被人眼感知,获得各种所需的颜色。进入人眼的光带有一定的亮度和色彩。

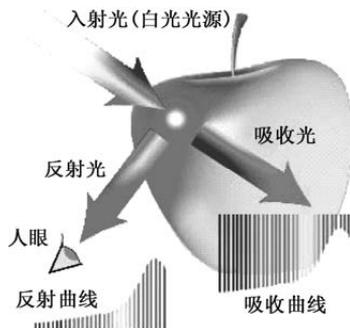


图 1-15 视觉现象三要素的关系

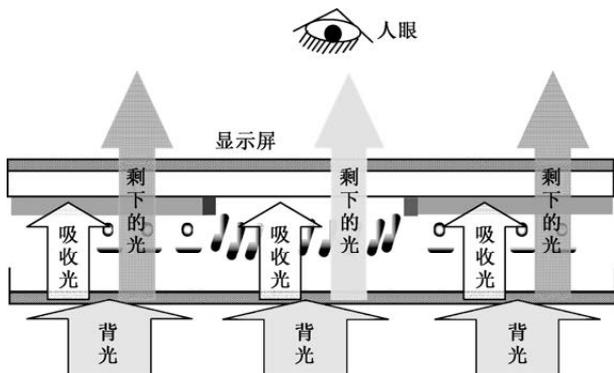


图 1-16 显示的视觉现象三要素关系

只有量化亮度和色彩，才能科学地利用光，使 TFT-LCD 真实地还原物体本来的面貌。若要量化光的亮度，就要在光的能量和亮度之间建立对应的关系。若要量化光的色彩，就要建立能够确定色彩位置的坐标系，即表色系。

人眼主观感觉的存在，决定了能量这个客观物质不是决定亮度的唯一因素。表征主观感觉的指标是“比视感度”。不同颜色的光综合反应在人眼的视觉特性中就叫作比视感度。TFT-LCD 显示五颜六色的画面，其实就是调节各种单色光，对各种单色光进行量化处理。不同的单色光的能量相等时，亮度有高有低。如果把这种亮度的相对高低进行归一化处理，就可以区分在人眼的主观感觉上，到底哪种单色光的亮度强，哪种单色光的亮度弱。在能量相等的情况下，把人眼感觉最亮的那种单色光所对应的比视感度定义为 1，则其他各种单色光的比视感度都比 1 小。CIE 综合世界上所有人群各自所感知的比视感度，进行平均化处理，确立了图 1-17 所示的比视感度和各单色光的关系。在波长范围为 380~780nm 的可见光区域，波长为 555nm 的黄绿色光对人眼的比视感度最高。道路照明采用黄绿光的光源，通过增加人眼的比视感度来提高照明亮度。

根据比视感度这个概念，可以建立光的能量这个客观物理量和光的亮度这个心理物理量之间的关系。在光学中，定义能量的物理量叫作放射束，表示单位时间内通过一个面上的放射能量大小，单位是瓦特（W）。定义亮度的物理量叫作光束，单位是流明（lm）。国际单位系规定，波长 555nm 单色光的放射束为 1W，对应的光束为 683lm。这样，单色光的放射束（W）与 603（lm/W）比视感度的乘积就是某一单色光的光束（lm）。



表征光的能量的客观物理量单位除放射束 (W) 外, 还有放射强度 (W/sr)、放射辉度 ($W/sr \cdot m^2$)、放射照度 (W/m^2)。相应地, 表征光亮度的心理物理量分别为光束 (lm)、光度 (cd)、辉度 (cd/m^2)、照度 (lx)。TFT-LCD 显示关注的是亮度这个光的心理物理量。光束、光度、照度和辉度的关系如图 1-18 所示。

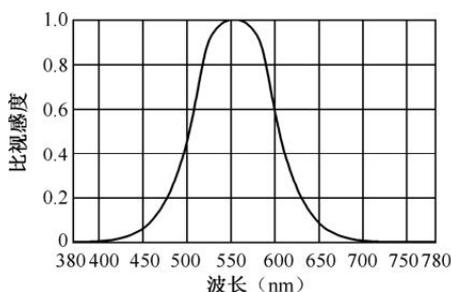


图 1-17 比视感度和各单色光的关系

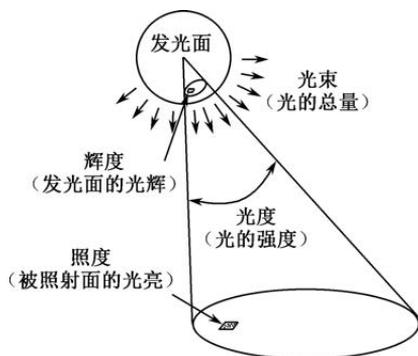


图 1-18 光束、光度、照度和辉度的关系

光束也叫作光通量, 是光源每秒钟所发出的光线的总量, 简称“发光量”。光度又叫作发光强度, 是点光源在给定方向 (光束) 的单位立体角内所发出的光通量。照度表示被光源照射到的这块区域的明亮程度, 是光通量与被照面面积的比值。在进行 TFT-LCD 显示检查时, 为了避免干扰, 则希望照在显示屏上的环境光越小越好。通常, TFT-LCD 显示检查时需要把环境照度控制在 $10lx$ 以下。辉度表示眼睛从某一方向所看到的物体的反射光强度或所看到的光源强度, 即单位面积在某一方向上的光度。

1.3.2 色的坐标和温度

通过能量这个等价物, 亮度和颜色之间貌似存在逐一对应关系。事实上, 亮度和颜色完全是两个独立的心理物理量。同样的色彩会因种族、年龄等的不同而有所差别。此外, 光源、观察角度、观察面积等的不同也会给人不同的色彩感受。TFT-LCD 要正确再现色彩, 就必须建立色彩模型, 即建立色彩的坐标系 (表色系), 对色彩进行定性和定量的描述。国际上色彩的定量表述有孟塞尔表色系、CIE 表色系等, 各系统在一定条件下可以相互转换。

由孟塞尔表色系三要素色相 (Hue)、彩度 (Chroma)、明度 (Value) 构成的三维立体空间叫作孟塞尔色彩体系, 明度、色相、彩度关系如图 1-19 (a)



所示。中心的纵轴表示明度，圆周上红、橙、黄、黄绿、绿、蓝、紫蓝、紫显示的一圈表示色相，以明度轴为中心横向反射状的外延表示彩度。色的立体结构如图 1-19 (b) 所示，根据这三个要素进行立体配色，不同方块对应的色相、明度和彩度不同。球体中心是所有颜色的自然平衡点，任何通过中心点的直线所联系到的色块都是协调色。互补的色相对比可通过调整明度差别取得谐调，即高明度基色可搭配其低明度的补色作为补偿。不同颜色的知觉度不同，配色中较强的色要缩小面积，较弱的色要扩大面积。纯色的明度与彩度不统一，在配色的使用上有困难。TFT-LCD 的像素大小、色层的厚度等光学相关的物理参数都是固定的，所以用 (HV/C) 还原五颜六色的物体在光学和材料上很难操作。

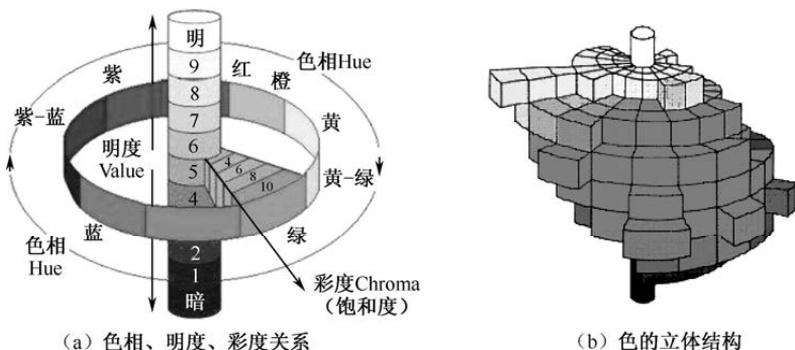


图 1-19 孟塞尔色彩体系中色相、明度、彩度的关系

人眼视网膜中 L、M、S 三种锥状细胞分别吸收红光、绿光、蓝光，最终合成各种颜色，所以把红色、绿色、蓝色定义为还原色彩的三原色。CIE 规定红色、绿色、蓝色三原色的波长分别为 700nm、546.1nm、435.8nm，RGB 一个单位的亮度比例为 $L_r:L_g:L_b = 1.0000:4.5907:0.0601$ ，每个原色的亮度值作为一个单位看待，即 $R:G:B=1:1:1$ 。所以，三原色等比例混合为白光，即 $R+G+B=W$ 。用 R、G、B 三个轴来确定颜色的空间位置，可以合成所有颜色。R、G、B 三个轴上的数值分别对应三个刺激值，由三刺激值确定的向量代表一个颜色刺激 C。去掉亮度因素，把三刺激值 (R、G、B) 归一化后的 (r、g、b) 坐标叫作色度坐标。把等能量的单色光，用三刺激值分别求出各自在 R、G、B 三维空间的坐标，把这些单色光坐标连起来就是如图 1-20 所示的 CIE 1931 xy 色度图。把图 1-20 所示的单色光曲线归一化到 (r、g、b) 空间，并投影到 r-g 平面，就是如图 1-21 所示的 CIE rg 色度图。当 C 处于



三原色围成的三角形色域外面时,需要将一种原色加到被匹配色中,而用其余两原色进行匹配,所以色度图上 r 、 g 会出现负值,并且三角形内非色度图区域的色实际上不存在,称为虚色。

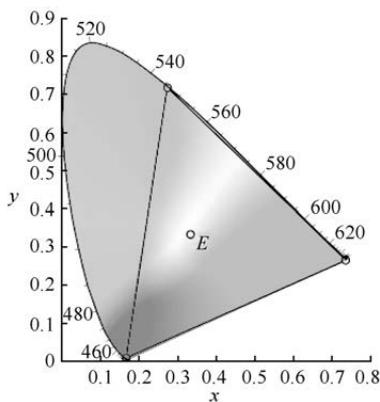


图 1-20 CIE 1931 xy 色度图

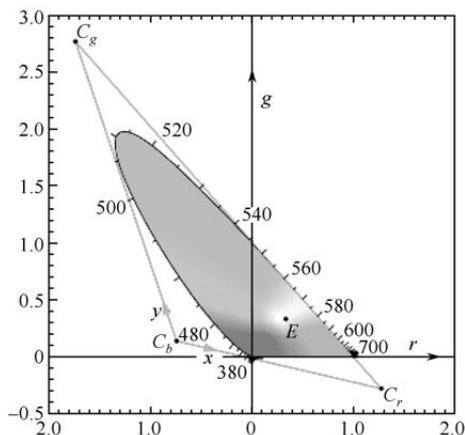
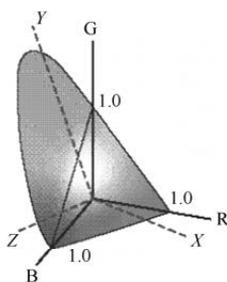
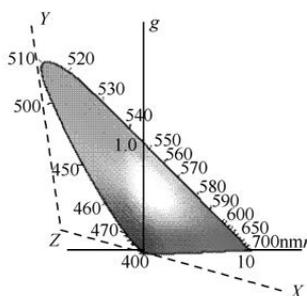


图 1-21 CIE rg 色度图

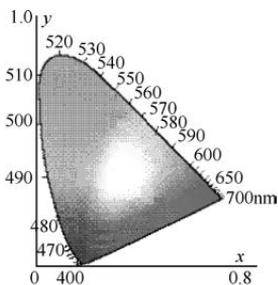
为了避免 r 、 g 色度图标定颜色时出现负刺激值,同时为了满足一些特殊的色匹配函数数据要求, CIE 在 RGB 表色系基础上,改用三个假想的原色 X 、 Y 、 Z 建立了一个新的色度系统。将它匹配等能光谱的三刺激值,定名为“CIE1931 标准色度观察者光谱三刺激值”,对应的系统称为 XYZ 表色系。经数学变换后,色度坐标均为正值,而且等能白光的色度坐标没有改变,仍然是 $(0.33, 0.33)$ 。图 1-22 (a) 展示了 RGB 和 XYZ 表色空间的关系,图 1-22 (b) 展示了 r - g 和 XY 色度坐标的关系。把图 1-22 (b) 中的 XY 坐标进行归一化处理,可以得到如图 1-22 (c) 所示的 xy 色度坐标,又称 CIE xyY 色度图,其中的 Y 轴用于表示亮度。



(a) RGB和 XYZ 表色空间的关系



(b) r - g 和 XY 色度坐标的关系

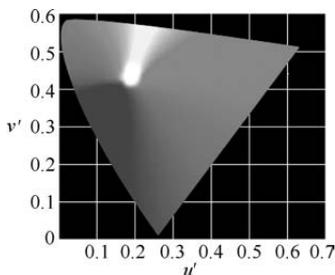
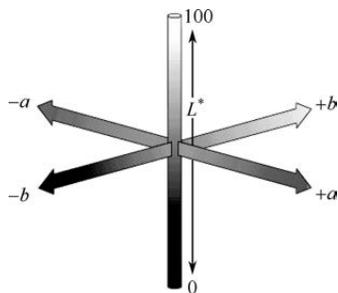


(c) CIE xyY 色度图

图 1-22 从 RGB 表色系到 x - y 色度坐标的转换



CIE xyY 色度图中, 两种不同颜色之间的距离不能正确反映人眼色彩感觉差别的大小。为此, CIE 推荐了 CIE $L^*u^*v^*$ (又称 CIE LUV) 色空间和 CIE $L^*a^*b^*$ (又称 CIE LAB) 色空间, 用相等的距离对应相等的颜色差别。CIE Luv 色度图把 CIE XYZ 空间的 $x-y$ 坐标系修正为 $u-v$ 坐标系, 拉伸了图 1-22 (c) 的蓝色和红色区域, 同时改变了光源 (白色点) 的位置, 缓和了因绿色区域在视觉上不平衡带来的问题。对 v 轴进行 1.5 倍的拉伸处理, 即 $u'=u$, $v'=1.5v$, 可得到如图 1-23 所示的 CIE $L^*u^*v^*$ (又称 CIE LUV) 色度图。TFT-LCD 色偏评价采用 CIE Luv 色度图。CIE LAB 色空间是一个对置的测色系统, 分别用 L^* 、 a^* 、 b^* 三根轴表示明—暗、红—绿、蓝—黄的值。 L^* 表示亮度, a^* 和 b^* 表示色度。CIE LAB 色空间与设备无关, 在色彩管理中可推算出原稿色、屏幕色和印刷色在色空间的对应关系, 达到颜色在视觉上的一致, 以实现不同设备之间的色彩转换。TFT-LCD 偏光板的色彩定义采用如图 1-24 所示的 CIE LAB 色度图。

图 1-23 CIE $L^*u^*v^*$ 色度图图 1-24 CIE LAB 色度图

建立表色系 (色坐标) 后, 光源的颜色就可以用色空间上的某一点表示。表色系描述的是颜色的静止状态。现实生活中, 同一光源 (混合光) 的颜色会动态变化。混合光是合成白色的基础, 量化光源的色表现需要明确各种光源的颜色相对白色的程度。根据黑体辐射理论, 给定温度 T 的条件, 在一定的波长范围内, 存在一条能量曲线, 用这条曲线可以定义白色。不同温度 T 的白光光谱如图 1-25 所示。可见, 温度和颜色具有对应关系, 可以用黑体的绝对温度来定义色的动态概念。这个绝对温度就是色温。TFT-LCD 产品的使用对象不同, 因此需要采用不同色温的白色。

如图 1-26 所示, 把黑体的色温和色彩之间连续的对应在 xy 色度图上描绘出来, 形成黑体轨迹。在黑体轨迹附近, 给出标准光源 A、B、C、D55、D65、D75 的对应色温。黑体轨迹上以 ABC 的顺序, 色温逐渐升高,



相应的颜色变化依次为红色→黄色→白色→蓝色,表现出不同的光色。黑体是一个假想物体,人眼真正认同的白色是自然界天空中的白色。CIE 规定,天空的(白)色,是白天打开北面窗户对着天空所测得的颜色,这些数据在世界不同地方测量,结果会不同,一个平均结果在 xy 色度图上描绘出来,形成昼光色轨迹。图 1-26 给出了 xy 色度图上的黑体轨迹和昼光色轨迹。昼光色轨迹是一个心理物理量概念,黑体轨迹是一个假想的纯物理量概念,所以两条轨迹不重合。在昼光色轨迹上指定一点后,使用离这个点最近的黑体轨迹上的色温度来近似定义昼光色轨迹上的色。这个近似的色温就叫作昼光色的相关色温。比如,高清电视 HDTV 规格的标准光源 D65 的白色相关色温是 6504K, xy 的坐标值为 (0.313, 0.329)。通常,准确表述昼光色时,利用相关色温和偏离黑体轨迹的偏差 (Δuv) 一起表示。图 1-27 给出了黑体轨迹和等色温度线、等偏差线之间的关系。

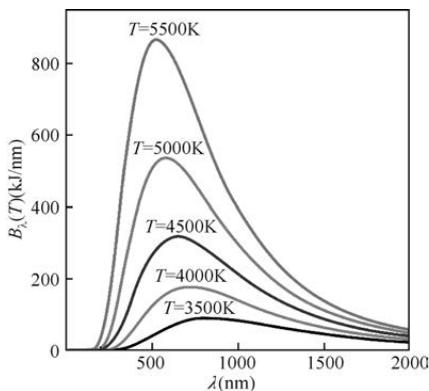


图 1-25 不同温度 T 的白光光谱

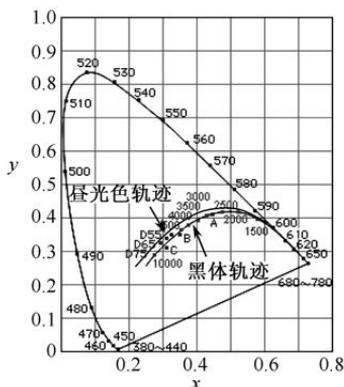


图 1-26 xy 色度图上的黑体轨迹和昼光色轨迹

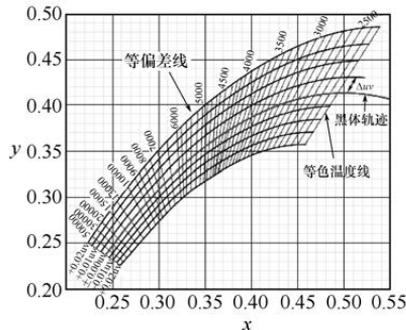


图 1-27 黑体轨迹和等色温度线、等偏差线之间的关系



1.3.3 彩色显示的基本概念

TFT-LCD 的彩色显示方法属于加法混色，即把 RGB 三原色直接叠加混合后还原其他各种颜色。叠加部分的色彩明亮程度（明度）相当于参与叠加部分的色光的明亮程度之和。

理想的三原色是 R（700nm）、G（546.1nm）、B（435.8nm），现实中很难生成这样的纯单色光。常用的三原色是：有点偏黄的红色 R；绿色 G；有点偏紫的蓝色 B（以后所讲的三原色就特指此类混合 R、G、B 色光）。图 1-28 给出了 RGB 三原色加法混色的光谱混合效果。RG 两色混色形成黄色 Y，RB 两色混色形成紫红色 M，GB 两色混色形成青绿色 C，RGB 三色混色形成白色 W。加法混色的实质是颜色的矢量相加。假设有两种颜色（B1, G1, R1）和（B2, G2, R2），则两种颜色相加就等于（B1+B2, G1+G2, R1+R2）。

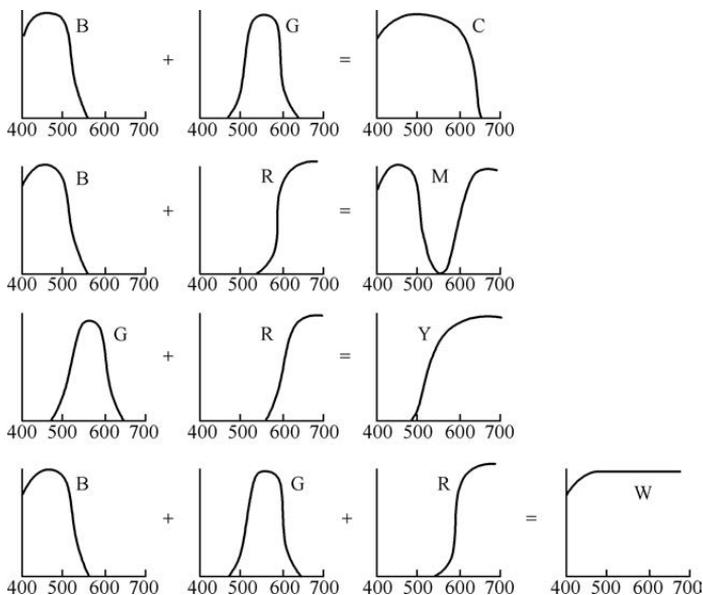


图 1-28 RGB 三原色加法混色的光谱混合效果

TFT-LCD 显示的彩色画面是由一个个很小的像素组成的，这些带有颜色的微小像素排列形成的颜色混合叫作中间混色。中间混色获得的色彩明度是参与混色的原色明度的平均值。中间混色包含并置加法混色和即时加法混色。

并置加法混色，是一些微小的点紧密地排列在一起，每个微小的点所带



有的色彩按照各自点参与混色的面积配比混色。由于人眼不能分辨出每个微小点的面积，因此可以在人眼的视网膜上混合成一种混合色。混合色的明度是各原色明度以所占面积比例混合的平均明度。并置加法混色是利用了人眼的视觉范围限制，实现原色在空间融合的一种方法。即时加法混色是原色以人眼在时间上难以分辨的速度下切换，根据每种原色参与混色部分所占面积的比例配比混色，形成的混色明度是原色以所占面积比例混合的平均明度。即时加法混色利用了人眼的时间响应限制（人眼的迟滞效应），实现了原色在时间上的融合。

通常，TFT-LCD 采用并置混色原理产生颜色，利用 RGB 像素在显示屏上的规则排列透光后合成颜色。TFT-LCD 像素分割法的三个基本要素是：（1）RGB 三原色，利用 CF 的 RGB 分光透光率，过滤背光源的分光光谱，形成 RGB 三原色的光谱；（2）RGB 明度控制，通过子像素对应区域的液晶作用，分别控制 RGB 三原色的亮度；（3）RGB 色的融合，像素分割法利用原色的空间融合性，要求人眼距离显示屏一定的距离。图 1-29 给出了背光源发光光谱和彩膜 RGB 子像素透光率的组合。背光源的光进入 CF 后，部分能量被 RGB 子像素吸收，只有剩余部分穿过 CF。比如，波长为 700nm 的光有约 15% 的能量被子像素 R 吸收，只有剩下的约 85% 的能量穿过 R 子像素。

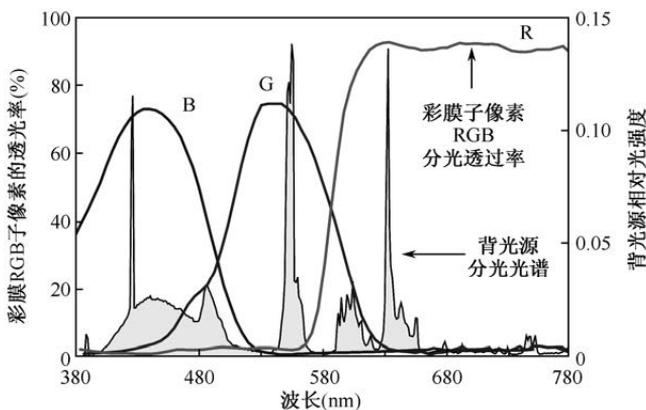


图 1-29 背光源发光光谱和彩膜 RGB 子像素透光率的组合

背光源的光透过 CF 后，对应 RGB 三色的能量就是背光源能量和 CF 上 RGB 子像素透光率的乘积。最终形成的 RGB 三色就是用于 TFT-LCD 色表现的 RGB 三原色，如图 1-30 所示。RGB 三原色不是单色光，彩度比 RGB 单



色光要低。用彩度低的 RGB 三原色光混合不出彩度高的色彩。提高 TFT-LCD 的彩度是 TFT-LCD 发展的重要方向。TFT-LCD 的 RGB 三原色分别对应 xy 色度图上靠近红色、绿色、蓝色的三个点。由这三个点所组成的色度三角形区域是 TFT-LCD 能够表现的颜色区间。根据加法混色原理，混色的亮度是原色亮度按照各自所占面积配比的一个平均结果。原色 RGB 分别对应红色、绿色、蓝色独自最大的亮度。当 RGB 三原色的亮度最大时，混色的结果就是白色；当 RGB 三原色的亮度最小时，混色的结果就是黑色。控制 RGB 三原色的亮度，并综合 RGB 三原色的色相和彩度，可以获得混色的相应色相和彩度，在黑色到白色之间混合出各种色彩。TFT-LCD 中控制 RGB 三原色亮度的功能是由 TFT 器件控制的液晶来实现的。

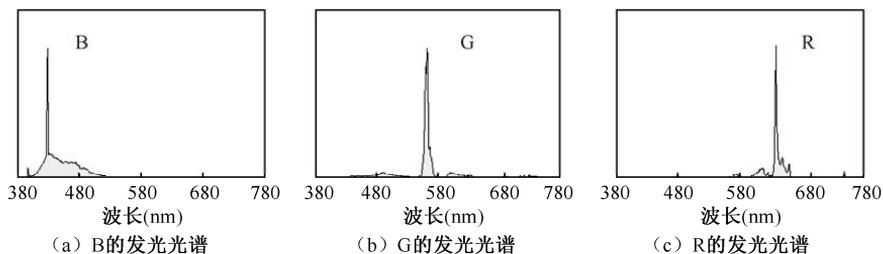


图 1-30 用于 TFT-LCD 色表现的 RGB 三原色

采用时间分割法的 TFT-LCD 显示原理是，由 RGB 三原色组成的三种背光源按时序分别先后点亮，显示屏根据显示的每一帧信息控制透过光的颜色和亮度，利用三原色在人眼视觉暂留的这段时间内在视网膜上进行融合，实现时间上的加法混色。时间分割法的原理如图 1-31 (b) 所示，作为对比，图 1-31 (a) 给出了像素分割法的原理。

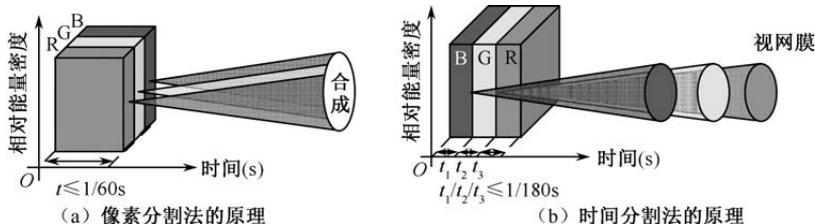


图 1-31 LCD 色表现原理

在 TFT-LCD 上看到的动态画面是由一定数量的图片，在一定时间内连续的快速播放形成的。TFT-LCD 播放画面连续快速的程度用“帧/秒”表示，60 帧/秒表示该视频 1 秒的内容由 60 张图片组成。人眼能够分辨出的最大帧



数约为 30 帧/秒, 这时人眼很难感觉出里面的滞留现象。单位时间内帧数越大, 画面看起来越流畅。60 帧/秒是人眼视觉流畅的最低标准。像素分割法一帧的时间小于等于 $1/60$ 秒, RGB 三种光同时出现, 直接合成后进入人眼。时间分割法一帧的时间小于等于 $1/180$ 秒。在保证画面连续所需的 60 帧/秒的前提下, 每一帧又分成 3 帧, 即 $1/180$ 秒的时间内各发出一帧蓝色画面、一帧绿色画面和一帧红色画面。这 3 帧画面按先后顺序, 依次以光的速度即时进入人眼的视网膜, 并在视网膜上进行色的合成。时间分割法的色彩形成, 需要 3 种原色的光源按照时序先后切换, 分别发出带 3 种光源颜色的 1 帧画面。因此, 时间分割法也称场色序法 (Field Sequential Color, FSC)。

TFT-LCD 时间分割法也有三个基本要素: (1) RGB 三原色, 由 RGB 三原色背光源先后发光用于混色, 不需要 CF 色层即可大幅提高光的利用效率, 不需要分割子像素即可提高像素开口率或分辨率; (2) RGB 明度控制, 通过像素对应区域在 $1/180$ 秒 (5.6ms) 内实现液晶控制, 先后控制 RGB 三原色的亮度; (3) RGB 色的融合, 利用色的时间融合性。理想的成像状况是先后发出的一帧蓝色画面、一帧绿色画面和一帧红色画面都投射在视网膜上的相同位置, 这样才能保证 3 帧画面可以被视觉完整重现。如果这 3 帧画面投射在视网膜上的不同位置, 则观察者在视觉重现时会形成 3 帧画面分离错位的影像, 称为色分离 (Color Breakup, CBU) 效应。色分离效应除会降低画质外, 长时间观看还会使人产生眩晕的感觉。

本章参考文献

- [1] Katayama M. TFT-LCD technology[J]. Thin Solid Films, 1999, 341(1-2):140-147.
- [2] Liu C T. Revolution of the TFT LCD technology[J]. Journal of Display Technology, 2007, 3(4):342-350.
- [3] Kim J H, Choi B D, Kwon O K. 1-billion-color TFT LCD TV with full HD format[J]. IEEE Transactions on Consumer Electronics, 2005, 51(4):1042-1050.
- [4] Pei-Shan Tsai, Chia-Kai Liang, Tai-Hsiang Huang, et al. Image Enhancement for Backlight-Scaled TFT-LCD Displays[J]. IEEE Transactions on Circuits & Systems for Video Technology, 2009, 19(4):574-583.
- [5] Chen M T, Lin C C. Comparison of TFT-LCD and CRT on visual recognition and subjective preference[J]. International Journal of Industrial Ergonomics, 2004, 34(3):167-174.



- [6] Jin H S, Chang H S, Park J K, et al. P-139: Novel Viewing-Angle Controllable TFT-LCD[J]. Sid Symposium Digest of Technical Papers, 2006, 37(1):729-731.
- [7] Lai C C, Tsai C C. A Modified Stripe-RGBW TFT-LCD with image-processing engine for mobile phone displays[M]. Piscataway: IEEE Press, 2007.
- [8] Sang Soo Kim, Brian H Berkeley, Jin Hyeok Park, et al. New era for TFT-LCD size and viewing-angle performance[J]. Journal of the Society for Information Display, 2006, 14(2):127-134.
- [9] Park N K, Yoo S I. Evaluation of TFT-LCD defects based on human visual perception[J]. Displays, 2009, 30(1):1-16.
- [10] Yamamoto Y. LCD Processing and Testing[M]. Handbook of Visual Display Technology. Springer Berlin Heidelberg, 2012.
- [11] Hyeyoung Ha, Sooyeon Lee, Youngshin Kwak, et al. The preferred display color temperature (Non-transparent vs. Transparent Display)[J]. Electronic Imaging, 2016, 2016(20):1-6.
- [12] Eiichiro Okumura, Noriyuki Hashimoto. Effect of Color Temperature on Color Scale Test Patterns in Medical Liquid-crystal Display Monitor[J]. Nippon Hoshasen Gijutsu Gakkai zasshi, 2018, 74(6):546-555.
- [13] Hill B, Roger T, Vorhagen F W . Comparative analysis of the quantization of color spaces on the basis of the CIELAB color-difference formula[J]. ACM Transactions on Graphics, 1997, 16(2):109-154.
- [14] Xu H, Yaguchi H, Shioiri S . Testing CIELAB-based color-difference formulae using large color differences[J]. Optical Review, 2001, 8(6):487-494.
- [15] Guoxin He, Mingxun Zhou. Whiteness formula in CIELAB uniform color space[J]. Chinese Optics Letters, 2007, 5(7):432-434.
- [16] Komatsu T, Mohammadi S, Busa L S A, et al. Image analysis for a microfluidic paper-based analytical device using the CIE $L^*a^*b^*$ color system[J]. Analyst, 2016, 141(24): 6507-6509.
- [17] Forough Mahyar, Vien Cheung, Stephen Westland. Different transformation methods between CIELAB coordinates and Munsell hue[J]. Coloration Technology, 2010, 126(1):31-36.
- [18] Gerard Harbers, Wim Timmers, Willem Sillevius-Smitt. LED backlighting for LCD HDTV[J]. Journal of the Society for Information Display, 2002, 10(4):347-350.
- [19] Munisamy Anandan, Masaru Suzuki. Introduction: Special Issue on LCD Backlighting[J]. Journal of the Society for Information Display, 2003, 11(4):639-639.
- [20] Martin Hammer, Karel J G Hinnen. Local Luminance Boosting of an RGBW LCD[J].



- Journal of Display Technology, 2014, 10(1):33-42.
- [21] Gao Y, Luo Z, Zhu R, et al. A High Performance Single-Domain LCD With Wide Luminance Distribution[J]. Journal of Display Technology, 2015, 11(4):315-324.
- [22] Chin-Chiuan Lin. Effects of contrast ratio and text color on visual performance with TFT-LCD[J]. International Journal of Industrial Ergonomics, 2003, 31(2):65-72.
- [23] K. Kälältär. Modulation of viewing angle on an LCD surface through backlight optics[J]. Journal of the Society for Information Display, 2003, 11(4):647-652.
- [24] Pierre Adam, Pascal Bertolino, Fritz Lebowsky. Mathematical modeling of the LCD response time[J]. Journal of the Society for Information Display, 2007, 15(8):571-577.
- [25] Xiangyi Nie, Haiqing Xianyu, Ruibo Lu, et al. Pretilt Angle Effects on Liquid Crystal Response Time[J]. Journal of Display Technology, 2007, 3(3):280-283.
- [26] Chun-Ho Chen, Fang-Cheng Lin, Ya-Ting Hsu, et al. A Field Sequential Color LCD Based on Color Fields Arrangement for Color Breakup and Flicker Reduction[J]. Journal of Display Technology, 2009, 5(1):34-39.
- [27] Yi-Pai Huang, Fang-Cheng Lin, Han-Ping D. Shieh. Eco-Displays: The Color LCD's Without Color Filters and Polarizers[J]. Journal of Display Technology, 2011, 7(12):630-632.
- [28] Ahn J. Color distribution of a shade guide in the value, chroma, and hue scale[J]. Journal of Prosthetic Dentistry, 2008, 100(1):18-28.
- [29] Kenneth R Alexander, Michael S Shansky. Influence of hue, value, and chroma on the perceived heaviness of colors[J]. Perception & Psychophysics, 1976, 19(1):72-74.
- [30] Lee T H, Kwon O S, Park T Y, et al. Hue-Shift Modeling and Correction Method for High Luminance Display[J]. Journal of Imaging Science and Technology, 2008, 52(2):020602.
- [31] Ohta N. Correspondence Between CIELAB and CIELUV Color Differences[J]. Color Research and Application, 1977, 2(4):178-182.
- [32] Erno H A Langendijk, Ingrid Heynderickx. 30.2: Optimal and Acceptable Hue Ranges for Display Primaries[J]. SID Symposium Digest of Technical Papers, 2001, 32(1):500-503.
- [33] Choi S Y, Luo M R, Pointer M R, et al. Investigation of Large Display Color Image Appearance II: The Influence of Surround Conditions[J]. Journal of Imaging Science and Technology, 2008, 52(4):040905.
- [34] Gille J, Lewis A, Hastings S, et al. 27.1: Determining the Appropriate Color Bit Depth for a Small Portable Display[J]. SID Symposium Digest of Technical Papers, 2007, 38(1):1138-1141.



- [35] Wei-Chung Cheng, Massoud Pedram. Power minimization in a backlit TFT-LCD display by Concurrent Brightness and Contrast Scaling[J]. Consumer Electronics IEEE Transactions on, 2004, 50(1):25-32.
- [36] Chin-Chiuan Lin. Effects of contrast ratio and text color on visual performance with TFT-LCD[J]. International Journal of Industrial Ergonomics, 2003, 31(2):65-72.



TFT-LCD 的显示本质就是在电压控制下，以 RGB 子像素为单位调节光源的出光量。控制电压的载体是 TFT 开关器件。TFT 是在绝缘基板上，用堆积的半导体薄膜制作的具有电场效应的晶体管。

2.1 TFT 器件基础

用作 TFT 器件的半导体材料有硅、金属氧化物、有机物等。非晶硅 (a-Si) 是使用最早和最广的半导体材料。在高精细的中小尺寸中常用低温多晶硅 (Low Temperature Poly-silicon, LTPS)，在 LCD 投影中微显示器则使用高温多晶硅 (High Temperature Poly-silicon, HTPS)。随着大尺寸、高精细 TFT-LCD 的发展，铟镓锌氧化物 (Indium Gallium Zinc Oxide, IGZO) 开始用于 TFT 器件。基于有机半导体的 OTFT 在柔性显示领域受到关注。

2.1.1 TFT 器件的种类与结构

用于 TFT-LCD 驱动的 TFT 器件主要有 a-Si TFT、LTPS TFT 和 IGZO TFT。LTPS TFT、IGZO TFT 与 a-Si TFT 的特性比较如表 2-1 所示。

表 2-1 LTPS TFT、IGZO TFT 与 a-Si TFT 的特性比较

特 性	a-Si TFT	LTPS TFT	IGZO TFT
迁移率 (cm^2/Vs)	<1	50~100	1~100
亚阈斜率 (V/dec)	0.4~0.5	0.2~0.3	0.1~0.6
泄漏电流 (A)	$\sim 10^{-12}$	$\sim 10^{-12}$	$\sim 10^{-13}$
稳定性	低	高	高
工艺温度	$\sim 250^\circ\text{C}$	$<400^\circ\text{C}$	25~400 $^\circ\text{C}$



显示屏分辨率越高,要求 TFT 的电子迁移率就越大,同时要求其结构尽可能紧凑。通常,显示屏能够正常显示所要求的充电时间 $t \approx 5R_{\text{on}}C_{\text{pix}}$ 。其中,紧凑的 TFT 结构可以降低像素总电容 C_{pix} ,电子迁移率越大的 TFT,其开态电阻 R_{on} 越小。显示屏垂直分辨率和驱动频率每增加一倍就使 TFT 充电时间 t 减小一半。为了应对高分辨率发展的需要,G6 以上的高世代生产线可以采用 IGZO TFT,G6 及以下的生产线可以采用 LTPS TFT。

TFT 器件根据栅极和源漏极上下位置的不同,分为顶栅结构和底栅结构;根据源漏极和半导体层上下位置的不同,分为平面结构、顶接触结构和底接触结构。平面结构类似 MOSFET 结构,源漏极采用离子注入方式形成。源漏极位于半导体层之上的顶接触结构时,在形成源漏极时会损伤半导体层的上表面。源漏极位于半导体层之下的底接触结构时,如果是底栅结构,则在形成源漏极时会损伤栅极绝缘层的上表面。以上不同结构的组合,可以形成如图 2-1 所示的四种典型 TFT 器件结构。

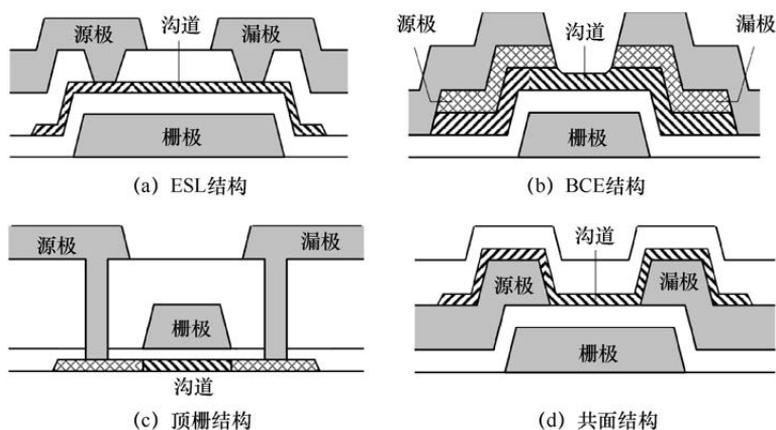


图 2-1 四种典型 TFT 器件结构

刻蚀阻挡层 (Etching Stop Layer, ESL) 的 TFT 器件,在形成源漏电极之前,在有源层上面生长保护层,免于刻蚀对背沟道造成伤害,使 TFT 器件性能更稳定。但是,ESL 结构的光刻次数较多、寄生效应明显。随着半导体材料性能与器件工艺水平的提高,a-Si TFT 和 IGZO TFT 基本采用工艺更简单、结构更紧凑的背沟道刻蚀型 (Back Channel Etch, BCE) 结构。BCE 结构的 IGZO TFT 在刻蚀源漏极时,要避免因刻蚀液体或刻蚀气体影响半导体背沟道,而导致的沟道特性恶化。



LTPS TFT 采用顶栅结构,一方面,可以在玻璃上直接生成 a-Si 薄膜,有利于扩大 LTPS 半导体层的工艺制作范围;另一方面,可以利用栅极进行自对准工艺控制,缩小沟道长度和寄生电容,提高 TFT 开关的工作速度。顶栅结构用 PECVD 沉积栅极绝缘膜时,沟道层会受到等离子体带来的损伤。例如,栅介质引入的氢会对沟道产生扩散作用。

共面结构的源漏电极与栅电极形成于有源层的同一侧,不存在源漏图形化过程中对背沟道的伤害问题,且工艺简单。共面结构在刻蚀源漏极时,刻蚀液体或刻蚀气体会刻蚀掉部分栅极绝缘层,导致半导体/栅极绝缘层界面特性恶化,从而影响 TFT 器件特性。并且,共面结构的器件源漏接触不良问题,也是限制共面结构器件应用的一个关键问题。

顶栅结构的半导体层受到底部背光源的照射,底栅结构的半导体层受到外部环境光的照射,因此需要在栅极的另一侧设计遮光结构。采用顶栅结构的 TFT-LCD 需要在 TFT 最底部设计一层遮光金属。因此采用底栅结构的 TFT-LCD 需要在彩膜基板上设计 BM 进行遮光。

2.1.2 TFT 器件的开关特性

TFT 器件的开关特性既可以用开关态的电流比特性表征,也可以用开关态电阻比特性表征。

1. 电流比特性

TFT 器件是一个三端开关管,这三端分别是连接扫描线的栅极、连接数据线的漏极、连接像素电极的源极。在栅极控制下,漏极的数据线通过半导体沟道向源极的像素充放电。对像素充放电时的 TFT 工作在大电流的开态,停止充放电后,TFT 工作在小电流的关态。开态电流 I_{on} 也叫工作电流,越大越好;关态电流 I_{off} 也叫漏电流,越小越好。TFT 器件作为开关,最基本的特性要求是开态电流和关态电流之间至少有 6 个数量级的差异。

主流的 BCE 型 TFT 器件存在两个重要构造,金属栅极、栅极绝缘层、半导体有源层之间的 MIS (Metal Insulator Semiconductor) 构造,以及半导体有源层和源漏极之间的欧姆接触 MS (Metal Semiconductor) 构造。MIS 构造是 TFT 器件作为开关使用的关键因素,MS 构造是 TFT 器件和外接信号线的过渡区。源极和漏极之间的半导体有源层可以形成导电沟道,源极和漏极的间距称为沟道长 L ,垂直于 L 方向的是源漏极的宽度 W 。根据标准场效



应晶体管理论, 非饱和区与饱和区的源漏极电流 I_{ds} 可表示如下:

$$I_{ds} = \mu C_{ox} \frac{W}{L} \left(V_{gs} - V_{th} - \frac{1}{2} V_{ds} \right) V_{ds} \quad (2-1)$$

$$I_{ds} = \frac{1}{2} \mu C_{ox} \frac{W}{L} (V_{gs} - V_{th})^2 \quad (2-2)$$

式中, C_{ox} 为 TFT 器件 MIS 结构的单位面积电容, V_{th} 是阈值电压, μ 是沟道中多数载流子的漂移迁移率。由于亚带隙态密度 (Density of States, DOS) 导致的恶化, TFT 迁移率小于漂移迁移率, 可粗略地用如式 (2-3) 表示:

$$\mu_{FE} = \mu \frac{N_{gs} - N_T}{N_{gs}} \quad (2-3)$$

式中, N_T 是未占有的亚带隙 DOS 的 DOS 总数, $N_{gs} [=C_g (V_{gs} - V_{th})]$ 是由 V_{gs} 感应的电子密度。亚带隙 DOS 决定了 TFT 的工作电压, 通过要求 TFT 从开态到关态的 V_{gs} 范围来限定工作电压, 可由下式定义 S 值:

$$S = \frac{dV_{gs}}{d \log I_{ds}} = \ln 10 \frac{k_B T}{e} \left(1 + \frac{e D_{sg}}{C_g} \right) \quad (2-4)$$

式中, D_{sg} 是在费米能级上的亚带隙 DOS。减少亚带隙 DOS 可提高 TFT 性能。 S 值与器件结构和温度等有关: 衬底反向偏压将使表面耗尽层电容 C_D 减小, 则 S 值减小; 界面陷阱会增加一个与 C_D 并联的陷阱电容, 使 S 值增大; 温度升高, 则 S 值增大。为了提高亚阈区工作速度, S 值越小越好。

为了保证 TFT 对像素电容有足够的充电能力和保持能力, TFT 的开关比必须满足如式 (2-5):

$$\frac{I_{on}}{I_{off}} > 2aN \frac{V_d}{\Delta V_d} \quad (2-5)$$

式中, a 为工艺设计参数, N 为扫描线数, ΔV_d 为像素保持时间内 TFT 漏电引起的像素电压变化量。对一款 FHD 分辨率, 8bits 显示的 TFT-LCD, 要求保持时间内像素电压的变化量不超过 0.2%, 即 $V_d/\Delta V_d > 500$ 。设定工艺设计参数 a 为 5, 因为 N 为 1080, 则 $I_{on}/I_{off} > 5.4 \times 10^6$ 。实际使用时, I_{on} 一般在 10^{-6} A 量级, I_{off} 一般在 10^{-12} A 量级。

2. 电阻比特性

半导体器件中经常使用电导来表示沟道的导电能力。作为电导的倒数关系, 可以用沟道的电阻来表示这种能力。沟道电阻越小, 沟道的导电能力就



越强, 电流也就越大, 用于 TFT 开态工作; 沟道电阻越大, 沟道的导电能力就越弱, 电流也就越小, 用于 TFT 关态工作。这样, TFT 器件的沟道就等效为一个栅极电压控制下的可调电阻, TFT 开关的本质就是沟道电阻在小电阻和大电阻之间切换。

TFT 开关三端连接关系如图 2-2 所示。漏极对应的数据线电压是一个交流信号源, 栅极对应的扫描线电压是一个脉冲信号源, 源极对应一个像素电容。当扫描线电压提供正的开态电压 V_{gon} 时, TFT 开关等效为开态小电阻 R_{on} ; 当扫描线电压提供负的关态电压 V_{goff} 时, TFT 开关等效为关态大电阻 R_{off} 。在开态, 一个高电平 (对应正的像素电压 V_p) 或低电平 (对应负的像素电压 V_p) 的数据线电压通过电阻 R_{on} , 对像素电容 C_p 进行充放电。

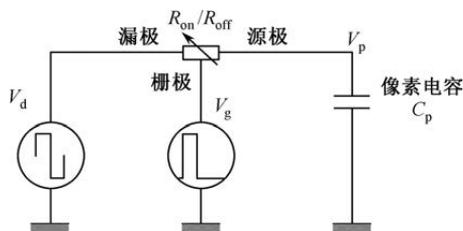


图 2-2 TFT 开关三端连接关系

根据图 2-2 提供的 RC 电路模型, 可以建立 V_p 和 V_d 之间的关系。假定开关电阻上的压降为 V_R , 则 $V_d = V_R + V_p$ 。因为开关电阻和像素电容串联, 所以流过开关电阻的电流 ($I = V_R/R$) 等于给像素电容 C_p 充放电的电流 ($I = dQ/dt$)。其中, $Q = C_p \times V_p$ 。据此可以建立式 (2-6) :

$$\frac{dQ}{dt} = \frac{C_p dV_p}{dt} = \frac{V_d - V_p}{R_{on}} \quad (2-6)$$

在充放电时间 t 后, 像素电容 C_p 上的电压为 V_p , 对式 (2-6) 建立积分关系:

$$\int_0^{V_p} \frac{1}{V_d - V} dV_p = \int_0^t \frac{1}{R_{on} C_p} dt \quad (2-7)$$

求解式 (2-7) 可得:

$$V_p = V_d (1 - e^{-\frac{t}{R_{on} C_p}}) \quad (2-8)$$

把式 (2-8) 中的 R_{on} 直接导出, 就是像素正确充放电时对 R_{on} 的要求:



$$R_{\text{on}} = \frac{-t}{C_p \cdot \ln(1 - V_p / V_d)} \quad (2-9)$$

对一款分辨率为 1024×768 的 TFT-LCD 而言, TFT 充放电时间只有 21.7μs 左右。对一款 8bits 显示的 TFT-LCD 而言, 在极短的充放电时间内, 像素电容上的电压要充放电到设计值的 99.8% 以上, 即 $V_p / V_d \geq 99.8\%$ 。如果像素电容 C_p 在 $3 \times 10^{-13} \text{F}$ 数量级。可以获得 TFT 开态电阻 R_{on} 所要设计的大小范围。

$$R_{\text{on}} = \frac{-21.7 \times 10^{-6}}{3 \times 10^{-13} \times \ln(1 - 99.8\%)} \approx 1.16 \times 10^7 (\Omega) \quad (2-10)$$

对 R_{off} 的要求是保证像素电容上的电压在保持时间内, 漏电流导致的电压降不超过相连灰阶电压的电压差。关态漏电是在保持时间内, 来自像素的漏电流经过 R_{off} 分压后, 像素电压 V_p 下降到 V_p' 。对像素分辨率为 1024×768 的 TFT-LCD 而言, TFT 保持时间约为 16.67ms。对一款 8bits 显示的 TFT-LCD 而言, 在保持时间内, 像素电容上的电压变化不能超过 0.2%, 即放电精度 V_p' / V_p 不能低于 99.8%。像素电容 C_p 依然设定为 $3 \times 10^{-13} \text{F}$ 数量级。这样就可以得到 TFT 关态漏电式 (2-11) 和关态电阻 R_{off} 所要设计的大小范围式 (2-12)。

$$V_p = -V_p e^{-T / R_{\text{off}} C_p} \quad (2-11)$$

$$R_{\text{off}} = \frac{-T}{C_p \times \ln(V_p' / V_p)} = \frac{-16.67 \times 10^{-3}}{3 \times 10^{-13} \times \ln(99.8\%)} \approx 2.77 \times 10^{13} (\Omega) \quad (2-12)$$

在 TFT-LCD 中, 液晶电阻 R_{lc} 是像素电容的另外一条漏电通道, 和 R_{off} 漏电通道并联。根据 8bits 显示的 TFT-LCD, 在保持时间内, 像素电容上的电压变化不能超过 0.2% 这个要求, 需要 R_{off} 和 R_{lc} 的并联电阻大于 $2.77 \times 10^{13} \Omega$ 。假定 $R_{\text{off}} = R_{\text{lc}}$, 那么 R_{off} 和 R_{lc} 都要大于 $2 \times 2.77 \times 10^{13} \Omega$ 。这样就可以得到作为 TFT 开关性能评估的重要指标 $R_{\text{on}} / R_{\text{off}}$ 的特性要求。

$$R_{\text{on}} / R_{\text{off}} = (1.16 \times 10^7) / (5.54 \times 10^{13}) = 2.09 \times 10^{-7} \quad (2-13)$$

电阻比 $R_{\text{on}} / R_{\text{off}}$ 和电流比 $I_{\text{on}} / I_{\text{off}}$ 的量级相当, 都在 10^6 数量级左右, 具体数值差异与具体像素电压有关。TFT 开关的实际开态电流, 除在沟道中形成外, 还有一些非沟道导电产生的寄生电流。此外, TFT 关态漏电流 I_{off} 还受工作环境的影响。对于 TFT 的开关特性要求, 可以通过 TFT 器件的工艺设计和结构设计进行对策。



2.1.3 TFT 开关特性的结构设计

TFT 开关特性的结构设计主要分为 TFT 开关电流的结构设计和 TFT 开关品质的结构设计。

1. TFT 开关电流的结构设计

根据式 (2-1), TFT 结构设计能够决定开态电流大小的参数只有沟道宽长比 W/L 。两个因素限制了沟道长度 L 不能太小: 源漏极间距 L 太小会增加源漏极同层金属图形之间的短路概率; 为了保证源漏极有效地从沟道引出电流, 栅极和源漏极之间的重叠量 ΔL 对应的寄生电阻和沟道长 L 对应的电阻之比越小越好, 减小 L 会增加 ΔL 部分电阻和 L 部分电阻的比值。在沟道长度 L 固定, 电子迁移率不变的情况下, 一般通过增加 TFT 沟道宽度 W 来提高 TFT 开态电流。此外, 在图 2-3 所示的 TFT 器件对位结构中, 适当增加 ΔL 值, 也能提高 TFT 开态电流。

TFT 器件本身的漏电流导电机理主要是沟道热离子发射形成的空穴电流。TFT 的漏电流还受到光照等周围环境的影响, 光照下 TFT 漏电流剧增。如图 2-4 (a) 所示的非遮光型 TFT 结构, 源漏极和栅极之间隔着半导体有源层、空穴积累层、栅极绝缘层, 沟道上的空穴积累层和半导体有源层之间形成 PN 结, 使电流只能从空穴积累层往外流, 而不能从外往内流, 从而可以有效降低空穴的输出效率。但非遮光型结构增加了半导体有源层的光照面积, 使 TFT 漏电流剧增。采用如图 2-4 (b) 所示的遮光型 TFT 结构, 可以有效降低光照时电子空穴对产生的概率, 减少光照产生的漏电流。但遮光型结构的空穴漏电流比较大。因为这种结构的源漏极金属直接覆盖在栅极上方, 直接和有源层接触。在有源层两侧, 空穴积累层和源漏极金属之间没有 PN 结, 空穴积累层上的空穴流出到源漏极, 或者源漏极上的电子流入空穴积累层的通道畅通, 空穴漏电流明显增加。

遮光型结构的空穴漏电流较大, 但是光照漏电流较小, 适用于对 TFT 漏电流要求较高的场合, 但要避免合格率下降、品质下降等问题。如图 2-4 (b) 所示, 在栅极两侧, 源漏极和栅极只隔着栅极绝缘层, 在栅极两侧的台阶处, 源漏极金属和栅极金属容易发生短路。遮光型结构的品质下降是由于源漏极金属和栅极金属之间的重叠量增加, 对应的寄生电容会导致像素电压误写入。

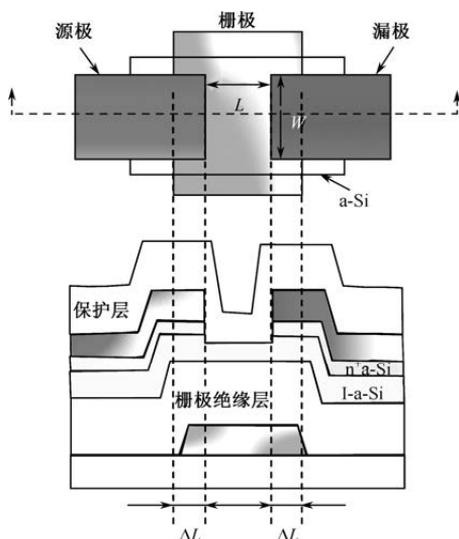


图 2-3 TFT 器件对位结构

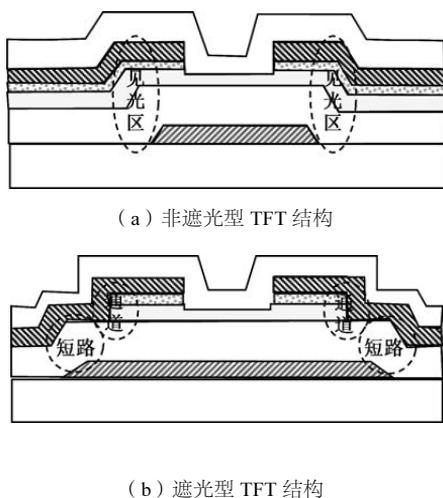


图 2-4 非遮光型和遮光型 TFT 结构

2. TFT 开关品质的结构设计

影响 TFT 开关品质的一个重要因素是栅极金属和源极金属之间的寄生电容 C_{gs} 引起的 TFT 充放电时的像素电压误写入。当栅极电压 V_{gs} 从高电平的 V_{gon} 瞬间下降到低电平的 V_{goff} 时, V_{gs} 的变换量 ΔV_{gs} 被寄生电容 C_{gs} 耦合到像素电极, 导致像素电压 V_p 产生跳变量 ΔV_p , 使得像素电压变为 $(V_p - \Delta V_p)$ 。因为 ΔV_p 是 C_{gs} 耦合产生的, 所以也叫馈通 (Feedthrough) 电压, 记为 V_{ft} 。

图 2-5 给出了 TFT 关断前后瞬间像素电极相关电容参数及其电压和电量关系。其中, V_{g1} 和 V_{g2} 分别对应像素上下相连的两根扫描线电压, V_{d1} 和 V_{d2} 分别对应像素左右相连的两根数据线电压, C_{dp1} 和 C_{dp2} 分别表示像素电极和左右相连两根数据线之间的耦合电容, C_{lc} 和 C_{sc} 分别表示像素的液晶电容和存储电容, C_{gs} 是连接扫描线的栅极和连接像素电极的源极之间的寄生电容。TFT 关断瞬间的像素总电荷守恒, 所以图 2-5 (a) 所示的 TFT 关断前瞬间的像素总电荷 ($Q_{lc} + Q_{sc} + Q_{dp1} + Q_{dp2} + Q_{gs}$) 和图 2-5 (b) 所示的 TFT 关断后瞬间的像素总电荷 ($Q_{lc} + Q_{sc} + Q_{dp1} + Q_{dp2} + Q_{gs'}$) 相等。根据 TFT 关断前瞬间和关断后瞬间的像素电压关系, 可以分别建立公式组 (2-14) 和公式组 (2-15) 所示的关系式组:



$$\begin{aligned}
 Q_{lc} &= C_{lc}(V_p - V_{com}) \\
 Q_{sc} &= C_{sc}(V_p - V_{goff}) \\
 Q_{dp1} &= Q_{dp1}(V_p - V_{dH}) \\
 Q_{dp2} &= Q_{dp2}(V_p - V_{dL}) \\
 Q_{gs} &= C_{gs}(V_p - V_{gon})
 \end{aligned} \tag{2-14}$$

$$\begin{aligned}
 Q_{lc'} &= C_{lc}((V_p - \Delta V_p) - V_{com}) \\
 Q_{sc'} &= C_{sc}((V_p - \Delta V_p) - V_{goff}) \\
 Q_{dp1'} &= Q_{dp1}((V_p - \Delta V_p) - V_{dH}) \\
 Q_{dp2'} &= Q_{dp2}((V_p - \Delta V_p) - V_{dL}) \\
 Q_{gs'} &= C_{gs}((V_p - \Delta V_p) - V_{gff})
 \end{aligned} \tag{2-15}$$

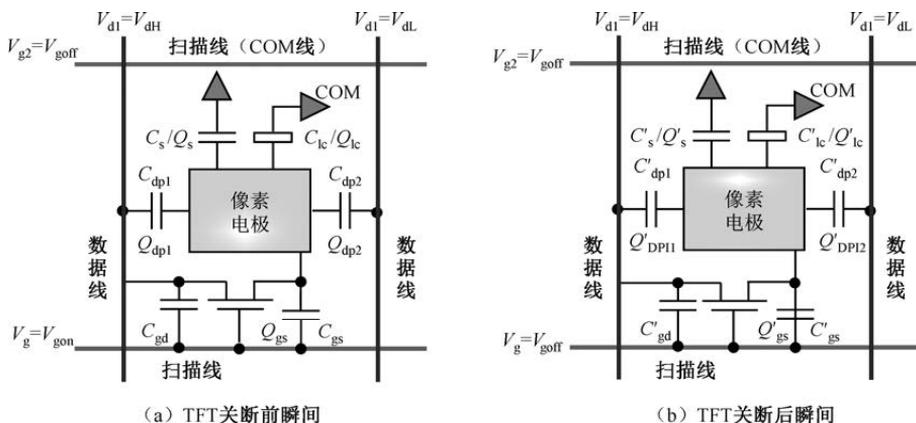


图 2-5 TFT 关断前后瞬间像素电极相关电容参数及其电压和电量关系

公式组 (2-14) 和公式组 (2-15) 所示的电荷表达式代入 TFT 关断前后瞬间像素总电荷守恒的等式, 整理可得 ΔV_p (或者 V_{ft}) 的计算式:

$$\Delta V_p = V_{ft} = \frac{C_{gs}(V_{gon} - V_{goff})}{C_{lc} + C_{sc} + C_{dp1} + C_{dp2} + C_{gs}} \tag{2-16}$$

通过公式 (2-16) 的推导, 还可以建立起电容耦合效应的概念: 耦合电压等于耦合电容其中一端的电压跳变量乘这个耦合电容在整体电容中的比值。这个电容耦合效应的概念在像素设计及问题解析方面具有重要作用。在 TFT 结构设计上可以通过减小 C_{gs} 来降低 V_{ft} 。在推导公式 (2-16) 时, 为了计算方便, 假设 C_{gs} 值在 TFT 关断瞬间前后保持不变。实际上, TFT 开态时的 C_{gs} 值和关态时的 C_{gs} 值大小不同。



非遮光型 TFT 的开关态 C_{gs} 面积如图 2-6 所示。非遮光型 TFT 的开态 C_{gs} 包含栅极和源极重叠量 ΔL 形成的电容 C_{gsn} 和虚线包围的本征电容 C_{gsi} 。TFT 的关态 C_{gs} 只剩下 C_{gsn} 部分, 只是电容厚度增加了有源层的厚度。开态和关态的 C_{gs} 具体公式如下:

$$C_{gs} = C_{gsn} + C_{gsi} = \varepsilon_0 \varepsilon_r \frac{\Delta L(W + 2W_{ef})}{t_{ox}} + \varepsilon_0 \varepsilon_r \frac{L/2(W + 2W_{ef})}{t_{ox}} \quad (2-17)$$

$$C_{gs} = C_{gsn} = \varepsilon_0 \varepsilon_r \frac{\Delta L W}{t_{ox} + t_{si}} \quad (2-18)$$

式中, ε_r 表示栅极绝缘层的介电常数, t_{ox} 表示栅极绝缘层的厚度, W_{ef} 表示源极上下两侧的有源层参与导电的等效宽度, 一般在 $1.5\mu\text{m}$ 左右。根据公式 (2-17) 和公式 (2-18), 实际的 V_{th} 比通过公式 (2-16) 求得的值要大。

遮光型 TFT 的开关态 C_{gs} 面积如图 2-7 所示, 相应的开态和关态 C_{gs} 计算公式分别如下:

$$C_{gs} = C_{gsn} + C_{gsi} = \varepsilon_0 \varepsilon_r \frac{\Delta L(W + 2W_{ef})}{t_{ox}} + \varepsilon_0 \varepsilon_r \frac{L_s W}{t_{ox}} + \varepsilon_0 \varepsilon_r \frac{L/2(W + 2W_{ef})}{t_{ox}} \quad (2-19)$$

$$C_{gs} = C_{gsn} = \varepsilon_0 \varepsilon_r \frac{(\Delta L + L_s) W}{t_{ox} + t_{si}} \quad (2-20)$$

式中, L_s 表示源极金属直接和栅极重叠的量。

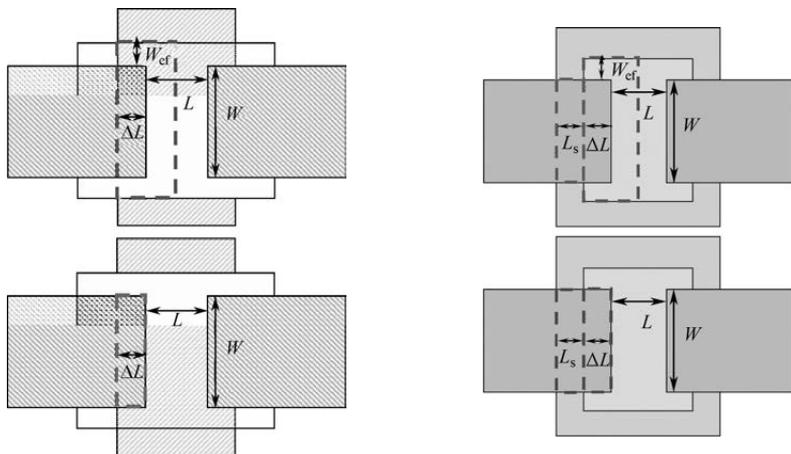


图 2-6 非遮光型 TFT 的开关态 C_{gs} 面积 图 2-7 遮光型 TFT 的开关态 C_{gs} 面积

3. 综合 TFT 开关电流特性和品质特性的结构设计

在 TFT 结构设计上, 提高开态电流的方法是增加沟道宽度 W , 降低关



态电流的方法是采用遮光型结构。增加 W 会增加 TFT 所占面积, 降低像素开口率, 还会增加 C_{gs} , 在增大扫描线和数据线阻抗的同时影响 TFT 品质特性。如图 2-8 所示的 U 型结构的 TFT 既能增加沟道宽度 W , 又能有效控制 TFT 面积和 C_{gs} 的值。在 TFT 开态, C_{gs} 的面积就是 $C_{gs}(\text{ON})$ 所示的对应 $1/2$ 沟道长度的虚线所包围的面积, 厚度是栅极金属和有源层之间的栅极绝缘层厚度 t_{ox} 。在 TFT 关态, C_{gs} 的面积就是 $C_{gs}(\text{OFF})$ 所示的源极金属和栅极金属之间的重叠面积, 厚度是栅极绝缘层厚度 t_{ox} 和有源层厚度 t_{si} 之和 ($t_{ox}+t_{si}$)。由于在一帧时间内 TFT 基本工作在关断区域, 所以栅极和漏极之间的耦合电容 C_{gd} 的面积基本对应为漏极金属和栅极金属之间的重叠面积, 而相应的厚度为两层金属之间的厚度 ($t_{ox}+t_{si}$)。

U 型 TFT 的数据线电压正负反转时漏电流大小不同。U 型 TFT 的沟道宽长比如图 2-9 所示。源极两侧平行区的长度为 c , 源极半圆区的半径为 a , 半圆的圆心到漏极的水平距离为 b , 建立沟道单位长度上的电流公式如下:

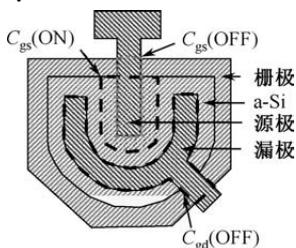


图 2-8 U 型结构的 TFT

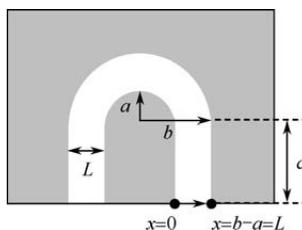


图 2-9 U 型 TFT 的沟道宽长比

$$I_d = W(x)C_{ox}\mu[V_g - V_{th} - V(x)]\frac{dV(x)}{dx} \quad (2-21)$$

并推导出 $W(x)$ 在沟道长度 L 上的积分因子 $\int_0^L \frac{1}{W(x)} dx$, 如下所示:

$$I_d \int_0^L \frac{1}{W(x)} dx = C_{ox}\mu \int_0^L [V_g - V_{th} - V(x)] dV(x) \quad (2-22)$$

提取出的 $\int_0^L \frac{1}{W(x)} dx$ 因子, 积分后的结果就是 L/W 。因为, 单位长度上的沟道宽 $W(x) = 2c + \pi(a+x)$, 从 0 到 L 积分后可以得到 W/L 公式:

$$\frac{W}{L} = \left(\int_0^L \frac{1}{W(x)} dx \right)^{-1} = \left(\int_0^{b-a} \frac{1}{2c + \pi(a+x)} dx \right)^{-1} = \frac{\pi}{\ln\left(\frac{2c + \pi b}{2c + \pi a}\right)} \quad (2-23)$$



2.2 a-Si TFT 技术

a-Si TFT 是 TFT-LCD 使用最久、应用最广的 TFT 技术，具有成膜工艺多样化、性能稳定、均一性好等特点。

2.2.1 a-Si 半导体特性

a-Si TFT 的基本特性取决于 a-Si 半导体的特性，a-Si 半导体的基本特性是载流子传输特性。

1. a-Si 的结构特征与能带模型

a-Si 结构特征是短程有序、长程无序。a-Si 在一个原子或几个原子间距范围内大体保留单晶硅 (c-Si) 中的四面体结构配位形式，但在长程呈连续无规网络，键角和键长发生畸变。a-Si 的结构特征如图 2-10 所示， r_1 、 r_2 、 r_3 等原子间键长从 0.35nm 到 1nm 不等，键长偏差在 20% 左右。原子间键角 θ 随机地分布在 $109^\circ 28' \pm 10^\circ$ 的范围内。短程有序决定了 a-Si 的能带结构、电导、热导、光学性质等半导体特性，长程无序决定了 a-Si 的散射、迁移等性质。

大量 Si 悬挂键的存在使 a-Si 具有很高的缺陷态密度，导致 a-Si 的电子迁移率低于 $1\text{cm}^2/\text{Vs}$ 。a-Si 的载流子传输路径如图 2-11 所示。a-Si 强化学键在导带最小值 (Conduction Band Minimum, CBM) 下面和价带最大值 (Valence Band Maximum, VBM) 上面形成相当深的、高密度的局部态，导致载流子的俘获。Si 的带隙形成机理如图 2-12 (a) 所示，Si 能级的 CBM 和 VBM 分别由 sp^3 杂化轨道的反键 ($sp^3 \sigma^*$) 态和成键 ($sp^3 \sigma$) 态组成。 $\sigma^*-\sigma$ 级的能量差就是 Si 能带的带隙。a-Si 电子结构缺陷如图 2-12 (b) 所示，如果出现一个 Si 空位，则在靠近带隙中间就会形成一个悬挂键和一个不成对电子，悬挂键会被一个电子占据。所以，Si 空位既表现为一个电子陷阱，也表现为一个空穴陷阱。Si 空位的存在会导致 N 型 TFT 和 P 型 TFT 的特性恶化。因此，需要对 a-Si 的悬挂键进行氢化处理，对悬挂键起“饱和”作用以减少缺陷态数目。a-Si:H 电子结构如图 2-11 (c) 所示。这种含有大量硅氢键 Si:H 的非晶态固体叫作氢化非晶硅 (a-Si:H)。a-Si:H 中的 H 能够补偿 a-Si 中大量存在的悬挂键，在带隙中减少亚带隙缺陷 DOS，可以提升 a-Si:H 的电导率。

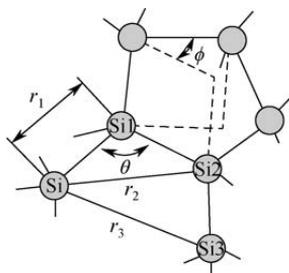


图 2-10 a-Si 的结构特征

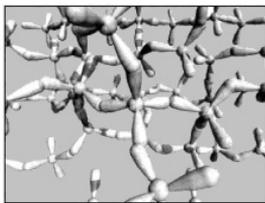
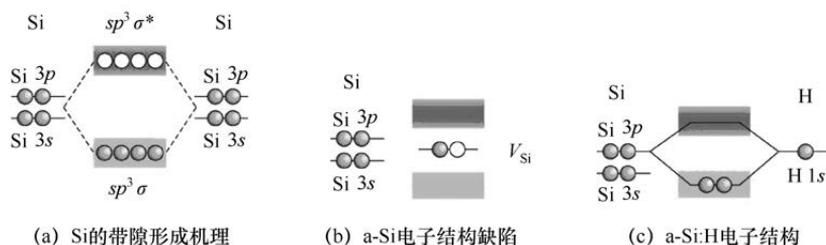


图 2-11 a-Si 的载流子传输路径



(a) Si 的带隙形成机理

(b) a-Si 电子结构缺陷

(c) a-Si:H 电子结构

图 2-12 Si 的电子结构 (实心圆和空心圆分别代表占有态和未占有态)

由于 a-Si 长程无序，薛定鄂方程中的势能函数不再是周期性分布，电子的波函数不再是布洛赫波，其状态不能再由简约波矢 k 表示。所以，a-Si 不具有真正的能隙。考虑到缺陷后的能带图中应包含带隙中的缺陷态。含有大量硅氢键 Si:H 的非晶态固体就叫作氢化非晶硅 (a-Si:H)。图 2-13 给出了 a-Si:H 的能带结构。能量 E_C 线上面的导带和能量 E_V 线下面的价带分别对应各自的广延态，中间类似单晶硅禁带宽度的区域叫作迁移率隙。导带和价带的带尾延伸到迁移率隙，对应的电子状态叫作局域态，费米能级 E_F 附近的局域态叫作深能级局域态。导带带尾的尾态可以俘获电子，减小导带的电子密度，价带带尾的尾态可以俘获空穴，减小价带的空穴密度，这些被俘获的电子或空穴是 a-Si 的导电成分，统称为载流子。导带和价带的带尾态密度呈指数级变化。除尾态外，a-Si:H 的悬挂键和网格缺陷也会引入俘获态，即深能级陷阱。在外加电场作用下，局域态中的电子要从一个局域态跳跃到另一个局域态而导电，需要声子的帮助，这种跳跃式导电的迁移率很低。而广延态电子的迁移率很高，广延态和定域态的边界叫作迁移率边。a-Si:H 的迁移率隙就是导带和价带各自迁移率边之间的能量差，单位为电子伏特 (eV)。



2. a-Si 的电学特性与光学特性

a-Si 的主要电学特性是导电特性。在室温下,器件质量本征 a-Si:H 的暗电导率 σ_d 小于 $10^{-10} (\Omega\text{cm})^{-1}$, 暗电导激活能 E_a 约为 0.8eV ($\approx 1/2E_g$)。本征 a-Si:H 的直流暗电导率 σ_d 主要由电子的输运特性决定, 表现出弱 n 型电导特征, 电子的漂移迁移率约为 $1\text{cm}^2/\text{Vs}$, 空穴的漂移迁移率约为 $0.01\text{cm}^2/\text{Vs}$ 。

图 2-14 给出了 a-Si 直流暗电导率与温度关系。 $T \neq 0$ 时, 定域态中的电子可通过与 a-Si 格子相互作用进行跳跃式导电, 迁移率比扩展态中的电子迁移率要小。温度较低时, 电子只能从费米能级 E_F 以下的能量状态通过声子的帮助跃迁到 E_F 以上的邻近空态, 形成定域态的近程 (几个 KT) 跳跃导电, 电导率正比于 $\exp(-T^{-1/4})$ 。随着温度的升高, 电子由 E_F 被激发到接近 E_C 的带尾定域态, 通过声子的帮助, 从一个定域态跃迁到另一个定域态, 形成带尾定域态电导。在较高温度时, 电子吸收足够的能量, 从费米能级 E_F 被激发到迁移边 E_C 以上的能态形成扩展态电导。载流子由费米能级 E_F 激发到扩展态或带尾局域态的电荷输运机理, 都属于热激活型导电, 电导率正比于 $\exp(-E/KT)$ 。其中, E 是激活能。 $T=0\text{K}$ 时, 能量在定域态范围内的电子迁移率为零。当电子态能量通过扩展态与尾部定域态交界处的临界能量, 即进入扩展态时, 电子迁移率突增至一个有限值。

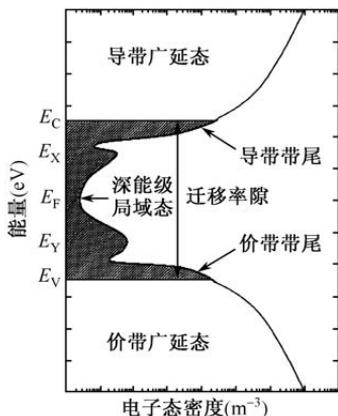


图 2-13 a-Si:H 的能带结构

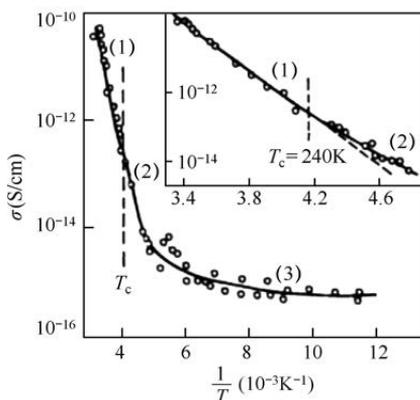


图 2-14 a-Si 直流暗电导率与温度关系

a-Si 的光学特性主要包括光吸收和光电导。要求用于 TFT 开关的 a-Si 的薄膜表面均匀、折射率高、透光性能好、尽量避免光生载流子的生成。在光照射后, a-Si 可成为一个光导体。光导体的本质是光子和电子的相互



作用, 此过程伴随电子在不同能量状态之间的跃迁。根据 a-Si:H 对不同的光子吸收差别, 可将它的吸收光谱分为弱吸收区、指数吸收区、本征吸收区三个区域。

(1) 弱吸收区: 位于近红外区的低能吸收, 对应电子在定域态之间跃迁。相关的定域态密度较小, 所以吸收系数 α 一般在 $1 \sim 10\text{cm}^{-1}$ 。这部分吸收称为本征吸收, 其特点是 α 随光子的能量减小趋于平缓。

(2) 指数吸收区: 这个区域的吸收对应电子从价带边扩展态到导带尾定域态的跃迁, 或者电子从价带带尾定域态到导带边扩展态的跃迁。由于带尾定域态的态密度分布为指数型, 所以这部分的能量变化虽然不大, 但是吸收系数呈指数型变化, 变化范围跨越两三个数量级, 最高可达 10^4cm^{-1} 。

(3) 本征吸收区: 对应价带内部向导带内部跃迁, 吸收系数 α 一般在 10^4cm^{-1} 以上, 随光子能量的变化具有幂指数特征, 即 $\alpha \propto (\hbar\omega - E_0')$ 。

2.2.2 a-Si TFT 开关特性

a-Si TFT 的开关功能是通过 TFT 器件的 MIS 构造实现的, 可以用能带理论解释这种开和关的原理。

1. MIS 构造的沟道特性

在外加电压的作用下, TFT 器件的能带发生变化, 相应地形成低沟道电阻的开态和高沟道电阻的关态。TFT 器件电压设定和沟道分区如图 2-15 所示, 假定 TFT 器件的源极电压 $V_s=0\text{V}$, 漏极电压 $V_d>0\text{V}$, 则漏源极电压差 $V_{ds}>0\text{V}$ 。由于沟道上各处电压状态不同, 分别设定源极边上对应的沟道垂直结构为位置①, 沟道正中央的垂直结构为位置②, 漏极边上对应的沟道垂直结构为位置③。

当栅极电压 V_g 小于 0V , 即 $V_{gs}<0\text{V}$ 时, 接近 G-SiN_x 的 I-a-Si 层电子在负电场作用下被排挤, TFT 器件处于关态。TFT 器件关态时的能带和电荷分布如图 2-16 所示。在图 2-16 的位置①, 金属的负表面电势使 I-a-Si 能带向上弯曲。在 I-a-Si 靠近 G-SiN_x 的表面 (沟道), 相比 I-a-Si 层体内有更高的空穴密度和更低的电子密度。在位置②和位置③, 靠近 G-SiN_x 表面的 I-a-Si 层能带延续位置①的能带关系。不过, 在位置③靠近 n⁺a-Si 和漏极的 I-a-Si 表面, 由于 $V_{ds}>0\text{V}$, 受漏极金属正表面电势的作用, I-a-Si 能带向下弯曲, 在 n⁺a-Si 表面形成电子积累。随着 V_{gs} 负偏压增大, I-a-Si/G-SiN_x 界面的电子逐



渐被挤走，I-a-Si/G-SiN_x 界面的导电机制被弱化。电子密度相对高的 I-a-Si 层体内电子被空穴俘获，形成很小的电流。

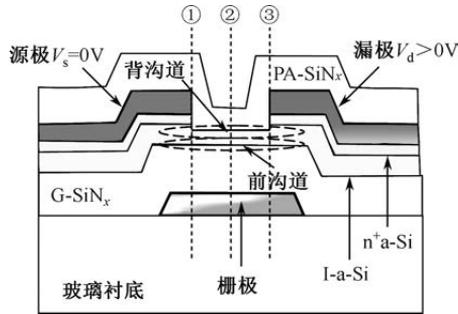


图 2-15 TFT 器件电压设定和沟道分区

增大 V_{gs} 负偏压，I-a-Si 层的电子进一步被挤到靠近 PA-SiN_x 层一侧。在 V_{gs} 负电压的吸引下，PA-SiN_x 层积累一些正离子，相当于往沟道方向施加一个正电场，使靠近 PA-SiN_x 的 I-a-Si 层比体内具有更高的电子密度和更低的空穴密度。I-a-Si/PA-SiN_x 的界面态密度逐渐增大，更多的界面态本征电子参与导电。如图 2-16 的位置②所示，PA-SiN_x 表面积累的正离子诱使沟道中央的 I-a-Si 能带向下弯曲，使 I-a-Si 在接近 PA 的表面形成电子积累形成背沟道。在漏极正电压作用下，背沟道的电子俘获空穴形成电子电流。所以， $V_{gs} < 0V$ 时，I-a-Si 层体硅和背沟道上的体电流和背沟道电流是主要的导电机制。

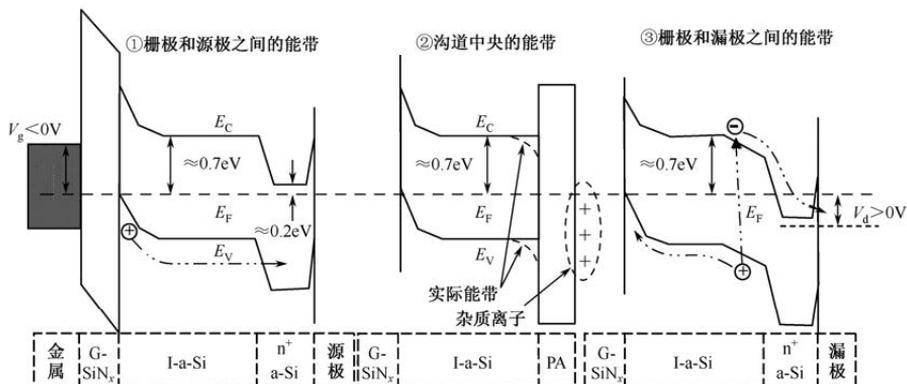


图 2-16 TFT 器件关态时的能带和电荷分布

继续增大 V_{gs} 负偏压，I-a-Si 层的电子被进一步挤到 PA-SiN_x 边界，导致体电子密度更低，靠近 PA-SiN_x 的背沟道变浅。相应地，体电流和背沟道电



流进一步降低。当 V_{gs} 负电压达到某个值时, I-a-Si/PA-SiN_x 界面的电子态密度消失, 体电流和沟道电流基本消失。这时的 V_{gs} 是理想的关态电压 V_{goff} 。当 $V_{gs} < V_{goff}$ 时, I-a-Si/PA-SiN_x 界面的背沟道空穴参与导电, 形成背沟道空穴电流。同时, 在负的 V_{gs} 大电压和正的 V_{ds} 大电压共同作用下, 在栅极和漏极之间产生热离子, 发射出空穴, 形成空穴载流子, 在 I-a-Si/G-SiN_x 界面形成空穴积累, 产生空穴大电流。所以, $V_{gs} < V_{goff}$ 时, I-a-Si 层靠近栅极一侧的前沟道空穴电流是主要的导电机制。

$V_{gs} < 0V$ 时的关态漏电流越小越好, 一般把 a-Si TFT 的关态电压 V_{goff} 设计在 $-6V$ 左右。具体值和 I-a-Si/PA-SiN_x 界面的 a-Si:H 悬挂键态密度及两层物质的表面状态有关, 进行合理的工艺设计可以确定关态电压值。

当 $V_{gs} > 0V$ 时, TFT 器件逐渐进入开态。TFT 器件开态时的能带和电荷分布如图 2-17 所示。在图 2-17 的位置①, 如果 E_V 和 E_C 之间的迁移率隙中央能级在费米能级 E_F 之上, 靠近 G-SiN_x 界面的 I-a-Si 能带在栅极金属正表面电势的作用下向下弯曲, 空穴耗尽形成高阻态的空间电荷区。在 I-a-Si 靠近 G-SiN_x 界面, 相比体内有更高的电子密度和更低的空穴密度。如图 2-17 的位置②所示, 由于 I-a-Si 迁移率隙中存在缺陷态, 使得外加电场 ($V_{gs} > 0$) 产生的电子跃迁到导带带尾前先被缺陷态俘获。增大 V_{gs} 可使迁移率隙中央能级在费米能级 E_F 之下, I-a-Si 表面的电子密度比空穴密度大, 形成反型层。增大 V_{gs} 后费米能级 E_F 进入导带带尾, 使 I-a-Si 表面从弱反型转为强反型。在图 2-17 中, 靠近 G-SiN_x 界面的 I-a-Si 能带结构, 费米能级 E_F 进入导带带尾后形成的反型层, 在源漏极之间提供了一条导电的前沟道。在源漏极 V_{ds} 正电压作用下, 来自源极的电子流过沟道形成电子电流。这就是 TFT 的打开状态。

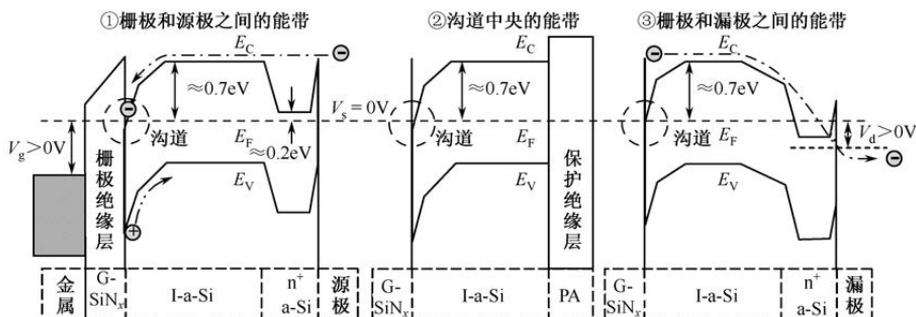


图 2-17 TFT 器件开态时的能带和电荷分布



把费米能级 E_F 进入导带带尾形成强反型所需的栅极电压称为 TFT 器件的阈值电压 V_{th} 。I-a-Si 的膜质越好，迁移率隙中的缺陷态密度越少，阈值电压 V_{th} 越低。a-Si TFT 的阈值电压一般在 1V 左右。当 $0 < V_{gs} < V_{th}$ 时， E_F 在迁移率隙中间移动， V_{gs} 感应出的载流子小部分进入 I-a-Si 的深能级局域态，大部分进入 I-a-Si/G-SiN_x 界面态。这时，I-a-Si/G-SiN_x 界面态，以及 I-a-Si 深能级缺陷俘获电子是主要的导电机理。当 $V_{gs} > V_{th}$ 时，沟道形成，随着 V_{gs} 的增大， E_F 进一步接近导带边，参与导电的自由电子数增加，沟道电流持续增大。a-Si 的费米能级 E_F 不能进入态密度很高的导带，所以不能像单晶硅那样形成大电流。a-Si 的开态导电机理主要是导带尾态俘获电子形成电子电流，相应的开态电压标示为 V_{gon} 。

2. MS 构造的欧姆接触

TFT 器件中 MIS 构造产生的电流，要从源漏极输入和输出。这个接口通过 n⁺ a-Si 和源漏极之间的 MS 构造欧姆接触实现。欧姆接触电阻与 a-Si 的掺杂浓度 N_D 成反比，与 MS 的公函数差 Φ_B 成正比。TFT 器件欧姆接触的能带和电荷分布如图 2-18 所示。图 2-18 (a) 给出了低掺杂浓度 MS 接触的能带和电子流动路径。 $\Phi_B = \Phi_M - \chi_S$ ，表示电子从金属流向 a-Si 的势垒高度。式中， Φ_M 表示金属功函数， χ_S 表示 a-Si 的电子亲和势。扩散电压 $V_B = (E_F - E_{FM})/q$ ，表示电子从 a-Si:H 流向金属的势垒高度。这种情况下，越过势垒的热离子发射电流占支配地位，MS 电阻较大。提高掺杂浓度至 $N_D \geq 10^{19} \text{cm}^{-3}$ ，形成如图 2-18 (b) 所示的 MS 接触能带和电子流动路径。这时，载流子可以穿越隧道而不是越过势垒，MS 电阻较小。由于势垒两边的电子都可以穿越隧道，所以欧姆接触具有正负偏压下对称的电流-电压关系。

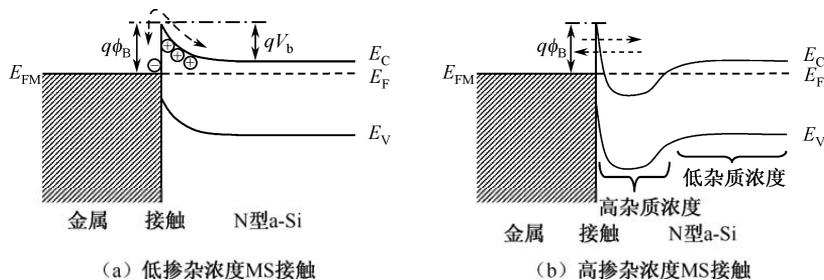


图 2-18 TFT 器件欧姆接触的能带和电荷分布

如图 2-18 (b) 所示，降低欧姆接触电阻，除可提高掺杂浓度外，还可



降低势垒高度 $q\Phi_B$ 。通常, a-Si 的电子亲和势 χ_s 为 4.05eV 。可用作源漏极金属的 Cr、Mo、Al、Cu 的功函数 Φ_M 分别为 4.5eV 、 4.6eV 、 4.28eV 、 4.65eV 。其中, Al 的功函数最小, 相应的 Φ_B 最小, 相同情况下的欧姆接触电阻最小。欧姆电阻越小, 流过的电流就越大。TF 开态电流越大越好, 但关态要避免大电流。

3. TFT 器件的 I - V 特性

TFT 器件的 I - V 特性如图 2-19 所示。 $V_{gs} < V_{\text{off}}$ 的区域称为蒲尔-弗朗克发射区, 曲线④对应的导电机制主要是前沟道的热离子发射形成空穴电流。 $V_{\text{off}} < V_{gs} < 0$ 的区域叫作后亚阈值区, 曲线③对应的导电机制主要是体硅和背沟道的电子电流。 $0 < V_{gs} < V_{\text{th}}$ 的区域称为前亚阈值区, 曲线②对应的导电机制主要是体硅和前沟道界面态的电子电流。 $V_{\text{th}} < V_{gs}$ 的区域称为阈上区, 曲线①对应的导电机制主要是前沟道的电子电流。后亚阈值区和前亚阈值区统称为亚阈值区, 是 TFT 开态和关态之间的过渡区。

在 TFT-LCD 中, 关态电压 V_{goff} 和开态电压 V_{gon} 的实际值是一个电压范围。假设最大像素电压为 $\pm V_{\text{pm}}$, 那么, TFT 器件的关态电压范围就是 $[V_{\text{goff}} - V_{\text{pm}}, V_{\text{goff}} + V_{\text{pm}}]$, 开态电压范围就是 $[V_{\text{gon}} - V_{\text{pm}}, V_{\text{gon}} + V_{\text{pm}}]$ 。其中, $V_{\text{goff}} + V_{\text{pm}} < 0\text{V}$, $V_{\text{gon}} - V_{\text{pm}} > V_{\text{th}}$ 。为避免 TFT 器件过分进入大电流的蒲尔-弗朗克发射区, 一般把 V_{goff} 的绝对值设计在 V_{pm} 值左右。TFT 阈上区对应的是一个电阻值在兆欧级的沟道, 其阻值随 V_{gon} 的增大而减小, 电流与栅极电压 V_{gon} 大致呈线性关系。为了保证所有灰阶电压下的 TFT 器件都具有良好的开关速度, V_{gon} 要尽量大, 但 V_{gon} 太大会增加驱动电路的成本和功耗。

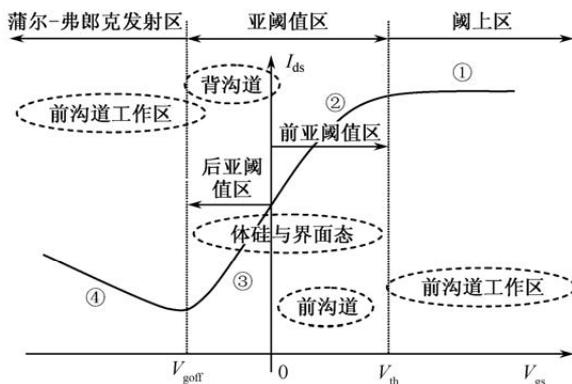


图 2-19 TFT 器件的 I - V 特性



2.2.3 a-Si TFT 工艺技术

根据对 TFT 开关态电流大小范围的要求, 可以参考非饱和区 ($V_{gs} > V_{th}$, $V_{ds} < V_{gs} - V_{th}$) 电流公式 (2-1) 和饱和区 ($V_{ds} > V_{gs} - V_{th}$, $V_{gs} > V_{th}$) 电流公式 (2-2), 分别设定相关工艺参数。在 a-Si TFT 中, 本征非晶硅 a-Si:H 的成膜质量影响 μ 的值, 栅极绝缘层 G-SiN_x 的成膜质量影响 C_{ox} 的值。此外, 重掺杂 n⁺ a-Si 的成膜质量影响源漏极的欧姆接触特性, 保护绝缘层 PA-SiN_x 影响器件漏电流特性。SiN_x、a-Si:H 和 n⁺ a-Si 等薄膜都是通过 PECVD 制备的。

1. SiN_x 薄膜的工艺技术

非晶 SiN_x 薄膜的性能取决于薄膜中 Si、N 和 H 三种原子的相对浓度。用 PECVD 沉积的 SiN_x 薄膜中, H 含量为 10% ~ 40%, 大部分 H 原子都以 Si-H 键和/或 N-H 键的形式存在, H 能起到饱和缺陷的作用。随着衬底温度增加或 RF 功率增加, 薄膜中总的 H 含量下降。比如, 当衬底温度高于 400℃ 时, 更多的 H 扩散出并导致薄膜中大量 Si-H 键和/或 N-H 键断裂, 使 SiN_x 薄膜中的陷阱态密度增加。SiN_x 和 a-Si:H 薄膜之间的界面特性严重影响迁移率 μ 的值。迁移率 μ 随 SiN_x 薄膜表面粗糙度的下降而近似线性增加。SiN_x 薄膜表面粗糙度依赖于 SiN_x 薄膜的沉积条件及等离子体处理对薄膜表面的各种修饰。

作为栅极绝缘层的 G-SiN_x, 通过影响 C_{ox} 来调节 a-Si TFT 的开态电流和关态电流。提高 G-SiN_x 薄膜的介电常数或降低膜厚可以增大开态电流。如果 G-SiN_x 太薄, 则很难保证 TFT 器件所需的 7 ~ 9MV/cm 的绝缘耐压能力, 而且会因为 G-SiN_x 中穿孔较多而引起扫描线和数据线短路。

作为保护绝缘层的 PA-SiN_x, 主要功能是防止水汽扩散, 防止钠离子和氧进入 a-Si TFT 器件中。形成于 I-a-Si 和 PA-SiN_x 接触区域的背沟道, 是产生器件漏电流的一个重要因素。漏电流的大小受到 PA-SiN_x 上俘获的正电荷数目的控制。降低背沟道漏电流的工艺对策是在 I-a-Si 和 PA-SiN_x 界面进行化学处理, 从而降低背沟道的导电能力。常用的化学处理方法是在沟道刻蚀后进行 O₂ 离子处理, 在 PA-SiN_x 成膜前进行 H₂ 处理。不同 O₂ 离子处理和 H₂ 离子处理情况下的 V_g - I_d 特性如图 2-20 所示。作为对比, 图中分别给出了有无 O₂ 离子处理/有 H₂ 处理、有 O₂ 离子处理/无 H₂ 处理、有 O₂ 离子处理/有 H₂ 处理三种情况下的器件 V_g - I_d 特性。其中 V_{bg} 给出三种电压值, 模拟了背沟道可能出现的电压范围。



2. a-Si 薄膜的工艺技术

在 a-Si TFT 中, a-Si 薄膜分为用作导电沟道的本征层 I-a-Si (因为含 H 也常用 a-Si:H 表示) 和用作欧姆接触的重掺杂 n^+ a-Si。

在 a-Si:H 薄膜沉积过程中, H 成分的存在通过钝化作用降低了悬挂键密度, 使薄膜中 Si 的无序程度下降, 从而降低了带尾态密度。在气体流速、反应气压、RF 功率、衬底温度等薄膜沉积工艺条件中, 衬底温度对 a-Si:H 薄膜 H 含量的影响最大。增加衬底温度, 会增加 H 从 a-Si:H 薄膜中扩散出去的量, 使薄膜中的 H 含量下降。用衬底温度在 220~350℃ 的 PECVD 沉积的 a-Si:H 薄膜, H 含量为 10%~30%, 主要以 SiH 或 SiH₂ 基团的形式存在。只含有 SiH 基团的 a-Si:H 薄膜最适合制作 a-Si TFT。H 含量下降会导致 a-Si:H 薄膜的光学禁带宽度下降, 使 a-Si TFT 在工作时更容易产生光生载流子, 从而影响器件特性。增加 RF 功率, a-Si:H 薄膜容易产生更高的缺陷态密度。因此, PECVD 系统一般在低 RF 功率下沉积 a-Si:H 薄膜, 以确保更好的台阶覆盖和低缺陷态密度。

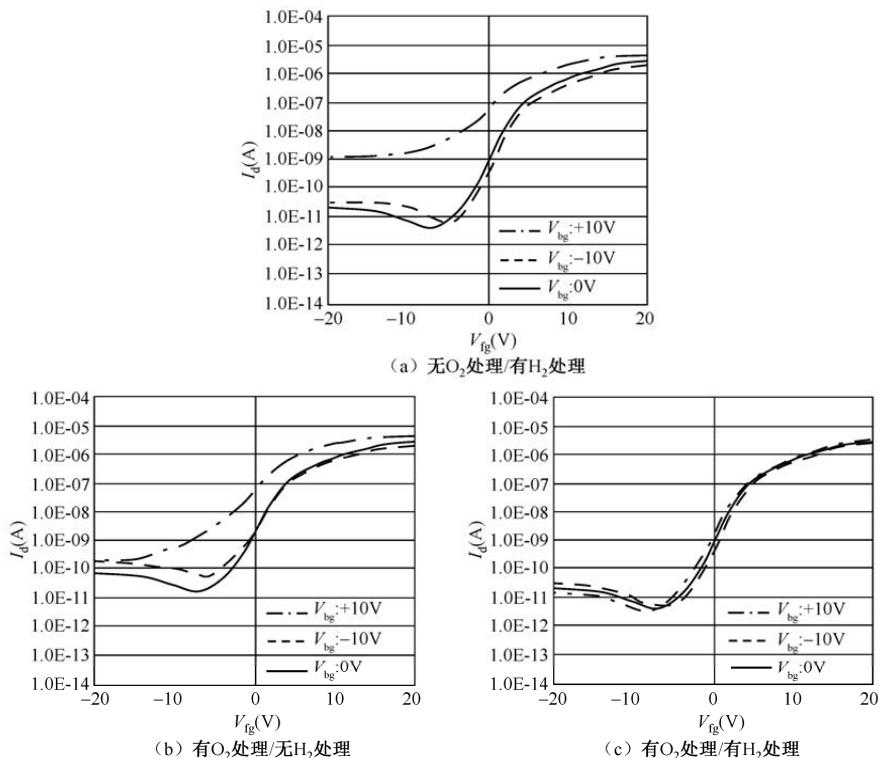


图 2-20 不同 O₂ 离子处理和 H₂ 离子处理情况下的 V_g - I_d 特性



通常, 靠近 $G-SiN_x$ 一侧的 $a-Si:H$ 薄膜用低速成膜工艺, 以提高 $a-Si:H$ 薄膜的膜质。在远离 $G-SiN_x$ 一侧的 $a-Si:H$ 薄膜用高速成膜工艺, 以降低生产节拍。并且, 为了保证 $a-Si:H$ 薄膜/ $G-SiN_x$ 界面, 以及 $a-Si:H$ 薄膜/ n^+a-Si 界面的清洁程度, $G-SiN_x$ 层、 $a-Si:H$ 薄膜和 n^+a-Si 薄膜采用连续成膜工艺。连续成膜工艺加上 $a-Si:H$ 薄膜低速成膜工艺, 可以减少 $a-Si:H$ 薄膜/ $G-SiN_x$ 界面的凹凸现象, 提高电子迁移率 μ 。图 2-21 给出了 $a-Si$ TFT 器件各层膜厚和膜质处理要求, 并且对各层膜的膜厚给出了一个参考值。一般, 400\AA 先用低速成膜工艺, 后 1800\AA 用高速成膜工艺, 以避免全部低速成膜带来的高开态电流现象和全部高速成膜带来的低开态电流现象。

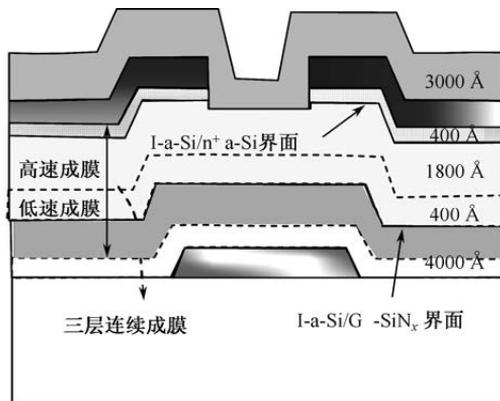


图 2-21 $a-Si$ TFT 器件各层膜厚和膜质处理要求

$a-Si$ TFT 器件的 n^+a-Si 薄膜用于形成欧姆接触, 同时也起到空穴阻挡层的作用。一般用 PECVD 沉积 n^+a-Si 薄膜, 气源包含约 $1\%PH_3$ 的硅烷混合气。沉积 n^+a-Si 薄膜的上述混合气被 H_2 以 $50:1$ 的比例稀释, 有利于在反应中形成 n^+uc-Si 薄膜, 从而降低 n^+a-Si 薄膜的电阻率。 n^+a-Si 薄膜的电阻率一般在 $10^2\Omega\cdot cm$ 量级。设定 n^+a-Si 薄膜膜厚为 400\AA , 源漏极的四方形边长分别为 $4\mu m$ 和 $25\mu m$, 源漏极的欧姆接触电阻应该在 $10^2\Omega$ 量级。对于 $a-Si$ TFT 器件 $10^6\Omega$ 量级的开态电阻, 欧姆接触电阻的阻值可以忽略不计。

在 BCE 结构中, 上层 n^+a-Si 只比下层 $I-a-Si$ 多掺杂 1% 左右的磷 (P), 所以 n^+a-Si 和 $I-a-Si$ 的刻蚀比只有 $3\sim 5$ 。为了刻蚀掉基板上所有 TFT 沟道区的 n^+a-Si , 并保证 TFT 器件特性的均一性, 工艺窗口就非常小。所以, 如果 n^+a-Si 层厚度为 $300\sim 500\text{\AA}$, 本征 $a-Si$ 层的厚度就要达到 $2000\sim 3000\text{\AA}$ 。在刻蚀 n^+a-Si 层时, 可以获得较高的 n^+a-Si/SiN_x 选择比, $I-a-Si$ 层只需要刻蚀



掉 300 ~ 500Å, 剩下的 I-a-Si 层能够保证基本的 TFT 器件特性。

3. a-Si TFT 阈值电压漂移

根据源漏极电流公式, a-Si TFT 的阈值电压 V_{th} 不稳定会导致器件电学性能的不稳定。 V_{th} 漂移可以通过精确控制沉积速率、气体流量和衬底温度等 PECVD 工艺条件进行对策。 V_{th} 漂移还与栅压偏应力、温度偏应力、时间偏应力等外界因素有关。 V_{th} 漂移引起的器件不稳定性受到电荷注入和深隙态密度增加两种机制的影响, 其中, 电荷注入栅极绝缘层中是主因。负栅压对 a-Si:H 薄膜本身没有影响, 但是会导致正电荷注入栅极绝缘层中。而正栅压既导致 a-Si:H 薄膜中深隙态的产生, 又导致栅极绝缘层中负电荷的积累。

V_{th} 漂移量与栅极电压(栅压)值、极性和占空比, 以及 a-Si TFT 在栅压作用下的环境温度和持续时间有关。这种在一定温度下的电压应力称为温度/电压应力(Bias Temperature Stress, BTS)。在正负 BTS 及不同脉宽的栅压偏应力下的 V_{th} 漂移如图 2-22 所示。在施加负交流 AC 的 BTS ($\pm 20V/70^{\circ}C$) 下, V_{th} 漂移的数值随着脉冲宽度的下降而下降。作为比较, 施加负 AC 的 BTS 的 V_{th} 漂移程度比施加负 DC 的 BTS 要小。TFT-LCD 的 a-Si TFT 栅极工作在选择性脉冲, 即 AC 驱动状态。扫描线的信号由连续的不同宽度的正负脉冲组成。正的和负的 AC BTS 应力相叠加使用, 会造成 V_{th} 漂移的净增量。通过进行 BTS 应力模拟和 V_{th} 漂移的计算, 可以判断及对策 TFT 器件的裕量是否满足产品的寿命规格。

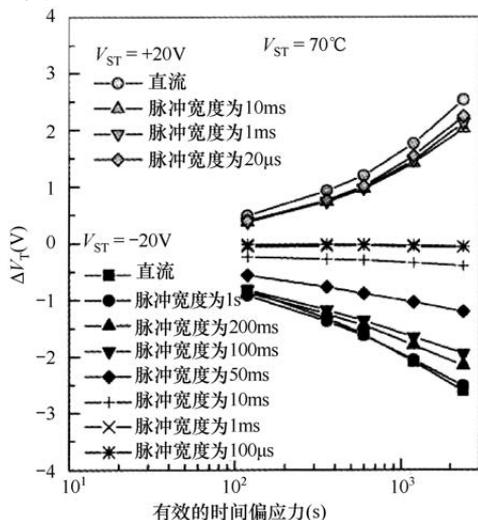


图 2-22 在正负 BTS 应力及不同脉宽的栅压偏应力下的 V_{th} 漂移



2.2.4 a-Si TFT 开关的工艺设计

a-Si TFT 开关的工艺设计包括开态特性的工艺设计和关态特性的工艺设计。

1. TFT 开态特性的工艺设计

在 TFT-LCD 中, TFT 开关在绝大部分的时间里工作在非饱和区。对于大小为 $\pm 5\text{V}$ 的最大像素电压, TFT 源漏极两端的最大电压差虽然可以到达 10V , 但是图 2-2 中的 V_p 在 TFT 打开后很快就能达到接近 V_d 的大小, 即 V_{ds} 的值会在非常短的时间内下降到一个很小的值。当 $V_{ds} < (V_{gs} - V_{th})$ 时, TFT 进入非饱和区。根据式 (2-1), 若要提高 TFT 器件的开态电流 I_{ds} , 则可以提高 μ 、 C_{ox} 、 W/L 、 V_{gs} 和 V_{ds} 的值, 或者降低 V_{th} 的值。除 V_{gs} 和 V_{ds} 外, 其他参数都可以通过工艺设计或结构设计进行控制。

通常, a-Si 电子迁移率 μ 的范围在 $0.3 \sim 1.0 (\text{cm}^2/\text{Vs})$ 。 μ 与 a-Si 晶粒大小、材料的定域态密度 (主要是悬挂键密度)、界面态密度等有关。提高电子迁移率 μ , 则要求 I-a-Si 膜必须具备良好的半导体特性, 特别是在与栅极绝缘层接触的一侧。可以通过 R_{on} 组成说明电子迁移率 μ 对 TFT 开态电流的影响。TFT 器件 R_{on} 的组成如图 2-23 所示。其中, 欧姆接触电阻 r_{Ω} 和 n^+ -a-Si 的电阻 r_n 是一个定值。虚线所包围的区域表示沟道反型层, 中央部分的电阻为 r_a , 沟道两头的电阻受沟道梯度分布的影响所以阻值不同。通常, $r_{as2} > r_{as1} > r_{ad1} > r_{ad2}$ 。相应地, 对应源极和漏极本征区的电阻大小关系分别为 $r_{is3} > r_{is2} > r_{is1}$ 和 $r_{id3} > r_{id2} > r_{id1}$ 。因为, 电流的路径是漏极 \rightarrow 漏极 I-a-Si 电阻 $r_{id} \rightarrow$ 沟道电阻 $r_a \rightarrow$ 漏极 I-a-Si 电阻 $r_{is} \rightarrow$ 源极。提高 TFT 器件的电子迁移率 μ 就可以降低沟道电阻 r_a 。在图 2-23 中, 降低 TFT 器件电流通道上的 r_{id} 和 r_{is} 阻值, 也可以提高开态电流 I_{on} 。因为 r_{id} 和 r_{is} 是上下型电阻, 减小 I-a-Si 的膜厚可以降低 r_{id} 和 r_{is} 的阻值。所以, I-a-Si 的膜厚一般设定在 2200\AA 左右。

I-a-Si 膜不同成膜速度下的 $V_g - I_d$ 特性和 $V_d - I_d$ 特性如图 2-24 所示。如图 2-24 (a) 所示, 单从开态电流看, 2200\AA 都用低速成膜的开态时电流最大, 2200\AA 都用高速成膜的开态时电流最小, 高低速成膜的开态电流介于两者之间。如图 2-24 (b) 所示, 如果 2200\AA 都采用高速成膜工艺, 则 TFT 器件的开态电流较小, 相应的关态电流也小, 如果 2200\AA 都采用低速成膜工艺, 则 TFT 器件的开态电流较大, 相应的关态电流也大。如果 400\AA 先



用低速成膜工艺,后 1800Å 用高速成膜工艺,则 TFT 器件的开态电流折中,相应的关态电流较小,这也是在 TFT-LCD 中,TFT 器件的 I-a-Si 膜先用低速成膜,再用高速成膜的原因。

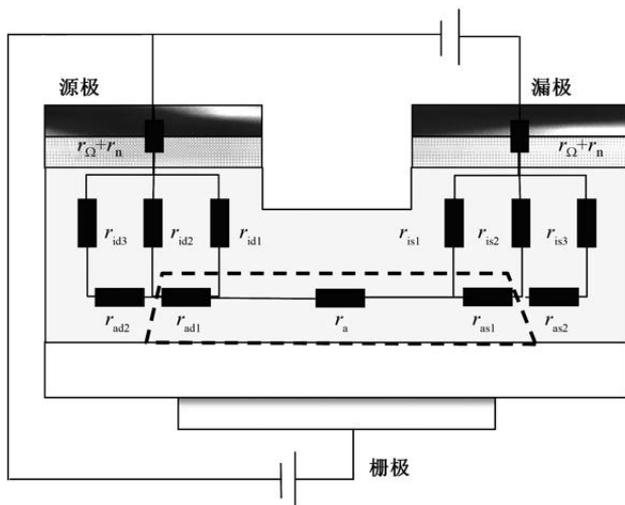


图 2-23 TFT 器件 R_{on} 的组成

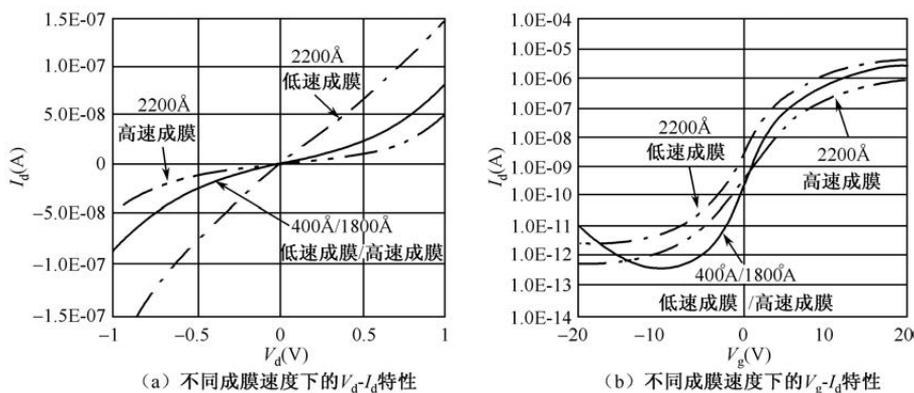


图 2-24 I-a-Si 膜不同成膜速度下的 V_g - I_d 特性和 V_g - I_d 特性

提高 C_{ox} 的方法,可以提高 G-SiN_x 的介电常数或降低 G-SiN_x 的膜厚。提高 W/L 可以增加 W 或降低 L 。为了获得更高的 TFT 开态电流, L 基本都会选择工艺水平能够保证源漏极同层金属不发生短路基础上的最小间距,该间距基本上是一个固定的值。合理的 W/L 设计,主要通过 TFT 器件的结构设计来实现。



提高 V_g 和 V_d 可以增加 TFT 器件的开态电流,但在实际设计中基本不用这种方式,因为这样会增加驱动电路的成本和功耗。通常,扫描驱动电路的输出电压规格在 40V 以内,即 $V_{gon}-V_{goff}<40V$ 。在扫描驱动电路输出电压范围内,可以适当调整 V_{gon} 和 V_{goff} 的值。不过, V_{goff} 一般设在关态电流的极小值附近,基本上是一个定值,如 -6V。 V_{gon} 实际设计一般不会超过 30V,因为 $V_{gon}-V_{goff}$ 接近 40V 时,电压不稳定,且 V_{gon} 太高容易造成像素特性恶化。

降低 V_{th} 值是工艺设计时必须考虑的因素。TFT 器件的栅极电压绝大部分时间都工作在 V_{goff} 状态。受到 V_{goff} 负电压的诱导, G-SiN_x 层上会感应积累带正电的离子,以抵消栅极部分负电压的作用。G-SiN_x 层上积累的正离子将导致 TFT 器件的阈值电压 V_{th} 变小,开态电流 I_{on} 增加。但 V_{th} 漂移带来的 I_{on} 增加作用并不明显,对 I_{off} 却造成明显影响。 V_{th} 漂移后,漏电流明显增大,使得 TFT 器件特性恶化。很显然, V_{goff} 的绝对值越大, V_{th} 漂移就越明显。在工艺上,预防 V_{th} 漂移的措施是控制 G-SiN_x 膜质,特别是和 I-a-Si 膜接触的一侧。

2. TFT 关态特性的工艺设计

TFT 器件特性设计还要降低关态电流 I_{off} 。降低 V_{th} 提高了 I_{on} ,但也增大了漏电流 I_{off} ,所以稳定 V_{th} 也是 TFT 关态特性工艺设计的关键。根据 TFT 器件原理,产生漏电流的一个重要因素是 TFT 器件的背沟道效应。背沟道形成于 I-a-Si 和 PA-SiN_x 接触的地方,且受到 PA-SiN_x 上俘获的正电荷数目的控制。背沟道效应产生一个寄生 TFT,形成另外一条小电流通道。小电流对 TFT 开态电流的贡献并不明显,但是造成的关态漏电流对 TFT 器件的影响很严重。

通过工艺设计,在 I-a-Si 和 PA-SiN_x 界面进行化学处理,可以降低背沟道的导电能力。除通过控制 I-a-Si 和 PA-SiN_x 界面的质量来降低背沟道漏电流外,调节 a-Si 膜厚或 G-SiN_x 膜厚也可以控制背沟道漏电流。增加 a-Si 膜厚或 G-SiN_x 膜厚,背沟道引起的漏电流会减小。但是, G-SiN_x 膜厚增加后, TFT 器件 MIS 结构的单位面积电容 C_{ox} 会降低,导致开态电流降低。

I_{off} 对环境的要求比较严格。温度和光照这两大环境因素都会影响 TFT 器件的漏电流 I_{off} 。TFT-LCD 工作温度范围一般在 0~50℃。随着温度升高,更多的电子获得足够的能量跃迁到导带带尾,同时在价带带尾留下空



穴。在外加电场作用下,电子或空穴在带尾跃迁,即从一个局域态跃迁到另外一个局域态,形成更大的电流。所以,温度越高,TFT 关态漏电流 I_{off} 越大。

a-Si 在光照后的光电导与没有光照时的暗电导的比值可达 10^5 数量级。a-Si:H 的光学带隙约 1.7eV,如果光照能量大于 a-Si:H 的光学带隙,将在 a-Si:H 的扩展态上产生电子空穴对,在外加电场作用下形成电流。10000Å 厚的 a-Si:H 薄膜可以实现对太阳光谱的完全吸收。为了降低 a-Si 的光电导,TFT-LCD 中的 a-Si:H 薄膜不能太厚,一般控制在 2000Å 左右,相应的光敏性在 10^2 数量级左右。在 TFT 器件的工作环境中,既有来自背光源的光照,也有来自外界的光照。光生载流子的导电机理及对 TFT 开关电流的影响如图 2-25 所示。如图 2-25 (a) 所示,反射光和杂散光在 I-a-Si 半导体中形成光生载流子,即电子空穴对 e-h,电子往漏极方向移动,空穴往源极方向移动,从而形成空穴漏电流。如图 2-25 (b) 所示,光生载流子可以使漏电流有 10^2 数量级的提升。因此,抑制光生载流子是 TFT 器件设计的一项重要工作。

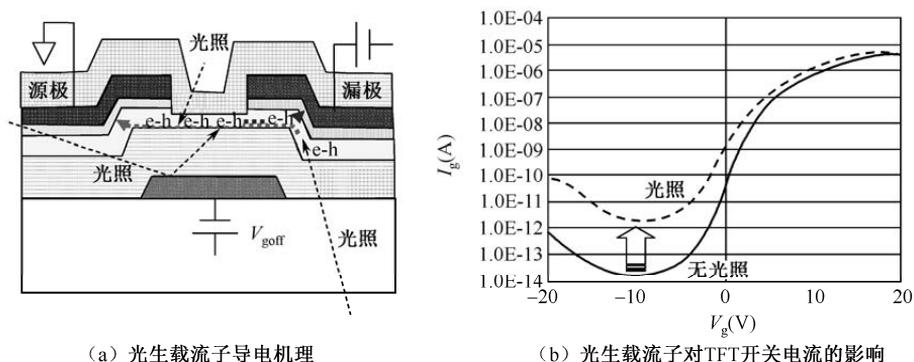


图 2-25 光生载流子的导电机理及对 TFT 开关电流的影响

2.3 LTPS TFT 技术

采用工艺温度较低的激光退火等技术,可以在玻璃基板上制成电子迁移率比 a-Si TFT 高出两个数量级的 LTPS TFT,在提高像素写入能力的同时,使玻璃上集成电路系统成为可能。LTPS TFT 主要应用于便携式的中小尺寸 TFT-LCD。



2.3.1 LTPS TFT 的分类

LTPS 工艺分类如表 2-2 所示, 根据成膜工艺的不同, LTPS 分为直接堆积 LTPS 和结晶化 LTPS。直接堆积 LTPS 形成的是微晶硅 (Microcrystalline Silicon, uc-Si)。根据结晶工艺的不同, 结晶化 LTPS 分为激光退火 LTPS 和固相结晶 (Solid Phase Crystallization, SPC) LTPS。

表 2-2 LTPS 工艺分类

LTPS 工艺分类		具体技术
直接堆积 LTPS (uc-Si)		红外激光退火微结晶
结晶化 LTPS	激光退火	ELA (Eximer Laser Annealing, 准分子激光退火)
		SLS (Sequential Lateral Solidification, 循序性侧向结晶)
		SELAX (Selectively Enlarging Laser Crystallization, 选择性扩大激光结晶)
	固相结晶	MIC (Metal Induced Crystallization, 金属诱导结晶)
		MILC (Metal Induced Lateral Crystallization, 金属诱导横向结晶)
		CGS (Continuous Grained Silicon, 连续粒界结晶硅)
		RTA (Rapid Thermal Annealing, 快速热退火)

1. uc-Si 技术

uc-Si 是一种间接带隙半导体, 光学带隙为 1.1eV 左右, 具有与 a-Si 相同的低温工艺, 工艺简单, 便于大面积生产。用 PECVD 沉积的 uc-Si 薄膜, 表面有点粗糙, 微结晶尺寸在 30nm 以下, 载流子迁移率与 a-Si 接近, 最高不超过 $10\text{cm}^2/\text{Vs}$ 。PECVD 在成膜初期, 沉积 SiH_3 等前驱体的浓度较高, 并随时间而下降, 而 H 原子浓度则会逐渐上升直至等离子体中各反应达到平衡。较高的 SiH_3/H 浓度之比容易沉积 a-Si 结构, 不利于 uc-Si 结构的形成, 从而造成所沉积薄膜会存在数纳米厚的 a-Si 孕育层。所以, uc-Si TFT 只能使用堆叠结构或平面结构。uc-Si TFT 有源层为包含大量 a-Si 成分的硅薄膜, 因而其衰退机理与 a-Si TFT 衰退机理一样。

2. 激光退火 LTPS 技术

激光退火 LTPS 技术是指利用输出功率在 kW 量级的 ELA 激光系统, 使用 0.4mm 宽的能量密度分布均匀的长条形高频脉冲窄光束, 携带高能量入射到 a-Si 薄膜表面, 仅在薄膜表层 100nm 厚的深度产生热效应, 使 a-Si 薄膜在瞬间达到 1000°C 左右, 从而实现 a-Si 向 p-Si 的转变。ELA 技术属硅熔体



的再生长, 熔化结晶过程非常短, 晶粒内部质量很高, 对衬底的热冲击很小, 工艺温度低于 450°C , 用普通 TFT 玻璃即可。但上层 a-Si 吸收了大部分的光, 相应的晶粒比底层的大, 电子迁移率也比底层的高, 相应的 LTPS TFT 需采用顶栅结构。激光退火 LTPS 技术除 ELA 技术外, 还有 SLS、SELAX 等技术。

ELA 工艺的晶粒横向生成过程如图 2-26 所示。一次曝光的激光照射到 a-Si 表面, 使其表面在温度到达熔点时即达到了晶化阈值能量密度, a-Si 薄膜表面熔化前沿以 10m/s 左右的速度深入薄膜内部。a-Si 薄膜照射后的温度中间高两头低, 边界处形成结晶核。停止激光照射后, 熔融层首先从两边开始以 $10^8 \sim 10^{10}\text{K/s}$ 的速度冷却。固相和液相的界面以 $1 \sim 2\text{m/s}$ 的速度移动到中间和表面, 中间依次形成自然核。冷却后的 a-Si 薄膜晶化为 p-Si, 以自然核为界形成晶粒。激光照射强度 (能量密度) 越大, 晶粒尺寸就越大, p-Si 薄膜的迁移率也就越高。

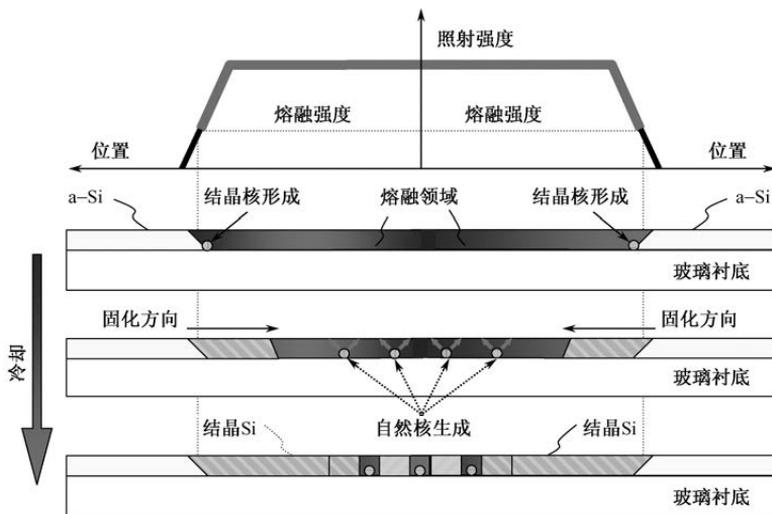


图 2-26 ELA 工艺中晶粒横向生成的过程

准分子激光器的光束能量分布及其均匀性、能量密度、脉冲数、a-Si 薄膜的制备方法及其厚度、驱氢方法、晶化反应室的环境、晶化模式等都会影响 LTPS 薄膜质量。LTPS 晶粒横向生成的 SEM 图如图 2-27 所示。准分子激光的能量晶化阈值限定了每次曝光的 LTPS 晶粒横向生成范围, 在晶粒的边界分布着大量的结晶核。如果熔硅层冷却时间太短 (约 100ns)、固化速度太快, 结晶核就没有足够的时间长到较大尺寸。为了提高多 p-Si 晶粒尺寸, 应在晶化时加热衬底, 减小衬底的热导率或降低熔硅/衬底界面处的温度梯度



以减少熔硅层向衬底的热流。

SLS 技术用脉冲准分子激光和带掩膜版光学系统, 改变激光强度分布, 进行区域性熔融再结晶, 控制晶粒的位置与尺寸。也可用掩膜限制激光束的尺寸, 保证激光束的能量密度空间均匀性, 并配合基板移动来晶化 a-Si 薄膜, 从而大大提高载流子迁移率, 并配合背板及电路设计, 改善 TFT 不均匀性。SLS 技术的效率比 ELA 技术高, 脉冲次数少。SLS 技术采用图案状激光束。通过调整光束形状、激光脉冲间的输出序列等工艺, 可以获得大尺寸晶粒和晶界可控多晶薄膜、方向一定的晶化微结构、位置可控的单晶区域等可控微结构。

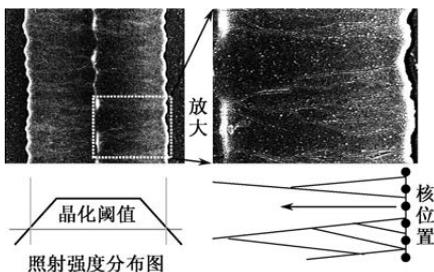


图 2-27 LTPS 晶粒横向生成的 SEM 图

SELAX 技术是先使用 ELA 形成 p-Si 薄膜, 再用固态激光进行长时间的熔融固化, 把结晶横向拉伸成短栅状, 生成较大的晶粒。新 SELAX 技术只需要使用固体激光照射 a-Si 薄膜, 就能够直接生成粒径较大的结晶硅组成的 p-Si 薄膜。通过结晶化形成 p-Si 之后, 剩下的工序能够直接使用现有 a-Si TFT 生产线, 在 p-Si 薄膜和金属布线之间形成 n⁺a-Si 薄膜, 再把底栅电极正上方的金属布线、n⁺a-Si 薄膜和 p-Si 薄膜部分去除, 形成类 BCE 结构。

3. 固相结晶 LTPS 技术

固相结晶 LTPS 技术必须能在 600℃ 以下的退火温度中提高晶粒尺寸, 减少退火时间。MIC 技术、MILC 技术、CGS 技术、RTA 技术都具有这种优势。

如图 2-28 所示, MIC 技术在玻璃衬底上用 PECVD 依次沉积 SiO₂ 覆盖层、a-Si 薄膜后, 用 PVD 镀上一层 Ni 金属膜, 然后用热处理方法使其转化为 p-Si 薄膜。Ni 在整个机制中起着触媒和降低相变能量的作用。晶化时间、微结构、晶粒大小与 a-Si 沉积温度、Ni 层厚度、衬底涂覆状态无关。MIC



诱导温度一般在 500°C ，持续时间在 10 小时左右。施加电场可以使晶化温度降至 380°C ，进一步提高晶化的生长速率。残留的 Ni 原子会破坏 p-Si 薄膜性能，导致短路。最后需要把金属膜在顶层析出，并用刻蚀或腐蚀技术把金属膜去掉。

采用如图 2-29 所示的结晶横向生长的 MILC 技术可以改善 MIC 技术中存在金属污染及结晶无序的缺点。利用 Ni 与 a-Si 在界面处形成 NiSi_2 硅化物释放的潜热及界面处因晶格失错而提供的晶格位置，使 a-Si 原子在界面处重结晶。结晶后 NiSi_2 层破坏还原的 Ni 原子逐渐向 a-Si 底层和横向迁移，再形成 NiSi_2 硅化物，如此反复，直至 a-Si 层全部晶化形成 p-Si。Ni 横向诱导晶化可以避免孪晶产生，镍硅化合物 NiSi_2 的晶格常数与单晶硅相近，加上低互溶性和适当的相变能量，使用镍金属诱导 a-Si 薄膜的方法可得到横向结晶的 p-Si 薄膜。MILC 技术形成的 LTPS 薄膜，表面平滑，具有长晶粒和连续晶界的特征，无须氢化处理。但是，MIC/MILC 技术晶化速率不高，随着热处理时间的增长，速率降低。

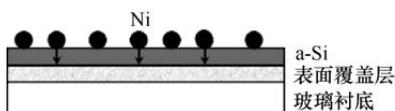


图 2-28 结晶纵向生长的 MIC 技术

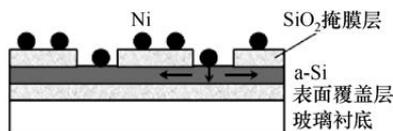


图 2-29 结晶横向生长的 MILC 技术

CGS 技术在用 Ni 金属诱发侧向结晶的同时进行准分子激光照射，得到晶向平顺且连续的晶粒。CGS 薄膜的晶界具有原子级的连续性，晶粒更大。所以载流子迁移率逼近 c-Si 水平，达到 $200 \sim 300\text{cm}^2/\text{Vs}$ 。CGS TFT 的工艺处理过程如下：①在玻璃基板上依次形成 SiO_2 表面覆盖层和 a-Si 薄膜；②涂覆金属触媒 Ni 后，在 550°C 下晶化；③对晶化后的 CGS 进行光刻处理，形成器件的沟道层；④吸除沟道层的残余 Ni 后，沉积栅极绝缘层；⑤进行沟道 n^+/p^+ 掺杂，用作像素开关的 TFT 形成 LDD 结构；⑥栅极、源漏极等图案的形成工艺与其他 LTPS TFT 类似。晶化后的激光照射可提高结晶质量，降低晶界缺陷密度。

RTA 工艺采用钨卤素灯或氙弧灯的辐射能，短时间内直接照射到 a-Si 薄膜。RTA 升温过程中的 p-Si 晶粒尺寸与单位时间内温度变化量大（如 $100^{\circ}\text{C}/\text{s}$ ）小（如 $1^{\circ}\text{C}/\text{s}$ ）成反比。RTA 退火时间比传统 SPC 技术缩短了几十倍。钨卤素灯或氙弧灯加热退火时除通过热激励给 Si 原子提供激活能外，还



存在光激发作用加快成核与晶粒长大的过程。光子和材料的这种相互作用，可以产生热效应与量子效应，量子效应大大缩短了热处理过程的时间。RTA 工艺再结晶所需的活化能在 1.94eV 左右。基于 RTA 技术的 LTPS TFT， V_{th} 偏差和迁移率偏差与 ELA 方式相比非常小。

2.3.2 LTPS 半导体特性

LTPS TFT 的性能主要取决于 LTPS 半导体特性，LTPS 半导体特性的研究重点是等效载流子迁移率、阈值电压、亚阈值摆幅、漏电流等。

LTPS 半导体结构是由许多硅原子的小规模结晶颗粒（晶粒）组合而成的。在晶粒内部，原子周期性有序排列，相当于一些小块 c-Si，每块 c-Si 具有不同的晶向。晶向是不连续的，平均侧向晶粒的尺寸从几百纳米到几个微米不等。晶粒与晶粒之间直接接触，晶粒间存在明显的晶界。晶界是一个晶向的晶粒向另一个晶向的晶粒的过渡区，厚度一般为几个原子层，原子无序排列。

LTPS 薄膜电阻分为晶粒电阻和晶界电阻两部分，晶界电阻远大于晶粒电阻。为了不让晶界成为载流子流动的障碍，LTPS 技术的重点在于控制晶界数目、晶格方向与位置。通过晶界的电流有两种主要机制：热离子发射和隧道效应。热离子发射的特性是具有足够高能量的载流子越过晶界势垒形成电流。隧道效应是低于势垒高度能量的载流子利用如图 2-30 所示的 LTPS 隧穿机理，通过晶界势垒形成电流。在势垒足够高和足够窄时，隧道电流可以近似为热离子发射电流，甚至高于热离子发射电流。LTPS 薄膜中，势垒宽度达到最大值时，势垒高度也达到最大值。高掺杂 LTPS 的势垒高度迅速减少到一个较小的数值，隧道电流总是小于热离子发射电流，所以可忽略隧道电流。对中等掺杂 LTPS，晶界处的杂质分凝与载流子陷阱俘获效应同时发生，陷阱态几乎全部为单一价态，其最大值出现在禁带中线。LTPS 电流由晶界势垒的热离子发射控制，在晶粒内没有散射。

分析 LTPS 半导体特性的理论模型如图 2-31 所示，主要有杂质分凝模型和载流子陷阱模型。如图 2-31 (a) 所示，杂质分凝模型认为：杂质在晶界处的化学势比晶粒内低，掺杂原子优先沉积在晶界，使晶粒内的掺杂浓度低于均匀掺杂的情况，直到晶界饱和，而分凝在晶界处的杂质原子在电学上不活动。如图 2-31 (b) 所示，载流子陷阱模型认为：原子均匀分布在 LTPS 中，晶界处存在大量的悬挂键和缺陷态，形成接近硅表面态密度的陷



阱能级, 原本电中性的陷阱能级在俘获载流子后带电, 并在它的周围形成一个多子势垒, 阻挡载流子从一个晶粒向另外一个晶粒运动, 从而降低载流子的迁移率。

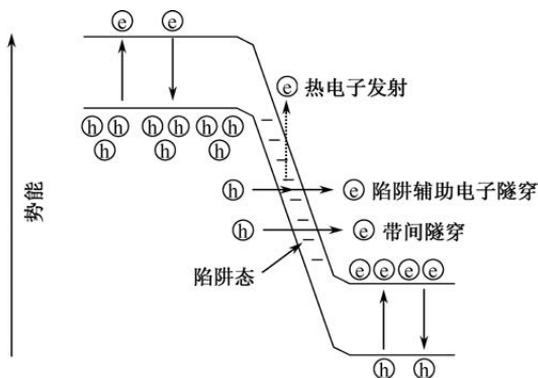


图 2-30 LTPS 隧穿机理

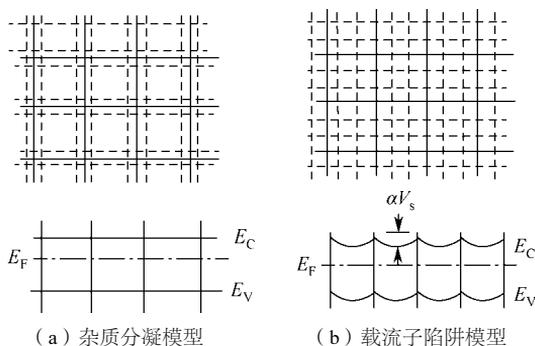


图 2-31 分析 LTPS 半导体特性的理论模型

Y. W. Seto 等结合晶界陷阱效应和热电子发射理论, 解释了 LTPS 中载流子的运输机理。Seto 理论认为: ①所有晶粒大小一致, 呈长度为 L 的整齐的立方体结构, 周围被晶界包围; ②单一 N 型 (或 P 型) 掺杂的浓度为 N_G 的原子, 均匀分布在各个晶粒中, 室温下全部电离; ③分凝在晶界的掺杂浓度为 N_{GB} 的杂质全部非电激活, 不再影响电导过程; ④晶界厚度 (一般为几个原子层) 相比于晶粒长度 L 可以忽略不计; ⑤晶界处的电子与空穴陷阱的面密度为 N_t , 能级为 E_t (禁带中间定义为零点), 在未俘获载流子时为电中性。Seto 理论认为晶界处的态密度呈 V 形分布, 但当耗尽区没有扩展到整个晶体区时, 该理论没有涉及那些状态可能仅是部分填充的, 所以该理论仅适用于



陷阱能级高度低于费米能级的特殊情况。

Kamins 认为由于杂质原子在晶界处出现杂质分凝效应, 所以可将晶界看作杂质原子的沉积区, 从而降低晶粒中的杂质含量。与杂质均匀分布的情形相比, 这时载流子的浓度就要低很多。当晶界被杂质原子饱和后, 载流子浓度才会逐渐接近掺杂浓度。另外, 晶界处暴露的非饱和原子键也会导致大量缺陷的出现。这些因素都将导致晶界处陷阱态的形成。由于其对载流子的俘获作用, 使载流子的移动能力下降, 因此能够参与电学传导的自由载流子数目减少。在俘获可动载流子后, 陷阱态成为电中性, 并形成能量势垒, 阻碍了载流子从一个晶粒迁移到另一个晶粒, 使载流子迁移率降低。

LTPS 半导体的能带结构如图 2-32 所示。LTPS 薄膜晶粒内具有和单晶硅一样的周期性电势, 电子空穴可以在其中快速自由移动, 形成 LTPS TFT 开态电流大的特点。LTPS 晶粒间的晶界含有许多层错、位错与缺陷, 晶界上存在了大量错位键和悬挂键, 在 p-Si 带隙形成局域能量状态, 从而形成载流子陷阱和杂质分凝。p-Si 不仅含有相当多的晶粒间缺陷, 还有很多晶粒内缺陷。大部分缺陷态密度位于带隙中间, 随着未成键态增加而增加。

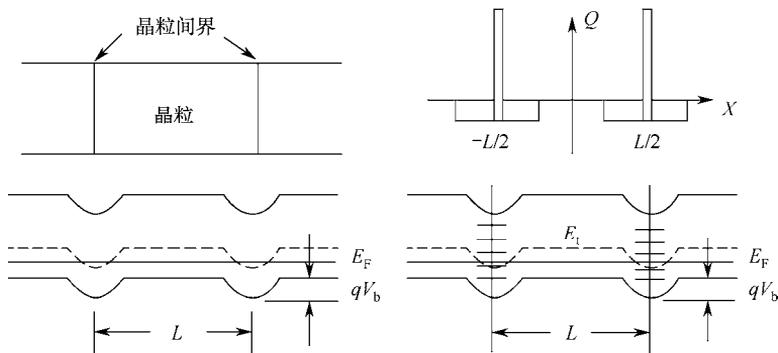


图 2-32 LTPS 半导体的能带结构

2.3.3 LTPS TFT 器件特性

1. LTPS TFT 的导电机理

LTPS TFT 特性曲线模型不易建立, 为了简化分析, 和 a-Si TFT 一样沿用 MOSFET 特性曲线。电流计算参照公式 (2-1) 和公式 (2-2)。LTPS TFT 开关的 $I-V$ 关系曲线如图 2-33 所示。LTPS 的特殊工艺使得 LTPS TFT 具有高



出 a-Si TFT 两个数量级的开态电流。但是, LTPS TFT 在关断后, 漏电流会随着 V_{gs} 负电压绝对值的增大而快速上升。

当 $V_{gs} < 0$ 时, LTPS TFT 开关工作在关断区域, 陷阱俘获载流子成为主要的导电机理, 形成漏极反偏 PN 结的漏电流。在关断区域, 当 V_{gs} 负偏压较小时, 漏电流 I_{off} 几乎和 V_{ds} 呈线性关系, 电流较低。当 V_{gs} 负偏压较大时, 漏电流 I_{off} 几乎和 V_{gs} 呈指数关系, 电流上升很快。 I_{off} 指数级增加的机理在于漏极空间电荷区发射载流子参与导电, 这时的漏电流 I_{off} 基本上只和沟道宽度有关。如果漏极电压较小, 势垒高度较大, 导电能力受制于晶界, 那么靠近漏极耗尽区的热电子发射是主要的导电机理。如果漏极电压较大, 或者实施高浓度掺杂, 势垒高度降低, 那么场效应感应泄漏电流所造成的光辅助隧穿成为主要的导电机理。这种漏电流随 V_{gs} 负偏压增大而快速上升的机理可用如图 2-34 所示的能带结构进行解释。图 2-34 中导带和价带附近的浅陷阱形成的能级带尾态与 p-Si 应力键有关, 带隙中间的深能级与 p-Si 断裂键有关。p-Si 的激活能相当靠近中间带隙, 容易产生陷阱辅助隧穿与带间隧穿, 导致 LTPS TFT 漏电流大。

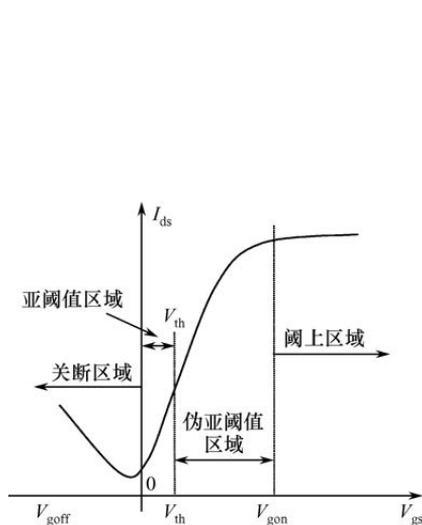


图 2-33 LTPS TFT 开关的 I - V 关系曲线

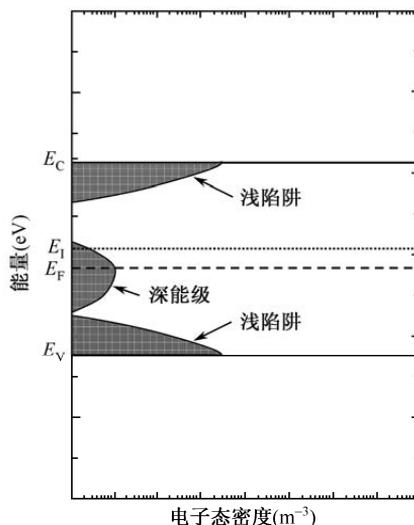


图 2-34 p-Si 的能带图

当 $0 < V_{gs} < V_{th}$ 时, LTPS 沟道呈弱反型, LTPS TFT 工作在亚阈值区域。载流子注入形成的亚阈值电流, 大小受制于 LTPS TFT 源极的势垒高度。亚阈值电流与 $(V_{gs} - V_{th})$ 呈指数关系。一般用 S 因子 (亚阈值摆幅) 来描述 LTPS



TFT 导通与关断的特性。

$$S = \frac{\partial V_{gs}}{\partial(\log I_{ds})} = \frac{kT}{q} \ln(10) \left(1 + \frac{C_d + C_t}{C_{ox}} \right) \quad (2-24)$$

式中, C_{ox} 表示栅极氧化层的电容值, C_d 表示沟道耗尽时的电容值, C_t 表示晶界的电容值。LTPS TFT 的 S 因子一般在 $0.1 \sim 0.5 \text{V/decade}$, S 值越小 V_{th} 就越小。如果晶界的陷阱态密度太大, C_t 值就大, S 值也随之增加。 S 值与陷阱态密度的关系如图 2-35 所示。

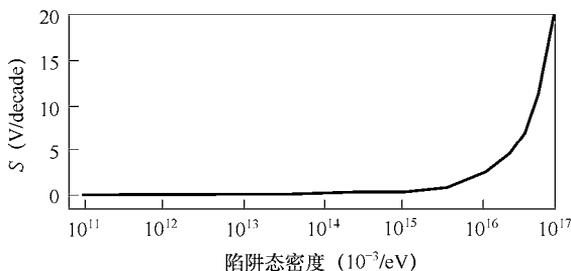


图 2-35 S 值与陷阱态密度的关系

当 $V_{th} < V_{gs} < V_{gon}$ 时, LTPS TFT 开关工作在伪亚阈值区域, 载流子漂移形成电流, 反向电荷密度 Q_{inv} 随着 $(V_{gs} - V_{th})$ 呈线性增加, 有效电子迁移率 μ_{eff} 随 V_{gs} 呈指数关系增加, 源漏极电流 I_{ds} 相应地随 V_{gs} 呈指数关系增加。当 $V_{gs} > V_{th}$ 时, LTPS TFT 开关进入阈上区, 载流子漂移形成电流, $Q_{inv} \propto (V_{gs} - V_{th})$, μ_{eff} 固定不再增加。当 $V_{ds} < (V_{gs} - V_{th})$ 时, 沟道等效为一个电阻 ($I_{ds} \propto V_{ds}$), LTPS 工作在线性区。当 $V_{ds} \geq (V_{gs} - V_{th})$ 时, I_{ds} 大小维持不变, LTPS 工作在饱和区。

2. LTPS TFT 的信赖性

LTPS TFT 的 SOI 结构、栅极绝缘膜、p-Si 晶界等都会引起器件的信赖性恶化。SOI 结构容易形成寄生双极晶体管动作, 使偏压时的漏电流呈指数关系增加, 导致热载流子增加, 信赖性下降。CVD 工艺形成的 SiO_2 栅极绝缘膜, 会在 SiO_2 层和 LTPS 沟道层的界面, 以及 SiO_2 栅极绝缘膜中形成大量缺陷准位, 导致器件信赖性下降。LTPS 薄膜中的晶界会俘获载流子, 形成势垒, 导致性能下降; 同时, 在偏压状态下会形成缺陷准位, 导致器件信赖性下降。

SOI 结构中寄生双极晶体管的工作原理如图 2-36 所示。当器件处于饱和



态时, 沟道夹断, 在漏极形成高电场区域。从源极注入的电子, 在这个区域获得能量后引起碰撞电离, 形成如图 2-36 (a) 所示的电子空穴对。新生成的电子被漏极吸引, 空穴往源极移动并在沟道内部堆积, 形成如图 2-36 (b) 所示的沟道电位上升。这样, 就在 P 型沟道和 N 型源极方向形成偏压, 从而形成以沟道为基极、源极为发射极、漏极为接收极的寄生双极晶体管, 导致从源极注入的电子快速增加。如图 2-36 (c) 所示, 电子注入增加从而加剧碰撞电离, 形成正反馈, 导致漏极电流呈指数增加。这些增加的载流子, 会在 SiO_2/Si 界面或 p-Si 晶界形成缺陷能级, 导致器件特性恶化。

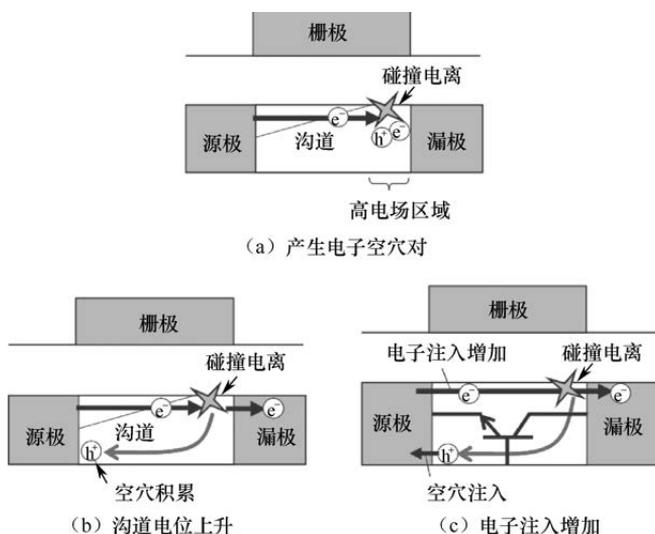


图 2-36 SOI 结构中寄生双极晶体管的工作原理

形成 LTPS TFT 器件俘获能级的机理如图 2-37 所示。首先是 SiO_2/Si 界面俘获能级, SiO_2 膜中的 3 价 Si 起着空穴俘获能级的作用, 因吸水形成的 Si-OH 或 Si-H 起着电子俘获能级的作用。这些俘获能级最初呈电中性, 在载流子注入、俘获后呈充电状态, 在器件动态偏压实验时就会发生特性漂移、经时绝缘破坏, 影响器件的信赖性。 SiO_2 膜中的 3 价 Si 存在于 SiO_2/Si 界面附近, 与 Si 的载流子相互作用, 一般表现为带正电的固定电荷。因为存在 3 价 Si, 所以界面俘获能级分布到 Si 的能带带隙。界面的 3 价 Si 中, 一部分结合成 Si-H , 在电学上呈非活性化状态, 在 SiO_2 膜形成后经过退火处理可以降低界面俘获能级密度。悬挂键和弱 Si-Si 键都会形成界面俘获能级。在界面的 LTPS 一侧, 晶界处可能会掺入极薄的 SiO_2 膜, 形成晶



界俘获能级。

LTPS TFT 低温 SiO_2 栅极绝缘层工艺, 以及 10V 以上的液晶驱动电压, 在工作作用下会使器件特性发生恶化, 具体表现为自发热恶化和热电子恶化。器件工作时, 半导体层作为一个可调电阻, 自身会发热。玻璃的热传导能力比 Si 衬底低两个数量级, 所以 LTPS TFT 会因为散热不利而导致器件温度上升, 引起特性恶化。LTPS 内的电子在偏压作用下获得能量, 极少数会成为具有较高能量的热电子, 出现电子俘获, 导致开态电流下降。此外, 在高频 AC 应力 (如 500kHz) 作用下, 正负电位过渡时的瞬间高电场会加速器件特性恶化。恶化程度与频率基本成正比。

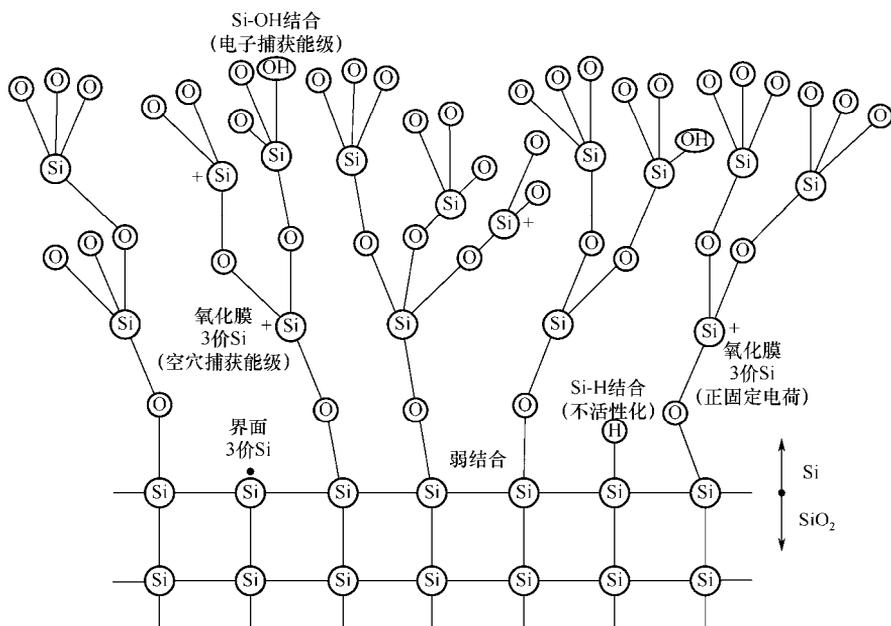


图 2-37 LTPS TFT 的俘获能级的起源

对于 N 型 LTPS TFT, 可以采用 LDD (Lightly Doped Drain) 结构来提高器件的信赖性。如图 2-38 所示, 在重掺杂 n^+ 层和本征 i 层之间, 插入一个掺杂浓度比 n^+ 层低一个数量级的 n^- 层, 可以降低漏极区域的电场。一方面, 可以降低 LCD 像素开关的关态漏电流; 另一方面, 可以改善周边内置电路的热电子恶化现象, 提高信赖性。但是, 在降低漏极区域的电场的同时, 也会降低器件的开态电流。

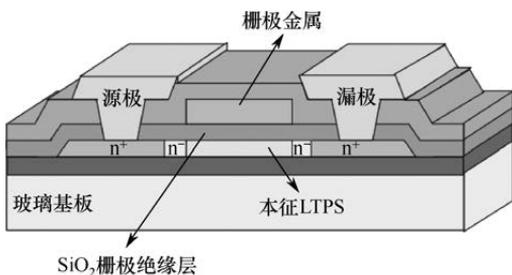


图 2-38 LDD 结构

2.3.4 LTPS TFT 工艺技术

LTPS TFT 工艺兼具 a-Si TFT 工艺和 c-Si 集成电路工艺的特点。根据器件结构、材料、工艺等的不同,产生了许多 LTPS TFT 的工艺路线。LTPS TFT 作为像素开关时多用 N 型 LTPS TFT,作为周边电路集成时多用 CMOS 结构。

1. LTPS TFT 的典型工艺技术

使用 P 型和 N 型 LTPS TFT 工艺的器件结构如图 2-39 所示。下面以该结构为例,同时介绍 P 型和 N 型 LTPS TFT 的工艺。

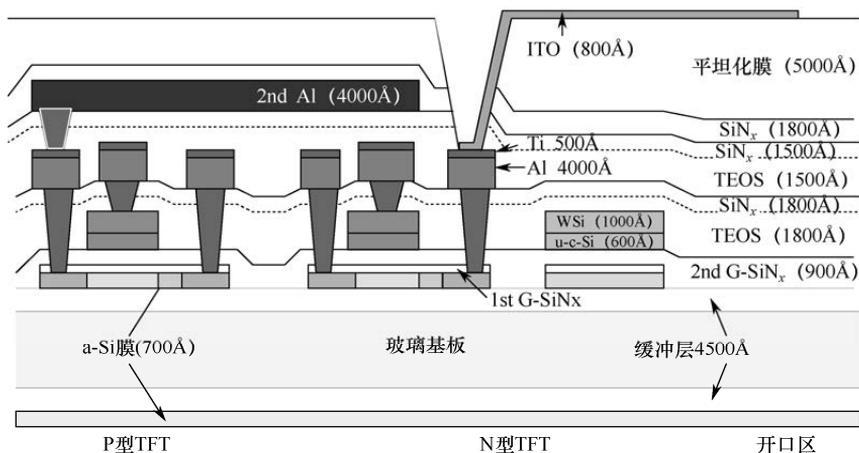


图 2-39 使用 P 型和 N 型 LTPS TFT 工艺的器件结构

首先,用 PECVD 工艺在玻璃基板上形成 4500Å 的 SiO₂ 缓冲层。缓冲层可以屏蔽玻璃基板上的缺陷,以避免玻璃引起的各种器件出现不良现象。再用 PECVD 工艺形成厚度为 700Å 的 a-Si 薄膜。在对 a-Si 薄膜进行 ELA 结晶化处理前,首先在高温条件下进行脱氢处理,以保证含氢量降到 1% 以下。



如果没有进行脱氢处理,则 ELA 扫描时的高能量会导致氢突沸,造成 a-Si 薄膜龟裂。脱氢处理后,用离子水清洗设备进行酸清洗,然后进行 ELA 结晶化工艺。

ELA 工艺利用准分子激光作为热源,激光经过投射系统后,会产生能量均匀分布的光束,投射于玻璃基板上,a-Si 结构的玻璃基板吸收准分子激光的能量后,转变成 p-Si 结构,整个处理过程都在 600℃ 以下完成。ELA 所用的能量密度在 700mJ/cm² 左右,光照时间为几十纳秒,从而保证玻璃基板温度不会上升到变形的程度。形成 p-Si 薄膜后,再用 PECVD 工艺形成厚度为 300Å 的第一层栅极绝缘层 1st G-SiO₂。依次实施 PR 涂覆、显影、干刻、PR 剥离等工艺,形成 N 型 TFT 和 P 型 TFT 的硅岛。

硅岛形成后,采用第二道 PR 工艺定义 N 型 TFT 的源漏极 S/D。对 PR 进行相应图案的曝光和显影后,针对 S/D 采用高浓度 P (磷) 离子注入工艺,即 n⁺离子注入,形成欧姆接触用的 n⁺p-Si。在灰化处理后,进行 PR 剥离。

用 PECVD 工艺形成厚度为 900Å 的第二层栅极绝缘层 2nd G-SiO₂,用 PECVD 工艺形成厚度为 800Å 的 n⁺微晶硅 uc-Si。酸清洗后,用 PVD 工艺溅射厚度为 1200Å 的硅化钨 WSi。进入第三道 PR 工艺,定义出由 uc-Si 和 WSi 积层构成的栅极。用作栅极的材料还可以是 TaN、MoTa、MoW、Cr、Al 等金属,中小型显示屏多采用表面平坦、特性稳定的高熔点金属,而大型显示器基本采用低电阻率的金属。

电路区的 N 型 TFT,栅极与 S/D 单侧错开 1.5μm 的距离,采用栅极的自对准功能,进行低浓度 P (磷) 离子注入工艺,即 n⁻离子注入,形成弱化漏极电场,以降低漏电流作用的 LDD 结构。对于像素区的 N 型 TFT,由于是交流电压充放电,所以栅极与 S/D 两侧都错开 1.5μm 的距离,形成两个 n⁻ LDD 结构。

接着进入第五道 PR 工艺,定义 P 型 TFT 的源漏极 S/D。对 PR 进行相应图案的曝光和显影处理后,针对 P 型 TFT 的 S/D 采用高浓度 B (硼) 离子注入工艺,即 p⁺离子注入,形成欧姆接触用的 p⁺ p-Si。为了中和在形成 n⁻ LDD 结构时注入 P 型 TFT S/D 端的低浓度 P 离子,形成 n⁺ S/D 的 B 离子浓度要相对高一些。B 离子注入完成后,进行 PR 灰化处理,并进行 PR 剥离。

由于 P 型 TFT 的电子迁移率比 N 型的低,加上 P 型 TFT 只用在周边驱动电路,漏电流的许可范围相对较大,因此 P 型 TFT 可以没有 LDD 结构。如果在 P 型 TFT 上采用 LDD 结构。P 型 TFT 栅极上的 PR 在 S/D 单侧伸出



1.5 μm 的距离, 采用栅极的自对准功能, 进行低浓度 B (硼) 离子注入工艺, 即 p 离子注入, 形成 p-LDD 结构。注入的离子集中在 p-Si 薄膜的表面, 不利于电学传导。所以, 要在酸洗净后实施活性化退火处理, 使注入的离子进入 p-Si 薄膜的内部。为了让先前形成的栅极金属能经受住长时间的高温环境, 这里的栅极金属采用了耐高温的 WSi 材料。为了稳定器件特性, 应继续进行氢化退火处理, 使存在断键的 Si 原子结合 H 原子。

活性和氢化处理后, 进行酸洗净。用 PECVD 依次形成厚度为 2000Å 的 SiO₂ 薄膜和厚度为 2000Å 的 SiN_x 薄膜, 以用作扫描线和数据线之间的层间绝缘膜。接下来进行第七道 PR 工艺, 形成第一层接触孔。在 a-Si TFT 工艺中, 接触孔刻蚀采用的是高精度的干刻工艺。但是, p-Si TFT 工艺中的接触孔还用于周边电路多层配线的连接。由于 p-Si 薄膜相对较薄, 刻蚀精度差, 所以要用选择比高的湿刻工艺刻蚀出接触孔。

形成接触孔后进行酸洗净, 再用 PVD 依次形成 AlNd 和 Ti 的金属积层。接着进入第八道 PR 工艺, 用高精度的干刻工艺定义源漏极和数据线。如果设计冗余度高, 也可以考虑用湿刻工艺。在易氧化的 AlNd 金属上溅射不易氧化的 Ti 金属层, 其作用是保证和 ITO 形成良好的低电阻接触。除 Ti 金属外, 还可以使用其他不易氧化的 Mo、Cr 等金属。

采用低介电常数平坦化绝缘层进行多层金属布线, 可以大幅缩小周边电路集成的版图面积。所以, 形成源漏极后, 用 PECVD 工艺依次形成厚度为 3000Å 的平坦化绝缘层薄膜。再分别用第九道 PR 工艺干刻形成第二层接触孔, 用第十道 PR 工艺湿刻形成第二层金属。

周边电路的集成度越高, 需要的金属互连层数就越多, 相应的接触孔 PR 工艺和金属层 PR 工艺次数也就越多。完成金属布线的 PR 工艺后, 形成透明 ITO 电极。为了提高像素开口率, 可通过高厚度的层间绝缘膜, 让 ITO 电极覆盖于扫描线和数据线上方, 形成 Top-ITO 结构。用 PECVD 工艺依次形成厚度为 1800Å 的 SiN_x 层和 5000Å 的平坦化绝缘层薄膜, 接着先后进行第十一道 PR 工艺干刻形成第三层接触孔, 再进行第十二道 PR 工艺湿刻形成所需的 ITO 图案。

2. LTPS TFT 的关键工艺技术

LTPS TFT 的关键工艺技术主要有结晶化技术、离子掺杂技术、栅极绝缘膜成膜技术、结晶缺陷减少技术。结晶化技术主要有激光退火技术和固相



结晶技术两大类，主流还是 ELA 技术。

LTPS TFT 的离子掺杂与 LSI 工艺所用的离子注入有所区别。在 LTPS TFT 中，因为是大型离子源，所以不采用通过极短 Beam Line 进行离子束照射的质量分析方法，以方便大口径处理。但是，若以 B_2H_6 作为气体原料，则除 B^+ 以外还同时注入了 BH^+ 、 H^+ 和 $B_2H_x^+$ 。所以，离子电流中的掺杂剂比例受离子源状态控制，表现并不稳定，就算用 Beam 电流计测，也不能准确获得掺杂剂的原子数，精确掺杂很困难。最近，为了控制阈值电压以保证器件性能，同时排除 H^+ 等不需要的离子以防止器件性能恶化，广泛采用了质量分离型的离子注入。

栅极绝缘膜的特性，以及栅极绝缘膜与 LTPS 界面的特性是影响器件性能最重要的因素。LDD 结构，以及使栅极靠近源极一侧的非掺杂偏置栅极结构，都能提高器件的性能。栅极绝缘膜的特性还影响器件的信赖性。除可以用低温 CVD 生成 SiO_2 膜外，还可以用 TEOS 为原料，气化后在 $350^\circ C$ 环境下进行成膜。用成形气体进行后处理，可以抑制界面缺陷能级的生成。基于 ELA 技术的 p-Si 晶粒起伏明显，所以栅极绝缘膜不能太薄，一般为 1000\AA 左右。

LTPS 薄膜的晶界很多，因此容易产生悬挂键，形成大量电学活性上的缺陷。LTPS 薄膜和栅极绝缘膜形成后，为了减少缺陷，通常采用氢化处理。与 a-Si 上的应用类似，让等离子体状态的 H 原子与 Si 的断键结合，使 Si 的断键失去活性。H 的反应性高，在固体中的扩散速度快，在 $170^\circ C$ 左右的环境下就可以使 Si 中的缺陷大量减少。氢化处理对温度很敏感，对处理装置的温度均一性、处理温度、快速升降温等工艺提出了严格要求。除氢化处理外，也有研究用氧化处理来减少缺陷数量。还有研究不用等离子体，而是在水蒸气环境下加热，通过水热合反应消除缺陷的活性，以提高器件性能，改善器件信赖性。

2.4 IGZO TFT 技术

IGZO TFT 是最具应用价值的 Oxide TFT，具有如下优势：工艺温度低，可在室温下制作；可在常温下用磁控溅射大面积生产；禁带宽度达到 $3.4eV$ ，在可见光波段是透明的；电子迁移率高；工作电压低，带隙中的缺陷态少；电极结构简单和关断电流低，不需要一个 PN 结来抑制反转工作和随之增加的关断电流；优良的均匀性和表面平坦性。



2.4.1 IGZO 半导体特性

非晶 IGZO 半导体的电子迁移率之所以可达 $10\text{cm}^2/\text{Vs}$ 以上,得益于氧化物的强离子性。强离子性的化学键链接和在 P 区金属氧化物中空置金属的 s 轨道的大球形传播促成该电子结构的实现,有利于 N 沟道 TFT 的应用。IGZO 半导体的带隙形成机理如图 2-40 所示。如图 2-40 (a) 所示,氧化物具有很强的离子性,从金属到氧原子会发生电荷转移,由这些离子产生的马德隆势使得电子结构很稳定,提高了阳离子的电子能级,降低了阴离子的电子能级。因此, CBM 主要由未占用的 s 轨道形成,而阳离子的 VBM 全部由 O 2p 轨道占据,如图 2-40 (b)。由于这样一种电子结构,结晶氧化物如 ZnO 、 SnO_2 和 In_2O_3 具有较小的电子有效质量,为 $0.25 \sim 0.35m_e$ (m_e 为电子的静止质量),并且有着相当高的电子迁移率 $200\text{cm}^2/\text{Vs}$ 。这些透明导电氧化物的 CBM 主要由重金属阳离子的 s 轨道组成,这些金属阳离子占据了很大空间,几乎延展成球形。s 轨道的大空间延展形成了一个大的宽带离散的杂化 CBM,这是电子有效质量小的原因。

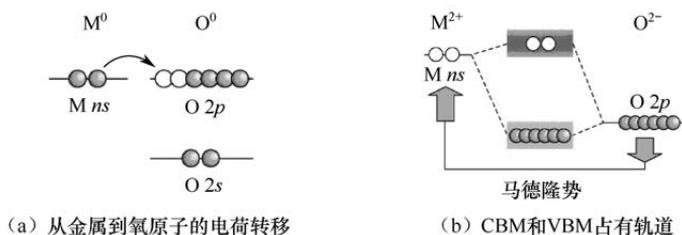


图 2-40 IGZO 半导体的带隙形成机理

IGZO 导带底主要由重金属元素的 ns 轨道的未被占据态组成。如图 2-41 所示, s 态电子云密度呈球对称分布,且半径较大,相互交叠形成电子的导通路径,非常有利于电子的传输。即便在材料处于非晶态时,原子排布比较杂乱,但由于 s 态电子云本身是球对称形分布的,对方向的变化不敏感,因此电子依然拥有良好的输运路径,这就是非晶态的 IGZO 载流子迁移率仍然很高的本质原因。非过渡金属氧化物的 CBM 是由金属阳离子的球状延展的 s 轨道组成的,它们与邻近金属的 s 轨道的重叠部分不会被无序的非晶结构明显改变,因此, CBM 电子能级对于局部结构的随机性不敏感,电子传输不会受到显著的影响。所以, IGZO 半导体即使在非晶态下也能有高的电子迁移率。

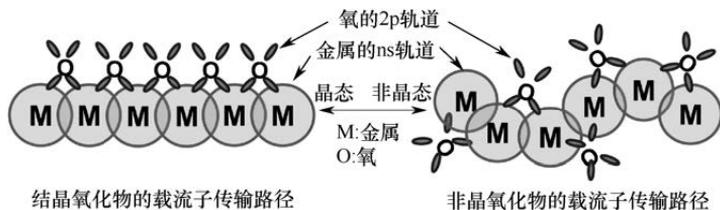


图 2-41 IGZO 半导体的电子结构示意图

IGZO 半导体中化学键的离子性可以降低亚带隙缺陷的 DOS。IGZO 半导体的电子结构缺陷如图 2-42 所示。在 IGZO 半导体中，导带主要由金属阳离子的未占用轨道组成。氧空位作为金属阳离子的一个非键合态，其能级 (V_o) 位于 CBM 上或位于接近 CBM 的地方，如图 2-42 (a) 所示。这样，氧空位就表现为一个浅施主，形成不了一个有效的电子陷阱。不过，这种施主态在许多 IGZO 半导体中是不稳定的。有的场合，氧空位将不受约束，形成如图 2-42 (b) 所示的一个被全部占据的深能态 (满电子态)。这种深能级既不能俘获电子，也不能帮助 N 型 TFT 的电子传输。氧空位是形成浅施主 (能级)，还是形成满电子态，取决于氧空位的局部结构。

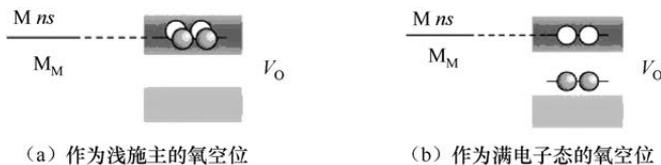


图 2-42 IGZO 半导体的电子结构缺陷

在高温等特定外界环境下，会造成 IGZO 半导体晶格中的氧脱离，形成氧空位 (氧缺陷)。IGZO 半导体中，金属元素的电负性一般小于氧，所以氧空位相当于取走一个氧原子而加上两个带正电的电子-空穴。如果这两个电子-空穴被束缚在氧空位上，则氧空位带正电。为了扩展 CBM，可以在 IGZO 半导体中加入 In^{3+} 和 Sn^{2+} 等重金属阳离子。为了形成稳定的非晶结构，需要混合两种或更多种不同价电荷和不同尺寸的阳离子。为了更好地控制载流子浓度，需要加入一种具有强离子键的金属氧化物。

IGZO 是一种 N 型半导体，禁带宽度约为 3.5eV。 In_2O_3 中的 In^{3+} 可形成 5s 电子轨道，有利于载流子的高速传输，电子迁移率在 $35\text{cm}^2/\text{Vs}$ 左右，保证 IGZO 能制作高迁移率 TFT。 Ga_2O_3 有很强的离子键，Ga-O 键远远强于 In-O 键和 Zn-O 键，所以掺入 Ga 可抑制氧空位的形成，抑制新移动电子的



产生。ZnO 中的 Zn^{2+} 可以形成稳定四面体结构, 保证 IGZO 形成稳定的非晶结构。

IGZO 的 In、Ga、Zn 三种元素在薄膜中所占比例通过工艺手段的控制, 可以有多种组合。如图 2-43 所示的 IGZO 薄膜的非晶结构和电子传输特性, 薄膜是室温下用脉冲激光沉积形成的。和许多金属氧化物一样, 纯 ZnO 和纯 In_2O_3 为结晶相。在 ZnO 或 In_2O_3 中分别掺入一定比例的 Ga 或 Zn, 就能形成非晶相的 Zn-Ga-O 或 Zn-In-O。IGZO 的电子迁移率比 IZO 低, 电子浓度 [图 2-43 (b) 中括号内的数值] 可以维持在 $10^{18}cm^{-3}$ 上下。电子浓度也不能太低, 如果电子浓度远远低于 $10^{17}cm^{-3}$, 则 TFT 更难以控制。掺入 Ga 含量过高会降低 IGZO 的电子迁移率。为了确保 IGZO TFT 特性稳定, 需要加入适量的稳定剂阳离子与氧离子形成牢固的化学键。目前, 在 IGZO 中, In:Ga:Zn 的成分比例一般为 2:2:3。

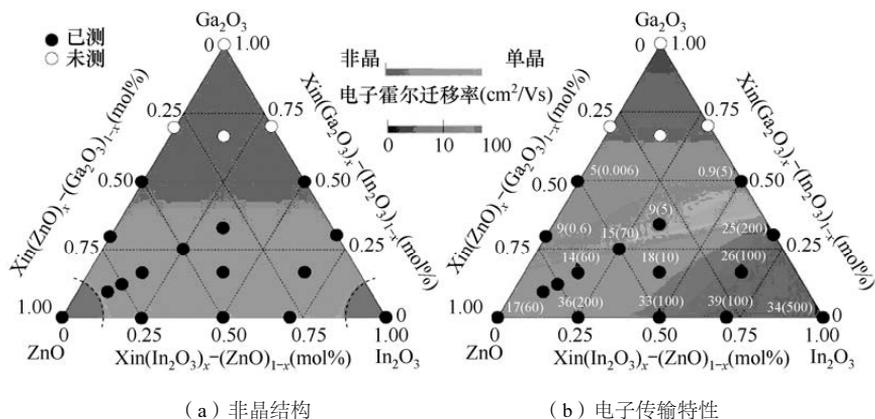


图 2-43 IGZO 薄膜的非晶结构和电子传输特性

非晶态 a-IGZO 的有效质量和晶态 c-IGZO 近似, 电子的传输特性也较为奇特。通过通常的霍尔测试, 一定的霍尔电压和电子迁移率可以被观察到, 而且霍尔迁移率随着载流子浓度的增加而增加。这种趋势与在简单结晶半导体中观察到的情况相反, 也许可以通过渗流传导来解释。在这个模型中, 在导带中存在势垒的分布, 它限制了电子迁移率, 电子在更高温度下获得了更短和更高的传输路径。这表明随着温度的升高, 迁移率增加, 活化能减少。



2.4.2 IGZO TFT 器件特性

1. IGZO TFT 的特性

IGZO 的电子结构原理 (DOS 模型) 如图 2-44 所示, 在非晶态 IGZO 的 DOS 模型中, 半导体带隙很宽, 在 3.4eV 左右, 费米能级 E_F 在 CBM 下最深 0.4eV, E_F 上方接近 CBM 的亚带隙态要比 a-Si:H 低一个数量级以上, 距离 E_F 下方约 1.5eV 的区域是一个处在 VBM 上方具有 1.5eV 左右带宽的深亚带隙区域。IGZO 在 CBM 附近亚带隙态低是具有小 S 值和低工作电压的主要原因。并且, 深亚带隙区域的缺陷态被电子占满, 不再表现为电子陷阱。所以, 即使在 IGZO 带隙中分布着高密度深缺陷态, IGZO TFT 也能保持良好的电子传输特性。

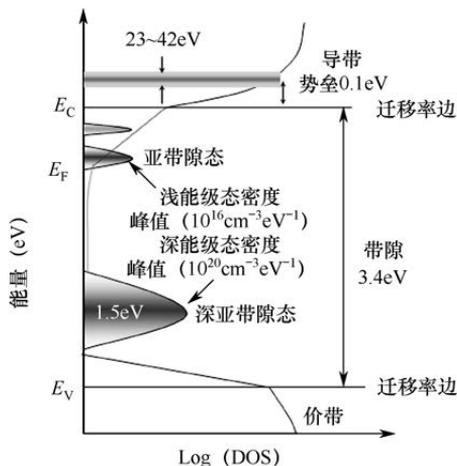


图 2-44 IGZO 的电子结构原理 (DOS 模型)

IGZO 的成膜条件决定亚带隙缺陷态的差异, 但是热退火处理可以有效修复 (移除) CBM 附近影响电子传输的缺陷, 大部分不能修复的 VB 缺陷并不影响电子传输。在非最优化条件下沉积的 IGZO 薄膜, 具有较高的亚带隙吸收, 所以亚带隙态密度比较高。但是, 通过 400℃ 的热退火处理, 可以显著改善器件的特性, IGZO TFT 特性接近于在最优化条件下沉积的 IGZO TFT。不过, 热退火只能减少接近一半的亚带隙吸收, 即亚带隙 DOS 减少接近一半, 剩下的亚带隙吸收依然高出在最优化条件下沉积的 IGZO 一个数量级以上。



非晶 IGZO 的电导率具有与 a-Si 类似的特点。电导率不仅与环境温度相关,还与外加的电场强度有关。图 2-45 分别给出了 IGZO TFT 在低温低栅压、高温低栅压和高温高栅压下的 MIS 能带结构。在低温低栅压下,能量接近费米能级 E_F 下方的电子,可以跃迁到 E_F 以上的邻近空态,可用于 IGZO TFT 运输的载流子极少。在高温低栅压下,电子由 E_F 被激发到接近 E_C 的带尾亚带隙区域,由于在栅压作用下靠近栅极绝缘层的 IGZO 导带 E_C 下弯,因此使一小部分电子能够进入导电,用于 IGZO TFT 运输的载流子增加。在高温高栅压下,更多的电子从 E_F 被激发到 E_C 以上,用于 IGZO TFT 运输的载流子急剧增加。当 IGZO TFT 沟道载流子进入能带导电状态后,又遵守渗流导电机制。

通常,IGZO TFT 不需要像 a-Si TFT、LTPS TFT 那样在 MS 构造部设计一层高掺杂的 IGZO 半导体层。因为本征 IGZO 半导体层与通用的源漏极金属之间具有良好的欧姆接触特性。IGZO TFT 器件的源漏极接触电阻 R_{sd} 远小于沟道电阻 R_{ch} 。相比 a-Si TFT,IGZO TFT 的开态电流高出一个数量级,而关态漏电流低出一个数量级,因此非常适用于 TFT-LCD 像素开关。

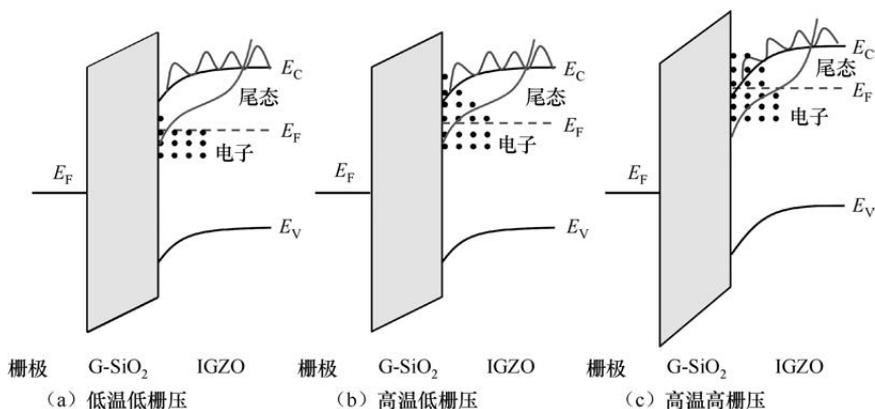


图 2-45 IGZO TFT 中载流子的运输机制

评价 IGZO TFT 特性的参数有电子迁移率 μ (cm/Vs)、阈值电压 V_{th} (V)、亚阈值摆幅 S (V/dec)、开关电流比 I_{on}/I_{off} (\log_{10})、漏电流 I_{off} (pA) 等。以 IGZO TFT 为例,以上特性的典型值为 $\mu=10\text{cm}^2/\text{Vs}$ 、 $V_{th}=2\text{V}$ 、 $S=0.1\text{V}/\text{dec}$ 、 $I_{on}/I_{off}=8$ 、 $I_{off}=0.3\text{pA}$ 、工作电压 $<5\text{V}$ 。在 IGZO TFT 中,IGZO 的电导在 $10^{-3} \sim 10^{-6}\text{S}/\text{cm}$,对应的最小载流子密度在 10^{12}cm^{-3} 左右。IGZO 的 S 值可能低至 $0.1\text{mV}/\text{dec}$ 。通过减小 IGZO 膜厚到 6nm ,减小栅极绝缘层膜厚到 15nm ,可



以使得到的 S 值小到 63mV/dec ，在室温下接近于 59meV/dec 的理论极限，IGZO TFT 的工作电压最低达到 1.5V 。

2. IGZO TFT 的实现

a-IGZO 薄膜既可以采用 PVD 工艺成膜，也可以通过金属有机物化学气相淀积 MOCVD 工艺成膜，只要成膜条件能获得 $10^{-6} \sim 10^{-3}\text{S/cm}$ 的电导，并具有最小的亚带隙光吸收。成膜可以在室温下进行，成膜温度范围大。为了改善 a-IGZO TFT 器件特性，可在空气或者氧气氛围中进行 $300 \sim 400^\circ\text{C}$ 的热退火处理。在 IGZO 沟道上形成的源漏极，既可以是普通的 Mo、Al、Cu 等金属，也可以是 ITO 等透明半导体。为了避免源漏极薄膜氧化，热退火处理一般在源漏极成膜前进行。

PVD 是 IGZO 的主流成膜工艺，所用靶材中 $\text{In}_2\text{O}_3:\text{Ga}_2\text{O}_3:\text{ZnO}$ 之比一般为 $1:1:1$ (mol%)。PVD 成膜时，IGZO 常采用 $\text{Ar}+\text{O}_2$ 或 $\text{Ar}+\text{N}_2$ 等混合气体制作。一般采用湿法刻蚀形成 a-IGZO 图案，刻蚀液可以是 H_2SO_4 、 H_3PO_4 或 H_2O_2 ，根据所采用的制作非晶金属氧化物 IGZO 薄膜结构及源漏金属电极材料，可以选择不同的刻蚀液。

用 PVD 进行 IGZO 成膜时，Ar 和 O_2 的流量比例一般为 $6:1$ 。Ar 离子轰击 IGZO 靶材时，In 的溅射产率高，所形成的 IGZO 薄膜中 In 含量较高，氧空位较多。此时，氧空位充当载流子施主，提供较多的自由电子，IGZO 薄膜导电特性较好，方块电阻值小。 O_2 轰击 IGZO 靶材时，Ga 的溅射产率高，有利于保证 IGZO TFT 的开关特性。如果用 N_2 代替 O_2 轰击 IGZO 靶材，则 Zn 的溅射产率高，相应的 Ar 和 N_2 的成分比例要做调整。

IGZO 成膜后，需要在 O_2 氛围或 N_2O 氛围中进行退火处理。退火后，气氛中的氧填补了部分氧空位，降低了载流子的浓度，薄膜的方块电阻增大。部分氧空位也可以被 N 原子填补。通过退火降低 IGZO 薄膜中的缺陷态，从而降低缺陷态对 IGZO TFT 特性的影响。

2.4.3 IGZO TFT 可靠性

IGZO TFT 器件不稳定因素如图 2-46 所示，IGZO TFT 在 TFT-LCD 应用上的最大课题之一是器件的稳定性，包括偏压条件下的稳定性、光照条件下的稳定性和气氛条件下的稳定性等。器件不稳定的主要表现是阈值电压漂移，其中最突出的是电压应力下的阈值电压漂移。

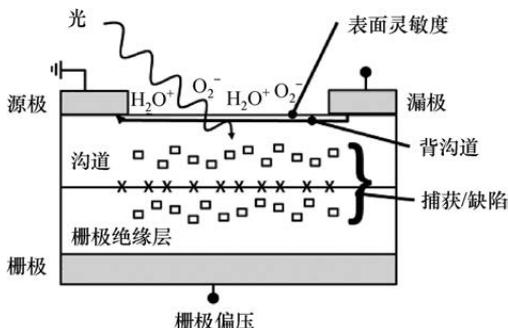


图 2-46 IGZO TFT 器件不稳定因素

1. IGZO TFT 阈值电压漂移

IGZO TFT 阈值电压漂移主要分为温度/电压应力 (Bias Temperature Stress, BTS) 下的阈值电压漂移, 以及光/电压应力 (Bias Illumination Stress, BIS) 下的阈值电压漂移。

IGZO TFT 的 BTS 实验结果如图 2-47 所示, 在 80°C 环境温度下, 分别进行 PBTS (Positive BTS) 和 NBTS (Negative BTS) 实验, 各自在 0 ~ 6000s 的 7 个时间点进行 IGZO TFT 的 $I-V$ 传输特性测量。在图 2-47 (a) 所示的 PBTS 实验中, 栅极持续加 20V 的正偏压, 随着时间的增加, $I-V$ 曲线往右偏。在图 2-47 (b) 所示的 NBTS 实验中, 栅极持续加 -20V 的负偏压, 随着时间的增加, $I-V$ 曲线往左偏。在图 2-47 中, $\log(I_{ds}) \sim V_{gs}$ 曲线对应的 I_{on}/I_{off} 比值基本不变, 亚阈值斜率 (SS 值) 也基本不变, 主要的变化是阈值电压差值 ΔV_{th} 增加。这说明, 引起 ΔV_{th} 变化的主因是 IGZO 和栅极绝缘层界面或栅极绝缘层体内的陷阱捕获电子, 在 IGZO 和栅极绝缘层界面并没有产生额外的电子捕获态。

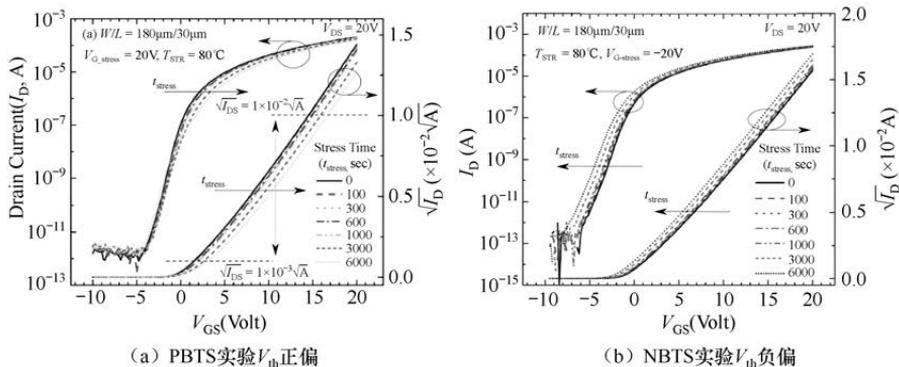


图 2-47 IGZO TFT 的 BTS 实验结果



在 a-Si TFT 中, 基于电荷注入和电荷捕获机理建立的 stretched-exponential 方程, 可以用于 IGZO TFT 的 BTS 建模分析:

$$\Delta V_{th} = \Delta V_{th0} \left[1 - e^{-\left(\frac{t}{\tau}\right)^\beta} \right] \quad (2-25)$$

式中, V_{th0} 是 V_{th} 的初始值, $\tau = \tau_0 \exp(E_T/kT)$ 。

通常, 半导体在光照后产生光生载流子, 光生载流子作为少数载流子, 对 TFT 的开态电流作用并不明显, 但是对 TFT 关态电流的影响不容忽视。所以, 光/电压应力下的阈值电压漂移主要研究 IGZO TFT 在栅极负偏压和光照条件下, 阈值电压差值 ΔV_{th} 的变化情况。 $V_g = -20V$ 和 10000nit 光照下的 NBIS 实验如图 2-48 所示, $I-V$ 特性曲线随着时间的推移不断左偏。NBIS 实验中, ΔV_{th} 负偏的机理可以用图 2-49 所示的三种物理机制进行解释: ①形成对应氧空位 V_O 的浅施主能态 $g_{OV}(E)$; ②在光子作用下, 电子脱离深施主能态 $g_{TD}(E)$ 对应的陷阱, 氧空位 V_O 离化成 V_O^{+2} ; ③在电场作用下, V_O^{+2} 向 IGZO 和栅极绝缘层界面扩散, 与此对应的是空位被俘获进入栅极绝缘层。

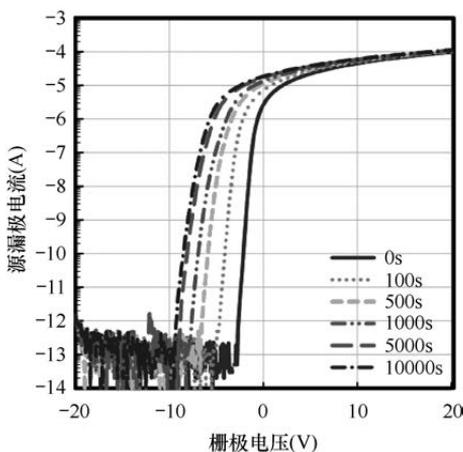


图 2-48 $V_g = -20V$ 和 10000nit 光照下的 NBIS 实验

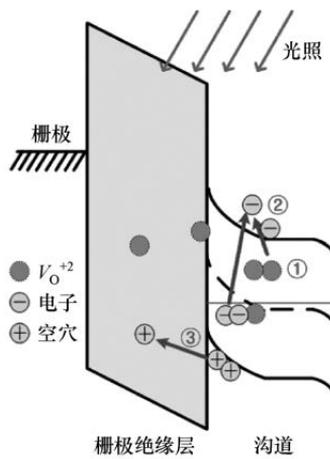


图 2-49 NBIS 中 ΔV_{th} 负偏的机理

图 2-50 给出了 IGZO 为 500Å 的 TFT 在光照前后的 $I-V$ 特性曲线漂移。①为光照前; ②为光照 10min 后; ③为停止光照后。IGZO 膜厚对 ΔV_{th} 的影响机理主要表现为氧空位 V_O 离化, 或者空穴进入靠近 IGZO 一侧的栅极绝缘



层中。所以, IGZO 膜厚的设计存在一个最佳范围。如果 IGZO 膜厚过小, 则栅极电压加在 IGZO 层上的电场 E_{IGZO} 过大, 氧空位离化明显, IGZO 层的空穴更容易被捕获进入栅极绝缘层。如果 IGZO 膜厚过大, 则受到 IGZO 层体效应的影响, 光照后产生光生载流子的区域更多, I - V 特性曲线漂移越明显。

2. IGZO TFT 稳定性提升对策

影响可靠性的因素包括水分、光、氢和氧。改善 IGZO-TFT 性能的根本是降低 IGZO 薄膜的缺陷态密度, 主要是减少氧缺陷。和 a-Si 相比, IGZO 固溶体间各元素有离子键和共价键, 键能比 Si-Si 共价键更大, 稳定性更好。减少 IGZO 薄膜缺陷的方法有: ①退火和/或等离子体处理, 同时在等离子体设备中附加电阻加热器; ②分层和多次沉积 IGZO 薄膜; ③采用不同的元素组合, 优化半导体材料, 其中要考虑元素的原子直径、电负性和价态; ④解决多晶 IGZO 的晶界问题, 像 LTPS TFT 一样通过器件设计避开 V_{th} 不均匀性问题。在蚀刻终止层上形成第 2 个栅极电极, V_{th} 可以利用其偏压自由控制。

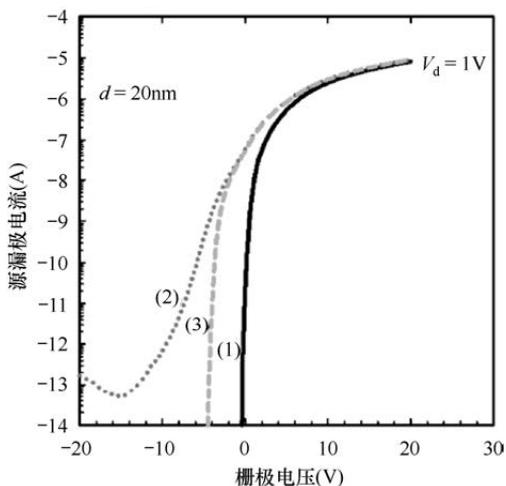


图 2-50 IGZO 为 500Å 的 TFT 在光照前后的 I - V 特性曲线漂移

在工艺上, 改进 IGZO TFT 稳定性的对策有改变镀膜方式 (DC 或 RF)、调整镀膜参数 (溅射气压、氧分压、功率等)、控制退火条件 (温度、气氛、时间等)、进行沟道钝化 (制作方式、材料类型) 等。在结构上, 改进 IGZO



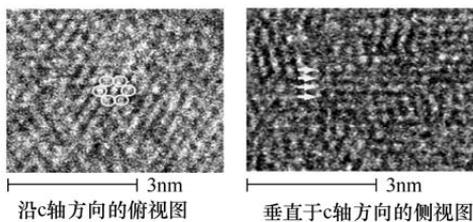
TFT 稳定性的主要对策是采用 ESL 结构。要想确保可靠性,重要的是要能够控制器件中的 H_2O 分子,只要通过 6 小时的最终退火,即可将 H_2O 分子从沟道区域中基本去除掉,使特性趋于稳定。

器件的稳定性随着温度的升高而劣化,绝缘层或绝缘层/有源层界面的陷阱态是引起阈值电压变化的主要原因。在顶栅结构中,绝缘层的制备会对有源层造成损伤,从而导致器件性能的劣化。老化过程并没有在绝缘层和有源层内部产生新的陷阱态。通过衬底加热及后退火等工艺可以有效降低绝缘层、有源层及绝缘层/有源层界面处的缺陷态密度,从而提高 IGZO TFT 的稳定性。 SiO_2 薄膜修饰可以降低表面粗糙度和减少界面态的陷阱,所以能够提高晶体管性能。 SiO_2 绝缘层的厚度对 IGZO TFT 的迁移率、阈值电压和开关比等性能有重要影响,而且对器件的稳定性也有很明显的影 响。制备绝缘层的氧分压控制是关键。

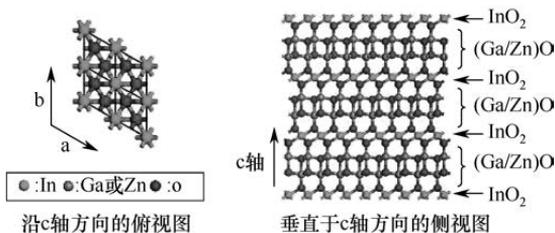
3. CAAC-IGZO 技术

通过改变 IGZO 薄膜的结晶状态,可以改善 IGZO TFT 的可靠性,提高器件的稳定性。借鉴多晶 GZO 薄膜通过高度 c 轴取向获得大颗粒(15~25nm)横向晶粒,以提升器件的工作特性。在 GZO 中掺入 In 后的 IGZO,如果让膜的生长方向沿着 c 轴取向,则可以进一步提高器件的载流子迁移率和关断状态的漏电流。基于这个原理,日本 SEL 公司和夏普公司合作开发了 CAAC-IGZO (C-Axis Aligned Crystal IGZO)。CAAC-IGZO 的原子排列如图 2-51 所示,该结晶从 c 轴方向观察为六角形的结晶构造,从垂直于 c 轴方向观察则为层状的结晶构造。如图 2-51(b)所示,与原来的非晶 IGZO 原子散乱排列不同,CAAC-IGZO 的 InO_2 、(Ga, Zn)O 很有规律地沿着 c 轴呈层状分布。这种原子配置具有很高的结晶方位均一性,并且没有明确的晶界分布,所以 CAAC-IGZO 的特性均一性较好。CAAC 结构可以抑制光照射条件下的器件 $I-V$ 特性变化,阈值电压变化小。CAAC 结构的 IGZO 可减少引起关态漏电流的空穴的发生,使 85°C 下的漏电流降至 $1.0 \times 10^{-22} \text{A}/\mu\text{m}$ 以下。

CAAC-IGZO 的制造工艺是在非晶 IGZO 层成膜后,追加退火处理,从而实现结晶生长。处理条件上有一些特殊的专用技术。但与现有的非晶类 IGZO TFT 相比,基本的制造工序没有变化。



(a) CAAC-IGZO薄膜SEM图



(b) CAAC-IGZO的原子配置图

图 2-51 CAAC-IGZO 的原子排列

本章参考文献

- [1] Sangwon Lee, Sungwook Park, Sungchul Kim, et.al. Extraction of Subgap Density of States in Amorphous InGaZnO Thin-Film Transistors by Using Multifrequency Capacitance-Voltage Characteristics[J]. IEEE Electron Device Letters, 2010, 31(3):231-233.
- [2] J. Zhang, X. F. Li, J. G. Lu, et.al. Performance and stability of amorphous InGaZnO thin film transistors with a designed device structure[J]. Journal of Applied Physics, 2011, 110(8):084509-084509-5.
- [3] Huang Xiao-Ming, Wu Chen-Fei, Lu Hai, et.al. Impact of Interfacial Trap Density of States on the Stability of Amorphous InGaZnO-Based Thin-Film Transistors[J]. Chinese Physics Letters, 2012, 29(6):67302-67305.
- [4] Sung-Hwan Choi, Min-Koo Han. Effect of channel widths on negative shift of threshold voltage, including stress-induced hump phenomenon in InGaZnO thin-film transistors under high-gate and drain bias stress[J]. Applied Physics Letters, 2012, 100(4):103515.
- [5] J. E. Lilienfield, Method and Apparatus for Controlling Electric Currents[P]. US 1745175, 1930. 1745175. 1930-01-28.
- [6] Weimer P K. The TFT A New Thin-Film Transistor[J]. Proceedings of the Ire, 1962,



- 50(6):14621469.
- [7] Klasens H A, Koelmans H. A tin oxide field-effect transistor[J]. *Solid-State Electronics*, 1964, 7(9):701-702.
- [8] Comber P G L, Spear W E, Ghaith A. Amorphous-silicon field-effect device and possible application[J]. *Electronics Letters*, 1979, 15(6):179-181.
- [9] Garnier F, Horowitz G, Peng X, et al. An all-organic “soft” thin film transistor with very high carrier mobility[J]. *Advanced Materials*, 2010, 2(12):592-594.
- [10] Hoffman R L, Norris B J, Wager J F. ZnO-based transparent thin-film transistors[J]. *Applied Physics Letters*, 2003, 82(5):733-735.
- [11] Nomura K, Ohta H, Ueda K, et al. Thin-film transistor fabricated in single-crystalline transparent oxide semiconductor.[J]. *Science*, 2003, 300(5623):1269-1272.
- [12] Nomura K, Ohta H, Takagi A, et al. Room-Temperature Fabrication of Transparent Flexible ThinFilm Transistors Using Amorphous Oxide Semiconductors[J]. *Nature*, 2004, 432(7016):488-492.
- [13] Yamazaki S, Matsuo T. Invited Paper: Future Possibilities of Crystalline Oxide Semiconductor, Especially C-Axis-Aligned Crystalline IGZO[C]//SID Symposium Digest of Technical Papers, Blackwell Publishing Ltd, 2015, 46(1):673-676.
- [14] Fortunato E, Barquinha P, Martins R. Oxide Semiconductor Thin-Film Transistors: A Review of Recent Advances[J]. *Advanced Materials*, 2012, 24(22):2945-2986.
- [15] Kagan C R, Andry P. 薄膜晶体管 (TFT) 及其在平板显示中的应用[M]. 北京: 电子工业出版社, 2008.
- [16] Aoki, H. Dynamic characterization of a-Si TFT-LCD pixels[J]. *IEEE Transactions on Electron Devices*, 1996, 43(1):31-39.
- [17] Wang I S, Lee G C, Kim T H, et al. Dynamic Pixel Models for a-Si TFT-LCD and Their Implementation in SPICE[J]. *ETRI Journal*, 2012, 34(4):633-636.
- [18] Howard W E. Limitations and prospects of a-Si:H TFTs[J]. *Journal of the Society for Information Display*, 1995, 3(3):127.
- [19] Kaneko Y, Sasano A, Tsukada T. Analysis and design of a-Si TFT/LCD panels with a pixel model[J]. *IEEE Transactions on Electron Devices*, 1989, 36(12):2953-2958.
- [20] Zhu Y, Li M, Yuan J, et al. Simulation of pixel voltage error for a-Si TFT LCD regarding the change in LC pixel capacitance[J]. *IEEE Transactions on Electron Devices*, 2001, 48(2):218-221.
- [21] Masumo K, Kunigita M, Takafuji S, et al. Low temperature fabrication of poly-Si TFT by laser induced crystallization of a-Si[J]. *Journal of Non-Crystalline Solids*, 1989, 115(1-3): 147-149.
- [22] T. Takehara, W. R. Harshbarger, C. C. Tsai, et al. PECVD films for low-temperature



- poly-Si TFT-LCD applications[J]. Journal of the Society for Information Display, 2001, 9(1):57-60.
- [23] A. Suzuki, R. Hashido, T. Urakabe, et al. Low-temperature poly-Si TFT data drivers for an SVGA aSi TFT-LCD panel[J]. Journal of the Society for Information Display, 2001, 9(1):51-56.
- [24] Uchikoga S, Ibaraki N . Low temperature poly-Si TFT-LCD by excimer laser anneal[J]. Thin Solid Films, 2001, 383(1-2):19-24.
- [25] Mimura A, Konishi N, Ono K, et al. High performance low-temperature poly-Si n-channel TFTs for LCD[J]. IEEE Transactions on Electron Devices, 1989, 36(2):351-359.
- [26] Ji-Yong Park, Hye-Hyang Park, Ki-Yong Lee, et al. Design of Sequential Lateral Solidification Crystallization Method for Low Temperature Poly-Si Thin Film Transistors[J]. Japanese Journal of Applied Physics, 2004, 43(4A):1280.
- [27] Zhang S, Zhu C, Sin J, et al. A novel ultrathin elevated channel low-temperature poly-Si TFT[J]. IEEE Electron Device Letters, 1999, 20(11):569-571571.
- [28] Tatsuki Okamoto, Kazutoshi Morikawa, Atsuhiko Sono, et al. Development of line-shaped optical system for YAG2 omega laser annealing used in the manufacture of low-temperature poly-Si TFT[J]. Applied Optics, 2006, 45(19):4709-4714.
- [29] Park J C, Lee H N, Im S . Self-Aligned Top-Gate Amorphous Indium Zinc Oxide Thin-Film Transistors Exceeding Low-Temperature Poly-Si Transistor Performance[J]. ACS Applied Materials & Interfaces, 2013, 5(15):6990-6995.
- [30] Kiyoshi Yoneda, Hidenori Ogata, Shinji Yuda, et al. Optimization of low-temperature poly-Si TFT-LCDs and a large-scale production line for large glass substrates[J]. Journal of the Society for Information Display, 2001, 9(3):173-180.
- [31] Zeng X, Xu Z, Sin J K O, et al. A novel two-step laser crystallization technique for low-temperature poly-Si TFTs[J]. IEEE Transactions on Electron Devices, 2001, 48(5):1008-1010.
- [32] Uraoka Y, Miyashita M, Sugawara Y, et al. Improvement of Reliability in Low-Temperature Polycrystalline Silicon Thin-Film Transistors by Water Vapor Annealing[J]. Japanese Journal of Applied Physics, 2006, 45(7):5657-5661.
- [33] Satoshi Inoue, Mutsumi Kimura, Tatsuya Shimoda. Analysis of drain ac stress - induced hot - carrier degradation in low - temperature poly - Si TFTs[J]. Journal of the Society for Information Display, 2002, 10(1):75-80.
- [34] Brotherton S D, Ayres J R, Young N D . Characterisation of low temperature poly-Si thin film transistors[J]. Solid-State Electronics, 1991, 34(7):671-679.
- [35] Chang K M, Yang W C, Tsai C P . Electrical characteristics of low temperature polysilicon TFT with a novel TEOS/oxynitride stack gate dielectric[J]. IEEE



- Electron Device Letters, 2003, 24(8):512-514.
- [36] Yin H, Xianyu W, Cho H, et al. Advanced poly-Si TFT with fin-like channels by ELA[J]. IEEE Electron Device Letters, 2006, 27(5):357-359.
- [37] Yukiharu Uraoka, Koji Kitajima, Hiroshi Kirimura, et al. Degradation in Low-Temperature Poly-Si Thin Film Transistors Depending on Grain Boundaries[J]. Japanese Journal of Applied Physics, 2005, 44(5A):2895-2901.
- [38] Yeh C F, Chen T J, Fan C L, et al. Novel gate dielectric films formed by ion plating for low-temperature-processed polysilicon TFTs[J]. IEEE Electron Device Letters, 1996, 17(9):421-424.
- [39] Boer W D. Active Matrix Liquid Crystal Displays [M]. Elsevier, 2005.
- [40] Kwon J Y, Kyeong Jeong J. Recent progress in high performance and reliable n-type transition metal oxide-based thin film transistors[J]. Semiconductor Science & Technology, 2015, 30(2):024002.
- [41] Lee H, Yoo J S, Kim C D, et al. Hexagonal a-Si:H TFTs: A New Advanced Technology for Flat-Panel Displays[J]. IEEE Transactions on Electron Devices, 2008, 55(1):329-336.
- [42] 于遥, 张晶思, 陈黛黛, 等. PECVD 分层结构对提高氢化非晶硅 TFT 迁移率的影响[J]. 物理学报, 2013, 62(13): 138501.
- [43] Indluru A, Venugopal S M, Allee D R, et al. Effect of Anneal Time on the Enhanced Performance of a-Si:H TFTs for Future Display Technology[J]. Journal of Display Technology, 2011, 7(6):306-310.
- [44] Yu M J, Lin R P, Chang Y H, et al. High-Voltage Amorphous InGaZnO TFT With Al₂O₃High- κ Dielectric for Low-Temperature Monolithic 3-D Integration[J]. IEEE Transactions on Electron Devices, 2016, 63(10).
- [45] Kamiya T, Nomura K, Hosono H. Electronic Structures Above Mobility Edges in Crystalline and Amorphous In-Ga-Zn-O: Percolation Conduction Examined by Analytical Model[J]. Journal of Display Technology, 2009, 5(12):462-467.
- [46] Olziersky A, Barquinha P, A. Vilà, et al. Role of Ga₂O₃-In₂O₃-ZnO channel composition on the electrical performance of thin-film transistors[J]. Materials Chemistry & Physics, 2011, 131(12):512-518.
- [47] Gee-Sung Chae, Kwang-Nam Kim, Hitoshi Kitagawa, et al. Control of the Step Coverage Behavior of Gate a-SiN_x:H[J]. Japanese Journal of Applied Physics, 2000, 39(1):217-221.
- [48] Ryu M K, Yang S, Park S H K, et al. High performance thin film transistor with cosputtered amorphous Zn-In-Sn-O channel: Combinatorial approach[J]. Applied Physics Letters, 2009, 95(7):072104.
- [49] Kamiya T, Nomura K, Hosono H. Origins of High Mobility and Low Operation



- Voltage of Amorphous Oxide TFTs: Electronic Structure, Electron Transport, Defects and Doping[J]. *Journal of Display Technology*, 2009, 5(12):468-483.
- [50] Kamiya T, Nomura K, Hosono H. Present status of amorphous In-Ga-Zn-O thin-film transistors[J]. *Science & Technology of Advanced Materials*, 2010, 11(4):044305.
- [51] Liang T, Zhang X, Zhou X, et al. Effects of N₂O Plasma Treatment Time on the Performance of Self-Aligned Top-Gate amorphous oxide Thin Film Transistors[J]. *Sid Symposium Digest of Technical Papers*, 2017, 48(1):1299-1302.
- [52] Park J C, Kim S W, Kim S I, et al. High performance amorphous oxide thin film transistors with selfaligned top-gate structure[C]. *Electron Devices Meeting. IEEE*, 2010.
- [53] Chong E, Chun Y S, Lee S Y. Amorphous silicon-indium-zinc oxide semiconductor thin film transistors processed below 150°C[J]. *Applied Physics Letters*, 2010, 97(10): 102102.
- [54] Heo J, Bok Kim S, Gordon R G. Atomic layer deposited zinc tin oxide channel for amorphous oxide thin film transistors[J]. *Applied Physics Letters*, 2012, 101(11): 113507.
- [55] Iwasaki T, Itagaki N, Den T, et al. Combinatorial approach to thin-film transistors using multicomponent semiconductor channels: An application to amorphous oxide semiconductors in InGa-Zn-O system[J]. *Applied Physics Letters*, 2007, 90(24): 242114.
- [56] Fortunato E M C, Pereira L M N, Barquinha P M C, et al. High mobility indium free amorphous oxide thin film transistors[J]. *Applied Physics Letters*, 2008, 92(22):222103.
- [57] Fortunato E, Pereira L, Barquinha P, et al. Oxide semiconductors: Order within the disorder[J]. *Philosophical Magazine*, 2009, 89(28-30):2741-2758.
- [58] Wu J, Han D, Zhao N, et al. High-Performance Fully Transparent Hafnium-Doped Zinc Oxide TFTs Fabricated at Low Temperature[J]. *Sid Symposium Digest of Technical Papers*, 2014, 45(1):997-1000.
- [59] Lan L, Peng J. High-Performance Indium-Gallium-Zinc Oxide Thin-Film Transistors Based on Anodic Aluminum Oxide[J]. *IEEE Transactions on Electron Devices*, 2011, 58(5):1452-1455.
- [60] Conley John F. Instabilities in Amorphous Oxide Semiconductor Thin-Film Transistors[J]. *IEEE Transactions on Device and Materials Reliability*, 2010, 10(4):460-475.
- [61] Nomura K, Kamiya T, Ikenaga E, et al. Depth analysis of subgap electronic states in amorphous oxide semiconductor, a-In-Ga-Zn-O, studied by hard x-ray photoelectron



- spectroscopy[J]. 2011, 109:073726.
- [62] Yao J, Xu N, Deng S, et al. Electrical and Photosensitive Characteristics of a-IGZO TFTs Related to Oxygen Vacancy[J]. IEEE Transactions on Electron Devices, 2011, 58(4):1121-1126.
- [63] Lin C L, Chen F H, Hung C C, et al. New a-IGZO Pixel Circuit Composed of Three Transistors and One Capacitor for Use in High-Speed-Scan AMOLED Displays[J]. Journal of Display Technology, 2015, 11(12):1031-1034.



TFT-LCD 是 TFT 开关控制下的液晶显示装置，液晶的电学和光学特性直接影响显示的效果。不同种类的液晶，其电学和光学特性不同，显示模式也不同。TFT-LCD 中常用的液晶显示模式有 TN 显示模式、IPS 显示模式和 VA 显示模式。

3.1 液晶结构

液晶是介于液态和结晶态（固态）之间的软物质，兼有液体的流动性和晶体的光学各向异性。液晶态的分子排列存在位置上的无序性，但在取向上仍有一维或二维的长程有序性。物质的各种状态都是基于一定的温度范围存在的：液晶在 -50°C 左右的低温，一般呈白色塑料状的晶体状态；随温度上升，液晶逐渐变软，呈透明的油脂状黏性流体状态；温度在室温附近，液晶黏度变得更小，呈白糖水状态；温度上升到一定程度，液晶会融化成各向同性的液体；如果温度继续上升到 100°C 左右，液晶就变成了透明的液体。变为透明时的温度叫作液晶的清亮点。

绝大多数的液晶分子呈棒状或条形状，其分子结构细长，中心区域由两三个环构成分子核。液晶的分子结构如图 3-1 所示，环与环之间直接相连或通过一个中央基团相连接，分子的两端由末端基团 X 和 Y 组成，两端的基团一般不一样。液晶分子的中心区域具有一定的刚性，这种刚性结构的存在，决定了液晶分子呈现出一种线状结构，同时使液晶能够像结晶那样相互规则地排列。液晶分子末端基团具有一定的柔软性，对液晶材料的介电、光学和其他各向异性的性质起着主要作用，同时，这种柔性结构的存在，决定了液晶分子具有永久偶极矩或感应偶极矩，也使液晶能够像液体那样自由地移动。

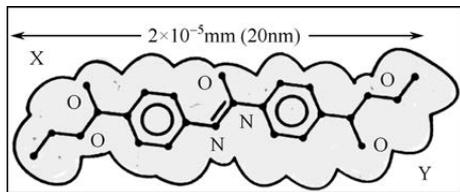


图 3-1 液晶的分子结构

按分子量的高低不同,液晶可以分为高分子液晶与低分子液晶。TFT-LCD 采用的是低分子液晶。根据成分和出现液晶态的物理条件不同,液晶可以分为热致液晶和溶致液晶两大类。把某些有机物加热溶解,破坏结晶晶格而形成的液晶称为热致液晶。把某些有机物放在一定的溶剂中,在一定的溶液浓度下,由于溶剂破坏结晶晶格而形成的液晶称为溶致液晶。常见的溶致液晶有肥皂水等,在生物系统中也存在大量溶致液晶,如细胞膜等。目前,用于 TFT-LCD 显示的液晶材料基本上都是热致液晶。

根据液晶分子排列的平移和取向有序性,热致液晶可分为近晶相液晶和向列相液晶。图 3-2 给出了近晶相和向列相液晶分子的聚集状态。如图 3-2 (a) 所示,近晶相液晶的分子短轴方向引力强,分子分层排列,比较接近晶体,又叫层状液晶。近晶相液晶每层分子在长轴方向相互平行,长轴方向对于每一层平面或垂直或有一个倾斜角。近晶相液晶分子可以前后、左右滑动,但不能在上下层间移动,由于其黏度大,响应速度慢,多用于光记忆材料。如图 3-2 (b) 所示,向列相液晶分子在长轴方向的引力强,无法形成层状,而是像线一样连成一串,又叫线状液晶。向列相液晶在长轴方向可以自由移动,相比于近晶相液晶,向列相液晶的排列更无秩序,在分子长轴方向更容易移动,所以其黏度也更小,具有更强的流动性。有的近晶相液晶,在温度上升后会变成向列相液晶,简称相变。有的液晶只有一种液晶相,有的液晶可有多种液晶相,但无论哪种相,都对应一定的温度范围,TFT-LCD 显示领域中的一个研究课题就是拓宽液晶的使用温度范围,目的是通过混合各种液晶,制成宽温显示屏。

液晶分子的构造决定了液晶既具有光学各向异性又具有电学各向异性。光学各向异性来自液晶分子中的手性碳原子。与手性碳原子结合的四种原子团或原子 A、B、C、D 都不一样,液晶分子作为一个整体具有镜像对称的关系。液晶光学异性体的镜面对称性如图 3-3 所示。具备对称性的物质具有光学活性,其中心的原子称为手性中心。如图 3-3 所示的两个镜像对称的分子叫作光学异性体。

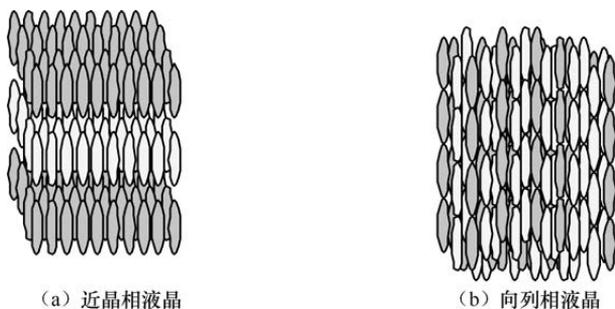


图 3-2 近晶相和向列相液晶分子的聚集状态

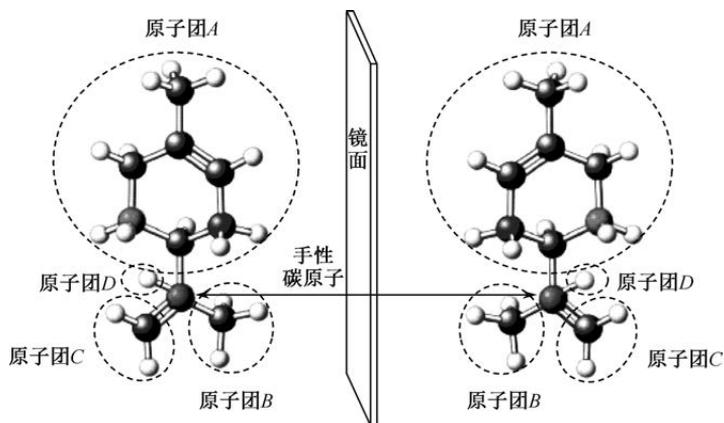


图 3-3 液晶光学异性体的镜面对称性

具有光学活性的液晶分子一般呈螺旋状排列。手性液晶的螺旋结构如图 3-4 所示。旋转的中心叫作螺旋轴，螺旋结构的周期叫作螺旋节距。当螺旋节距和光的波长相等时，就会选择性地反射一部分光，并透过一部分光。这样，液晶就具备了特殊的光控制功能。



图 3-4 手性液晶的螺旋结构

液晶分子除具有光学各向异性和电学各向异性外，液晶的黏滞系数、磁化率、电导率也具有各向异性。这些性质会因温度和驱动频率等外界因素的不同而改变。除温度外，在外电场或外磁场的作用下，液晶也会发生相变，发生相变后液晶的光学性质，如折射率或透光率就会发生相应变化。利用液



晶的这些性质和相变，可以实现液晶显示。

3.2 液晶光学

液晶分子作为各向异性晶体，具有光学各向异性（光学各向异性的结构具有偏光功能），光学各向异性的根本在于液晶分子具有双折射的特点。

3.2.1 液晶的光学各向异性

根据结晶的光轴特性，晶体可以分为各向同性（等方性）晶体和各向异性（异方性）晶体。各向异性结晶又可分为单光轴晶体和双光轴晶体。光轴又叫光学轴，是光在结晶内传播时，在正交的两个波前进速度相等的方向上的光没有任何光学特性的变化。各向同性晶体，从任何方向上看都不会产生相位差。单光轴晶体，只有从 z 方向上看才不会产生相位差，从 x 方向和 y 方向上看都会产生相位差。双光轴晶体，不会产生相位差的方向有两个。各向同性晶体的折射率关系为 $n_x=n_y=n_z$ ，单光轴性晶体的折射率关系为 $n_x=n_y \neq n_z$ ，双光轴性晶体的折射率关系为 $n_x \neq n_y \neq n_z$ 。图 3-5 给出了基于折射率椭球的光轴示意图。

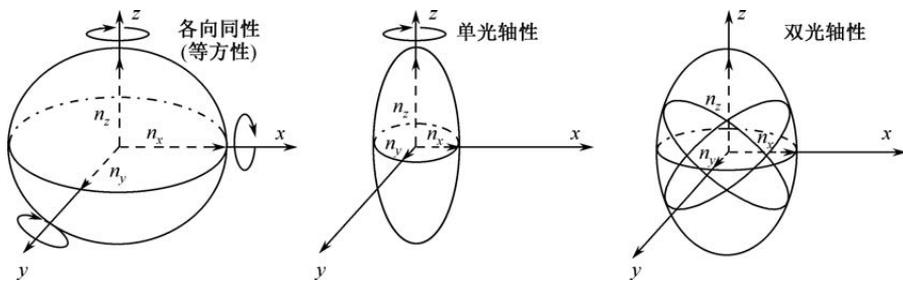


图 3-5 基于折射率椭球的光轴示意图

常见的液晶多为单光轴晶体。当一束偏振光通过一个单光轴晶体时，会形成两束偏振光，该现象称为双折射。单光轴性液晶的光在 x 方向传播时折射率为 n_y 和 n_z ，在 y 方向传播时折射率为 n_x 和 n_z ，在 z 方向传播时只有一种折射率 n_x ($=n_y$)。所以，把单光轴液晶的 z 轴称为光轴。如果光的传播方向不在 xyz 轴上，一般把振动方向与光轴垂直的光称为正常光（Ordinary Ray, O 光），把振动方向与光轴平行的光称为异常光（Extraordinary Ray, E 光）。正常光的折射率定义为 n_{\perp} ，异常光的折射率简记为 $n_{//}$ ，双折射率定义为

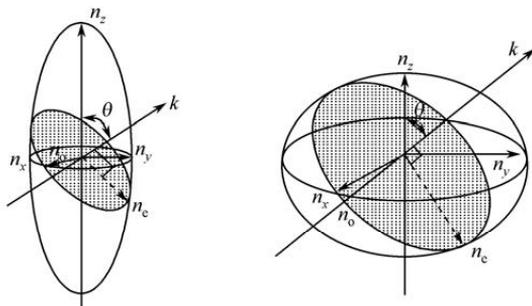


$$\Delta n = n_{//} - \Delta n_{\perp}$$

液晶分子的折射率椭圆球如图 3-6 所示。在图 3-6 中, 偏振光传播方向 k 和光轴 (z 轴) 形成一个夹角 θ , 垂直 k 方向的平面在折射率椭球上形成一个椭圆平面。无论偏振光沿什么方向传播, 正常光的折射率 n_o 都对应椭圆的短轴, 固定为 n_{\perp} , 相应的折射率关系如式 (3-1) 所示。但异常光的折射率 n_e 随光的行进方向而变, 对应椭圆的长轴, 相应的折射率关系如式 (3-2) 所示。如果 $n_e > n_o$, 则说明光在液晶中的传播速度存在着 $v_e < v_o$ 的关系, 即寻常光的传播速度大。这种液晶在光学上称为正光性液晶。如果 $n_e < n_o$, 则有 $v_e > v_o$ 的关系, 即异常光的传播速度大。这种液晶在光学上称为负光性液晶。正光性液晶的折射率椭圆球如图 3-6 (a) 所示, 相应的折射率关系为 $n_o = n_x = n_y < n_z$, $\Delta n = n_e - n_o > 0$ 。负光性液晶的折射率椭圆球如图 3-6 (b) 所示, 相应的折射率关系为 $n_o = n_x = n_y > n_z$, $\Delta n = n_e - n_o < 0$ 。

$$n_o = n_x = n_y = n_{\perp} \quad (3-1)$$

$$n_e = \frac{n_{//} n_{\perp}}{\sqrt{n_{//}^2 \cos^2 \theta + n_{\perp}^2 \sin^2 \theta}} \quad (3-2)$$



(a) 正光性液晶的折射率椭圆球

(b) 负光性液晶的折射率椭圆球

图 3-6 液晶分子的折射率椭圆球

前面所述的折射率是针对单个液晶分子的。液晶材料中的液晶分子并不是完全的同方向排列, 而是存在微小的位置移动的。把液晶分子平均的排列方向定义为指向矢量 D 。在液晶材料的实际使用时, 与 D 方向平行的折射率定义为 $n_{//}$, 与 D 方向垂直的折射率定义为 n_{\perp} 。在不考虑偏振光行进方向的情况下说明单光轴液晶的物性值时, 双折射的值指的是 $(n_{//} - n_{\perp})$, 而不是 $(n_e - n_o)$ 。

液晶折射率的大小受液晶分子结构的影响。液晶之所以有光学异向性,



是因为液晶分子具有极化异向性，也就是具有双折射率，从而产生偏光功能。

3.2.2 液晶的偏光特性

液晶的偏光功能来自液晶分子的特殊结构。偏光就是转动光的传播方向，只让某个方向振动的光透过。具有偏光功能的物质分子，必须保证电子密度不会被平均化，相应地有如下三个基本要求：①分子在纵横方向上的电子密度不同，分子电子密度分布不均形成偶极子力矩（偶极矩）；②物质内的分子方向保持一致；③物质内的分子被锁定不能自由移动。满足以上三个条件且具有偏光功能的物质，主要有一轴性结晶和一轴延伸高分子薄膜。方解石就是一轴性结晶，一轴延伸高分子薄膜的典型代表是偏光板。

光是电磁波，且是一种横波。偏振光的分类图解如图 3-7 所示。光分为相互正交的电场和磁场，沿着 z 轴向前传播，在垂直前进方向的平面上，可用电场矢量（末端的点）描述的光称为偏振光。如图 3-7 (a) 所示，光振动的方向和前进的方向构成的平面叫作振动面，光的振动面只限于某一固定方向的，叫作线偏振光。普通光源发出的光，振动面不只限于一个固定方向，而是在各个方向上均匀分布，这种光叫作自然光。TFT-LCD 利用的是偏振光，除线偏振光外，还有如图 3-7 (b) 所示的圆偏振光和图 3-7 (c) 所示的椭圆偏振光。光矢量端点在垂直于光传播方向的截面内描绘出圆形轨迹时，称为圆偏振光。光矢量端点在垂直于光传播方向的截面内描绘出椭圆轨迹时，称为椭圆偏振光。

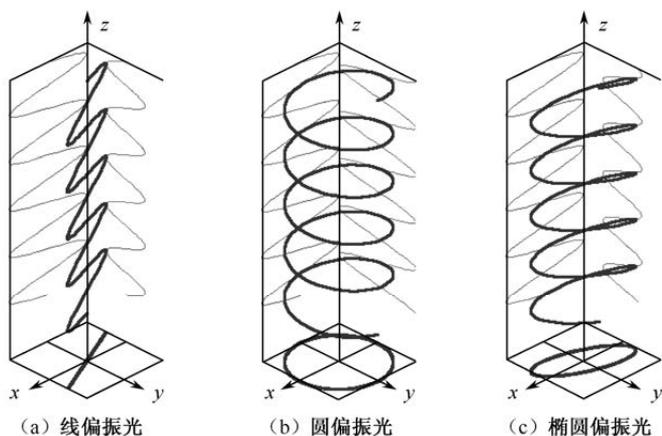


图 3-7 偏振光的分类图解



根据图 3-7 所示, 光的偏振状态是由光的电场矢量方向和相位共同决定的。如图 3-7 (a) 所示的直线偏振光在 x 轴和 y 轴上的投影, 可以用 E_x 成分和 E_y 成分的波进行定义。如图 3-8 (a) 所示, 相互正交的 E_x 成分的波和 E_y 成分的波在同一个方向传播, 相同时间 (以 t_1 、 t_2 、 t_3 、 t_4 时间为序) 内各自对应的 E_x 成分波和 E_y 成分波合成的矢量端点 A 、 B 、 C 、 D 都在同一条直线上, 没有相位差。如图 3-7 (b) 所示的圆偏振光, 分解后的 E_x 成分波和 E_y 成分波振幅相同, 相位差为 90° 。如图 3-8 (b) 所示, 以 t_1 、 t_2 、 t_3 、 t_4 、 t_5 、 t_6 、 t_7 、 t_8 时间为序, 合成的矢量端点 A 、 B 、 C 、 D 、 E 、 F 、 G 、 H 连成一个圆形。如图 3-7 (c) 所示的椭圆偏振光, 分解后的 E_x 成分波和 E_y 成分波振幅不同, 相位差范围为 $0^\circ \sim 90^\circ$ 。如图 3-8 (c) 所示, 以 t_1 、 t_2 、 t_3 、 t_4 、 t_5 、 t_6 、 t_7 、 t_8 时间为序, 合成的矢量端点 A 、 B 、 C 、 D 、 E 、 F 、 G 、 H 连成一个椭圆形。椭圆偏振光是一般的偏振光, 直线偏振光和圆偏振光是椭圆偏振光的两种特殊情况。圆偏振光和椭圆偏振光都有左旋和右旋之分。在矢量图上, 电矢量振动方向逆时针方向旋转的, 称为左旋偏振光; 反之称为右旋偏振光。图 3-8 (b) 为左旋圆偏振光, 图 3-8 (c) 为左旋椭圆偏振光。

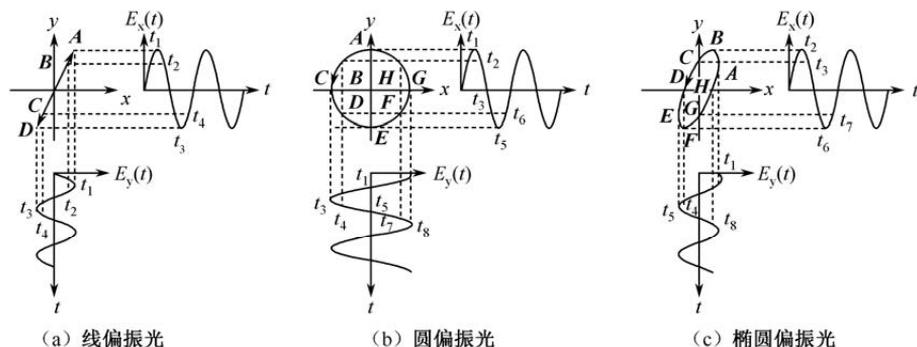


图 3-8 偏振光的分类分解说明

利用液晶的双折射率控制光的透过是液晶光学的本质。液晶的光学功能是处理经偏光板过滤后的直线偏振光。光在液晶分子中的传播特性如图 3-9 所示。液晶分子呈椭圆形, 长短轴方向上的电子密度不同, 具有双折射率。从液晶分子的左侧射入的直线偏振光, 与液晶的指向矢 D 存在一个夹角, 把直线偏振光分别在 D 方向 (异常光方向) 和垂直 D 的方向 (正常光) 进行分解。直线偏振光在通过液晶分子时, 分解后的两部分光分别在折射率为 n_e 和 n_o 的空间上传播。传播的速度和折射率 ($n_e > n_o > n_{\text{空气}}$) 成反比, 即 $v_e > v_o > v_{\text{空气}}$ 。



在穿出分子重新进入空气的瞬间，两个方向上传播的光产生了相位差。这两个方向的光重新合成后，矢量方向随着时间发生了旋转，形成椭圆偏振光，并在空气中一直保持这个状态向前传播。

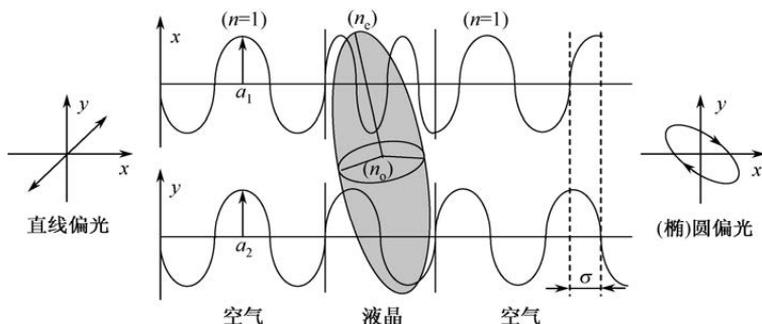


图 3-9 光在液晶分子中的传播特性

3.3 液晶电学

由于液晶具有介电各向异性的特点，在外加电压控制下，液晶分子发生转动，使液晶的折射率或透光率发生相应变化，从而控制 TFT-LCD 的出光量。液晶电学所阐述的就是液晶分子在外加电压作用下的转动现象。

3.3.1 液晶的介电各向异性

液晶分子中较刚性的结构，通常都是由 σ 键或 π 键所组成的，使得分子具有很强的电子共轭能力。液晶分子结构的电子共轭如图 3-10 所示。虽然液晶分子的理论模式是一个对称的椭圆柱体，但实际的液晶分子结构中，在末端存在一些比较容易吸引电子的基团，使得液晶分子中的电子云密度主要集中在靠近吸引电子基团一侧，并在这一侧显示出负极性，而相反的一侧就显示出正极性。在图 3-10 中，液晶分子因正电荷与负电荷的中心不相重合，相当于一个等效偶极子，称为永久偶极子，偶极子的偶极距方向定义为从负向正。处于电场中的永久偶极子会受到使液晶分子转动的力偶的作用，形成取向极化。

在外加电场的作用下，液晶分子中原子的原子核向电场的阴极一侧偏移，分子轨道上的电子负电荷的中心向阳极一面靠近。因此，电场中的液晶分子的正负电荷中心发生位置偏离，产生电偶极子，称为诱导偶极子。这种基于电子位移的极化称为电子极化。



极化强度 P 表示均匀电场中单位体积内所产生的偶极矩大小,是取向极化强度 P_0 和电子极化强度 P_e 之和。可用单位电场强度 E 下的极化强度 P , 即 P/E 来表示液晶介质的介电性质。液晶的介电性质由介电常数 ϵ 表示。向列相液晶的相对介电常数如图 3-11 所示。与液晶指向矢平行的电场介电常数用 $\epsilon_{//}$ 表示, 与液晶指向矢垂直的电场介电常数用 ϵ_{\perp} 表示, 介电各向异性常数 $\Delta\epsilon = \epsilon_{//} - \epsilon_{\perp}$ 。

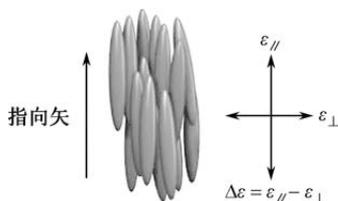
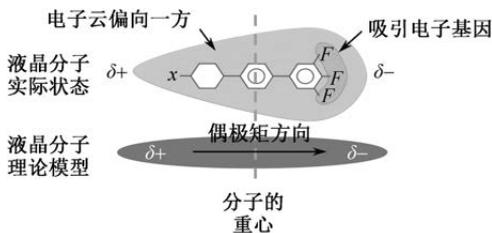


图 3-10 液晶分子结构的电子共轭 图 3-11 向列相液晶的相对介电常数

图 3-12 给出了液晶介电各向异性的正负情况。如图 3-12 (a) 所示, 若液晶分子极性基永久偶极矩的方向与分子长轴方向一致, 则液晶分子长轴方向的电子偏移度最大, 因此, 与分子长轴平行的方向上具有大的偶极矩, 介电各向异性为正, $\Delta\epsilon > 0$, 并且值比较大, 这样的液晶叫作正性液晶。如图 3-12 (b) 所示, 若液晶分子极性基永久偶极矩的方向与分子长轴方向垂直, 液晶分子短轴方向的电子偏移度最大, 因此, 与分子长轴垂直的方向上具有小的偶极矩, 介电各向异性为负, $\Delta\epsilon < 0$, 且值比较小, 这样的液晶叫作负性液晶。

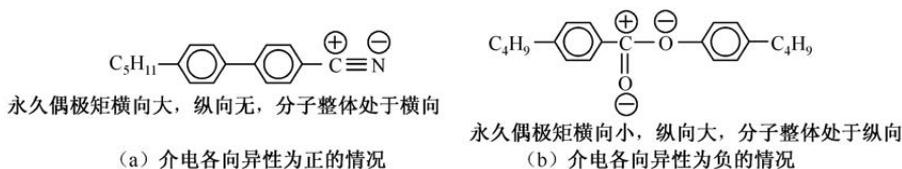


图 3-12 液晶介电各向异性的正负情况

外加电压后, 液晶分子中的电子往正电极方向移动, 这就产生了液晶分子内的电偏, 表征电偏容易程度的物理量是介电常数。介电常数各向异性为正的分子, 在电场作用下, 分子长轴倾向于平行电场方向排列, 去掉电压后又回到原来的排列方式。介电常数各向异性为负分子, 在电场作用下, 分子长轴倾向于垂直电场方向排列, 去掉电压后又回到原来的排列方式。这种现象称为电场 **Fredericksz** 转变。介电常数各向异性为正的液晶, 由于具有



较大的介电常数,使液晶分子旋转所需的电压较小;介电常数各向异性为负的液晶,由于具有较小的介电常数,使液晶分子旋转所需的电压较大。

3.3.2 液晶的 V-T 特性

图 3-13 给出了液晶分子在电场中的电偶极与力矩。如图 3-13 (a) 所示,当液晶分子处在上极板带正电、下极板带负电的电场中时,液晶分子靠近上极板的一侧呈负极性,靠近下极板的一侧呈正极性。液晶分子极化后,产生感应电偶极矩 \mathbf{P} 。偶极矩 \mathbf{P} 在电场强度 \mathbf{E} 的作用下形成力矩 $\boldsymbol{\tau}$ 。

$$\boldsymbol{\tau} = \mathbf{P} \times \mathbf{E} \quad (3-3)$$

在电场强度 \mathbf{E} 作用下产生的偶极矩 $\mathbf{P} = \varepsilon_0 (\varepsilon_r - 1) \mathbf{E}$, 把 \mathbf{P} 和 \mathbf{E} 的关系带入式 (3-3) 中,可知液晶分子在电场中的力矩 $\boldsymbol{\tau}$ 与电场强度 \mathbf{E} 的平方成正比。这个力矩大于液晶的弹性力时,液晶分子朝着这个力矩的方向转动,实现外加电压对液晶分子排列状态的控制,进而控制液晶的透光率。以下量化分析力矩与外加电压的关系。

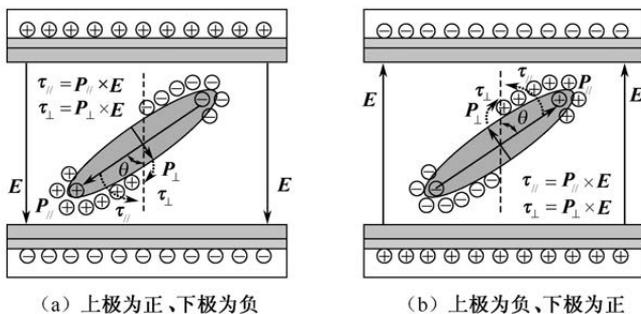


图 3-13 液晶分子在电场中的电偶极与力矩

偶极矩 \mathbf{P} 和介电常数有关,液晶的介电常数各向异性,介电常数 $\varepsilon_{//}$ 和 ε_{\perp} 方向上的力矩分别为:

$$|\boldsymbol{\tau}_{//}| = |\mathbf{P}_{//} \times \mathbf{E}| = |\mathbf{P}_{//}| \times |\mathbf{E}| \times \sin\theta = \varepsilon_0 (\varepsilon_{//} - 1) E \cos\theta \times E \sin\theta = \left(\frac{1}{2}\right) \varepsilon_0 (\varepsilon_{//} - 1) E^2 \sin 2\theta \quad (3-4)$$

$$|\boldsymbol{\tau}_{\perp}| = |\mathbf{P}_{\perp} \times \mathbf{E}| = |\mathbf{P}_{\perp}| \times |\mathbf{E}| \times \cos\theta = \varepsilon_0 (\varepsilon_{\perp} - 1) E \sin\theta \times E \cos\theta = \left(\frac{1}{2}\right) \varepsilon_0 (\varepsilon_{\perp} - 1) E^2 \sin 2\theta \quad (3-5)$$

力矩 $\boldsymbol{\tau}_{//}$ 和 $\boldsymbol{\tau}_{\perp}$ 方向相反,合成后的力矩 $\boldsymbol{\tau}$ 为:



$$\begin{aligned} \tau &= |\tau_{//}| - |\tau_{\perp}| = \frac{1}{2} \varepsilon_0 (\varepsilon_{//} - 1) E^2 \sin 2\theta - \frac{1}{2} \varepsilon_0 (\varepsilon_{\perp} - 1) E^2 \sin 2\theta \\ &= \frac{1}{2} \varepsilon_0 (\varepsilon_{//} - \varepsilon_{\perp}) E^2 \sin 2\theta = \frac{1}{2} \varepsilon_0 (\varepsilon_{//} - \varepsilon_{\perp}) \left(\frac{V_{AC}}{d} \right)^2 \sin 2\theta \end{aligned} \quad (3-6)$$

式(3-6)中, V_{AC} 就是外加电压, d 是液晶盒厚。当外加电场方向改变时, 如图 3-13 (b) 所示, 液晶分子的电子云分布发生改变, 液晶分子靠近上极板的一侧呈正极性, 而靠近下极板的一侧呈负极性。液晶分子极化方向改变后, 感应偶极矩 \mathbf{P} 的方向也随之改变, 偶极矩 \mathbf{P} 和电场强度 \mathbf{E} 的方向同时发生改变, 力矩 $\boldsymbol{\tau}$ 的方向负负得正, 保持液晶分子原来的排列状态。这进一步证明, 交流电压的作用不会影响液晶分子的排列状态。根据式(3-6)可知, 液晶分子的排列状态只和外加电压 V_{AC} 的平方有关。

当 $\Delta\varepsilon > 0$ 时, $\boldsymbol{\tau} > 0$; 当 $\Delta\varepsilon < 0$ 时, $\boldsymbol{\tau} < 0$ 。 $\boldsymbol{\tau}$ 越大, 越容易克服液晶弹性, 从而促使液晶分子转动。根据式(3-6)可知, $\Delta\varepsilon$ 的绝对值越大, 外加小电压的 V_{AC} 就越能达到同样大小的 $\boldsymbol{\tau}$ 值。即 $\Delta\varepsilon$ 的绝对值越大, 分子受电场的作用而分子主轴 n 或光轴转向的阈值电压就越低。因此, 控制外加电压的大小, 便可以控制分子排列的状态, 从而控制光的透光率。这种电压与透光率的关系就叫作液晶的 V - T 特性。

3.3.3 液晶的交流驱动

在 TFT-LCD 中, 正负电极上的电压不直接作用于液晶, 在正负电极和液晶之间隔着配向膜。电极间的液晶结构如图 3-14 (a) 所示, 相应的电极间的等效电路如图 3-14 (b) 所示。由于电极和液晶之间存在配向膜, 加上防止液晶物性固化, 因此液晶两侧电极采用交流驱动方式。

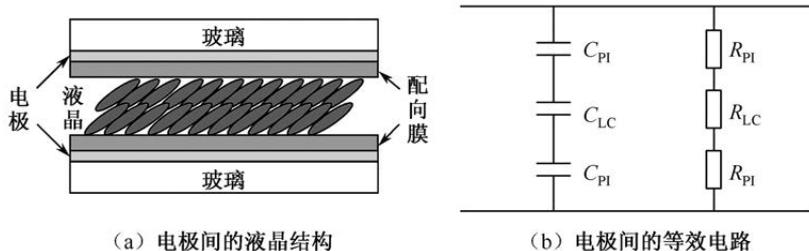


图 3-14 液晶两侧的结构及其等效电路

一般配向膜的电阻率是 10^{15} 数量级, 液晶的电阻率是 10^{13} 数量级, 配向膜电阻率比液晶高 2 数量级。液晶层的厚度是 10^{-6} 数量级, 配向膜的厚



度是 10^{-8} 数量级, 配向膜厚度比液晶层厚度小 2 个数量级。液晶和配向膜具有相同的工作区面积 S , 根据电阻公式 $R=\rho d/S$, 配向膜电阻 $R_{PI}\approx R_{LC}$ 。根据如图 3-14 (b) 所示的等效电路, 如果在正负电极施加一个直流电压 V_{DC} , 因为电容不能传导直流电压, 所以如式 (3-7) 所示, 加在液晶上的电压 V_{LC} 只是 V_{DC} 的三分之一左右。可见, 在直流电压作用下, 正负电极上的电压有一大部分消耗在配向膜上, 外加电压不能精确地控制液晶转动。因此, 在 TFT-LCD 中要采用交流驱动, 来控制液晶转动。

$$V_{LC} \approx \frac{R_{LC}}{R_{PI} + R_{LC} + R_{PI}} \times V_{DC} = \frac{1}{3} V_{DC} \quad (3-7)$$

液晶和配向膜具有相同的工作区面积 S 和相同数量级的介电常数 ϵ 。此外, 配向膜厚度比液晶层厚度小 2 个数量级。根据电容公式 $C = \epsilon S/d$, 配向膜电容 $C_{PI}\approx 100C_{LC}$ 。交流状态下的电容阻抗 $Z=1/j_{\omega}C$, 在正负电极施加一个直流电压 V_{AC} , 因为电阻不能传导高频交流电压, 所以加在液晶上的电压 V_{LC} 基本等于 V_{AC} , 如式 (3-8) 所示:

$$V_{LC} \approx \frac{1/f_{\omega}C_{LC}}{1/f_{\omega}C_{PI} + 1/f_{\omega}C_{LC} + 1/f_{\omega}C_{PI}} \times V_{AC} \approx V_{AC} \quad (3-8)$$

这就是 TFT-LCD 必须采用交流驱动的一个主要原因。TFT-LCD 的基本功能就是在这个交流驱动电压的作用下, 控制液晶的转动, 进而控制透过液晶的光量。

3.4 液晶力学

液晶光学的根本原理是液晶具有光学各向异性 (Δn), 液晶电学的根本原理是液晶具有介电各向异性 ($\Delta \epsilon$), 液晶力学的根本原理是液晶具有弹性和黏滞性。通常使用“弹性连续体理论”来解释液晶显示的原理, 把液晶看作一个连续的介质。在外加电场作用下, 弹性液晶体发生弹性形变, 外力撤除后依靠弹性势能恢复到施加外力前的状态, 其光学特性的改变正是液晶体形状改变的结果。

3.4.1 液晶的黏弹性

外加电压对液晶偶极矩产生作用, 使液晶分子的取向发生变化, 在液晶中就会产生使该取向变化消除的力, 这种性质就是液晶的弹性。液晶的弹性用于描述液晶力学中的液晶分子转动。外加电场前后液晶的弹性力作用效果



如图 3-15 所示。在外加电场的作用下,液晶发生取向变化,去掉外加电场后,在弹性力的作用下,液晶可以恢复原来的状态。在一定强度的电场中,稳定的液晶分子取向状态取决于静电能和弹性能的匹配。TFT-LCD 中使用的向列相液晶分子的静态平衡分布都可以分解成展曲 (splay)、扭曲 (twist)、弯曲 (bend) 三种基本取向变形的形式组合,相应的弹性系数分别为 K_{11} 、 K_{22} 和 K_{33} 。向列相液晶分子的三种取向变形及相应的弹性系数如图 3-16 所示。随着液晶分子取向变化增加的弹性能是展曲、扭曲、弯曲变形能的总和,分别用各自的弹性系数进行描述。弹性系数的大小与产生分子取向有序结构的分子间相互作用能有关。

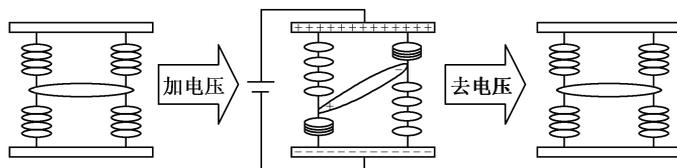


图 3-15 外加电场前后液晶的弹性力作用效果

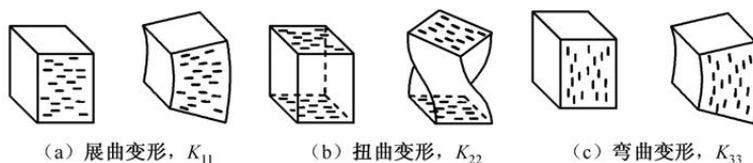


图 3-16 向列相液晶分子的三种取向变形及相应的弹性系数

不同液晶在外加电压后发生取向变化的时间不同,消除取向变化的时间也不同,这种与时间相关的特性就是液晶的黏滞性。液晶的黏滞性用于描述液晶力学中的流动性和转动性,反应的是液晶内部阻止流动的阻力。在液晶物质中,存在与发生变形的速率成比例的黏滞应力,相应的比例系数为黏滞系数,或黏度。

TFT-LCD 中使用的向列相液晶的流体力学特征可以由三个滑动黏滞系数 η_1 、 η_2 、 η_3 和两个旋转黏滞系数 γ_1 、 γ_2 来描述。滑动黏滞系数用于描述液晶分子在指定方向被固定的状态下,并进运动(流动)的难易程度。旋转黏滞系数 γ_1 提供了液晶分子旋转运动时的阻力,分子取向在外加电场后重新取向所需的响应时间与 $\gamma_1 d^2$ (d 表示液晶盒厚)成正比。黏滞性与温度有关,低温时的黏滞性较大,室温状态下的旋转黏滞性大小为 $0.02 \sim 0.5 \text{ Pa} \cdot \text{s}$ (大致上与轻机油相同), 20°C 的水的旋转黏滞性约为 $1.002 \text{ mPa} \cdot \text{s}$ 。



3.4.2 液晶动态电容效应

外加电压后产生的力矩是促使液晶分子转动的原动力，阻止液晶分子转动的阻力来自液晶的弹性和黏度。力矩只有克服了弹性和黏度的约束后，才能转动液晶分子。由于液晶材料本身阻力的存在，外加电压后，液晶分子不会马上转动，而是有一小段时间的延迟，加上液晶分子的介电常数各向异性，液晶分子转动过程中介电常数发生变化，导致液晶电容随之变化。根据电荷守恒原理，外加在液晶两端的电荷重新分配，使得保持在液晶两端的电压发生变化，这种现象称为液晶动态电容效应。

虽然，外加电压和透光率存在逐一对应的关系。但是，由于存在如图 3-17 所示的液晶动态电容效应，这种对应关系存在滞后现象。图 3-17 给出了某种液晶从外加电压 0V、透光率为 100%时，到外加电压为 6V、透光率为 0 时所需要的时间。

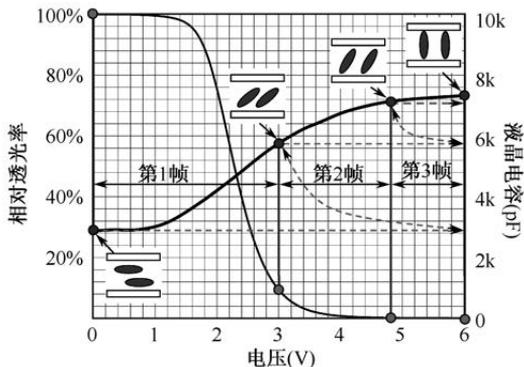


图 3-17 液晶动态电容效应

如图 3-17 所示，在 (0V, 100%) 状态的液晶“平躺”着，相应的介电常数 $\epsilon_{\perp}=2.9$ 。根据电容公式 $C=\epsilon_0\epsilon S/d$ ，因为考虑的是同一个液晶电容体， $\epsilon_0 S/d$ 不变，设为常数 k ，单位为 pF。这样，可以把 (0V, 100%) 状态对应的液晶电容设为 2.9k。开始用 16ms 的选址时间，把液晶电容逐渐充电到 6V。在 16ms 内，受液晶的迟滞效应影响，液晶基本维持平躺状态，这时液晶电容上所储存的电荷量 $Q_1=2.9k\times 6=17.4k$ (pC)。第一次充电完成后，液晶进入时间长达 1/60s (一帧时间) 的保持状态，液晶分子开始慢慢转动，相应的介电常数变大，液晶电容也变大。因为 $Q=CV$ ，根据电荷守恒原理，电容增加后，两端的电压随着下降。这样，实际的液晶电压没有达到 6V，一帧后液



晶的相对透光率只达到 70%左右。

假设第一帧结束后的液晶介电常数为 $\epsilon_{T1}=5.8$, 继续用 16ms 对液晶电容充电至 6V (实际的 TFT-LCD 像素要进行极性反转), 液晶电容上所储存的电荷量 $Q_2=5.8k \times 6=34.8k$ (pC)。在第二帧时间内, 液晶电容继续增大, 两端电压依次降低, 最后液晶分子进入介电常数 $\epsilon_{T2}=6.9$ 的稳定状态。

继续用 16ms 对液晶电容充电至 6V (实际的 TFT-LCD 像素要进行极性反转), 液晶电容上所储存的电荷量 $Q_3=6.9k \times 6=41.4k$ (pC)。在第三帧时间内, 液晶分子基本转到了“站立”状态, 相应的介电常数 $\epsilon_{//}=7.3$ 。虽然, 这时候的液晶电压有所下降, 但是液晶分子的“站立”状态决定了液晶的透光率基本达到了 100%。图 3-18 给出了液晶透光率在三帧充电时间后实现 0~100%转变的过程。

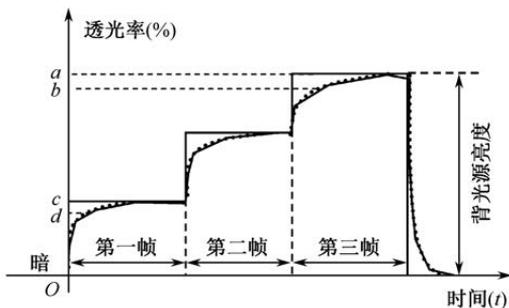


图 3-18 液晶透光率在三帧充电时间后实现 0~100%转变的过程

3.5 液晶材料

TFT-LCD 中使用的液晶材料属于混合液晶, 由十几种液晶分子混合调配而成。液晶材料的设计包括液晶分子的个别设计和混合液晶组成物的整体设计。为了获得稳定的液晶状态, 需要设计液晶分子间的作用力及液晶分子排列的规则性。为了应对不同液晶显示模式的需求, 需要设计合理的液晶分子特性及液晶组成物的特性。

3.5.1 液晶分子结构与特性

液晶的物理特性由液晶的结构决定。液晶分子的基本结构如图 3-19 所示, 组成液晶分子的基本功能块包括中间核心部分的环状基和中央基, 以及两头的末端基。表 3-1 罗列液晶化合物的典型环状基、中央基、末端基。在



液晶分子结构中，环数通常为 2~4 个，没有中央基也可以，末端基至少要有烷基等的柔性成分。特定的液晶分子结构形成了特定的液晶特性，如光学各向异性、介电各向异性、黏度、弹性等。

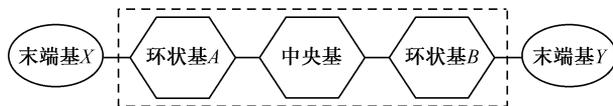


图 3-19 液晶分子的基本结构

表 3-1 液晶化合物的典型环状基、中央基、末端基

环状基	苯、环己烷、嘧啶、二噁烷、双环 [2.2.2] 辛烷
中央基	-CH=N-、-N=N-、-NO=N-、-COO-、-CH=CH-、-CH ₂ CH ₂ -、-C≡C-、-CH ₂ O-
末端基	-CH ₃ 、-C _n H _{2n+1} 、-OC _n H _{2n+1} 、-(CH ₂) _n OC _m H _{2m+1} 、-F、-Cl、-Br、-NO ₂ 、-CF ₃ 、-OCF ₃ 、-OCHF ₂

1. 光学各向异性与分子结构设计

液晶光学各向异性源自液晶分子的双折射率 (Δn)， Δn 主要由导致电子偏向一方的苯基或氰基决定。由于双折射的作用，液晶可以把直线偏振光变为椭圆偏振光，把椭圆偏振光又转为直线偏振光。向列相液晶大部分都具有正的双折射。为了提高 TFT-LCD 的视野角特性，一般设定液晶的 $\Delta n d$ 在 0.4 左右。目前 TFT-LCD 的液晶盒厚为 4 μm 左右，因此 Δn 取 0.1 左右。为了提高响应速度，液晶盒厚一般做得比较小，因此液晶的 Δn 值就要设计得比较大。

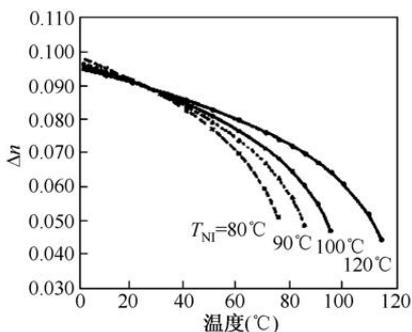
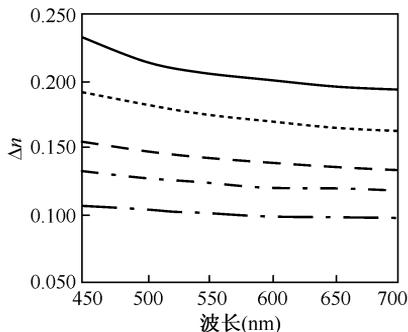
双折射率 Δn 的大小，取决于液晶的分子共轭宽度和极性的大小。带有苯环、嘧啶环等不饱和环的液晶分子，其 Δn 比较大。如果用环己烷代替不饱和环，则 Δn 变小。若中央基以两个苯环结合，则 Δn 变大。对末端基而言，液晶分子的 Δn 从大到小的顺序依次是 CN、F、-F₂、-F₃。

Δn 值具有温度依存性，随着工作温度的上升， Δn 值变小。图 3-20 给出了不同清亮点的 Δn 和温度关系。液晶材料的清亮点 T_{NI} 越低，温度与 Δn 的关系曲线越陡。在液晶材料的工作温度范围内， Δn 变小直接导致液晶的透光率降低，也就是 TFT-LCD 的白态亮度降低，进而致使 TFT-LCD 的对比度下降。为了提高液晶材料的清亮点，可以降低 Δn 值受温度影响的程度，以保证高温工作状态下的 TFT-LCD 依然具有较高对比度。

Δn 值还具有波长依存性，在可见光范围内，波长越大 Δn 值就越小。不同 Δn 的波长依存关系如图 3-21 所示。对于 Δn 值大的液晶材料，这种变化



趋势更加明显。在 Δn 小于 0.1 时, RGB 三原色的透光率曲线基本重合, 当 Δn 增大后, 三条曲线越来越分离。三原色的透光率不同, 显示屏上合成的白光就会存在色偏。所以, 当 Δn 大到一定程度, TFT-LCD 的视野角特性就会恶化。简单地讲, Δn 越大, $n_{//}$ 和 n_{\perp} 的差异就越大, 从不同角度观察所对应的光学各向异性程度就越大, 视野角特性就会越恶化。

图 3-20 不同清亮点的 Δn 和温度关系图 3-21 不同 Δn 的波长依存关系

2. 介电各向异性与分子结构设计

在 TFT 器件的控制下, 液晶受外加电压作用后重新配列, 控制光的透过量。液晶与电压的这种 Frederiks 转变关系分为两部分。一部分是, 在液晶上下界面存在一定处理状态 (如配向) 时, 如果没有外加电压, 那么液晶就不会变形, 而是保持界面的处理状态不变。另一部分是, 液晶分子指向矢规则分布时, 在外加电场或磁场的作用下, 液晶分子会发生变形。

支配 Frederiks 转变效应的因素是液晶的介电各向异性 $\Delta\epsilon$ 。 $\Delta\epsilon$ 的本质是棒状液晶分子具有极性末端基结构, 使液晶分子长轴方向的介电常数 $\epsilon_{//}$ 变大, 和单轴方向的介电常数 ϵ_{\perp} 形成一个差值 $\Delta\epsilon (= \epsilon_{//} - \epsilon_{\perp})$ 。介电各向异性是液晶受外加电压作用时转动的原动力。 $\Delta\epsilon$ 为正的 正性液晶 又称为 P 型液晶, $\Delta\epsilon$ 为负的 负性液晶 又称为 N 型液晶。TN 和 IPS 显示模式采用的是正性液晶, VA 显示模式采用的是负性液晶。在外加电压作用下, 正性液晶分子会“站起来”, 负性液晶分子会“躺下”。VA 显示模式使用介电常数为负的液晶, 在结构设计上是基于氟素类液晶的开发而实现的: 把液晶分子长轴方向的氯基延长, 短轴方向添加氟素。

液晶的阈值电压和 $\Delta\epsilon$ 是一种非线性反比关系。提高 $\Delta\epsilon$ 的值, 可以降低驱动电压, 从而降低 TFT-LCD 的功耗。在液晶分子结构的设计上, 用噻啉环、二恶烷环代替苯环, 末端基和异质元素的偶极子进行矢量相加, 可以提



高 $\Delta\epsilon$ 的值。如果在末端基的邻位追加极性基，还可以进一步提高 $\Delta\epsilon$ 的值。但这样会影响液晶分子的直线性，降低液晶的清亮点 T_{NI} 。所以，一般在末端基的邻位追加氟素 (-F) 之类的紧凑型基团。相比于末端用 CN 极性基的液晶分子，末端用氟素的液晶分子，极性变小，导致 $\Delta\epsilon$ 的值降低。用二氟化元素 (-F₂) 或三氟化元素 (-F₃) 代替氟素，可以提高 $\Delta\epsilon$ 的值。TFT-LCD 中使用的正性液晶都是氟素类液晶。

作为混合液晶，为了提高 $\Delta\epsilon$ 的值，可以添加一些 $\Delta\epsilon$ 大的液晶组成成分。值得注意的是，随着 $\Delta\epsilon$ 值的加大，液晶材料的黏度也会变大，使液晶的响应速度变慢。

3. 黏度与液晶分子结构

从力学性能来说，液晶虽然具有液体的流动性，但也具有高分子材料所具有的高黏滞性，并且黏滞系数与分子量大小密切相关：分子量越大，黏滞系数通常越高。作为液晶材料的内在特性，黏滞特性的改善对缩短响应时间的贡献非常大。虽然液晶分子的转动主要依靠电场强度及产生的推力，恢复过程主要取决于配向膜施加给液晶的扭曲力，但液晶的黏滞系数的大小对于两个过程中液晶翻转的速度都会起作用。

黏度是决定液晶易动性的参数，是影响液晶响应速度的主要因素。黏度越小，液晶的响应速度就越快，黏度是液晶分子间范德瓦耳力和排斥力直接作用的结果，这是由氰基、氨基等极性基的性质和烷基、乙烯基、苯基等分子间相互作用强结合的基共同起作用决定的。液晶分子具有较多的环或较长的烷基链，黏滞性较大，若要减小黏度，就要采用低分子化合物液晶。黏度和介电各向异性 $\Delta\epsilon$ 是一对此消彼长的物理量，一个决定液晶的响应速度，一个决定液晶的驱动电压，在实际设计中需要权衡考虑。液晶分子的 $\Delta\epsilon$ 较大，黏滞性也较大，是因分子间距有较强的极性作用所致。

TFT-LCD 对液晶材料的要求是低黏度。低黏滞系数的液晶材料不容易获得，因为响应时间并不是一个独立的参数。在物理层面上，它与液晶的清亮点、透光率，甚至漏电流等物理参数之间都存在错综复杂的关系，从性能表现来看，它又与画面质量和色彩表现力密切相关。黏度还具有温度依存性，温度每改变 20℃，黏度就要变化 3~5 倍。

为了实现液晶的低黏度化，一般用氟素取代氨基，且用多个氟素或加入七氟烷基，在实现低黏度化的同时获得高的折射率各向异性，从而使液晶具



有较高的耐环境性。TN 型 TFT-LCD 中就混合了这种液晶, IPS 液晶也是基于这种低黏度、高响应速度的 TN 型液晶的基础上发展起来的。

4. 弹性系数与液晶分子结构

展曲、扭曲、弯曲三种基本取向变形的相应弹性系数分别为 K_{11} 、 K_{22} 和 K_{33} 。在这三个弹性系数中, K_{22} 的值最小。大多数液晶分子都存在 $K_{33} > K_{11} > K_{22}$ 的关系, 只有少数的液晶分子存在 $K_{11} > K_{33} > K_{22}$ 的关系。弹性系数比 K_{33}/K_{11} 会随着液晶分子结构中环状部分的不同而发生变化。 K_{33}/K_{11} 的值与液晶分子的长度成正比, 与液晶分子的直径成反比。 K_{33}/K_{11} 的值从噻啉到苯、环己烷、双环 [2.2.2] 辛烷依次增大。此外, K_{33}/K_{11} 的值随液晶分子间引力的增大而减小, 所以末端基越长, K_{33}/K_{11} 越小。实际向列相液晶材料的弹性系数都在 10^{-11} 数量级。

3.5.2 液晶材料的特性要求

TFT-LCD 所用的液晶材料必须满足如下特性的要求: 动作温度范围(相的稳定性)、驱动电压(介电常数各向异性、弹性系数)、响应速度(黏度、弹性系数)、对比度、色调(相位差、折射率各向异性)、阶调、视野角等。含氰基化合物和酯类化合物无法满足这些条件, 只有含氟的液晶材料才适用于制作 TFT-LCD。此外, 一种液晶分子满足不了这种要求, 必须进行多种液晶分子的混合。通过混合十种以上的液晶分子可以实现液晶材料的各种物理特性要求。各种液晶分子混合比例的不同, 所代表的物理特性表现能力也不同。但要让所有的物理特性都达到最佳状态是不可能的, 表 3-2 罗列了液晶材料的物理特性值与 TFT-LCD 特性的关系。

表 3-2 液晶材料的物理特性值与 TFT-LCD 特性的关系

物理特性值	TFT-LCD 特性
Nematic-isotropic 转移温度 (T_{NI} 点)	高温保证
Smectic-nematic 转移温度 (低温安定性)	低温保证
介电常数各向异性 ($\Delta\epsilon$)	驱动电压
折射率各向异性 (Δn)	Δnd
弹性常数	驱动电压, 响应速度
旋转黏滞系数 (γ_1)	响应速度
滑动黏滞系数 (η)	注入时间



下面具体介绍液晶材料的几个特性要求。

(1) 高稳定性: 包括紫外光稳定性、热稳定性和化学稳定性。在 TFT-LCD 中, 液晶材料与配向膜、封框胶、间隙子等高分子材料接触。在 TFT-LCD 制造过程中, 要求液晶材料在高温下依然保持高的电压保持率, 以降低环境带来的影响。此外, 用紫外光照射进行封框胶硬化时, 如果不用 UV 掩膜版, 液晶材料就要耐得住紫外光的高能量破坏, 以避免液晶材料性质的恶化。

(2) 适度的双折射率: 不同的液晶显示模式对双折射率 Δn 值的要求不同。 $\Delta n d$ 变小可以获得较宽的视野角。

(3) 低黏度: 这是高响应速度的要求。黏度越低, 响应时间就越小, 响应速度就越快。

(4) 较大的介电各向异性: 介电各向异性 $\Delta\epsilon$ 值越大, 液晶的阈值电压就越小。

(5) 高阻值: TFT-LCD 所用的液晶材料要求比电阻越高越好, 以抑制液晶的漏电流, 这就要求液晶的离子不纯物含量尽可能少。评价液晶的一个重要指标是比电阻 ρ ($\Omega \cdot \text{cm}$)。液晶盒厚一般在 $4\mu\text{m}$ 左右, 如果子像素的液晶工作面积为 $100\mu\text{m} \times 300\mu\text{m}$, 则根据电阻公式 (3-9) 可以求得液晶比电阻。考虑在实际使用中, 和液晶接触的材料或工艺处理过程中会析出杂质离子污染液晶, 所以, 液晶比电阻一般要求在 $10^{14}\Omega \cdot \text{cm}$ 以上。需要注意的是, 液晶的介电各向异性 $\Delta\epsilon$ 值越大, 液晶材料中的离子就越容易析出, 并成为自由离子, 从而导致液晶漏电流变大。

$$\rho = \frac{R_{\text{IC}} \cdot S}{l} = \frac{5.54 \times 10^{13} \times 100 \times 10^{-6} \times 300 \times 10^{-6}}{4 \times 10^{-6}} = 4.16 \times 10^{13} (\Omega \cdot \text{cm}) \quad (3-9)$$

(6) 高电压保持率: 在写入时间内注入像素的电荷必须保持到下一帧画面更新为止。电压保持率是在一帧时间内最后保持的电压值和写入时电压值之比。通常, 为了实现低电压驱动, 液晶材料的 $\Delta\epsilon$ 都设计得比较大。因此要求掺入更多的极性物质, 这就使得离子的带入量增加, 会有更多的离子析出成为自由离子, 发生液晶漏电流的程度增加。如果这段保持期间发生电荷泄漏, 就会导致液晶上下电极之间的电位发生变化, TFT-LCD 的对比度也会随之下降。所以, TFT-LCD 所用的液晶材料必须要有高的电压保持率。与氰基类相比, 氟素类液晶化合物的电压保持率比较高。理想的液晶材料电压保持率要大于 98%。

(7) 宽的温度范围: 理想的保存温度范围为 $-40 \sim 100^\circ\text{C}$, 一般要求使用温度为 $-20 \sim 60^\circ\text{C}$ 。



(8) 良好的配向性: 为了避免基板凹凸不平和寄生电场引起的液晶反转等配向性不良问题, 一般把液晶的预倾角做得比较大, 不同的液晶材料和配向膜的组合, 预倾角大小变化程度不一样。由于 TFT-LCD 用的液晶材料中不含异质环和强极性基, 预倾角的变化幅度比较小。

3.6 液晶显示模式

在外加电场作用下, 液晶分子的排列方向发生变化, 从而控制透过显示屏的光量。由外加电场作用达到某一强度时出现的液晶分子取向变化称为 Fredericks 转变。利用 Fredericks 转变原理, 不同的液晶可以表现出各种不同的显示模式。

3.6.1 TN 显示模式

扭曲向列型 (Twisted Nematic, TN) 显示模式是在显示屏内注入向列型 (Nematic) 液晶, 并在显示屏内形成一个 90° 的扭曲 (Twisted) 配向结构。这个扭曲配向结构会使向列型液晶在外在电压的作用下, 把射入的直线偏光扭转后输出。TN 显示模式的这种独特现象称为旋光特性。TN 的旋光特性和双折射并存, 旋光特性表现为 TN 液晶的折射率异方性慢慢变化时, 液晶的偏光轴随之转动。

TN 显示模式的旋光特性如图 3-22 所示。自然光进入 TFT 侧偏光板 (偏光子) 后, 只有平行于偏光板内碘分子短轴方向的那部分光可以透过 TFT 侧偏光板, 自然光透过 TFT 侧偏光板后就成为直线偏光。配向时, 接触配向膜的第一层液晶的分子长轴方向和 TFT 侧偏光板内碘分子短轴方向是一致的。所以, 透过 TFT 侧偏光板的直线偏光直接平行进入第一层液晶的分子长轴。透过第一层液晶的光, 跟着相连液晶分子的旋转被旋转到第二层液晶中。以此类推, 直线偏光就被 TN 液晶一层层地扭转, 直至贴近 CF 侧偏光板 (偏光子) 的最后一层液晶。

图 3-23 给出了 TN 显示模式的开关态液晶显示效果。

如图 3-23 (a) 所示, TN 显示模式在无外加电压条件下, 自然光进入 TFT 侧的偏光板后, 形成平行于液晶分子长轴的直线偏光。经过液晶层 90° 的扭曲配向, 形成 90° 偏转的直线偏光。因为 CF 侧偏光板的偏光轴和 TFT 侧偏光板的偏光轴呈 90° 垂直分布, 90° 偏转的直线偏光会透过 CF 侧偏光板



后射出。所以，TN 显示模式在无外加电压的通常情况下，背光透射而过，呈白色，俗称“常白模式”。

如图 3-23 (b) 所示，如果在液晶上下两侧施加纵向电压，除上下两侧配向膜附近的液晶外，液晶层中大部分液晶都垂直分布。穿过 TFT 侧偏光板的直线偏光无偏转地通过液晶层，平行于 CF 侧偏光板的偏光轴。直线偏光被吸收，无光线射出，呈黑色状态。

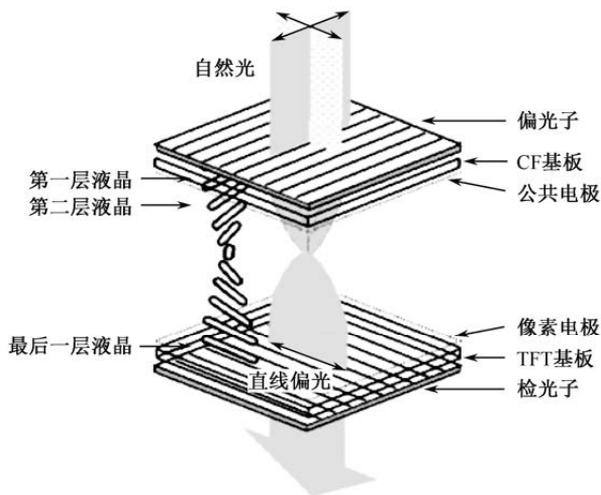


图 3-22 TN 显示模式的旋光特性

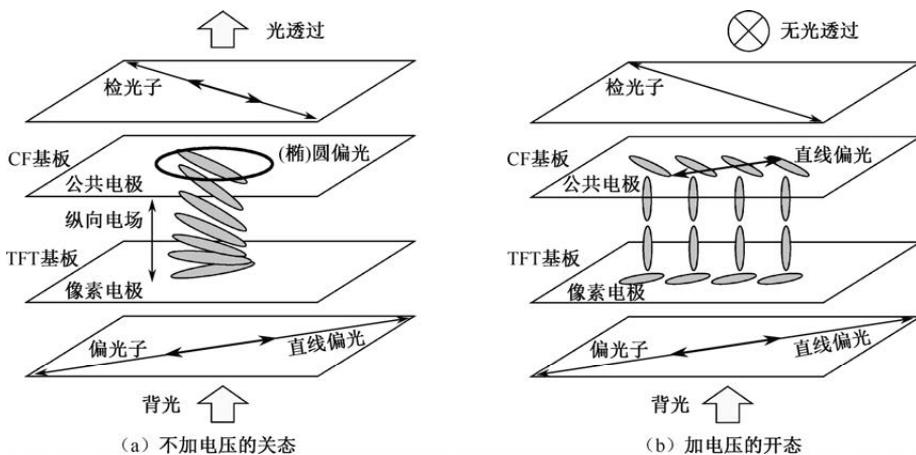


图 3-23 TN 显示模式的开关态液晶显示效果



3.6.2 IPS 显示模式

面内转换 (In-Plane Switching, IPS) 显示模式的特点是 Homogenize 配向的液晶分子在平行于玻璃基板的内, 在梳形电极间施加电压后, 使液晶分子在面内发生转动, 引起双折射来控制光的透过量。IPS 显示模式的像素电极和公共电极设计在同一侧, 以形成平面电场。IPS 液晶分子的转动始终处于平面内, 液晶转动只需克服弹性系数 K_{22} 即可。

图 3-24 给出了 IPS 显示模式的开关态液晶显示效果。

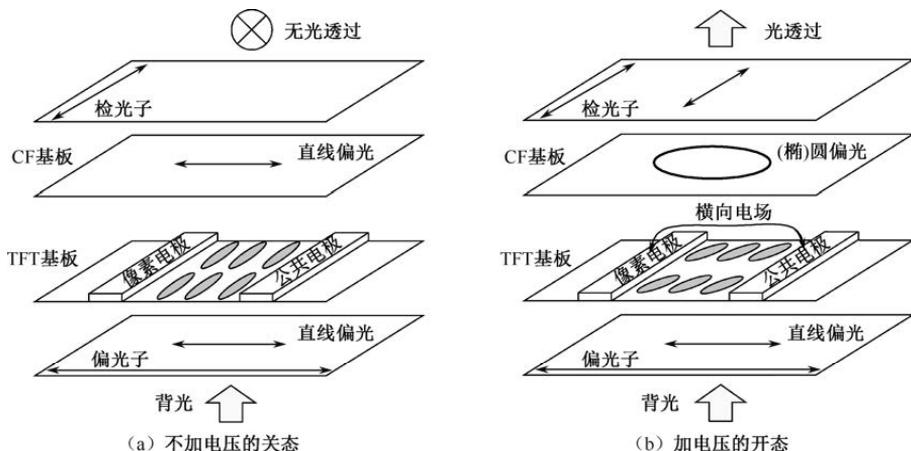


图 3-24 IPS 显示模式的开关态液晶显示效果

如图 3-24 (a) 所示, 在无外加电压条件下, 自然光进入 TFT 侧的偏光板后, 形成平行于液晶分子短轴的直线偏光, 偏光方向不能转动, 以同样的状态射入 CF 侧偏光板。因为直线偏光与 CF 侧偏光板的偏光轴垂直, 所以这里的直线偏光就被 CF 侧偏光板吸收, 显示呈黑色状态。这种在无外加电压的通常情况下, 背光不能透过, 呈黑色显示的模式, 俗称“常黑模式”。

如图 3-24 (b) 所示, 如果在水平面液晶左右两侧施加横向电压, 液晶分子沿着电场方向排列。这样, 透过 TFT 侧偏光板的直线偏光经过液晶层后, 呈 (椭圆) 圆偏光状态, 最终透过 CF 侧偏光板, 呈白色状态。

通常, 液晶的 Δn 值随着极角和方位角的变化而变化, 而对于 IPS 显示模式而言, 基本没有变化。这样, 背光透过后, 透过的亮度基本不随观察视角的变化而变化。所以, IPS 显示模式是天生的具备宽视野角的显示模式。



不过, IPS 显示模式的电极设计在同一侧, 电极间的距离不能太近。这样的结构一方面会降低像素的开口率, 另一方面需要 IPS 液晶具有较高的介电常数各异性, 以及较大的驱动电压。

3.6.3 VA 显示模式

垂直配向 (Vertical Alignment 或 Vertically Aligned, VA) 显示模式的特点是液晶分子垂直玻璃基板取向排列。在不加电和加电两种状态下, 液晶分子的方向实现垂直和倾斜之间的切换, 液晶分子的旋转属于空间旋转 (z 轴)。VA 显示模式采用的 TFT 侧偏光板和 CF 侧偏光板的偏光轴是正交配置的。

图 3-25 给出了 VA 显示模式的开关态液晶显示效果。

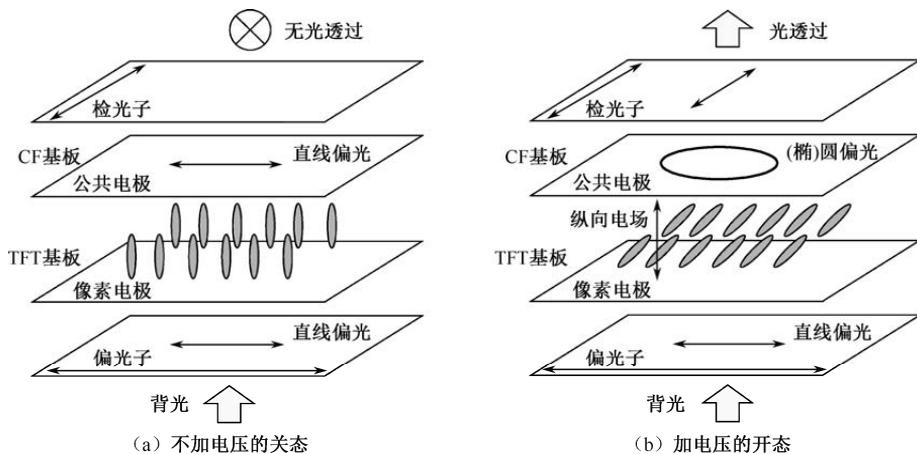


图 3-25 VA 显示模式的开关态液晶显示效果

如图 3-25 (a) 所示, 在无外加电压条件下, 自然光进入 TFT 侧的偏光板后, 形成平行于液晶分子短轴的直线偏光, 偏光方向不能转动, 以同样的状态射入 CF 侧偏光板。因为直线偏光与 CF 侧偏光板的偏光轴垂直, 所以这里的直线偏光就被 CF 侧偏光板吸收, 显示呈黑色状态。这种黑色是上下偏光板正交形成的, 排除了液晶层的影响, 具有最佳的黑色效果。TN 显示模式和 IPS 显示模式, 由于要在配向膜上进行摩擦配向, 以处理形成水平配向所需的预倾角, 根据液晶双折射率的特点, 直线偏光透过液晶层后多少会形成一部分椭圆偏光, 所以做不到真正的黑。VA 显示模式具有最佳的黑色状态, 对比度的分母非常小, 可以实现最佳的对比度。所以, VA 显示模式



是一种天生具备高对比度的显示模式。和 IPS 显示模式一样, VA 显示模式也俗称为“常黑模式”。

如图 3-25 (b) 所示, 如果在液晶上下两侧施加纵向电压, 液晶分子沿着电场方向倾斜“躺下”。透过 TFT 侧偏光板的直线偏光经过液晶层后, 呈(椭)圆偏光状态, 最终透过 CF 侧偏光板, 呈白色状态。

施加电压后若要使液晶分子倾斜“躺下”, 则需要液晶分子具有负的介电常数异方性, 即要求液晶的 $\Delta\epsilon < 0$ 。如图 3-25 (b) 所示, 加电压后的液晶分子朝一侧倾斜。如果从显示面的左右两侧观察, 就可得知, 液晶分子的长轴方向不同, 透过液晶分子的直线偏光相位差存在视野角依存性。所以, 要使 VA 显示模式获得较好的视野角特性, 就需要设计不同的畴, 以实现不同倾斜方向的光学补偿。

本章参考文献

- [1] Mochizuki A. Progress in Liquid Crystal Science and Technology[M]. WORLD SCIENTIFIC, 2013.
- [2] Fumiaki Funada, Martin Schadt, Kazuhisa Toriyama, et al. Liquid Crystal Materials[M]. Springer Japan, 2014.
- [3] Toulson R, Wilmschurst T. Liquid Crystal Displays[M]. Fast and Effective Embedded Systems Design, 2012.
- [4] Zhou H, Choate E P, Wang H. Optical Fredericks Transition in a Nematic Liquid Crystal Layer[M]. Liquid Crystalline Polymers. Springer International Publishing, 2015.
- [5] Anupam Sengupta. Liquid Crystal Theory[M]. Springer International Publishing, 2013.
- [6] Martin Schadt, W.J. Helfrich. Voltage Dependent Optical Activity of a Twisted Nematic Liquid Crystal[J]. Applied Physics Letters, 1971, 18(4):127-128.
- [7] F.M. van der Kooij, H.N.W. Lekkerkerker. Liquid-crystal phase transitions in suspensions of plate-like particles[J]. Nature, 2001, 359(1782):985-995.
- [8] Jeffrey A. Davis, Ignacio Moreno, Philbert Tsai. Polarization Eigenstates for Twisted-Nematic Liquid-Crystal Displays[J]. Applied Optics, 1998, 37(5):937-945.
- [9] Saleh B E A, Lu K. Theory and design of the liquid crystal TV as an optical spatial phase modulator[J]. Optical Engineering, 1990, 29(3):240.
- [10] 王新久. 液晶光学和液晶显示[M]. 北京: 科学出版社, 2006.
- [11] 高鸿锦. 液晶化学[M]. 北京: 清华大学出版社, 2011.



- [12] SEMI スタンダード FPD テクノロジー部会編. カラーTFT 液晶ディスプレイ (改訂版) [M]. 共立出版株式会社, 2005.
- [13] Lowe A C. Fundamentals of Liquid Crystal Devices[M]. Wiley, 2006.
- [14] D K Yang, S Wu. Fundamentals of Liquid Crystal Devices[M]. John Wiley & Sons, 2006.
- [15] D K Yang, S Wu. Effects of Electric Field on Liquid Crystals[M]. John Wiley & Sons, Ltd, 2014.
- [16] Linghui Rao, Jin Yan, Shin-Tson Wu, et.al. A large Kerr constant polymer-stabilized blue phase liquid crystal[J]. Applied Physics Letters, 2011, 98(8):081109.
- [17] Lebwohl P A, Lasher G. Nematic-Liquid-Crystal Order—A Monte Carlo Calculation[J]. Physical Review A, 1972, 6(1):426-429.
- [18] Scheffer T J, Nehring J. Accurate determination of liquid-crystal tilt bias angles[J]. Journal of Applied Physics, 1977, 48(5):1783.
- [19] Lien, A. Extended Jones matrix representation for the twisted nematic liquid-crystal display at oblique incidence[J]. Applied Physics Letters, 1990, 57(26):2767.
- [20] Saleh B E A, Lu K. Theory and design of the liquid crystal TV as an optical spatial phase modulator[J]. Optical Engineering, 1990, 29(3):240.
- [21] D. E. Moncton, R. Pindak. Long-Range Order in Two and Three-Dimensional Smectic-B Liquid-Crystal Films[J]. Physical Review Letters, 1979, 43(10):701-704.
- [22] Doorn V, C. Z. Dynamic behavior of twisted nematic liquid-crystal layers in switched fields[J]. Journal of Applied Physics, 1975, 46(9):3738.
- [23] Kang D, Maclennan J E, Clark N A, et al. Electro-optic Behavior of Liquid-Crystal-Filled Silica Opal Photonic Crystals: Effect of Liquid-Crystal Alignment[J]. Physical Review Letters, 2001, 86(18):4052-4055.
- [24] Thomas H. Barnes, Tomoaki Eiju, Kiyofumi Matusda, et al. Phase-only modulation using a twisted nematic liquid crystal television[J]. Applied Optics, 1989, 28(22):4845-4852.
- [25] Cho-Fan Hsieh, Ru-Pin Pan, Tsung-Ta Tang, et al. Voltage-controlled liquid-crystal terahertz phase shifter and quarter-wave plate[J]. Optics Letters, 2006, 31(8):1112-1114.
- [26] Shiraishi Y, Toshima N, Maeda K, et al. Frequency modulation response of a liquid-crystal electro-optic device doped with nanoparticles[J]. Applied Physics Letters, 2002, 81(15):2845-2847.
- [27] Bucher H K, Klingbiel R T, VanMeter J P. Frequency addressed liquid crystal field effect[J]. Applied Physics Letters, 1974, 25(4):186-188.



- [28] S Wu. Nematic liquid crystal modulator with response time less than 100 μ s at room temperature[J]. Applied Physics Letters, 1990, 57(10):986-988.
- [29] Heinekamp S, Pelcovits R A, Fontes E, et al. Transition in Variable-Thickness Liquid-Crystal Films: Order-Parameter Measurements and Theory[J]. Physical Review Letters, 1984, 52(12):1017-1020.



TFT-LCD 材料技术

制作 TFT-LCD 所需的材料包括玻璃基板、金属靶材、化学材料、液晶、CF 基板、偏光板、电路元件、背光源等。在化学材料方面，除 TFT 基板所用的各种化学气体外，还包括配向膜、封框胶和间隙子等。不同的液晶显示模式，具体使用的材料不同。TFT-LCD 设计包括材料的设计、选择与使用。

4.1 玻璃基板

玻璃基板是 TFT-LCD 最基础的材料，其品质直接影响整个工程的合格率。TFT-LCD 基板必须同时具备如下几个条件：①透光率达 98%以上，以保证显示屏的光利用效率；②具有 350℃以上的耐热性，以保证在 300℃以内的生产过程中不变形；③具有一定的耐酸性和耐碱性，以保证不受生产中酸碱药品的腐蚀；④长宽尺寸可以做到 1m 以上，厚度可以做到 0.7mm 以下。在塑料、玻璃、石英石等材料中，只有玻璃同时具备以上条件。

4.1.1 玻璃基板的制造技术

制造玻璃基板的主要技术是浮法和溢流熔融法。图 4-1 给出了浮法玻璃的制造过程示意图：让经过初步冷却处理的熔化玻璃膏浮着流过充满还原气体的平坦的熔融锡床，玻璃膏黏度较低，可利用挡板或拉杆控制玻璃的厚度，在流过熔融锡床的过程中，玻璃膏渐渐固化成玻璃平板，然后利用导轮将固化后的玻璃平板引出，并实现退火。用浮法生产的玻璃基板的尺寸可以做得很大，产量也很高。但水平在线冷却的占地面积非常大，水平引出的玻璃基板表面会有微细的伤痕与起伏，还会污染熔化的锡金属，后续还要对玻璃表面进行研磨处理。

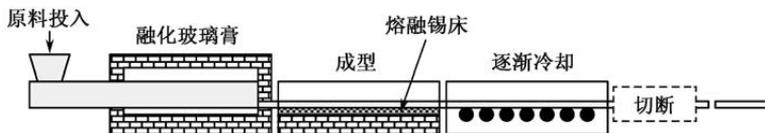


图 4-1 浮法玻璃的制造过程示意图

溢流熔融法 (NEG 称为 Overflow 法, 康宁称为 Fusion 法) 是流孔下引法中的一种。流孔下引法是以低黏度的均质玻璃膏导入铂合金所制成的流孔漏板槽中, 利用重力和下拉的力量及模具开孔的大小控制玻璃厚度, 其中温度和流孔开孔大小决定玻璃产量, 流孔开孔大小和下引速度决定玻璃厚度, 温度分布决定玻璃的翘曲。图 4-2 给出了溢流熔融法的制造过程示意图: 采用一长条形的导水状容器, 将熔化的玻璃膏输送到该容器的中心, 再利用溢流的方式, 将两股向外溢流的玻璃膏于该容器的下方处再结合成超薄玻璃平板。利用溢流熔融法生产的玻璃平板, 不会出现像浮法技术那样由于物理接触引起的表面损伤现象, 更不会受到研磨产生的介质带来的玻璃表面性质差异。

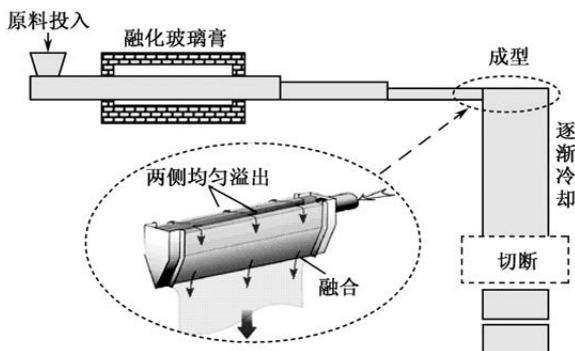


图 4-2 溢流熔融法的制造过程示意图

整个玻璃基板的工艺过程主要包括进料、玻璃平板成型及后段加工三部分。图 4-1 和图 4-2 介绍的是玻璃平板成型相关的制造技术, 成型技术关系到玻璃尺寸精度、表面性质及是否需要进一步加工研磨以达成特殊的物理、化学特性要求等。玻璃平板成型前的进料技术是在高温的熔炉中将玻璃原料熔化成低黏度且均匀的玻璃熔体, 既要考虑玻璃的各项物理特性与化学特性, 还要在不改变化学组成的条件下选取原料最佳配方, 以便有效降低玻璃熔融温度, 使玻璃澄清, 同时达到玻璃的特定性能, 从而符合实际应用的需求。



玻璃平板成型后的后段加工包含玻璃的分割、研磨、洗净及热处理等工艺。

用浮法或溢流熔融法成型的玻璃平板，需要经过削角、倒角等处理才能形成适合 TFT-LCD 使用的玻璃基板。玻璃平板成型后往往存在划伤、气泡、缺角、污垢、小颗粒垃圾等不良现象。玻璃基板的外形与不良现象如图 4-3 所示。为了保证安全，把玻璃基板四个锋利的直角削成 135° 形状的钝角，称为削角。为了区别玻璃基板的正反面，还要在某个角上削一个更大的角以区别于削角，这个大的削角称为 OF（Orientation Flat）角。为了消除玻璃基板侧面的缺角等缺陷，避免玻璃基板在后续使用过程中产生玻璃碎屑，还要对玻璃基板的侧面进行倒（圆）角处理。

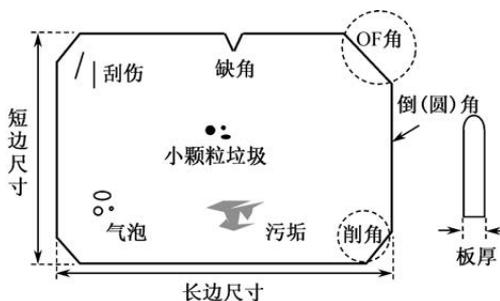


图 4-3 玻璃基板的外形与不良现象

玻璃按含碱量高低分为苏打石灰玻璃、中性玻璃、无碱玻璃。在 TFT-LCD 制造过程中，在酸碱溶液中浸泡的玻璃基板，会析出含碱杂质。析出的杂质会造成玻璃基板表面品质恶化，与液晶起作用后会造液晶的电阻率下降，引起显示特性恶化。如果杂质在封框胶部位渗出，可导致封框胶黏着力下降，造成液晶泄漏或盒厚不均等不良现象；如果杂质被吸附到 TFT 基板的 TFT 开关处，因为 Na^+ 等离子的存在，就会影响 TFT 开关性能。TFT-LCD 制造过程需要经受一些 300°C 以上的高温工艺的处理，为了防止析出的碱金属离子影响 TFT 性能，提高耐酸性、耐碱性和耐热性，TFT-LCD 必须使用无碱玻璃。

为了扩大规模、提高生产效率、降低成本，玻璃基板的尺寸越做越大。TFT-LCD 生产线的世代是以所用玻璃基板的尺寸来定义的。不同世代的玻璃基板尺寸变化趋势如图 4-4 所示。从第 1 代到第 6 代，玻璃基板的面积每隔一代增加一倍。TFT-LCD 玻璃基板尺寸的经济性取决于基板所能切出的显示屏片数与玻璃基板利用率：显示屏切割片数不能低于 6 片，切出来的显示屏面积占基板面积的比值不低于 80%，即显示屏在玻璃基板上的切割效率不低



于 80%。

除尺寸增大外,玻璃基板的厚度也在不断变薄:最初开发时的厚度是 1.1mm,之后变薄到 0.7mm 和 0.6mm,现在中小尺寸 TFT-LCD 用的玻璃基板已经薄到了 0.5mm,甚至 0.3mm。不同用途的 TFT-LCD 产品对应不同的玻璃基板厚度,不同世代的生产线通常对应不同的玻璃基板厚度。通常,各世代玻璃基板的功能划分如下:第 6 代及以下多用作切割手机、笔记本电脑、监视器等中小尺寸显示屏,第 6 代以上多用作切割电视用显示屏。

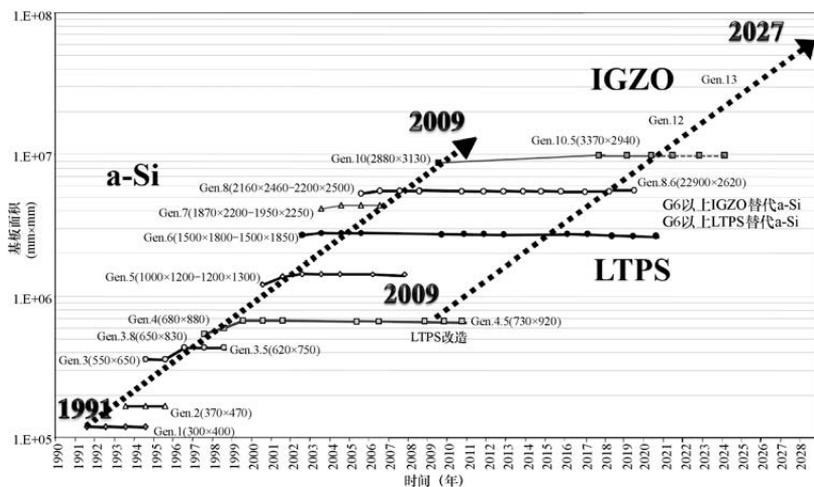


图 4-4 不同世代的玻璃基板尺寸变化趋势

4.1.2 玻璃基板的使用要求

TFT-LCD 玻璃基板的使用要求包含物质特性、基板形状和品质三个方面。物质特性包括光学特性、热学特性、机械特性、化学特性等。

(1) 光学特性: 玻璃的透光率要尽量高, 以提高背光的使用效率。

(2) 热学特性: 包含热膨胀系数、张力点、熔点、软化点等指标。热膨胀系数决定玻璃基板随着温度变化, 造成外观尺寸相应膨胀或收缩的比例。膨胀系数越低, 制造工程中玻璃基板的尺寸就越稳定, 显示屏的信赖性就更稳定。张力点体现玻璃的耐热性能, 耐热性能高热收缩量就小。在 TFT-LCD 制造过程中, 随着各工序所加温度的不同, 玻璃基板存在 ppm 数量级的收缩量。特别是在 LTPS 工艺中, 温度达到 450℃, 这个收缩量会影响 TFT 器件的特性及图形精度, 所以要尽量降低热收缩量, 提高玻璃基板的耐热性。

(3) 机械特性: 主要指玻璃的密度。密度越小, 制造过程中基板的翘曲



量就越小,搬运就越容易。密度越小也可减轻显示屏的重量。玻璃密度一般在 $2.5\text{g}/\text{cm}^3$ 左右,一张 $2200\text{mm}\times 2500\text{mm}$ 的 G8.5 线玻璃基板, 0.5mm 的厚度对应的玻璃基板重量为 6.88kg 。

(4) 化学特性:在 TFT-LCD 制造过程中,玻璃基板会经受各种酸碱碱性化学药剂或气体的腐蚀,因此要求玻璃基板应不易发生物质分解和外观变化。

基板形状包括外形尺寸、直角度、挠曲度、平坦度等。

(1) 外形尺寸:加热时玻璃基板膨胀,热膨胀的尺寸变化量根据公式(4-1)计算。TFT 侧和 CF 侧一般选用同种玻璃基板,如果用不同种玻璃就会在封框胶硬化时,因为热膨胀系数不同引起尺寸变化量的不同而产生对位图形的位置偏差。如果位置偏差大,那么产品就会发生漏光。

$$\text{尺寸变化量} = \text{热膨胀系数} \times \text{基板外形长度} \times \text{温度变化量} \quad (4-1)$$

(2) 直角度:玻璃直角度的定义如图 4-5 所示,直角度等于 $\Delta L_1/L$ 或 $\Delta L_2/L$ 。其中, L 表示玻璃基板的外形长度, ΔL_1 和 ΔL_2 表示玻璃实际外形的偏离程度。

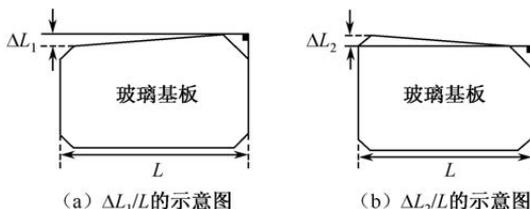


图 4-5 玻璃直角度的定义

(3) 挠曲度:玻璃翘曲度的定义如图 4-6 所示,把玻璃基板的两边支撑起来,玻璃基板下垂的程度就叫作挠曲度。挠曲度越大,机械手搬运时就越容易碰到下垂处的玻璃,从而损坏玻璃基板。可用公式(4-2)计算玻璃基板的挠曲度。其中, I (mm) 表示两边支撑点的跨度, t (mm) 表示基板的厚度, ρ (g/cm^3) 表示玻璃的密度, ν 表示泊松比, E (Pa) 表示杨氏系数, g (m/s^2) 表示重力加速度。跨度和厚度越大,玻璃基板的挠曲度就越大。

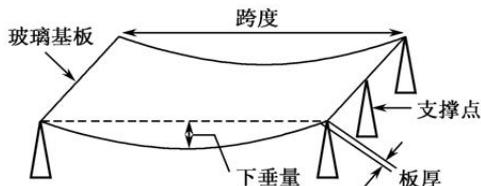


图 4-6 玻璃翘曲度的定义



$$\text{挠曲度} = \frac{5}{32} \cdot \frac{I^4 g \rho (1 - \nu^2)}{Et^2} \quad (4-2)$$

(4) 平坦度: 包含基板厚度偏差、翘曲、起伏等指标。基板的厚度偏差如图 4-7 所示, 厚度的偏差量是最厚处与最薄处的厚度之差, 很小的板厚偏差都会影响 TFT 基板上的光刻。在不同基板厚度的地方, 光刻时光的聚焦点深度不同, 从而导致不同基板厚度的地方器件线宽不同, 最终影响显示屏的品质。基板的翘曲如图 4-8 所示, 正面(玻璃基板用于成膜的那一面)翘曲度指正面高低处两个水平面的垂直距离, 而背面翘曲度就是高处的正面水平线和放置基板的参考面之间的距离。基板的表面起伏如图 4-9 所示, 起伏程度就是高低起伏处水平面的垂直距离。如果翘曲程度超出了生产线所要求的规格范围, 那么玻璃基板就无法真空吸附, 严重时还会引起显示不均, 从而导致显示屏品质下降。通常, 翘曲在 0.1mm 以下, 起伏不超过 0.3 μm , 就可以认为玻璃基板各处的光学性能是一致的。

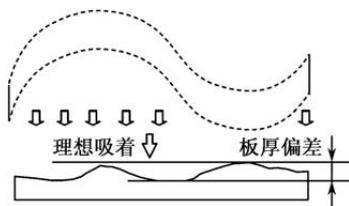


图 4-7 基板的厚度偏差

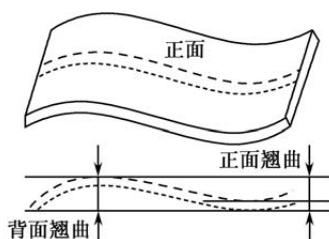


图 4-8 基板的翘曲

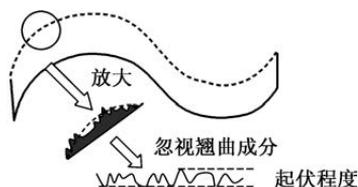


图 4-9 基板的表面起伏

品质包括表面品质和内部品质。表面品质的评价项目包括污染、刮伤、凹凸、粉尘和颗粒等。内部品质的评价项目主要是玻璃的光学特性, 包括气泡、异物等。

(1) 污染和刮伤: 玻璃基板上超规格的污染或刮伤会导致数据线、扫描线等的断线、线间短路等不良现象。所以要根据各生产线所需玻璃的规格,



进行严密的管理。在 TFT-LCD 中, 如果最小线宽做到了 $3\mu\text{m}$, 就要求此类缺陷的尺寸必须在 $3\mu\text{m}$ 以下。

(2) 凹凸: 玻璃基板成型后在表面存在的凹凸不平现象, 影响 TFT-LCD 制造过程中的成膜、配向等工艺, 引起显示屏盒厚不均, 导致 TFT-LCD 显示不均, 影响显示品质。所以, 制造玻璃基板时要选择最佳成型方法, 或者通过研磨来降低玻璃基板表面凹凸不平的程度。

(3) 粉尘和颗粒: 粉尘和各类垃圾小颗粒会在玻璃基板使用过程中污染环境, 影响制造合格率, 所以在使用玻璃基板前要进行严格的洗净处理。

在玻璃基板制造过程中形成的气泡或异物都可能混入玻璃基板中。这些气泡或异物超过一定的规格, 就会影响背光的直进性, 造成光的散乱, 从而降低 TFT-LCD 的亮度。所以, 在玻璃基板的制造过程中要做好品质管理工作。此类缺陷的允许尺寸必须小于显示屏内的最小线宽和最小线间距。

4.2 导电薄膜

TFT-LCD 的导电薄膜主要分为线状金属导电薄膜和面状氧化铟锡 (Indium Tin Oxide, ITO) 透明导电薄膜。扫描线、数据线、COM 线等线状金属薄膜的功能是传输电荷。面状 ITO 薄膜的功能是承载电荷, 如像素电极承载来自数据线的电荷, CF 上的面状 COM 电极承载 COM 电位的电荷。

4.2.1 金属导电薄膜

TFT-LCD 尺寸越大, 金属总线上的信号延迟就越大, 因此容易引起显示不良等问题。降低信号延迟的关键是提高金属导电薄膜的导电率, 即用 Cu 互连代替 Al 互连, 两者的电导率分别为 $2.83\mu\Omega\cdot\text{cm}$ 和 $1.75\mu\Omega\cdot\text{cm}$ 。为了降低金属总线的电阻率, 可以把双侧 IC 驱动简化为单侧 IC 驱动, 从而降低驱动成本和线路功耗。使用低电阻率的金属互连, 可缩小总线宽度, 提高像素开口率, 从而提升显示屏精细度。

1. Al 互连技术

采用 Cr、Mo、Ta 等配上 Al 形成复合金属材料电极, 可以实现配线的低电阻化。人们围绕解决 Al 易形成小丘、化学腐蚀和氧化等问题, 先后提出了合金法 (如 Al-Cu、Al-Si、Al-Si-Cu、Al-Ta、Al-Nd 和 Al-Ti 等) 和夹层法 (如 Mo/Al/Mo、Cr/Al/Cr、TiN/Al/Ti)。合金法在工艺上相对比较简单,



但电阻高。TiN/Al/Ti 夹层 (或 Ti/Al/Ti 夹层) 可以用于法刻蚀, 有利于形成栅线的斜坡, 是比较理想的材料。

2. Cu 互连技术

Cu 薄膜和玻璃基板及 $\text{SiO}_2/\text{SiN}_x$ 层中 Si 的黏附性较差, 易产生膜层脱落。需要使用 Ti/Mo 等与 Si 具有更好黏附性, 以及与 Si 在高温下无相互扩散的金属作为衬底。Ti 金属的成本低、黏附性好, 无倒角风险 (Mo 金属刻蚀速率较快, 难以控制, 会造成底衬刻蚀深度比铜深, 形成倒角)。但是, Ti 更难以蚀刻, 刻蚀剂选择范围较窄, 同时刻蚀速率慢, 刻蚀液的成分配比及浓度控制要适中, 以使 Cu 和 Ti 保持同一速率。

用 PVD 工艺沉积 Cu 金属时, 金属薄膜内存在生长缺陷, 即晶格失配。由于 Cu 金属薄膜晶界存在缺陷, 在后续等离子体高温工艺中, 随着应力释放再结晶, 会在 Cu 互连表面产生小凸起。凸起位置的 Cu 原子扩散进入 SiN_x 或者 SiO_2 绝缘层, 会引起各种可靠性风险。Cu 的扩散系数为 $0.78\text{cm}^2/\text{s}$, 比 Al 小 $0.93\text{cm}^2/\text{s}$; Cu 的扩散激活能为 2.19eV , 比 Al 大 0.71eV 。虽然 Cu 互连的抗电迁移和抗应力迁移能力比 Al 互连强, 但是 Cu 原子晶界扩散和界面扩散的激活能分别只有 1.2eV 和 $0.7 \sim 1.0\text{eV}$, 小于 Al 的扩散激活能 1.48eV 。因此, Cu 原子主要沿着 Cu 互连和 SiO_2 绝缘层的界面迁移, Cu: SiO_2 界面的黏附性直接影响 Cu 在 SiO_2 中的扩散速率。Cu: SiO_2 界面结合越紧密, Cu 金属扩散越缓慢。Cu: SiO_2 界面键解能越高, Cu 金属的空洞生长速率就越低。

Cu 表面容易与空气中的水汽氧化形成氧化亚铜 Cu_2O , 形成很高的接触电阻。所以, 需要把 Cu 金属成膜工艺的环境温度稳定在 $(23 \pm 2)^\circ\text{C}$, 同时湿度稳定在 $(50 \pm 10)\%$ 。在后续绝缘层的 PECVD 成膜过程中, 300°C 左右的高温会加速 Cu 与 Si 互相扩散生成硅化铜 $\text{Cu}_{15}\text{Si}_4$ 。所以, Cu 成膜工艺需要尽量减少其晶格缺陷, 同时需要进行 Cu 表面处理, 以去除其表面氧化物, 降低接触电阻。

大尺寸超高清氧化物 TFT 背板的 Cu 互连宽度只有几微米, 这就要求 Cu 互连刻蚀后能够形成稳定均一的互连线宽与蚀刻角度。金属的刻蚀一般分为氧化与刻蚀两步: 首先由氧化剂将金属氧化为金属氧化物; 然后利用无机酸将金属氧化物反应去除。目前, Cu 刻蚀主要成分为过氧化氢 H_2O_2 、硝酸 HNO_3 、氟化物、TMAH 和水。其中, H_2O_2 用来进行 Cu 和 Ti 氧化, HNO_3 用来刻蚀 Cu 氧化物, 氟化物用来刻蚀 Cu 和 Ti 氧化物, TMAH 作为 pH 稳



定剂，用于维持药液整体 pH 酸碱度稳定。作为刻蚀反应产物的 Cu 离子，恰好是 H_2O_2 的分解催化剂，随着 Cu 离子浓度的升高， H_2O_2 的分解反应急速加快，药液中高氧化的氢氧自由基浓度也会急剧上升，从而加速氧化反应。所以，刻蚀过程必须控制好浓度。

栅极 Cu: SiN_x/SiO_2 结构不能完全阻断栅极 Cu 金属扩散进入栅极绝缘层。栅极 Cu 金属表面凸起，以及 Cu 金属扩散进入栅极绝缘层，会诱发氧化物 TFT 器件的开关功能失效，甚至导致器件发生 ESD 破坏。用 PECVD 生长 SiN_x 和 SiO_2 栅极绝缘层时，反应气体形成的等离子体持续轰击 Cu 金属表面，破坏 Cu 表面金属层的致密性。同时，在 SiN_x 和 SiO_2 薄膜的生长过程中，薄膜内的晶粒之间存在空隙，部分 Cu 原子沿着 SiN_x/SiO_2 薄膜中的空隙扩散，在 SiN_x/SiO_2 薄膜中形成类似晶须的结构，并在原来位置形成空隙，使器件性能退化。

超高清氧化物面板的源漏极 Cu: SiO_2 界面缺陷是引起显示屏点缺陷高发的主要原因。通过工艺试验与产品验证发现，源漏极 Cu: SiO_2 界面缺陷引起通孔刻蚀不完全，导致像素电极无法直接接触源漏极 Cu 金属，造成数据线上传入的电压不能正常输入像素电极。改善 Cu: SiO_2 界面缺陷的根本方法是在 Cu 金属薄膜在成膜过程中及后续工艺处理中减少 Cu 金属薄膜表面产生的小凸起，以保证 Cu 互连表面光洁度。

高世代 TFT-LCD 一般采用旋转 Cu 靶材，其具有靶材利用率高与溅射速率高的优点，靶材直接影响所形成的 Cu 金属膜层的膜质、致密度、阻抗。Cu 靶材的规格要求如表 4-1 所示。

表 4-1 Cu 靶材的规格要求

纯度 (wt%)	$\geq 4N(99.99\%)$
不纯物浓度 (wt/ppm)	As、Bi、Fe、Mn、Ni、Pb、Sb Total ≤ 100
不纯测定方法	ICP-MS 或 ICP-AES
密度	$\geq 98.5\%$
表面粗糙度	$Ra \leq 4\mu m$, $Rz \leq 16\mu m$
平均粒径	$\leq 200\mu m$

金属在成膜保证区内的膜厚均一性要求控制在 $\pm 10\%$ 以内。刻蚀后的线宽均一性要求控制在 $3\sigma \leq 0.2\mu m$ 。鉴于 Cu 金属表面对水汽环境敏感性较强，必须要对整条生产线中的环境因素进行严格管理。工程温度一般控制在 $(23 \pm 2)^\circ C$ ，工程湿度一般控制在 $(50 \pm 10)\%$ 。根据 Cu 金属的表面氧化状态



和环境颗粒物在产品表面沉积的情况,按不同制程站点制定 Q-Time 管控规范,如超出该管控规范就极有可能发生 Cu 金属表面的氧化异常,从而影响产品的品质、品味及可靠性。

4.2.2 ITO 透明导电薄膜

ITO ($\text{In}_2\text{O}_3:\text{SnO}_2=9:1$) 是在 In_2O_3 里掺入 Sn, Sn 元素代替 In_2O_3 晶格中的 In 元素后以 SnO_2 形式存在,因为 In_2O_3 中的 In 元素是正三价,形成 SnO_2 时将贡献一个电子到导带上,同时在一定的缺氧状态下产生氧空穴,形成 $10^{20} \sim 10^{21} \text{cm}^{-3}$ 的载流子浓度和 $10 \sim 30 (\text{cm}^2/\text{Vs})$ 的迁移率。这个机理提供了 $10^{-4} (\Omega \cdot \text{cm})$ 数量级的低薄膜电阻率,所以 ITO 薄膜具有半导体的导电性能,属于 N 型半导体材料。

ITO 薄膜的面电阻 (R_{\square}) 是膜厚 (d) 和电阻率 (ρ) 之比,即 $R_{\square}=\rho/d$ 。制备 ITO 薄膜时,通过调节薄膜沉积速率和时间可以获得所需的膜厚,并通过相应的技术精确控制膜厚的均匀性。ITO 薄膜的电阻率不仅与 ITO 薄膜材料的组成有关,还与制备 ITO 薄膜时的工艺条件有关。如式 (4-3) 所示,通过调节 ITO 沉积材料的锡含量和氧含量来提高载流子浓度 n ,通过调节薄膜沉积温度、溅射电压等因素来提高载流子迁移率 τ ,这些都可以降低 ITO 薄膜的电阻率。

$$\rho = \frac{m^*}{e^2 n \tau} \quad (4-3)$$

ITO 薄膜的特性包括导电能力、光学特性、热稳定性、化学稳定性、表面形状、刻蚀性等。使用时还要考虑密着强度、膜硬度、膜厚、外观品质等因素。其中,化学稳定性包括耐湿性和耐碱性等,外观品质包括刮伤、污染、异物和穿孔等。

ITO 薄膜的导电能力用方块电阻 R_{\square} 表示。ITO 薄膜的方块电阻与膜厚的关系如图 4-10 所示。在 TFT-LCD 中,ITO 薄膜用作像素电极时,方块电阻要求达到 $10 \sim 30 \Omega/\square$;用作 CF 侧面状 COM 电极时,方块电阻要求在 $60 \Omega/\square$ 以下。如果采用公共电极反转的驱动模式,ITO 薄膜实际上起到了传输信号的作用,要求方块电阻在 $10 \Omega/\square$ 以下。不同应用中,都必须保证方块电阻的阻值在面内分布的均匀性,否则就容易造成显示不均。

ITO 薄膜的光学特性指光的再现性与透光率,与反射率和吸收系数有关。反射率视折射率和膜厚而定,吸收系数取决于载体密度、氧缺陷密度和中间



相的存在量等。ITO 薄膜的成膜速度、溅射时冲击大小、成膜温度等工艺条件,均影响 ITO 薄膜的光学特性。ITO 的带隙比较宽,对可见光和近红外光具有很高的透光率。光透过 ITO 薄膜时,波长不同,透光率不一样。光的再现性要求可见光尽可能地以同样的透光率穿过 ITO 薄膜,以避免各单色光所含比例的变化,从而保证透过 ITO 薄膜的光尽可能地接近自然光或 TFT-LCD 背光。

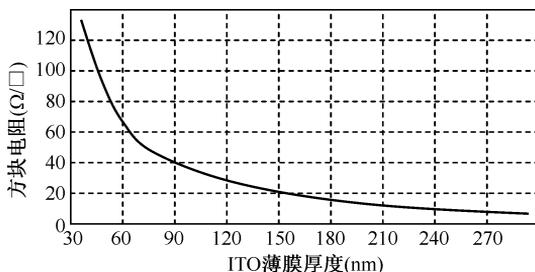


图 4-10 ITO 方块电阻和膜厚的关系

ITO 薄膜的材料成分确定后,在一定工艺下形成的 ITO 薄膜的再现性就确定了。不过,在 TFT-LCD 工艺中,各道工序的热处理都会影响 ITO 薄膜的光再现性和透光率。ITO 薄膜的透光率与膜厚、方块电阻的关系如图 4-11 所示。在折射率不同的玻璃基板和 ITO 薄膜之间,对于不同的膜厚,当膜厚为波长整数倍时,会发生光的干涉现象。所以,为减少蓝光透光率的损失,把 ITO 膜厚设计为蓝光波长(490nm)的 1/2 或 1/4。同时,应考虑 ITO 膜厚和方块电阻的关系,设定一个最佳的膜厚条件。

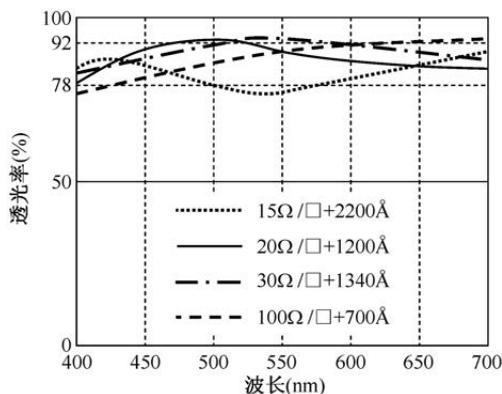


图 4-11 ITO 薄膜的透光率与膜厚、方块电阻的关系



ITO 薄膜的热稳定性要求 ITO 薄膜在 3000℃ 的空气中,加热 30 分钟后,方块电阻变化值不大于原方块电阻的 300%。ITO 薄膜由很多细小的晶粒组成,晶粒在加温过程中会裂变变小,从而增加更多晶界,电子突破晶界会损耗一定的能量,所以 ITO 薄膜的方块电阻在 600℃ 以下会随着温度的升高而增大。ITO 薄膜热处理后的方块电阻变化趋势如图 4-12 所示。

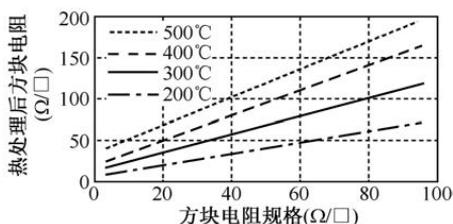


图 4-12 ITO 薄膜热处理后的方块电阻变化趋势

TFT 基板一侧的 ITO 薄膜,是在最后一道工序生成的,后续的配向膜形成温度较高,需要保证在这个温度下 ITO 薄膜的特性变化尽量小。CF 基板一侧的 ITO 薄膜是在色层形成后生成的,CF 中色材的耐热性较差,要求 ITO 的成膜温度尽量低。这样就要求 CF 侧的 ITO 薄膜采用低温工艺的溅射法成膜。ITO 成膜的温度决定了 CF 的耐热温度,一般色材的耐热温度在 180℃ 左右,所以后续配向膜成膜时的温度也要求控制在这个范围。

ITO 薄膜的化学稳定性包含耐碱性、耐酸性、耐溶剂性和耐湿性。耐碱性要求 ITO 薄膜浸入 600℃、浓度为 10% 氢氧化钠溶液中 5 分钟后,方块电阻变化值不超过 10%。耐酸性要求 ITO 薄膜在浸入 250℃、浓度为 6% 盐酸溶液中 5 分钟后,方块电阻变化值不超过 10%。耐溶剂性要求 ITO 薄膜在浸入 250℃,丙酮、无水乙醇或 100 份去离子水加 3 份 EC101 配制成的清洗液中 5 分钟后,方块电阻变化值不超过 10%。ITO 薄膜在活性正价离子溶液中易产生离子置换反应,形成影响导电能力和透光率的反应物质,所以要尽量避免 ITO 薄膜长时间放置在活性正价离子溶液中。耐湿性要求 ITO 薄膜在 60℃、湿度 90% 的环境中放置 24 小时后,方块电阻变化值不超过 10%。ITO 薄膜具有很强的吸水性,会吸收空气中的水分和二氧化碳,并产生化学反应而变质,俗称“霉变”,因此在存放时要注意防潮。

除以上这些特性要求外,ITO 薄膜还要具备良好的刻蚀均匀性和合适的表面形状。在 TFT 基板一侧,ITO 薄膜用作像素电极和接触孔电位引出界面,这些块状或条状的 ITO 图形必须在刻蚀后保证其均匀性。ITO 薄膜越厚,晶



粒直径越大, ITO 薄膜的刻蚀性能就越好, 但是却对配向处理存在不利的影
响。因此, TFT-LCD 中的 ITO 薄膜一般用 PVD 溅射成膜。

4.3 配向膜

涂布于 CF 基板和 TFT 基板上的配向膜, 由于和液晶之间的界面有很强的
锚定力, 因此使液晶分子按一定方位角和预倾角排列。在外加电压撤销后,
上下基板之间改变排列方向后的液晶分子靠着黏弹性恢复到初始排列状态。

4.3.1 配向膜的材料技术

可用作配向膜的高分子材料有聚苯乙烯及其衍生物、聚乙烯醇、聚酯、
环氧树脂、聚氨酯、聚硅烷、聚酰亚胺等。TFT-LCD 的配向膜厚度为 $500 \sim$
 800 \AA , 必须有很高的机械强度才能经受住摩擦配向。摩擦后要用水或异丙醇
等有机溶剂清洗, 材料不能膨胀, 否则会消除摩擦出来的配向功能, 这就
要求材料具有配向的记忆功能。同时, 制造工程中摩擦形成的配向图案要耐
得住近 200°C 高温。此外, 配向膜和液晶要有很好的亲和力, 但不能与液
晶发生反应。工程应用上能同时满足这些要求的只有聚酰亚胺 (Polyimide, PI)。

配向膜原料主要分为聚酰胺酸 (Polyamic acid, PAA) 和可溶型聚酰亚
胺。双酐和二胺混合溶解在特定溶剂中, 可以形成聚酰胺酸。PAA 在催化
剂作用下, 通过化学反应形成 PI 配向膜。PAA 的形成及 PAA 转变为 PI 的
过程如图 4-13 所示。化学键的结合使分子结构规则性变高, 分子间相互作
用变大, 所以本身不能直接使用, 必须溶解于聚酰胺酸中使用, 所形成的
PI 配向膜比较结实。但这种化学反应不能百分之百的反应, 使得用 PAA
形成的配向膜不是百分之百的聚酰亚胺, 因此配向膜中所含杂质较多。

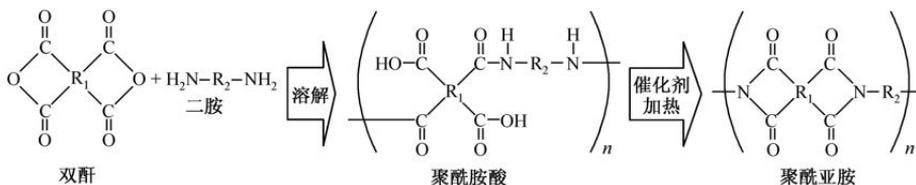


图 4-13 PAA 的形成以及 PAA 转变为 PI 的过程

可溶型聚酰亚胺的分子间相互作用小, 具有可溶性, 溶解后可作为溶液
直接使用。用可溶型聚酰亚胺通过溶质析出的方式可沉淀 PI 形成配向膜。沉



淀下来的成分是百分之百的 PI,但这种 PI 沉淀物很软,不够结实。如果摩擦配向时用力太大或摩擦滚筒转速太高,则容易损伤这种不结实的 PI 配向膜,产生膜屑。PAA 和可溶型 PI 这两种材料经常混用于配向膜。

配向膜需要进行配向处理才能有效地控制液晶分子的排列。配向技术主要有摩擦配向和光配向两大类。

摩擦配向主要用于 G6 以下的 TFT-LCD 生产线。摩擦配向是在高分子 PI 表面用绒布滚轮进行接触式的定向机械摩擦,摩擦高分子表面所供的能量使高分子主链因延伸而定向排列,从而控制液晶配向排列。这种方法的优点是在常温下操作,摩擦时间短,量产性高。缺点是 PI 材料具有高极性、高吸水性,存储或运送时容易变质而造成配向不均匀;摩擦造成的粉尘颗粒、静电残留、刷痕等问题容易降低工艺优良率。

摩擦配向使液晶分子发生取向的机理存在沟槽理论和表面分子链取向理论。沟槽理论认为液晶分子沿着摩擦形成的细小凹槽排列,液晶的能量最低,远离配向膜的液晶分子通过范德瓦耳力等分子间力也被控制在同一方向上排列。表面分子链取向理论认为摩擦后形成剪切应力使配向膜表面分子链定向排列,液晶分子长轴和分子链方向一致时达到能量最小的稳定状态,从而实现液晶沿一定的方向排列。

光配向主要用于 G6 以上的 TFT-LCD 生产线,可以避免机械摩擦给配向膜带来的不良问题,以及长轴滚轮跳动等引起的配向不均匀问题。光配向膜按功能分为上面的感光层与下面的基层。光配向的原理是利用感光层上紫外光敏聚合物单体材料的光化学反应产生各向异性,液晶分子与配向膜表面分子相互作用,为了达到能量最小的稳定状态,液晶分子沿着光配向所定义的受力最大的方向排列。常用的光配向技术是线性偏振紫外光聚合技术,有的光配向也采用非线性偏振紫外光。光配向材料按液晶显示模式分为水平配向模式与垂直配向模式。

水平配向模式的光配向膜如图 4-14 所示,包括 254nm 光配向膜和 365nm 光配向膜。254nm 光配向膜属于光分解反应材料,线性偏振紫外光打断偏振方向的分子链,保留垂直方向的分子链以完成配向。打断分子链后少量分子被分解附着在配向膜表面,需要进行二次烘烤,以达到挥发分解的效果。365nm 光配向膜属于光异构反应材料,365nm 紫外光使 PI 分子异构反应进行有序排列,通过二次预烘烤加强感光层的锚定能,提升配向力,然后通过主烘烤使配向膜分子进行聚合反应。



垂直配向模式的光配向膜包括 313nm 光配向膜。配向膜经过预烘烤分层、主烘烤环化后, 313nm 紫外光直接作用在感光层侧链的光反应结构上, 引导侧链偏转, 形成理论预倾角。313nm 光配向膜一般采用聚酰胺酸, 需要配合紫外光掩模版使用。

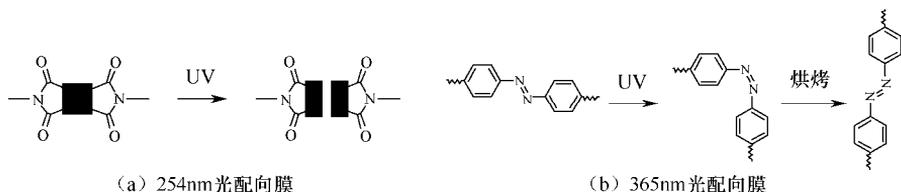


图 4-14 水平配向模式的光配向膜

4.3.2 配向膜的特性要求

配向膜作为制造工程用材料, 必须具备良好的均一性、密着性和稳定性。为了保证在大基板上进行配向膜均一涂覆, 目前多采用滚筒式涂布模式。密着性要求配向膜和与之接触的材质 (ITO 薄膜、 $\text{SiN}_x/\text{SiO}_2$ 绝缘膜、CF 色层、有机绝缘膜、封框胶等) 之间保持良好的接着性。聚酰亚胺材料自身的接着性并不好, 用作配向膜材料时, 必须添加具有良好接着性的添加剂。稳定性要求配向膜在洗净时, 具有良好的耐药性, 在热处理过程中, 具有良好的热稳定性。配向膜除要保证对液晶分子的配向功能外, 还要把握以下特性要求。

1. 电压保持特性

配向膜作为液晶与电极之间的绝缘膜, 在一帧扫描时间内必须尽可能降低液晶两侧电极之间的漏电流, 以保持住加在施加在液晶两侧的电压。这种保持能力叫作电压保持率 (Voltage Holding Ratio, VHR)。提高配向膜 VHR 的主要途径有: 提高液晶电阻值; 避免制造过程中混入离子性不纯物; 提高配向膜的纯度。所以, 使用 PAA 型配向膜时, 需要有效除去酸或盐基反应的未反应成分, 保证酰亚胺化充分反应, 残基不分离。PAA 在加热形成配向膜时, 必须进行酰亚胺化。酰亚胺化的值可以用酰亚胺化率表示:

$$\text{酰亚胺化率} = \text{酰亚胺化数} \div \text{聚酰胺酸中的苯环数} \quad (4-4)$$

酰亚胺化数就是生成酰亚胺 (C-N-C) 结合的数目, C-N-C 结合可以降低配向膜中吸引带电离子的能力。酰亚胺化率是正式加热处理的配向膜红外 imide peak (C-N-C) 和基准温度 (250 ~ 300°C) 处理的配向膜红外 imide peak 的比值。图 4-15 为配向膜材料吸附不纯离子的示意图。酰亚胺化率低



的材料, 容易吸附不纯离子, 从而降低 VHR 值。通常, TFT-LCD 所用的配向膜, 要求在室温条件下, VHR 值达到 98%以上, 随着环境温度的上升, VHR 值会有所下降。VHR 值下降, 可使配向膜阻抗下降, 因此电荷更容易聚集, 也更容易释放。

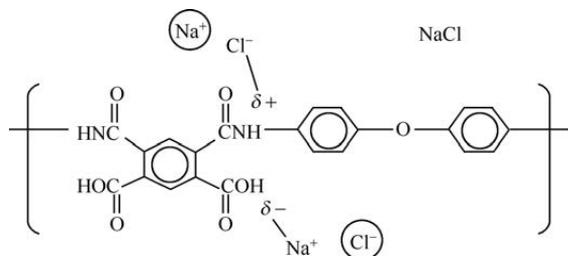


图 4-15 配向膜材料吸附不纯离子的示意图

2. 预倾角

以 TN 显示模式为例, 向列相液晶外加电压后, 分子长轴会沿着电场方向“站立”。如果液晶分子如图 4-16 (a) 所示没有预倾角, 则液晶分子既可以从左侧“站立”, 也可以从右侧“站立”。外加电压后, 在相反的两个领域会出现不同的倾斜方向。在两个领域的边界处会引起向错线, 从而降低 TFT-LCD 的对比度, 形成画面残留等品质恶化问题。对配向膜进行摩擦后, 沿着摩擦方向, 液晶分子呈预倾角 α 的角度排列。如图 4-16 (b) 所示, 预倾角 α 的存在保证了液晶分子在外加电压作用下, 只沿一个方向“站立”, 从而达到均一配向的效果, 可以有效避免向错线等问题的发生。

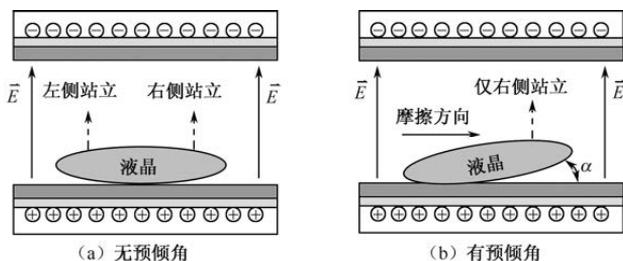


图 4-16 液晶分子的预倾角

预倾角的形成主要取决于沟槽或配向膜表面态等机械力效应, 以及氢键、范德瓦耳力、偶极子力等配向膜的物化作用力。液晶配向形成预倾角的机理是: 配向膜表面受到摩擦热或光能量作用后, 聚酰亚胺分子沿着摩擦方



向或光照射方向配列，聚酰亚胺分子成螺旋状并形成静电场。由于液晶具有介电各向异性，在这个静电场中，沿一定方向配列的液晶分子和沟槽或聚酰亚胺分子侧链之间形成一定的倾斜度，即预倾角。

预倾角的大小根据显示模式、产品种类、产品品质等的不同而不同。通常，高精度产品要求预倾角要大。因为高精度产品的信号线、扫描线、像素电极、公共电极之间的距离小，相互之间形成的寄生电场较强。如果预倾角小，则容易发生倾角反转区域，引起向错线现象，带来对比度下降、画面残留等不良问题。如果预倾角比较大，则寄生电场的扰动就很难导致附近液晶分子排列方向发生混乱。预倾角的设计可以从材料和工艺两方面入手。在材料设计上，使长锁烷基和 PI 分子特定部分结合，烷基侧锁长变长，则预倾角变大，烷基侧锁密度变大，则预倾角变大。在工艺设计上，增加摩擦强度可以降低预倾角；升高烧成温度也可以降低预倾角。

3. DC 残留特性

若 TFT-LCD 长时间显示同一画面，则改变显示画面后会留下之前的画面，形成残像，使对比度降低、图像模糊。影响残像的因素有配向膜的残留直流电压（Residual Direct Current Voltage, RDC）、电压保持率 VHR 及配向膜接触到的不纯物离子浓度等。配向膜在直流偏置下会有选择地吸附液晶中的离子，形成残留 DC 偏置电压。以 TN 显示模式为例，图 4-17 给出了 RDC 电压对液晶 $V-T$ 特性的影响。RDC 特性和配向膜分子结构有关。为提高电压保持率和减小残像，配向膜中不能有强极性基。配向膜极性大、电阻率低、电压保持率低。配向膜具有强的极性基，将吸附更多的杂质离子，使直流电场更强。此外，在制造过程中要严格控制液晶、封框胶、间隙子等有机材料的不纯物。

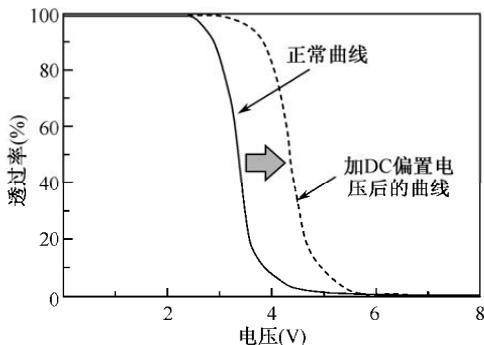


图 4-17 RDC 电压对液晶 $V-T$ 特性的影响



4. 光学特性

来自背光源的光, 需要透过上下基板的配向膜才能进入人眼, 这就要求配向膜必须具有很高的透光率。此外, 聚酰亚胺做的薄膜厚度接近 5000\AA 时, 光的透光率急速下降, 透过光呈茶色。TFT-LCD 所用的配向膜厚度基本在 1000\AA 以下, 能有效避免透光率下降和色偏问题。

4.4 封框胶

封框胶涂布主要采用喷嘴描画技术, 如图 4-18 所示。描画技术的重要工艺参数包括挤压封框胶原料的 N_2 气压 P 、封框胶黏度 η 、喷嘴直径 D 、喷嘴和玻璃之间的间隙 G 、机台速度 v 等。

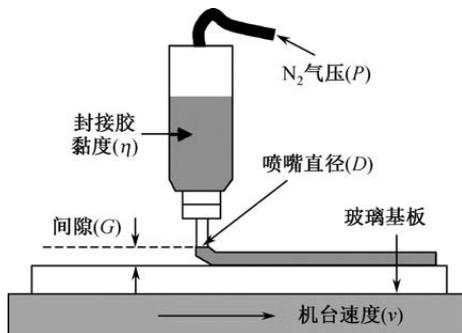


图 4-18 封框胶描画技术

封框胶主要由 UV 硬化树脂和热硬化树脂组成, 分别对应 UV 硬化处理和热硬化处理。UV 硬化树脂的硬化温度不用太高, 硬化时不会导致玻璃基板过度膨胀, 有助于提高上下玻璃基板的贴合精度。但 UV 照射很难使封框胶内部做到充分硬化, 所以在 UV 硬化后需要再进行热硬化。封框胶硬化的原理如图 4-19 所示, 封框胶是由树脂、低聚物 (Oligomer)、光重合开始材、光重合停止材、硬化剂等化学物质组成的黏合剂。通过 UV 照射和热风炉加热, 促使其内部成分发生化学反应, 形成稳定的立体架桥结构, 因而具有足够的接着强度, 可以用来黏合 TFT 基板和 CF 基板, 形成盒厚稳定的显示屏。

热硬化的温度相对较高, 是真正意义上的硬化处理。有的热硬化树脂直接在液态环氧树脂中加入硬化剂, 有的热硬化树脂会在使用前把硬化剂和架桥度高的环氧树脂或酚醛树脂混合起来。在液态环氧树脂中加入硬化剂, 容易随着时间的推移引起变质, 需要进行低温保管。硬化剂原料有胺、羧酸、



酸酐等。这些原料遇热融化，发生硬化反应，把液态的树脂硬化起来。使用胺类硬化剂时，为了避免对液晶材料的影响，需要进行充分热硬化。

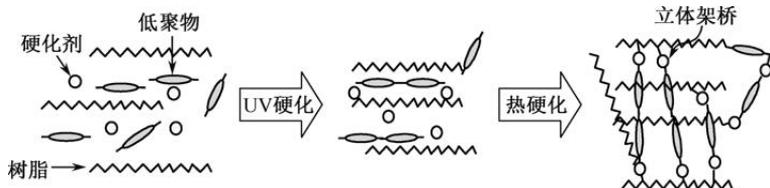


图 4-19 封框胶硬化的原理

封框胶起着接着固定 TFT 基板和 CF 基板，以及封闭液晶的作用。所以，对封框胶的最基本要求是接着性要好，材料要干净。封框胶的离子浓度要控制在 ppm 级。在液晶滴下工艺中使用的封框胶，在硬化前就会与液晶直接接触，因此卤素离子含量要低，且不与液晶发生掺混，能够低温快速硬化。封框胶的功能和工程使用环境决定了封框胶的信赖性要高、硬化温度要低、对液晶的污染要小、印刷性或描画性要好。

在外观方面，要保证封框胶不变质，不能出现异常的淡黄色液体。随着封框胶的持续硬化，封框胶颜色发生改变。完全硬化的封框胶略微有些发褐。所以，从颜色和状态上可以看出封框胶是否已经发生了硬化。

在信赖性方面，封框胶的机械接着强度要高，以保证接着和固定 TFT 基板和 CF 基板。此外，还要保证在温度和湿度等环境变化的情况下还有良好的接着强度。例如，在 $80 \sim 90^{\circ}\text{C}$ 的环境下也要有充分的黏结强度，在吸湿后黏结力不变低。对应的指标有黏度、硬度、抽出水导电率和加热损失率。

在黏度方面，要保证封框胶能够连续正确涂布，一般的黏度值为 $(400 \pm 80) \text{ Pa}\cdot\text{s}$ 。一旦黏度发生了很大改变，就不能得到正确的涂布量。

在硬度方面，要保证封框胶的机械性能，如果硬度过低，则产品在搬运过程中，就会发生封框胶断裂。

在抽出水导电率方面，如果抽出水导电率很大，则说明封框胶在完全硬化后，仍有许多导电的小分子可以进入液晶，这就会造成液晶的电阻率下降。一般要求抽出水导电率在 $15 \mu\text{S}/\text{cm}$ 以下。

在加热损失率方面，一般要求加热损失率不高于 1.1%。所有的封框胶在后面都会经过一个长时间的高温热硬化过程，如果可气化成分过多，就必然会在热硬化时进入液晶。



在硬化性方面,降低硬化温度和硬化时间是改善封框胶硬化性的重要方向。若封框胶硬化不完全,或者硬化速度慢,就会发生向错现象,从而影响显示效果。在进行热硬化处理时,为了保证 CF 基板上的色层稳定性,处理温度应越低越好,一般采用 160℃ 以下的封框胶材料,硬化时间在 60min 以内。

在工程稳定性方面,保证在工程处理时,具有工艺可操作性,不影响生产进度,不会造成产品不良问题。

在粒度方面,如果贴合过程中封框胶中还有较大的颗粒,则无法将上基板压到指定位置,从而造成周边盒厚变大。所以,往往要求封框胶内不能出现 5.0 μm 以上的异物。

在描画性方面,要求封框胶和配向膜之间的密着性要好,并且针对封框胶所覆盖的 TFT 基板上的各种金属图形,根据指定的厚度和宽度要求,能有效地描画出封框胶图案。

4.5 间隙子

间隙子是存在于显示屏内上下两层玻璃基板之间的微小颗粒的总称。在 TFT-LCD 材料中,间隙子包括散布在显示区起支撑作用的球状间隙子和柱状间隙子、散布在封框胶内起加强盒厚作用的纤维状间隙子、散布在封框胶内起上下玻璃基板之间导电作用的金球间隙子。纤维状间隙子和金球间隙子不用于光透过区,对特性的要求没有球状间隙子那样苛刻。球状间隙子一般用于 G4.5 以下的生产线,柱状间隙子一般用于 G5 以上的生产线。

1. 球状间隙子

TFT-LCD 的盒厚是由注入其中的液晶量决定的。在外界压力或玻璃重力影响下,显示屏上容易出现盒厚不均,从而影响 TFT-LCD 的透光率、对比度、响应速度等显示特性。在 TFT-LCD 上下两层玻璃基板之间均匀地散布球状间隙子,可以有效控制盒厚的均一性。球状间隙子必须均匀散布在玻璃基板上,以维持上下两片玻璃的适当间隙,避免间隙子聚集而阻碍光线通过。制造球状间隙子时要保证粒子大小的均一性。

为缓冲 TFT-LCD 表面受到的指压和磕碰,球状间隙子必须具有弹性,能在一定物理形变范围内被压缩。此外,当液晶量小于盒厚误差的允许范围时,若间隙子为刚性颗粒不能被压缩,则容易在盒内产生没有液晶的空隙,形成液



晶气泡, 从而影响光学品质。间隙子的直径或高度要比盒厚稍大一点, 以保证在液晶量偏多时也能让间隙子起到一定的支撑作用, 从而控制盒厚均一性。

TFT-LCD 振动会引起球状间隙子滑动, 刮伤配向膜或者刮伤 CF。所以, 球状间隙子要进行表面处理, 以保证球状间隙子和配向膜之间的黏着性。表面处理就是在间隙子球体表面追加一层厚度在 $300 \sim 600 \text{ \AA}$ 的丙烯酸树脂或烷基化合物和高 T_g 单体的混合物。在间隙子散布到基板后, 进行 120°C 左右的加热处理, 使表面处理层融化, 然后进行冷却处理, 使间隙子表面处理层凝固, 通过表面处理层和配向膜表面之间的锚定力使间隙子黏着在基板上。

球状间隙子表面处理还要保证间隙子的散布性, 以控制好间隙子附近液晶的异常配向。球状间隙子表面处理技术如图 4-20 所示。在表面处理层中, 要保证干式散布性的成分和控制配向异常成分通过化学作用有机结合。其中, 起到控制配向异常作用的成分是烷基化合物, 而高 T_g 单体起着保证干式散布性的作用。这些材料经化学作用后不会析出到液晶中。此外, 还要避免因为球状间隙子表面对边上液晶的干扰而出现漏光、降低对比度。球状间隙子周边漏光机理如图 4-21 所示。所以, 随着 TFT-LCD 精细度的提高, 位于非像素开口区的柱状间隙子逐渐替代了球状间隙子。

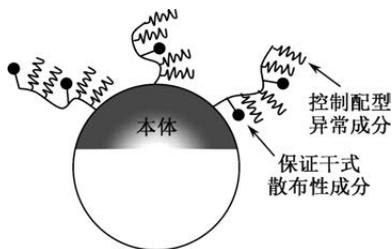


图 4-20 球状间隙子表面处理技术

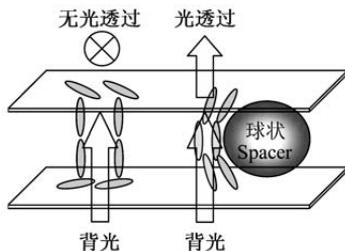


图 4-21 球状间隙子周边漏光机理

间隙子附近的液晶配向性是间隙子表面处理层和配向膜共同影响的结果。烷基化合物具体分子结构的差异会影响液晶垂直配向的效果。烷基化合物基团的锁长越长, 液晶垂直配向性就越高。此外, 烷基化合物与单体的配比中烷基化合物的成分越高, 液晶配向性就越高。烷基化合物和高 T_g 单体在本质功能上是冲突的, 前者起着约束作用, 后者起着散开作用。垂直配向性高的球状间隙子之间, 以及紧密相邻的间隙子之间容易出现丝连现象。球状间隙子之间的丝连现象如图 4-22 所示。中间层液晶受到间隙子表面的影响, 方向转到和本来只受配向膜作用时的方向相垂直, 受到中间层转向后的那些



液晶分子的影响,中间层附近的液晶也偏离了配向摩擦方向,在相连间隙子之间,这些偏离配向摩擦方向的液晶不断扩散开来,这里的光学效果就和其他完全受配向膜控制的区域的光学效果不同,其结果表现称为丝连现象。配向膜规制力弱、间隙子配向性强的情况下,容易出现丝连现象。所以,理想的球状间隙子要统筹考虑散布性、配向效果和丝连等不良现象。

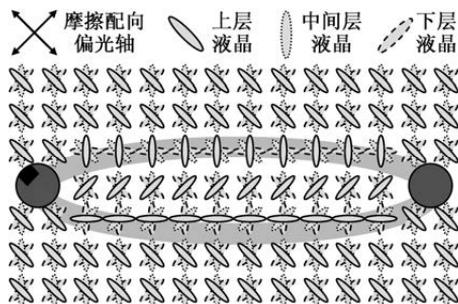


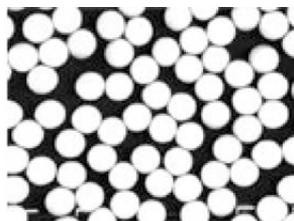
图 4-22 球状间隙子之间的丝连现象

2. 纤维状间隙子

纤维状间隙子掺入 TFT-LCD 封框胶,加强上下两层玻璃基板的紧密黏着程度。纤维状间隙子按材料不同分为树脂类和 SiO_2 类。用得比较多的是如图 4-23 (a) 所示的玻璃纤维间隙子。为了避免因钠离子从玻璃纤维中析出造成的液晶污染,通常采用无碱玻璃材料。一般玻璃纤维间隙子的直径为 $2 \sim 12\mu\text{m}$,长为 $20 \sim 120\mu\text{m}$,直径的偏差为 $\pm 0.1 \sim 0.2\mu\text{m}$ 。在玻璃纤维间隙子的基础上,又发展了如图 4-25 (b) 所示的球状 SiO_2 类间隙子。与切碎的玻璃纤维相比,球状的 SiO_2 类间隙子是一种刚性二氧化硅金球,具有很高的抗压能力,在使用时不易变形。这种球状颗粒尺寸分布得更好,更易于控制盒厚。



(a) 玻璃纤维间隙子



(b) 球状的 SiO_2 类间隙子

图 4-23 纤维状间隙子



3. 金球间隙子

作为显示屏 TFT 基板和 CF 基板之间的导电粒子，金球间隙子的内核由可收缩性的树脂材料构成，外层由导电金属 Ni 或 Au 构成。金球间隙子的分层结构如图 4-24 所示。金球间隙子的表面金属层要求均匀分布，不同金球间隙子之间的阻抗波动性要小，以确保散布面导电的稳定性。

金球间隙子不仅具有高导电性，同时还具有各向异性导电功能，在垂直 TFT 基板和 CF 基板的方向上导电，而在平行 TFT 基板和 CF 基板的方向上绝缘。通常，金球间隙子的压入量越大，导电能力就越强。如果压入量达到一定的程度，则金球间隙子的电阻基本不再下降。如果进一步挤压金球间隙子，则容易导致金球间隙子破裂，反而使金球间隙子丧失导电能力。所以，使用时需要根据显示屏盒厚的要求，选择合适的金球间隙子的直径。通常，会初步选择直径比盒厚大 10% 左右的金球间隙子。通过做一些水准实验，以及对导电能力的测量，最终选出最合适的金球间隙子直径。

金球间隙子在使用过程中的最大难题是 ESD 问题。在如图 4-25 所示的金球间隙子位置的断面图中，带有公共电极 COM 电位的金球间隙子与带有扫描线电位或数据线电位的金属层之间的距离 A 比距离 B 要小很多，在 A 处更容易引起不同电位之间的静电破坏现象。金球间隙子的压入量越大，越有可能导致 A 处出现 ESD 问题。如果挤压得太严重，甚至容易出现金球间隙子压迫 SiN_x 绝缘层，直接形成扫描线或数据线与 CF 侧带 COM 电位的 ITO 层之间的短路现象。

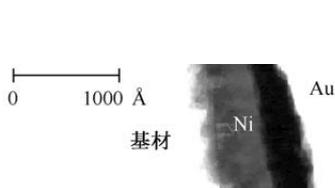


图 4-24 金球间隙子的分层结构

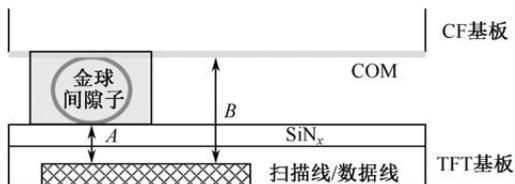


图 4-25 金球间隙子位置的断面图

4.6 CF 基板

CF 基板在显示屏中所占成本最高。CF 除决定色彩外，还影响 TFT-LCD 的亮度、对比度等光学特性。



4.6.1 CF 的材料技术

CF 基板的断面结构如图 4-26 所示,包括玻璃基板、黑色矩阵 (Black Matrix, BM)、RGB 色层、保护层 (Over Coat, OC)、ITO 导电膜、柱状间隙子等。不同的显示模式,CF 的结构会略有差别。通常, TN 显示模式为了降低成本可省去 OC 层; IPS 显示模式需要使用背面 ITO 层; VA 显示模式根据具体结构的不同可以在 ITO 面电极上设计一些凸起,也可以把 ITO 面电极刻出图案。表 4-2 列出了 CF 各组成部分的材料组成及其机能。其中, BM、RGB 色层、OC 层、柱状间隙子都属于负性光阻材料。

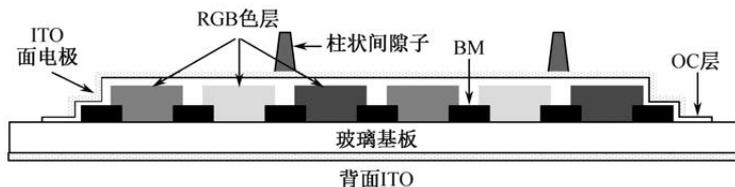


图 4-26 CF 基板的断面结构

表 4-2 CF 各组成部分的材料组成及其机能

组成层	材料	作用	膜厚
玻璃基板	无碱玻璃	衬底材料	0.3~0.7mm
BM	Cr 金属/丙烯酸树脂+黑色颜料	遮光	1.35 μm
RGB 色层	树脂和颜料	透过光的着色	1.75 μm
OC 层	树脂	平坦化和保护膜	1.00 μm
膜面电极	ITO	电极	0.14 μm
柱状间隙子	树脂	保证盒厚均一性	3~4 μm
背面 ITO	ITO	防止静电积累	0.03 μm

1. BM 材料技术

BM 的基本功能是遮光,目的是提高对比度,避免相邻色层混色,减少外界光反射,防止外界光线照射 TFT 器件的半导体层而增加漏电流。使用 BM 可以有效遮断子像素之间的漏光。要获得良好的遮光效果就必须具有高遮光浓度,如果遮光浓度过低,子像素之间非驱动领域的背光源光线就容易漏出,黑画面的亮度上升,导致对比度下降。遮光浓度用 OD (Optical Density) 值表示,如式(4-5)所示。OD 值越大越好,一般要求其值在 3.0 以上。OD=3.0



表示入射光亮度为 10^3cd/m^2 时, BM 的透过光亮度为 1cd/m^2 。

$$\text{OD} = -\lg(\text{透光率}) \quad (4-5)$$

BM 的基本材质既可以是 Cr 金属, 也可以是掺入黑色颜料 (主要是碳) 的丙烯树脂。为了降低成本, 可以在光刻胶中掺入碳、Ti、Ni 等原料形成黑色树脂。采用 Cr 金属形成的 BM, 其 OD 值可以高达 5.0 以上, 采用掺入黑色颜料的丙烯树脂作为 BM 时, 其 OD 值相对较低, 但也能做到 3.0 以上。增加碳含量, 或者增加膜厚都可以提高 BM 的 OD 值。但是, 碳含量增加会导致 BM 的绝缘性消失, 膜厚增加会导致树脂难以完全硬化。采用树脂 BM 除因为低成本外, 还因为树脂 BM 的反射率低。使用不同材质的 BM 的反射率曲线如图 4-27 所示: 树脂 BM 的反射率曲线最平坦, 不会出现反射光偏蓝色或偏红色的现象; 相比单层 Cr 的 BM, 双层 Cr 或三层 Cr (Cr/CrO 叠层) 的 BM 可降低反射率, 但多少还会存在反射光的色偏现象。

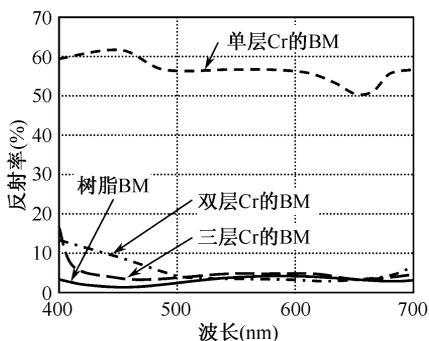


图 4-27 使用不同材质的 BM 的反射率曲线

为了提高对比度, 除增加 BM 的 OD 值外, 还要加强尺寸精度的管理, 防止由于贴合偏差引起的漏光。BM 与像素非正常工作区域的相对位置保持在一定的管控范围内, 可以避免漏光。如果 BM 位置、尺寸和偏斜管理不当, 那么像素非正常工作区域将发生 CF 基板和 TFT 基板的偏差, 并产生漏光现象。

2. RGB 色层材料技术

色度和透光率是 CF 的两大主要光学特性, 主要取决于 RGB 色层材料。RGB 色层的成分为聚合物、单体、溶剂、颜料、光起始剂、分散剂等。颜料的色度、颗粒大小与分散程度都会影响 RGB 色层成膜后的色度大小。改变 RGB 色层的颜料, 可以调整 CF 的光学特性。RGB 色层所用的颜料成分可以



是：R 色层用 R、Y (Yellow)、O (Orange) 颜料；G 色层用 G、Y、O 颜料；B 色层用 B、V (Violet) 颜料。G 颜料和 Y 颜料混合后的透光率曲线如图 4-28 所示。可以发现，G 颜料和 Y 颜料混合后，透过区域是 G、Y 透过曲线的重叠部分；B 颜料只有一种，纯度很难做高；加 V 颜料并不能提高纯度，但可以改变 B 色层的色坐标；蓝光的比视感度低，故 B 色层看起来相对比较暗。所以，CF 上的 B 色层一般做得比 RG 色层要薄。如果 B 色层做得较厚，虽然可以提高色层的纯度，但是 B 色层的透光率会下降，蓝光显得比较暗，使得 CF 呈泛黄色状况。

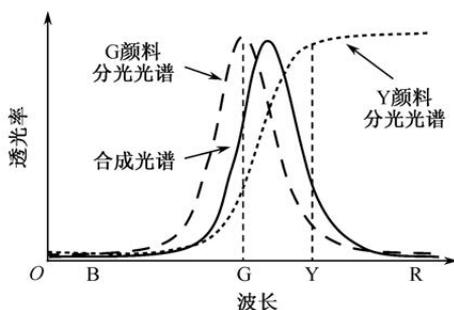


图 4-28 G 颜料和 Y 颜料混合后的透光率曲线

RGB 色层的评价项目、评价目的及其评价方法如表 4-3 所示。其中，对比度(*1)的测量是求偏光板平行时的透光率 $T_{//}$ 与偏光板垂直时的透光率 T_{\perp} 之比。观察的变化(*2)是指测量前后的色度变化量，确认外观是否有掉膜等异常。

表 4-3 RGB 色层的评价项目、评价目的和评价方法

评价项目	评价目的	评价方法
高色纯度性	提升色再现范围	用显微分光仪测定色坐标 (xy 坐标系)
高透过	提高产品亮度	用显微分光仪测定色坐标 (xy 坐标系)
低消偏性	提高产品对比度	测两张偏光板之间的 CF 的对比度 *1
高耐热性	防止热工程引起的不良问题	高温状态下放置一定的时间后查看变化 *2
高耐光性	防止光照引起的不良问题	高亮度光照下放置一定的时间后查看变化 *2
高耐药品性	防止工程药品引起的不良问题	在药液中放置一定的时间后查看变化 *2
膜厚均一性	保证盒厚均一性	用断差计测量
低离子物质	防止显示不均	测量 CF 中含有的离子性物质

CF 基板上 RGB 色层的排列可以分为条状排列、点状排列、三角形排列、



马赛克排列等。条状排列和点状排列一般用于大尺寸、高精度的 TFT-LCD 产品；点状排列可以增加色层材料的回收量，节约成本；小尺寸、精细程度低的 TFT-LCD 产品采用三角形排列或马赛克排列，可以提高画面品质。采用 RGB 三原色的 CF 基板，背光源的光至少三分之一消耗在色层上。

3. 其他材料技术

OC 层的作用是保护 RGB 色层，同时实现 CF 膜面的平坦化。OC 层采用丙烯酸树脂，分为热硬化型与光硬化型两种。对于 TN 显示模式和 VA 显示模式，由于 RGB 色层上会有 ITO 面电极覆盖保护，且 RGB 色层和 BM 层的起伏引起的盒厚不均对显示效果影响不大，因此可以不使用 OC 层。IPS 显示模式没有 ITO 面电极覆盖保护，并且对盒厚要求很高，所以需要使用 OC 层。OC 层的评价项目、评价目的及其评价方法见表 4-4。

表 4-4 OC 层的评价项目、评价目的和评价方法

评价项目	评价目的	评价方法
封框胶的密着性	防止封框胶剥离引起的显示不良问题	密着性试验
高透光率	提高产品的高亮度	用显微分光仪测定透光率
离子阻隔性	防止显示不均	测量 CF 中含有的离子性物质
膜的均一性	保证盒厚均一性	用断面计测定

柱状间隙子用来保持盒厚均一性，主要成分为 UV 硬化型的丙烯酸树脂。采用柱状间隙子可以有效避免球状间隙子使用过程中出现的透光率和对比较低等问题。柱状间隙子是通过光刻工艺形成的，通常简称为 PS (Photo Spacer)。为了不影响正常显示区域的液晶转动，一般把 PS 做在 CF 基板 B 色层一侧的黑色矩阵上。为了不影响液晶显示屏的光学特性，应保证所用 UV 硬化型丙烯酸树脂的折射率接近于液晶的折射率。此外，PS 的膨胀系数也要和液晶相近，因为，液晶显示屏的封框胶在热硬化后冷却到常温的过程中，液晶收缩，显示屏呈减压状态，如果 PS 不能和液晶一起收缩，则容易引起封框胶部分断裂。

此外，ITO 面电极和背面 ITO 都是导电用的透明薄膜，制造过程中主要管控面电阻和透光率两个项目。作为膜面电极，对导电能力的要求比较高，薄膜厚度一般在 $0.15\mu\text{m}$ 左右，表面电阻值范围为 $20 \sim 30\Omega$ 。背面 ITO 的功能是泄放积累起来的静电，对导电能力的要求不高，薄膜厚度一般在 $0.03\mu\text{m}$ 左右。



4.6.2 CF 的特性要求

在 TFT-LCD 产品规格中,色度域和 CF 的色纯度有关,亮度和 CF 的透光率有关,对比度和 CF 的单体对比度有关。在使用过程中,CF 还要满足耐热性、耐光性、耐药品性等可靠性指标,低功耗、高画质、低成本等性能要求,以及分光特性、尺寸精度等指标。

1. 高透光率

CF 高透光率是 TFT-LCD 产品降本、节能的需要。CF 透光率 Y 的定义如式 (4-6) 所示。其中, $v(\lambda)$ 表示比视感度。降低 CF 的色纯度可以提升 CF 的透光率,但会降低色度域,牺牲 CF 的色再现范围。所以,要在材料技术上同时提升 CF 的色纯度和透光率。

$$Y=f \text{ CF 分光透光率} \times v(\lambda) d\lambda \quad (4-6)$$

设计上控制 CF 透光率的指标是 R、G、B 子像素的开口率,即 BM 的开口尺寸 $(x \pm \delta) \mu\text{m}$, $(y \pm \delta) \mu\text{m}$ 所定义的开口面积与子像素整体面积之比。其中, δ 表示尺寸偏差精度,包括 BM 的线宽精度和位置精度。为了得到高的透光率,一般要求线宽精度在 $\pm 1 \mu\text{m}$ 以内,位置精度在 $\pm 3 \mu\text{m}$ 以内。

2. 高色纯度

RGB 三原色的色坐标决定了 TFT-LCD 能够显示的色彩范围,即色度域。色度域越大,TFT-LCD 的色彩再现能力就越强。TFT-LCD 产品普遍采用基于 NTSC 的色度域。广播电视的标清色度域标准有美国的 NTSC、SMPTEC 和欧洲的 EBU,高清的色度域标准则采用全球统一的 ITU-R709。广播电视的不同色度域比较如图 4-29 所示。其中,NTSC 的色再现范围最大,不同的 TFT-LCD 产品,NTSC 色度域的大小规格要求不同,相应的色纯度要求也不同。

色纯度越高,则色度域也就越大,色的再现性范围也就越广。CF 要获得高色纯度,就需要合理地选择颜料,改善颜料的分散程度。通过加厚 RGB 色层的厚度也可以提高色层的纯度,但会降低透光率。此外,CF 色纯度的表现效果还与 CF 光线透过光谱、背光源发光光谱及液晶层的光谱等因素有关。要获得好的色再现性,液晶的盒厚及折射率异方性就要达到最匹配的状态。背光源发光光谱的波峰应接近于 RGB 三原色透过光谱的波峰。

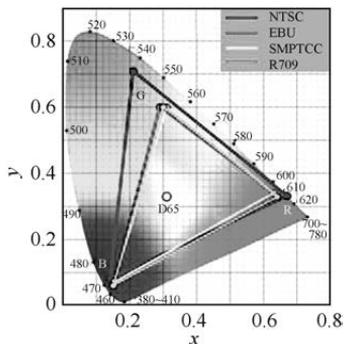


图 4-29 广播电视的不同色域比较

3. 高对比度

通常，颜料分散法 CF 比染色法 CF 的对比度要低，因为颜料颗粒的存在会打散偏光。为了降低颜料打散偏光的程度，一般把颜料的颗粒直径做得很小，但也不能太小。如果颜料的粒径做得太小，就很难散开，容易形成聚集效应，从而影响 CF 的色纯度。此外，CF 的厚度均一性也会影响对比度。一般要求 CF 的 RGB 膜厚差在 $\pm 0.2\mu\text{m}$ 以内。

BM 层的 OD 值对 CF 对比度的影响也很大，特别是显示屏周边 BM 层的 OD 值对 CF 对比度的影响更明显。一般在 $\text{OD} \geq 4$ 的前提下确定 BM 的厚度，所以 BM 层越厚越好。但 BM 层太厚，又会形成高台阶，使色层容易脱落，还会导致部分区域配向不充分而出现配向不良问题。同时，BM 层太厚，柱状间隙绝对高度就要变矮，从而容易导致盒厚均一性变差。

4. 高可靠性

CF 可靠性项目既有制造过程中的特性要求，也有使用过程中的特性要求，具体包括耐热性、耐药品性、耐光性、OC 附着性和 ITO 稳定性等。

在耐热性方面，要求在 ITO 面电极形成时的成膜温度下，不导致 RGB 及 BM 的色调发生变化，也不能发生膜层剥离现象。在成盒工艺中，在配向膜烘焙温度和封框胶硬化温度之下，也不允许发生色调变化和膜层剥离现象。

在耐药品性方面，在 RGB 色层之后形成的 OC 层、ITO 层、PS 层都要进行药液、洗净液等的处理，相互之间要保证不交叉影响。在配向膜涂覆、封框胶硬化、液晶注入等 TFT-LCD 制造工程中，也要保证 CF 具有稳定的耐药品性。此外，还要避免 CF 中杂质离子析出进入液晶，从而影响显示品质。

在耐光性方面，要求在背光源或外界环境光的照射下，应避免 CF 材料



出现变色或褪色的现象。耐光性的另外一面就是耐热性,因为一定强度的光具有一定程度的热量。

在 OC 附着性方面,既要保证 OC 层和 RGB 色层、BM 层之间具有良好的附着性,也要保证 OC 层和 ITO 层之间具有良好的附着性。在 IPS 显示模式中,OC 层暴露在外面,因此要保证 OC 层和封框胶具有良好的密着性,以防止因封框胶剥离引起显示不良问题。此外,还需要 OC 层具有良好的杂质离子阻隔效果,以防止因 RGB 色层或 BM 层的不纯物析出而引起显示不良问题。

在 ITO 稳定性方面,要保证在非正常环境下也具有高透光率和低电阻率。比如,在 250℃ 的条件下放置一个小时,要保证 ITO 的电阻变化率在 $\pm 10\%$ 以内。

5. 低反射率

如果 TFT-LCD 不是在黑暗环境下使用,就会存在显示屏的反射现象。影响 CF 反射的一个重要因素是 BM 的反射率。用黑色树脂做 BM 层,反射率最低。黑色树脂做的 BM 层,如果颜料结块也会形成反射,从而降低对比度。有两种情况可以导致 CF 色层中的颜料结块:把颜料掺入丙烯酸树脂中制作色层时,丙烯的弹性比较好,适当压缩丙烯酸树脂可以稍微控制色层的膜厚,但如果把色层(掺入颜料后的丙烯酸树脂)压得太紧,颜料接触紧密,就容易结块;把颜料尽可能地碾细,颜料直径变小,有利于减小颜料的反射,但颜料粒径太小也容易重新结块,从而形成反射。

BM 层在 RGB 色层前成膜的原因是 BM 的透光率低,BM 层可以做到基本没有反射光现象,这有利于后面进行 RGB 色层成膜时可以清楚地实现对准。另外,色层的透明度相对较高,特别是 G 色层的透明度更高,色层还存在反射光的现象,所以如果先形成色层,再形成 BM 层,则不太容易分辨 RGB 色层及各色层之间的分界线。

6. 高尺寸精度

尺寸精度包含膜厚精度、线宽精度、位置精度和 CF 整体平坦度。在 ITO 面电极的场合中,BM 层膜厚不包含 ITO 膜厚,而 RGB 色层膜厚包含 ITO 膜厚。有机膜的膜厚精度一般要在 $\pm 0.3\mu\text{m}$ 以内,ITO 的膜厚精度一般要小于 $\pm 10\%$ 。膜厚精度影响 CF 整体的平坦度。平坦度的主要要求是不能有异物,不能有局部小凸起。

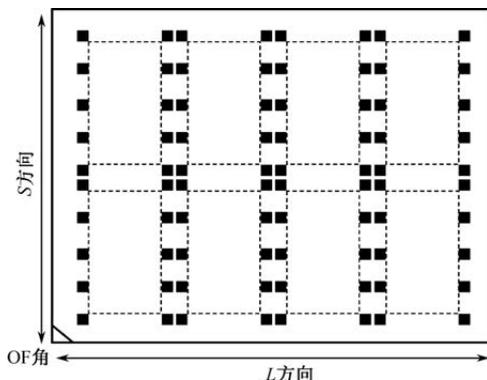
线宽精度和位置精度最终都反应在各层的图形精度上。CF 图形精度一般管控 BM 开口尺寸和基板的总节距 (Total Pitch),具体如表 4-5 所示。与



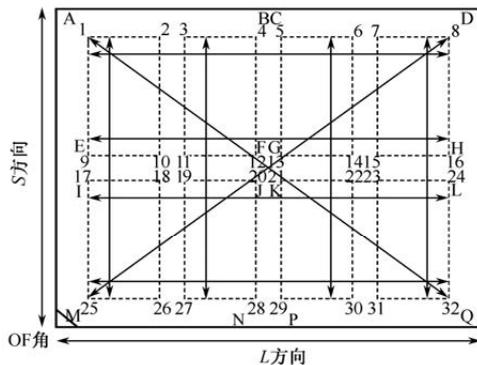
金属薄膜 BM 相比, 基于黑色着色感材法的树脂 BM, 其像素凹凸较大, 在光刻工程中需要改善解析度和安定性等问题。BM 层的图案精度相对较高, 光刻所用的掩膜版特性规格与阵列基板所用的掩膜版相同。CF 基板总节距尺寸的测定如图 4-30 所示。其中, 一张 CF 基板切割 8 片显示屏。图 4-30 (b) 的每个数字都对应图 4-30 (a) 中的一个总节距测量标记 (黑色小方块)。总节距尺寸测量的具体操作如下: 测定 A~P 共 16 个位置上的黑色小方块坐标, 计算出图 4-30 (b) 中连结相对测量标记之间的双箭头所示的共 10 个总节距值, 并保证精度在 $\pm 3.0\mu\text{m}$ 以内。

表 4-5 CF 的图形精度规格要求

项 目	规 格		参 考
BM 开口尺寸	X: $x\pm 2.0\mu\text{m}$; Y: $y\pm 2.0\mu\text{m}$		—
总节距	L 方向	1~8, 9~16, 17~24, 25~32	$l\pm 3.0\mu\text{m}$
	S 方向	1~25, 3~27, 6~30, 8~32	$s\pm 3.0\mu\text{m}$



(a) 总节距测量标记的版图



(b) 总节距测量位置

图 4-30 CF 基板总节距尺寸的测定



4.7 偏光板

偏光板吸收与偏光轴垂直方向的光,只允许平行偏光轴方向的光通过,并把自然光转变成直线偏振光。TFT-LCD 还会根据需要,使用相位差板或宽视角补偿膜。偏光材料都以膜或板的形式存在,因此被称为偏光膜或偏光板。

4.7.1 偏光板概述

偏光板的基本工作原理如图 4-31 所示:自然光包含各个方向振动的偏振光,所有的偏振光被分解到 X 、 Y 方向上,只有平行于偏光轴的 Y 方向的偏振光通过偏光板,而平行于吸收轴 X 方向的偏振光则被吸收,这样自然光经过偏光板后就成了直线偏振光。

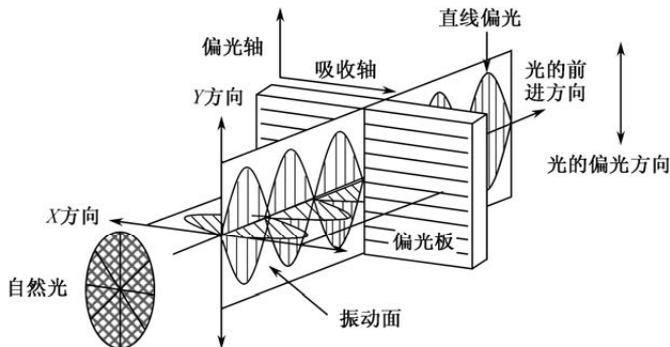


图 4-31 偏光板的工作原理

1. 偏光板的制造技术

偏光板主要有高分子碘类聚乙烯醇型 [Iodine Poly (vinyl alcohol), I-PVA]、二色性有机染料型两种。I-PVA 型偏光板的形成过程如图 4-32 所示。将 PVA 高分子膜浸泡于含多价碘离子 (I_5^- 或 I_3^-) 混合态的碘化钾水溶液中,再将 PVA 高分子膜在硼酸溶液中以单一轴方向拉伸。PVA 分子受到外力拉伸后会一个方向上排列,促使附着在 PVA 上的碘分子和 PVA 分子同方向排列。拉伸后的细长碘分子和液晶分子一样具备偏光三要素,会吸收平行于碘分子长轴方向振动的光。透过垂直于碘分子长轴方向振动的光,偏光板中的碘分子起到偏光作用,所以碘分子又叫偏光子。为了改善偏光板的色相,还要进行色补偿处理。

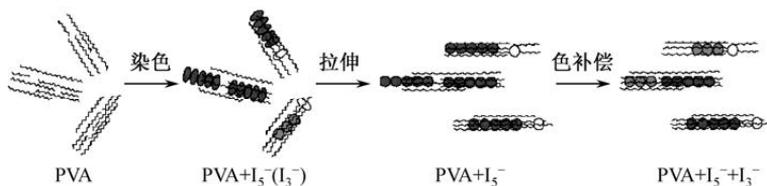


图 4-32 I-PVA 型偏光板的形成过程

碘分子和 PVA 分子在偏光板中的位置关系如图 4-33 所示。碘分子沿着 PVA 分子方向排列,这个被拉伸的方向吸光程度高,垂直于拉伸方向的 PVA 膜厚方向的吸光程度很低。通过控制 PVA 拉伸时的高分子链定向,或者调整所吸附碘分子的最佳化学状态,可以获得良好的偏光板特性。偏光膜的透光率为 38%~48%,且随着碘的吸收量的改变而改变。偏光度则与 PVA 延伸率有关。

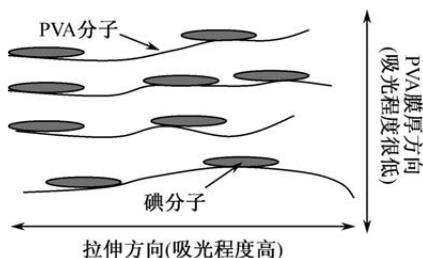


图 4-33 碘分子和 PVA 分子在偏光板中的位置关系

为了维持 PVA 中偏光子被拉伸的状态,避免偏光子的水分流失,保护其不受外界环境的影响, PVA 层的上下还要贴附两张透明的三醋酸纤维素 (Triacetyl cellulose, TAC) 板。偏光板的基本构成如图 4-34 所示。在 TAC 板外侧,下面一侧要贴到 TFT 基板或 CF 基板上,所以要涂上一层用丙烯酸材料做的黏着材,并用聚对苯二甲酸乙二醇 (Polyethyleneterephthalate, PET) 做的保护膜贴在黏着材上,把偏光板贴到玻璃基板上时才剥离。在偏光板接触外界的一侧贴有表面保护膜,以避免偏光板使用时留下划痕。偏光板的厚度在设计 TFT-LCD 整体厚度时是一个重要的参数。

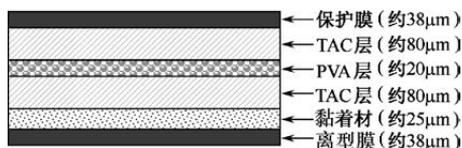


图 4-34 偏光板的基本构成



2. 偏光板的材料与性能

对于偏光板中各层薄膜的性能要求如下。

偏光板的偏光功能是由偏光子 (PVA) 层实现的。对偏光板高透光率、高偏光度、良好色相 (无色偏) 的要求就是对偏光子的要求。偏光子必须具备高耐久性, 确保与 TAC 层的兼容性, 以及自身的良好耐热性、耐湿性、耐冲击性、耐寒性和耐光性等。如果偏光子耐久性差, 则容易出现特定方向上的显示不均。另外, 碘元素染色不均也容易造成显示不均。

保持偏光子的形状, 以及保护偏光子的水分流失, 是通过偏光子上下两边的 TAC 层实现的。TAC 层必须具备高耐水性、低热收缩性和高耐久性。偏光板在高温高热环境下长时间使用时, 热收缩会引起偏光不均。

黏着材是连接偏光板和玻璃基板的成分, 要求具有合适的黏着性。黏着性不标准就容易在偏光板四周造成显示不均。黏着材的硬度和用量, 最终都会影响偏光板偏光的均匀程度, 特别是在宽视野角薄膜中使用时则更加明显。如果偏光板贴附过程中出现黏着材溢出或有异物附着, 则会在引起产品不良现象的同时, 导致生产线的污染。如果偏光板贴附过程出现不良现象, 就需要更换, 因此要求黏着材具有易更换性。

光线会透过偏光板上的各个组成成分, 所以必须保证 TAC 层、黏着材等具有高透明度和光学各向同性。偏光板除具有基本的偏光功能外, 还会在表面保护膜和 TAC 层之间设计具有防眩 (Anti Glare, AG)、防反射 (Anti Reflection, AR)、硬度 (Hard Coating, HC) 等功能的薄膜, 其使用目的和实现对策如表 4-6 所示。环境物体的形状或灯光进入显示屏形成反光的现象叫作镜面反射。改善镜面反射一般采用 AG 处理的偏光板, 但会增大扩散反射。扩散反射也叫漫反射, 是指投射在粗糙表面上的光向各个方向反射的现象。扩散反射会在受到周围环境光的影响下, 导致显示屏的对比度下降, 引起色再现范围减小。所以, 文字处理使用 TFT-LCD 时多用 AG 处理, 图像显示使用 TFT-LCD 时多用 AR 处理。

表 4-6 偏光板附加功能的使用目的和实现对策

防眩 (AG)	目的	防止太阳光的反射或室内灯光的形状进入人眼
	对策	在 TAC 表面涂上二氧化硅和树脂, 设计出凹凸状的表面紊乱层, 以散射光线, 使得反射光射入人眼时不能形成完整图案



(续表)

防反射 (AR)	目的	让反射光进行干涉而防止或减小反射
	对策	在 TAC 表面形成 SiO ₂ 和 TiO ₂ 交叠 4~5 层的结构, 利用光的干涉达到防反射目的。为降低成本, 还可使用低反射 (Low Reflection, LR) 技术
硬度 (HC)	目的	加强偏光板的硬度, 防止日常生活中的无意划伤
	对策	在 TAC 表面设计硬涂层, 进行偏光板硬度处理

3. 光学特性

偏光板的光学特性项目主要包括透光率、偏光度(对比度)和色相。其中, 透光率和偏光度是 TFT-LCD 设计时需要考虑的两大主要参数。

偏光板的透光率是透过偏光板的偏振光的亮度除进入偏光板的自然光的亮度。一张偏光板针对自然光的单体透光率 Y 是乘以视感度后的结果, 偏光板的透光率具有波长依存性。 Y 的计算如式(4-7)所示:

$$Y = \frac{k_1 + k_2}{2} \quad (4-7)$$

其中, k_1 表示偏光板在偏光轴方向上的透光率, k_2 表示在吸收轴方向上的透光率。理想情况下, $k_1=1$, $k_2=0$ 。单片偏光板的透光率如图 4-35 所示。如图 4-36 所示, 当两张偏光板的偏光轴平行或正交放置时的平行透光率 Y_0 和正交透光率 Y_{90} 如式(4-8)所示:

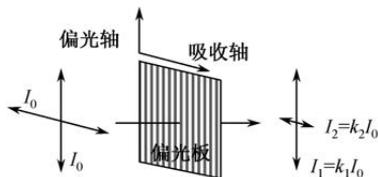


图 4-35 单片偏光板的透光率

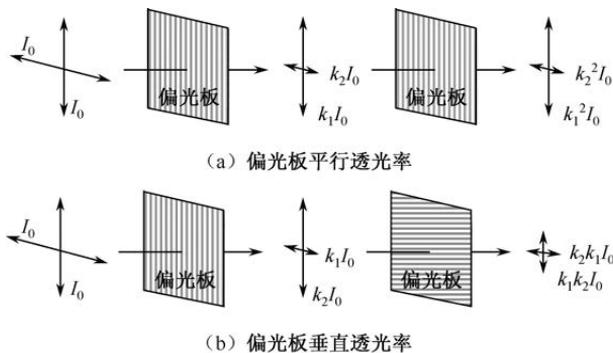


图 4-36 两张偏光板的平行透光率和垂直透光率



$$Y_0 = \frac{k_1^2 + k_2^2}{2}, \quad Y_{90} = k_1 \times k_2 \quad (4-8)$$

平行透光率 Y_0 是 TFT-LCD 全白画面下光的透过效率, 决定着液晶显示屏的透光率。正交透光率 Y_{90} 是 TFT-LCD 全黑画面下光的透过效率, 是决定液晶显示屏对比度的一个重要指标。介于平行和垂直之间存在 θ 夹角的两张偏光板, 对应的透光率可以用 Malus 法则求得, 如式 (4-9) 所示:

$$Y(\theta) = Y_{90} + (Y_0 - Y_{90}) \cos^2 \theta \quad (4-9)$$

正交透光率也可以从偏光度角度间接体现, 偏光度 P 的公式如下:

$$P = \frac{k_1 - k_2}{k_1 + k_2} = \sqrt{\frac{Y_0 - Y_{90}}{Y_0 + Y_{90}}} \quad (4-10)$$

偏光板中的碘分子成分和含量直接影响偏光板的光学特性。碘分子中 I_5^- 分子对红光的吸收效率高。 I_5^- 分子量大, 容易分解, 或气化挥发, 或分解成 I_3^- 。随着 I_5^- 含量减少, 偏光板对红光的吸收效率下降。黑显示时, 由于红光的透过成分相对较高, 偏光板呈现泛红。为了防止泛红, 可事先多放一些 I_5^- 。此外, I_3^- 对蓝光的吸收效率高。偏光板的蓝光偏光效率低, 黑显示时, 蓝光透光率高, 使得对比度 (偏光度) 低。增加 I_3^- 含量虽然提高了偏光度, 但同时降低了 RGB 的透光率, 特别是蓝光的透光率。增加 I_5^- 含量也可以提高偏光度, 同时也降低了 RGB 的透光率, 特别是红光的透光率。总之, 偏光度和透光率需要进行平衡设计。

4.7.2 相位差板

相位差板也叫波片, 作用是使两个振动方向相互垂直的光产生相位差。通常借助单光轴的双折射材料来产生相位差。

1. 相位差板的功能特性

寻常光 (o 光) 和异常光 (e 光) 通过厚度为 d 的相位差板, 光程差 Δ 与相位差 δ 分别如式 (4-11) 和式 (4-12) 所示。光程差就是两束光所经过的路线长的差, 相位差是考虑一个周期内两束光的相位之差。

$$\Delta = |n_o - n_e|d \quad (4-11)$$

$$\delta = (2\pi/\lambda) |n_o - n_e|d \quad (4-12)$$

相位差板是一种光学补偿薄膜。可把直线偏振光转为椭圆偏振光, 把椭圆偏振光转为直线偏振光。相位差板主要有 $\lambda/4$ 板、 $\lambda/2$ 板和全波片, 对应的



光程差 Δ 与相位差 δ 的关系分别如式 (4-13)、式 (4-14) 和式 (4-15) 所示:

$$\lambda/4 \text{ 板: } \Delta = |n_o - n_e|d = \left(m + \frac{1}{4}\right)\lambda, \quad \delta = \left(2m + \frac{1}{2}\right)\left(2m + \frac{1}{2}\right)\pi, \quad m=0, \pm 1, \pm 2 \dots \quad (4-13)$$

$$\lambda/2 \text{ 板: } \Delta = |n_o - n_e|d = \left(2m + \frac{1}{2}\right)\lambda, \quad \delta = (2m+1)\pi, \quad m=0, \pm 1, \pm 2 \dots \quad (4-14)$$

$$\text{全波片: } \Delta = |n_o - n_e|d = m\lambda, \quad \delta = 2m\pi, \quad m=\pm 1, \pm 2 \dots \quad (4-15)$$

在相位差板中, o 光和 e 光传播速度快的光矢量方向为快轴, 慢的光矢量方向为慢轴。对于正性单光轴液晶, o 光比 e 光传播速度快, 所以光轴方向是慢轴, 与之垂直的是快轴。使用时应当知道相位差板的两个振动方向和相应波速的快慢, 光矢量方向的不同直接影响出光的效果。针对不同的光矢量方向, 表 4-7 列举了 $\lambda/4$ 板、 $\lambda/2$ 板和全波片的工作特性。 $\lambda/4$ 板把直线偏振光转为圆偏振光的本质是直线偏振光相互正交的 o 光和 e 光在 $\lambda/4$ 板中发生 $\lambda/4$ 相位的延迟。 $\lambda/4$ 板同样可以把圆偏振光转为直线偏振光。

表 4-7 $\lambda/4$ 板、 $\lambda/2$ 板和全波片的工作特性

	入射光	出射光	备注
$\lambda/4$ 板	线偏振光	线偏振光	入射光偏光矢量方向与快慢轴方向一致
		圆偏振光	入射光偏光矢量方向与快慢轴方向都成 45° 角
		椭圆偏振光	入射光偏光矢量方向与快慢轴方向都成其他角度
$\lambda/4$ 板	圆偏振光	线偏振光	入射光偏光矢量方向与快慢轴方向成任何角度
	椭圆偏振光	线偏振光	长轴或短轴方向与波片的快慢轴方向一致
椭圆偏振光		椭圆偏振光	长轴或短轴方向与波片的快慢轴方向不一致
$\lambda/2$ 板	线偏振光	线偏振光	入射光与快(慢)轴夹角 α , 出射光向着快(慢)轴转动 2α
	圆偏振光	圆偏振光	旋转方向相反
	椭圆偏振光	椭圆偏振光	旋转方向相反
全波片	线偏振光	线偏振光	光程差增大
	圆偏振光	圆偏振光	光程差增大
	椭圆偏振光	椭圆偏振光	光程差增大

任何相位差板的使用都是针对特定波长而言的, 自然光入射相位差板后的出射光依然是自然光。双折射具有波长依存性, 用相位差板把椭圆偏振光转为线偏振光可以抵消液晶双折射的波长依存性。需要注意的是, 相位差板



只能改变入射光的偏振状态, 不会改变光强。

2. 相位差板的材料技术

相位差板的基本特性要求相位差值 δ 必须兼容 TFT-LCD 的电光特性。此外, 相位差板还要具备良好的波长分散性和三维特性。双折射 (Δn) 的波长分散性与加工工艺无关, 只取决于材料特性, 如公式 (4-16) 所示。其中, A 和 B 为固定常数, λ_0 为吸收端波长, λ 为可见光的波长范围。

$$\Delta n(\lambda) = A + \frac{B}{\lambda^2 - \lambda_0^2} \quad (4-16)$$

位相差板的透明性、折射率、分散性、双折射等特性, 取决于材料的基本特性。相位差板是由耐热性的聚碳酸树脂高分子配向成膜后, 经烘干和热延伸处理获得的高延伸性高分子膜。一轴拉伸相位差板的制造方法如图 4-37 所示。把 PC 或 PVC 薄膜进行一轴拉伸, 薄膜中的分子实现配向, 呈现出双折射效果。相位差板的拉伸倍率与偏光板不同, 偏光板是用强力拉伸, 进行均一配向, 相位差板为了使 δ 值和液晶相位的延迟保持一致, 需要适当地控制拉伸的倍率。成膜及拉伸等加工方法的差异, 影响了相位差板的双折射波长分散性和双折射视野角特性。

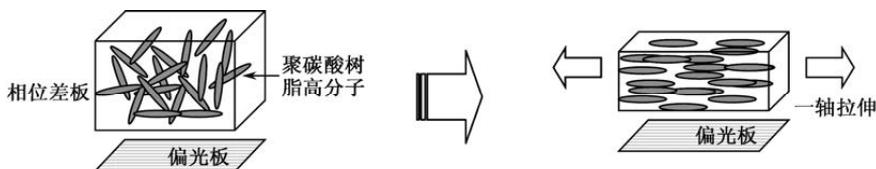


图 4-37 一轴拉伸相位差板的制造方法

不同相位差板的双折射与波长之间的关系如图 4-38 所示, 这些相位差板包括 PES (Polyether sulfone) 类树脂、PC (Polycarbonate) 类树脂、PMMA (Polymethyl Methacrylate) 类树脂、PVA 类树脂和宽波长带域相位差板。宽波长带域相位差板利用相位差的加性, 制作出积层型光学补偿膜, 使波长分散性可以在一定程度上进行自由变换。根据相位差板的波长分散性特征, 可以用来补偿液晶层的波长依存性, 把椭圆偏振光转为直线偏振光。这种技术主要用于半透过型 TFT-LCD 中, 用作相位差的补偿。

相位差板的三维特性主要表现为立体空间特定方向的折射率, 其结果直接影响 TFT-LCD 的视野角特性。设定 n_x 、 n_y 和 n_z 分别为 x 、 y 、 z 面内折射率和厚度方向的折射率, 视野角方向 φ 的 $\Delta n(\varphi)$ 可以用式 (4-17) 所示的



n_x 方向观察的双折射率和式 (4-18) 所示的 n_y 方向观察的双折射率来表示。

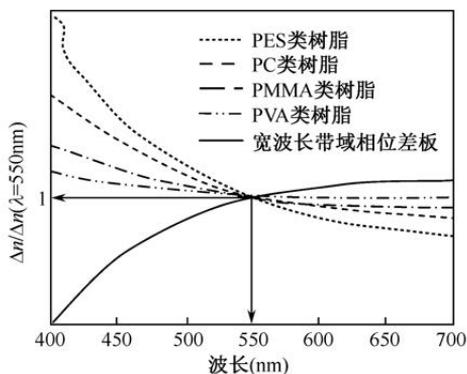


图 4-38 不同相位差板的双折射与波长之间的关系

$$\Delta n(\varphi) = \left(\frac{n_x^2 n_z^2}{n_x^2 \sin^2 \varphi + n_z^2 \cos^2 \varphi} \right)^{1/2} - n_y \quad (4-17)$$

$$\Delta n(\varphi) = n_x - \left(\frac{n_y^2 n_z^2}{n_y^2 \sin^2 \varphi + n_z^2 \cos^2 \varphi} \right)^{1/2} \quad (4-18)$$

高分子膜拉伸形成的相位差板, 一般有如下折射率关系: $n_x > n_y \geq n_z$ 。当 $n_x = n_z$ 时属于完全一轴拉伸, 相应的相位差变化最小。二轴配向性越强 ($n_y > n_z$), 则相位差变化就越大。增大 n_z , 使得 $n_y < n_z$, 则相位差变化减小, 在 $(n_x + n_y)/2 = n_z$ 时, 相位差随视野角不同而变化的现象消失。

4.7.3 宽视角补偿膜

随着观看视角不断增大, TFT-LCD 画面的对比度不断降低。这是液晶层中液晶分子的双折射率随观察角度变化而发生变化的结果, 采用宽视角补偿膜进行补偿, 可以有效防止黑态画面的光泄露, 在一定视角内大幅提高画面的对比度、色度, 可以克服部分灰阶反转问题。补偿膜通过修正液晶在不同视角产生的相位差, 让液晶分子的双折射得到对称性补偿。宽视角 TFT-LCD 的补偿膜还要对正交尼克耳配置的偏光板偏光轴的正交性变化进行修正。

1. 补偿膜的功能特性

根据功能不同, 补偿膜分为位相差膜、色差补偿膜、视角扩大膜。不同的液晶显示模式, 使用不同的补偿膜。用于 TN 显示的单轴性补偿膜是



如表 4-8 所示的单轴性 A-Plate、C-Plate 和 O-Plate。为了进一步提高视角和对比度,可用双轴性的 Biaxial-Plate 补偿液晶的双折射和 TN 液晶的旋光性。

表 4-8 用于 TN 显示的单轴性补偿膜

	A-Plate (光轴与膜面平行)	C-Plate (光轴与膜面垂直)	O-Plate (光轴与膜面有夹角)
正性			
负性			

TN 液晶具有正的双折射率,用碟状液晶等具有负的双折射率的高分子材料做补偿膜,可抵消这种双折射,提高视野角。TN 液晶呈扭曲状排列,盒厚方向上各层液晶的双折射值不同,对应的各层液晶的波长依存性也不同。相应地,补偿膜上所用的液晶配向角度要和 TN 液晶的配向角度相对应。加电压后,液晶垂直配向,双折射消失,上下宽视角薄膜对称配置,相互进行补偿,整体上无双折射。TN 显示用宽视角补偿膜的工作原理如图 4-39 所示。在这种带负性双折射率的宽视角薄膜中,碟状液晶采用的是混合配向,即盒厚方向上碟状液晶缓慢“站立”,在不同层呈现不同的倾斜角度。采用混合配向可以补偿任何视角的液晶双折射率。通过宽视角薄膜去除视角依存性和波长依存性,可实现高对比度和高色彩再现。

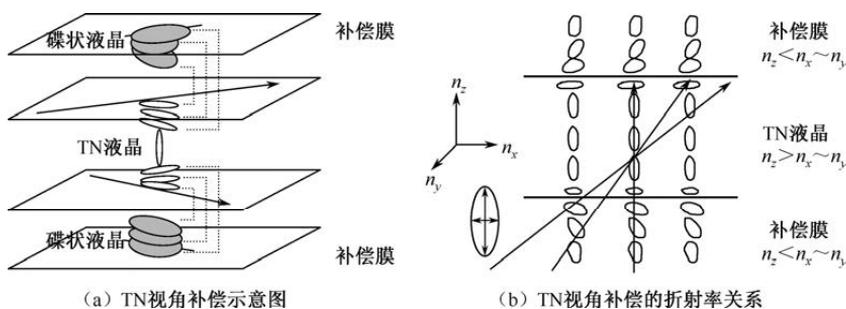


图 4-39 TN 显示用宽视角补偿膜的工作原理

大尺寸液晶电视用补偿膜针对 VA 显示模式。VA 液晶是垂直配向的正单轴性液晶,折射率椭球体结构的关系为: $n_x=n_y < n_z$ 。为保证补偿后的效果为 $n_x=n_y=n_z$ 的球体结构,补偿膜必须使用折射率椭球体结构的关系为 $n_x=n_y > n_z$



的双向配向的负单轴性液晶。VA 显示模式用补偿膜的基本架构如图 4-40 所示。考虑到 VA 显示屏中部分液晶在黑态存在一定的倾斜角度，所以往往会在 VA 显示模式中使用双轴性的相位差板。

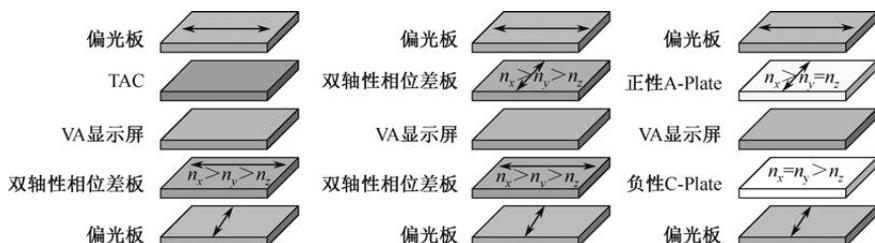


图 4-40 VA 显示模式用补偿膜的基本架构

IPS 液晶是水平配向并有一定预倾角的正单轴性液晶，折射率椭球体结构的关系为： $n_x > n_y, n_z$ 。为了保证补偿后的效果为 $n_x = n_y = n_z$ 的球体结构，补偿膜必须使用折射率椭球体结构的关系为 $n_y \geq n_z > n_x$ 的负单轴性液晶。IPS 显示模式用补偿膜的基本架构如图 4-41 所示。考虑到 IPS 显示屏靠近配向膜的液晶存在一个预倾角，所以 IPS 显示模式多使用双轴性的相位差板。

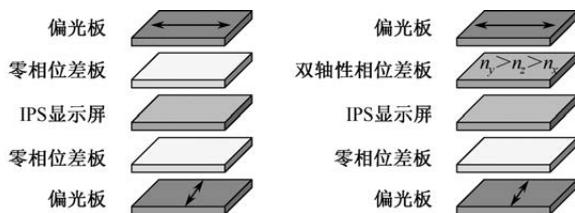


图 4-41 IPS 显示模式用补偿膜的基本架构

2. 补偿膜的材料技术

按制作方式的不同，补偿膜大致分为薄膜延伸式及液晶涂布式两类。薄膜延伸式可制作 A-plate、正负 C-plate、正负 O-plate 及正负 Biaxial-plate，液晶涂布式理论可制造所有不同形式的相位差板。

图 4-42 所示为高分子相位差薄膜的制造方法。首先，在衬底上形成一层配向膜，并对配向膜进行摩擦配向处理。然后，把添加了适量手性分子的高分子液晶涂布在配向膜上。添加手性分子的目的是让高分子液晶呈螺旋结构。接着，控制温度实现相转变，使配向膜上的高分子液晶呈螺旋配向。这样，高分子液晶呈现的双折射可以补偿液晶显示屏中的双折射部分，高分子液晶的螺旋结构同时可以补偿旋光状态。

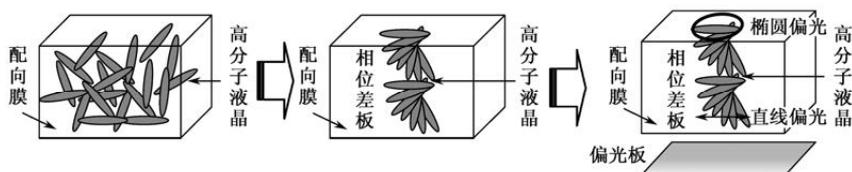


图 4-42 高分子相位差薄膜的制造方法

如果需要在液晶显示屏的全视角范围内实现高对比度和高色再现性,则必须解决偏光板的视角依存性。在偏光板上下左右 90° 方向上看,上下偏光板的偏光轴是正交的,但在斜方向上就不正交了。解决斜方向视角问题的方法是用特殊二轴延伸相位差板,又称二轴双折射薄膜。特殊二轴延伸相位差膜的制造方法如图 4-43 所示。首先,在横向进行一轴拉伸,薄膜分子在一个方向进行配向;然后在纵向上进行较弱的一轴拉伸,结果是横向稍微收缩,分子微微倾斜“站立”,从而实现二轴双折射。二轴双折射薄膜缓和了 Z 轴方向的双折射,扩大了视角。

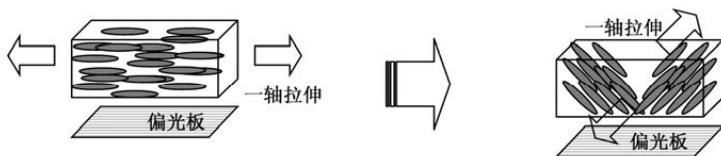


图 4-43 特殊二轴延伸相位差膜的制造方法

宽视角薄膜的视角依存性如图 4-44 所示。宽视角薄膜厚度方向和面内方向的双折射之比 (N_z 因子) 为 0.5 时,几乎没有视角依存性。所以, N_z 等于 0.5 的二轴薄膜常用于 TN、IPS 的显示模式当中,以改善偏光板的视角特性。

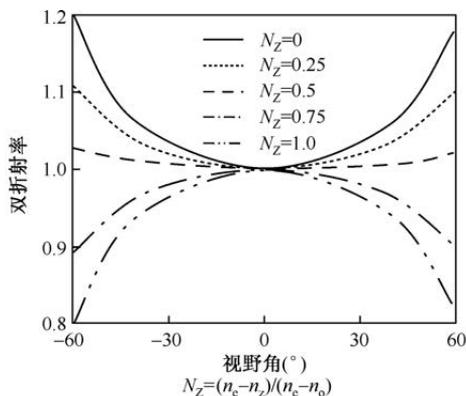


图 4-44 宽视角薄膜的视角依存性



4.8 电路元件

在 TFT-LCD 驱动电路中,使用的材料包括电学元件和承载电学元件的基础材料。电学元件主要包括电阻、电容、电感、IC、接口等,承载电学元件的基础材料包括 PCB 基板和 TAB (TCP、COF 等)封装结构。

4.8.1 电学元器件

在 TFT-LCD 的电学元器件中,除电阻(R)、电容(C)、电感(L)等分立元件外,还有集成电路芯片(IC)。常用的 IC 有电源 IC、时序控制 IC、数据线驱动 IC、扫描线驱动 IC、低压差线性稳压器 IC、EEPROM 等。在 TFT-LCD 中多使用小型、轻薄的贴片式(Surface Mounting Devices, SMD)电阻、电容和电感,适用于表面贴装技术(Surface Mount Technology, SMT),其引出端的焊接面在同一平面上。

贴片式电阻具有优秀的高频特性。电阻值的标准是 JIS (Japanese Industrial Standards) C5001 规定的 E 标准系列。电阻值用代数分解 10 的结构表示,例如, E3 就是用将 10 三等分(1、2.2、4.7、10)后的数值来表示,一个标明为 472 的贴片电阻,阻值为 $47 \times 10^2 \Omega = 4.7 \text{k}\Omega$ 。

贴片电容一般是指片式多层陶瓷电容(Multilayer Ceramic Capacitors, MLCC)。MLCC 由平行的陶瓷材料和电极材料层叠而成,具有体积小、容量大、高 Q 值、高可靠和耐高温等优点,同时也具有容量误差大、温度系数高的缺点,一般用于噪声旁路、滤波器、积分、振荡电路。电容的大小用三位数表示,前两位是表示量的数字,第三位表示乘数,单位是 pF。例如,标明为 10^3 的电容容值为 $10 \times 10^3 = 10000 \text{pF}$ 。100pF 以下的电容可直接表示,即 47 就是 47 pF。此外, TFT-LCD 也使用钽电容。

贴片式电感主要有绕线式和叠层式两种类型。前者是传统绕线电感器小型化的产物;后者则采用多层印刷技术和叠层生产工艺制作,体积比绕线型片式电感器还要小。TFT-LCD 电路中通常使用的电感范围从 μH 到 H(Henry, 亨利),范围很广。

4.8.2 PCB 基板

在 TFT-LCD 中,各种电学元件使用印制电路板(PCB)作为其相互连接的介质和载体。PCB 由绝缘隔热、不易弯曲的材质制成,在表面可以看



到的细小线路材料是铜箔。这些铜箔线路用来提供 PCB 上元器件的电路连接, 还没有加载元器件的电路板称为 PWB (Printed Wiring Board)。PWB 通常的层数是偶数。一般, 显示器用 PCB 采用 2 层或 4 层布线, TV 用 PCB 时采用 6 层布线。多层 PCB 中的各种过孔如图 4-45 所示。在多层 PCB 中, 连接 PCB 正反两面布线层的“桥梁”叫作通孔 (via)。此外, 盲孔 (Blind via) 用于将几层内部布线层与表面布线层连接, 不需要穿透整个 PCB, 而埋孔 (Buried via) 只连接内部的布线层, 从表面无法识别。

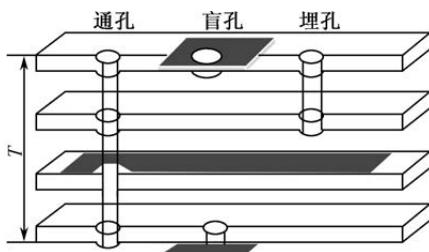


图 4-45 多层 PCB 中的各种过孔

TFT-LCD 用 PCB 使用 SMT 技术, 接脚焊与元器件在同一面, 使用的元器件小, 可提高 PCB 面积的利用率。在 PCB 上各种元器件的实物边上都会标出对应的符号。表 4-9 罗列了 PCB 上各种元器件的符号及功能。

表 4-9 PCB 上各种元器件的符号及功能

元器件名	符号	元器件功能
电阻	R	降低电压, 控制电流
阵列电阻	AR	电阻按 2/4/8 个并列形成电路, 一般用于 R/G/B 数据线
可调电阻	VR	用于调整 V_{com} 电压
电容	C	用作输入电源及各种元器件的旁路元器件
阵列电容	AC	将电容按 2/4/8 个并列, 用于控制输出线的 EMI 对策
钽电容	TC	电源旁路用矫正回路, 用作 AC 的元器件
电感	L	在 DC/DC 电路中产生能量, 将输入电压变成高电压
铁氧体磁珠	FB	控制器输出的数据线、时钟信号等的 EMI 对策
二极管	D	是肖特基二极管, 用在 DC/DC 的输出端
稳压二极管	ZD	用于 VGL、VGH 端, 在反方向具有稳定的电压
保险丝	F	有异常电压或电流时防止元器件损伤
晶体管	Q	用作开关, 用于放大电流和电压
运放	OP	提高驱动负载的能力



在中小尺寸 TFT-LCD 中,常用柔性印刷电路板(FPC)进行显示屏与 PCB 之间、TFT-LCD 与主机之间的连接。与 PCB 相比, FPC 重量轻、体积小、散热性好,可以自由弯曲、折叠,可依照空间布局的要求任意移动和伸缩,以达到元器件装配和导线连接的一体化。FPC 的缺点是机械强度小,重加工的可能性低,检查困难,容易产生皱褶伤痕,成本较高等。FPC 按铜箔的不同层数有单面板、双面板和多层板之分。图 4-46 给出了单面板 FPC 和双面板 FPC 的构造。如图 4-46 (a) 所示的单面板 FPC 只有一层铜箔,属于接着剂加保护层结构。如果要提高单面板 FPC 的耐热性和可弯曲性,可以去掉中间的接着剂。如图 4-46 (b) 所示的双面板构造基本与 PCB 相同。多层板 FPC 的构成比 PCB 复杂,层数越多柔软性越低,在弯曲用途的部分中减少层数,或者排除层间的黏结,则可提高机械活动的自由度。

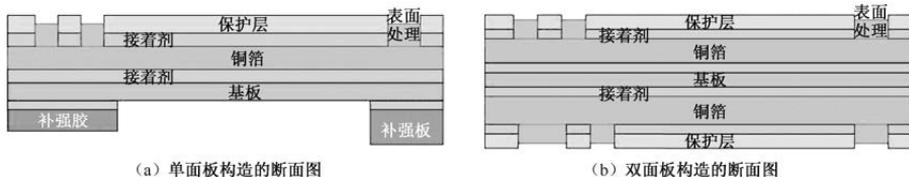


图 4-46 单面板 FPC 和双面板 FPC 的构造

4.8.3 驱动 IC 封装方式

在 TFT-LCD 中,驱动 IC 的封装方式有 COF (Chip on Film)、COG (Chip on Glass) 等。COG 中的驱动 IC 以裸片的形式压接在玻璃上,COF 中的驱动 IC 压接在 TAB 胶条上,然后用环氧树脂密封胶进行保护。TAB 胶条的基材是聚酰亚胺胶带,基材上涂布黏合剂后贴上铜箔,铜箔上的配线图案是根据驱动 IC 的引脚 (Bump) 定义刻蚀形成的。

图 4-47 给出了 TCP 的封装结构。如图 4-47 (a) 所示, TCP 封装是把驱动 IC 的引脚与聚酰亚胺胶带上的 Cu 引脚以共晶焊方式接合,并用环氧树脂密封胶保护的一种技术。TCP 由三层材料构成,如果需要把 TCP 进行折弯,就要在 TCP 上多加两个狭缝,结果就是总长度增大,成本增加。TCP 的实物图如图 4-47 (b) 所示。

图 4-48 给出了 COF 的封装结构。如图 4-48 (a) 所示, COF 是一种晶粒软膜封装技术,由聚酰亚胺层和铜箔层两种材料构成。COF 厚度比较薄,遇到结构设计上需要折弯的地方时,可以直接折弯。COF 的结构类似单面板



的 FPC, 除使用的胶不同外, COF 的厚度及挠折性远优于 FPC。由于 COF 轻薄短小、封装密度高, 并且大多是两层膜结构, 因此与显示屏、PCB 及 IC 各组件压接都在同一平面上。COF 的实物图如图 4-48 (b) 所示。

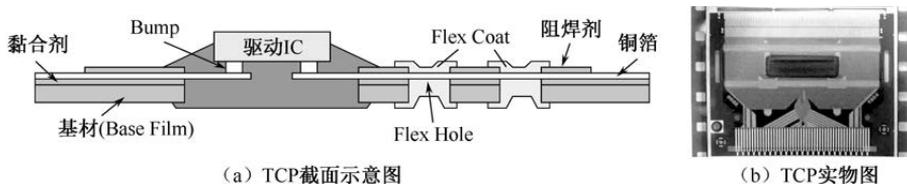


图 4-47 TCP 的封装结构

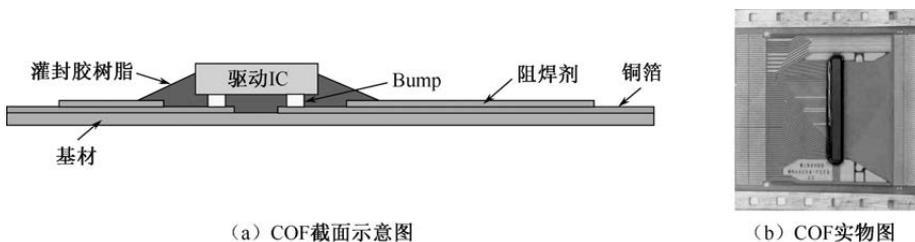


图 4-48 COF 的封装结构

COG 是直接将驱动 IC 的引脚与玻璃基板的电极端子面对面压接连通的封装技术。图 4-49 为 COG 的封装实物图。低温、低应力、高密度的 COG 技术相比其他封装方式, 具有大幅降低封装成本的优势。同时, 形状小型化及产品轻量化, 以及可以得到比 TAB 更高的信赖度也是使用 COG 的主要原因。

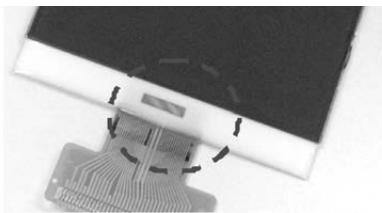
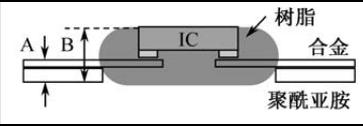
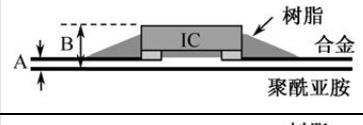
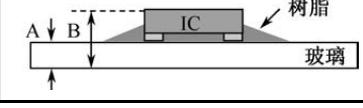


图 4-49 COG 的封装实物图

表 4-10 给出了各种主流驱动芯片封装方式的比较, 从该表上可以明显地看出, COF 无论是在挠折性、厚度方面, 还是与面板接合的区域方面, 都远优于其他技术, 且主要驱动电路及周边组件亦可直接打在软模上, 从而可节省 PCB 或 FPC 的空间及厚度, 也可以节省用料成本。



表 4-10 各种主流驱动芯片封装方式的比较

封装技术	尺寸 (mm)	柔性	厚度	占用空间
TCP 	A: 0.15 B: 1.0 TYP	弱	薄	大
COF 	A: 0.05 B: 0.7 MAX	很好	很薄	很小
COG 	A: 0.7 B: 1.4	弱	超薄	超小

4.9 背光源

TFT-LCD 的背光源主要由光源、光学膜片和导光板等材料构成。固定支撑这些材料的胶框和钣金主要涉及结构设计范畴, 本书将在本书第 10 章中进行详细介绍。

4.9.1 光源

背光源使用的光源决定了背光源的功耗、亮度、颜色等光电参数, 也决定了其使用条件和使用寿命等特性。光源按发光形状分为线状光源、点状光源和面状光源三大类。在 TFT-LCD 中, 主要采用的是 CCFL 线状光源或 LED 点状光源。

1. CCFL 光源

CCFL 是一个密闭的气体放电管, 在管子的两端是阴冷极, 采用镍、钼和锆等金属制成, 无须加热即可发射电子。灯管内主要是惰性气体氩气 (Ar), 也有少量的氖气 (Ne) 和氙气 (Kr) 作为放电的触媒, 还有大量的汞气 (Hg)。冷阴极管的基本结构和发光原理如图 4-50 所示。在 CCFL 两端加一个 1500 ~ 1800V 的启动电压, 高电压电极激发的电子撞击 Ne 和 Ar, 高能 Ne 和 Ar 撞击 Hg 后释放出紫外光, 波长大约是 253.7nm。通常, 只有 60% 电能会转化成紫外光, 其他电能会转化为热能消耗掉。灯管的内壁涂有一层薄薄的白色荧光粉, 这层荧光粉在吸收灯管内的紫外光后会发出可见光, 灯管点亮, 这个点亮的过程只有 1 ~ 2s。灯管被点亮后, 只需要一个比启动电压低很多的



维持电压, 一般为 500~800V, TV 为 1500V 左右。CCFL 是一个非线性负载, 灯管的供电必须是交流正弦波, 频率为 40~80kHz。CCFL 灯管可以做得非常细, 可以实现 2mm 以下的管径。

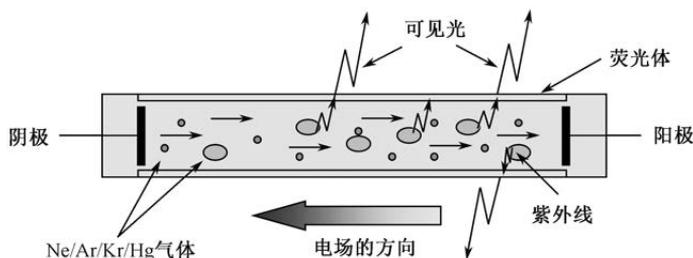


图 4-50 冷阴极管的基本结构和发光原理

CCFL 灯管的亮度与管内电流成正比, 与管子直径成反比。CCFL 灯管的寿命与管内水银量成正比, 与管内电流成反比。CCFL 在阴极的热量发生少, 亮度、寿命特性良好, 电极的构造简单。CCFL 在开始启动时, 当电压还没有达到启动电压时, 灯管呈正电阻 (数兆欧), 一旦达到启动值, 灯管内部发生电离放电, 产生电流, 此时电流增加, 灯管两端电压下降, 呈负阻特性。所以, CCFL 触发点亮后, 在电路中必须有限流装置, 把灯管工作电流限制在额定值。电流过大会烧毁灯管, 电流过小点亮又难以维持。CCFL 的初期启动电压高, 电压驱动元件是逆变器, 一个逆变器可以驱动一根甚至多根灯管。

CCFL 作为侧光式背光源的光源, 需要在面向导光板的对侧加装灯管反射罩, 以反射 CCFL 灯管的光, 使之进入导光板内加以利用, 从而提高光的利用率。

2. LED 光源

LED 是一种半导体固体发光器件, LED 的基本结构如图 4-51 所示, 主要由 LED 晶粒、荧光粉、发射镜、棱镜、衬底等组成。实际应用中, 把半导体材料置于一个有引线的支架上, 四周用树脂密封, 起到保护内部功能引线的作用。为了减小体积, LED 可以采用侧发光结构。

LED 的工作原理如图 4-52 所示。当一个正向偏压施加于 PN 结两端, 由于 PN 结势垒的降低, P 区的正电荷将向 N 区扩散, N 区的电子也向 P 区扩散, 同时在两个区域形成非平衡电荷的积累。由于电流注入产生的少数载流



子不稳定, 对于 PN 结系统, 注入价带中的非平衡空穴要与导带中的电子复合, 其中多余的能量以光的形式向外辐射, 电子和空穴的能量差越大, 产生的光子能量就越高。根据半导体材料的不同, 可以选择性地发出红、黄、蓝、绿、青、橙、紫、白等不同颜色的光。若 PN 结加反向电压, 则少数载流子难以注入, 故不发光。LED 发光的强弱与驱动电流的大小有关。



图 4-51 LED 的基本结构

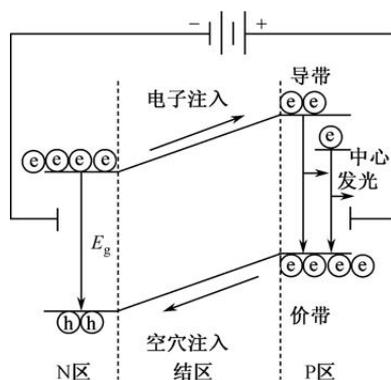


图 4-52 LED 的工作原理

LED 与 CCFL 相比, 具有节能、环保、轻薄和高品质等优点。LED 的内部驱动电压远低于 CCFL, 发光效率是 CCFL 的两倍以上, 不含汞这样成本高且对环境危害很大的物质。表 4-11 列出了 LED 光源和 CCFL 光源的比较结果。此外, LED 体积小且出光方向性好, 可以大幅度减小传统背光源中导光板的厚度, 同时还省略了灯管反射罩。

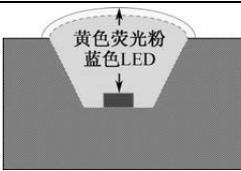
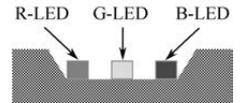
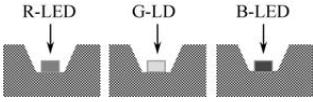
表 4-11 LED 光源和 CCFL 光源的比较

项目		LED 光源	CCFL 光源
光学效果	背光均匀性	好 (黑色不均)	一般
	发光效率	好	一般
	色度域 (NTSC)	>105% (可用 RGB-LED)	约 72%
	对比度	高 (动态对比度更佳)	一般
设计相关	驱动	常规直流电压	高压
	散热	差 (需要散热设计)	好
	点灭时间	纳秒级	1~2s
应用	工作寿命 (小时)	100 000	20 000~50 000
	外形	轻薄	厚重
	环保	无辐射、无重金属、可回收	有辐射、含汞、不可回收
	应用环境	不受限	低温启动能力差



LED 光源的种类与特点如表 4-12 所示。LED 光源主要有四种类型：①蓝色 LED 加黄色荧光粉形成白光；②紫外或近紫外 LED 加 RGB 荧光粉形成白光；③独立的 RGB 三色 LED 一体化封装形成白光；④单个 RGB 三色 LED 混色后形成白光。为了提高色度域，有的 LED 光源采用蓝色 LED 加 RG 荧光粉的结构。RGB 三色 LED 一体化封装在实际使用时，可能采用 R-LED：G-LED：B-LED 数量比为 1：2：1 的结构。

表 4-12 LED 光源的种类与特点

种类	图示	特点
蓝色 LED+黄色 荧光粉		优点：结构简单，发光效率高 缺点：红光成分少，还原性差（约 65%）
（近）紫外 LED+ RGB 荧光粉		优点：色彩还原性好 缺点：紫外线使封装树脂和荧光粉加速老化
RGB 三色 LED 一体化封装		优点：无须外部混光，背光源结构紧凑 缺点：受电流与散热影响大，驱动复杂，芯片封装存在问题
单个 RGB 三色 LED 混色		优点：单独散热设计，光输出效率高 缺点：需要进行专门的混光设计

4.9.2 光学膜片

背光源中使用的光学膜片主要分为两类：一类是扩散膜和反射片，用于加强面光源的发光均匀性；另一类是增亮膜，用于提高背光源的出光亮度。

1. 扩散片

根据位置不同，靠近导光板的扩散片叫下扩散片，靠近显示屏的扩散片叫上扩散片。扩散片的基材是聚对苯二甲酸乙二醇酯 PET、聚碳酸酯 PC 等透光率高的材料。通常，采用亚克力树脂作为扩散层和保护层的材料。在扩散层中加入粒径不规则的 PMMA 等透明小颗粒作为扩散粒子。光线经过扩



散层时会不断地在两个折射率相异的介质中穿过，引起光线发生许多折射、反射与散射的现象，从而形成光学扩散的效果。保护层中加入粒径均匀的小颗粒可以起到抗黏着的作用。

如图 4-53 所示为扩散片的光学原理，式 (4-19) 给出了透过扩散片的全部光的透光率。下扩散片的主要功能是让光线透过扩散涂层产生漫反射，使光线均匀分布，以保证背光源面内亮度均一化。使用下扩散片可以增加背光源的光辐射面积，虽然降低了单位面积的光强度，但是正上方的光强度会有所增加。下扩散片的这种功能要求具有较高的 Haze 值，Haze 比例如式 (4-20) 所示。使用下扩散片可以掩饰导光板的一些问题。上扩散片的功能是防止位于棱镜片上的棱镜图案与显示屏直接接触发生刮伤等问题，所以上扩散片也叫保护片。另外，上扩散片在某种程度上缩小了视野角。这样的功能要求，对应的 Haze 值较低。使用上扩散片可以部分屏蔽棱镜片外表上的牛顿环、异物等问题对显示品质的影响。

$$\text{全光透光率}(\%) = \text{平行透光率} + \text{扩散透光率} \quad (4-19)$$

$$\text{Haze}(\%) = \text{扩散透光率} \div \text{全光透光率} \quad (4-20)$$

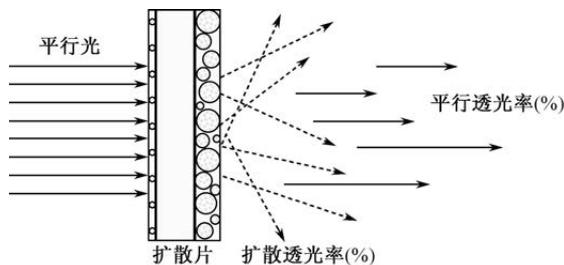


图 4-53 扩散片的光学原理

2. 增亮膜

增亮膜包括 BEF (Brightness Enhanced Film) 和 DBEF (Double Brightness Enhanced Film) 两种。BEF 与 DBEF 的结构原理不同，增亮效果也不一样。BEF 通过聚光原理，把发散的光汇聚在一个更小的范围内，以提升这个范围内的光亮。DBEF 通过反射再利用，从整体上提升光源的亮度。

BEF 是棱镜型亮度强化膜片，基本结构是在 PET 材料上用丙烯酸树脂制作成重叠的棱镜形状。如果需要在四个方向上聚光，则可以叠放两张垂直的 BEF。使用 BEF 会导致垂直棱镜方向上的视野角变窄。常用的 BEF 是棱镜片，表面含有像屋檐一样的棱镜结构。棱镜片位于下扩散片和上扩散片之间，



棱镜面根据需要既可朝上也可朝下。棱镜片作为一种聚光装置,主要利用全反射和折射,将经过下扩散片出来的光,集中在一定角度范围内出射,从而提高该视野范围内的亮度,但是在提高背光源亮度的同时,视角角相对变窄。

如图 4-54 所示为棱镜片的聚光原理:由背光源入射到棱镜片内部的光,一部分经过两次折射后射出棱镜(光的出射角度较小,出射角度受限于棱镜角度),一部分经过一次全反射一次折射进入下一个棱镜(其中有的光线会发生逃逸现象),剩下的光经过两次全反射回到背光源,经过背光源的循环之后再次回到棱镜片。这些光线直到符合出射条件后,才会停止在背光源中的循环。

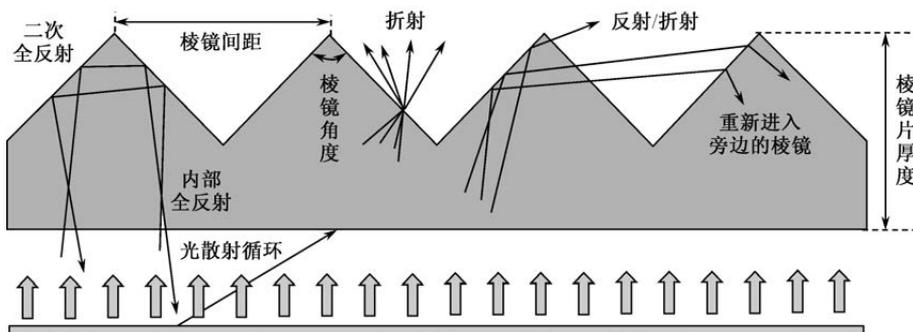


图 4-54 棱镜片的聚光原理

DBEF 是一种多层膜结构的光学增亮膜。DBEF 在 $100\mu\text{m}$ 的厚度中集成了 800 层不同厚度、不同折射率的薄膜,通过光的干涉达到对光进行偏振态选择和提高反射的作用。通过 DBEF 膜厚的不断变化实现全光谱的反射。所以, DBEF 可以看作反射型偏光片,相对地,传统偏光板就是吸收型偏光板。如图 4-55 所示为 DBEF 和传统偏光板在工作原理上的对比。

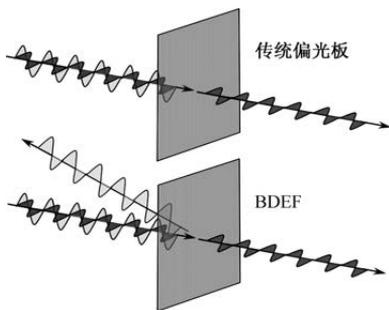


图 4-55 DBEF 和传统偏光板在工作原理上的对比



通常, DBEF 配合 BEF 一起使用。DBEF 不像 BEF 那样通过将光汇聚来提高正视亮度, 而是不改变光的分布, 将各个方向上的出光量都进行提高。如图 4-56 所示给出了使用 DBEF 后的光增亮原理。DBEF 反射偏振光, 透过相垂直的偏振光, 通常反射效率可高达 95% 以上, 透光率可高达 85% 以上。反射的光被背光系统重新消偏振而再次被 DBEF 过滤, 直到符合了 DBEF 透射条件才可以穿过。如果将 DBEF 的透光轴调整到和 TFT-LCD 显示屏下偏振片相同的方向上, 那么理论上, DBEF 会将通过下偏振片的光量提高一倍。实际上, DBEF 对背光源整体亮度的提升范围为 40% ~ 45%。

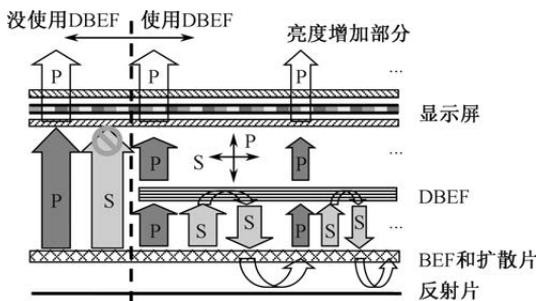


图 4-56 使用 DBEF 后的光增亮原理

3. 反射片

反射片的功能是反射 CCFL 或 LED 等光源的光线, 使其进入导光板或扩散板, 以提高背光源的光源利用效率。此外, 对于侧光式结构而言, 光源的光进入导光板后, 有些光会从导光板出来, 反射片可以将这些光重新反射到导光板。反射片是在 PET 基材下部形成一层反射率高的白色聚酯薄膜结构, 反射片的工作原理如图 4-57 所示: 光在 PET 抗紫外线的表面进行第一次反射, 进入 PET 基材的光通过气泡的全反射作用进行主要的反射, 透到局部的光被涂在下方的反射层最终反射回去。

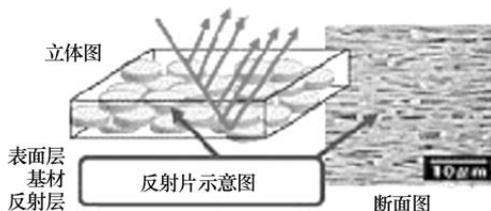


图 4-57 反射片的工作原理



镜面反射片的设计原理类似 DBEF, 使用各向同性的不同种薄膜组合而成, 最后得到在各个方向上反射率都非常高的反射片。反射率在 99% 以上的高性能反射片, 可以用于灯管周围和导光板下部的反射。使用了棱镜片和 DBEF 后, 光会在背光源中循环反射, 所以反射片的反射率越高越好。

4. 扩散板

扩散板用于直下式背光源中, 主要功能有: ①对扩散片、增亮膜等起机械性支撑作用; ②将 CCFL 线光源或 LED 点光源均匀扩散成面光源; ③在发光体和光学膜片、显示屏之间形成一道隔热的耐热板。扩散板呈半透明(乳白色)状, 在透明基材里混入折射率不同的添加剂, 用于反射和折射光源发出的光线, 加上扩散板的设计, 使扩散板面内发光亮度达到均一化。有时, 扩散板朝光源一侧印刷点状遮光图案, 光源正上方的点较大, 光源之间的点较小。扩散板会因温度和湿度的变化而引起热膨胀变形, 设计时要在扩散板和边框之间留一定的间隙, 同时选择材料时要选择吸水性小的材料。

扩散板特性评价项目包括: 透光率、扩散率、亮度及亮度的面均一性等光学特性指标; 耐光性、带电防止性等信赖性指标; 吸水弯曲控制、画面不均试验等机械特性指标。扩散板一般用于大尺寸 TFT-LCD 中, 常见的要求是机械规格上要确保不发生弯曲变形, 光学规格上要确保同时具备高透光率和高的光线均匀扩散(雾面程度)功能。集成扩散片、棱镜片等功能的复合型扩散板如图 4-58 所示。复合型扩散板加工复杂, 形状必须与模组参数进行优化配置。

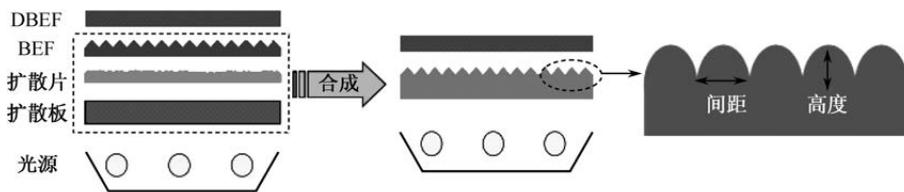


图 4-58 集成扩散片、棱镜片等功能的复合型扩散板

4.9.3 导光板

应用于侧光式背光源的导光板可以使 CCFL、LED 等光源发出的线性光变为发光效率好的面性光。对导光板面向光源的入射端进行镜面研磨, 可以使所有入射角的光线都能够入射到导光板内。从导光板出射的光线, 从侧面



看亮度大,通过在导光板上配置光学膜片,可以实现正面视角亮度达到最大。

1. 导光板基本原理

导光板的工作原理如图 4-59 所示,将位于背光源侧面的光源射出的光,通过全反射分布到背光源的整个面上。导光板内部的全反射,使得光在整个导光板内传输,不能从导光板的上侧即背光源正面射出。为了将光从背光源正面射出,在导光板下侧需要设计一些网点,将光的全反射改为乱反射,从而射出导光板。导光板的全反射和网点的乱反射是导光板的两大基本原理。

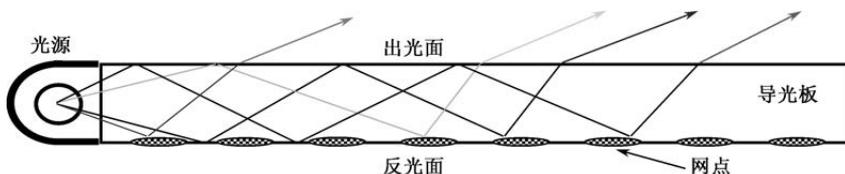


图 4-59 导光板的工作原理

空气入射到导光板的最大入射角是 90° , 导光板(以 PMMA 材料为例)的折射率是 1.49, 那么最大折射角(临界角)是 42.2° 。在下底面的最小入射角是 $90^\circ - 42.2^\circ = 47.8^\circ$, 大于临界角 42.2° , 因此发生全反射。如果导光板下底面没有印刷反射点, 则入射光会在导光板内, 经过多次全反射到达入射端面的相对侧出射, 导光板的正面没有光线出射。故为了使导光板面内发光, 必须使导光板内的光处于临界角以下。

改变光线角度的常用方法有两种: ①在导光板和空气的界面加上折射率不同的一层物质, 如在下底面印刷规则排列的方形反射点, 这种方式用于尺寸大的 TFT-LCD, 但模拟计算难度大, 效率低; ②设计凹凸形状, 主要用于尺寸不大的 TFT-LCD, 用模拟软件容易计算。

2. 导光板种类

导光板的种类根据材料、工艺及网点形成技术的不同有不同的分类。

导光板采用的是一些树脂材料, 主要有 PMMA (聚甲基丙烯酸甲酯, 俗称亚克力或有机玻璃)、Zeonor (环烯的热可塑性树脂)、PC (聚碳酸酯) 三种。对导光板材料特性的基本要求包括: ①引起亮度不均的异物要少; ②高折射率, 保证单位面积的能量使用率大, 有效出光角较小; ③透明度要高, 透光率要达到 90% 以上, 内部的损失要小; ④要有 80°C 以上的耐热性,



保证不变形；⑤在低温环境下要有一定的流动性，以达到成型或薄形大面积成型。此外，还要具备高表面硬度、低吸水率、低膨胀率等特性。在三种导光板材料中，PMMA 具有较低的表面粗糙度和良好的光学特性；Zeonor 的优点是比重低和低吸水率，缺点是产能很低，单价很高；PC 的缺点是全光透光率低。

导光板的制作方法主要有射出法和裁切法两种。射出法的制作工艺简单，但是一般适用于小尺寸的导光板，尺寸的变化量比较大，制作时间比较长。裁切法的制作工艺相对复杂，但对导光板的尺寸没有限制，尺寸变化量小，制作时间短。

导光板的断面形状有楔形和平板形两种。楔形板厚度薄，最薄外厚度达到 0.5mm 左右，平板形的厚度在 2mm 左右。楔形导光板和光源相对的一面出射的光损失少，效率比平板形的高。楔形导光板的优点是在板厚薄的一面安装信号处理基板，使得装置薄型化，由于反射点是一体成型法形成的，所以价格便宜、质量小，缺点是尺寸难以做大、板厚不均一、容易弯曲。平板形导光板用于两侧配置光源的场合，大尺寸 TFT-LCD 使用场合较多。平板形导光板的优点是可以定尺板切削加工制作，板厚也能做厚，缺点是两边都有灯光出射，存在反射损失，效率低下，同时由于反射点是后续加工上去的，所以价格高，精密的反射图案形成困难，质量比较大。

导光板的种类按照网点形成方法的不同，可以分为印刷式网点和非印刷式网点。印刷式网点是在导光板完成外形加工后，以印刷方式将网点印在反光面。根据印刷所用油墨的干燥不同，可分为热干性油墨印刷和 UV 油墨印刷两种。非印刷式网点是将网点在导光板成型时直接成型在反光面上。非印刷方式主要有化学蚀刻法、精密机械切削法、光微影法和内部扩散法几种。

本章参考文献

- [1] S. H. Chen, H. S. Koo, W. Y. Chen, et al. Advanced Photo Spacer Technology for Large-sized TFT-LCD[J]. Sid Symposium Digest of Technical Papers, 2005, 36(1):539-541.
- [2] Xiao Y, Wang D, Jiang J J, et al. Effect of sublimate components on performance of photo spacer in TFT-LCD[J]. Chinese Journal of Liquid Crystals & Displays, 2016, 31(1):47-51.
- [3] Jeong T, Kim M, Lee E, et al. Efficient & Selective Rework of LC Alignment Layer



- with Photo-Spacer, Protrusion, and Resin Black Matrix on CF & TFT[J]. Sid Symposium Digest of Technical Papers, 2012, 34(1):371-373.
- [4] Hoysan S F, Kuroki H. Effects on Seal Material Resulting from a Pre - Assembly Temperature Difference Between the TFT and CF Substrate[J]. SID Symposium Digest of Technical Papers, 2005, 36(1): 76-79.
- [5] Jeong T, Kim M, Lee E, et al. Efficient & Selective Rework of LC Alignment Layer with Photo-Spacer, Protrusion, and Resin Black Matrix on CF & TFT[J]. Sid Symposium Digest of Technical Papers, 2012, 34(1):371-373.
- [6] Chi-Neng Mo, Mei-Tsao Chian, Jian-Min Jeng, et al. 7 Inch Field Emission Backlight Unit Assembly using TiO₂ Coated Spacer for LCD Panel[J]. Sid Symposium Digest of Technical Papers, 2009, 40(1):142-145.
- [7] S. H. Chen, H. S. Koo, W. Y. Chen, et al. Advanced Photo Spacer Technology for Large-sized TFT-LCD[J]. Sid Symposium Digest of Technical Papers, 2005, 36(1):539-541.
- [8] Kim Y G, An J, Lee K D. An automated microscope inspection system for inspecting the status of ball spacer and seal in the cell process of LCD panel[J]. ICCAS-SICE 2009, 2009, 11:5524 - 5528.
- [9] Liu P T, Chou Y T, Su C Y, et al. Using electroless plating Cu technology for TFT-LCD application[J]. Surface and Coatings Technology, 2010, 205(5):1497-1501.
- [10] Ning H L, Jeong C O, Song K Y, et al. Half-Buried Structure Cu Bus Line in TFT LCD[J]. Key Engineering Materials, 2010, 428-429:329-334.
- [11] Horng-Show Koo, Mi Chen, Po-Chuan Pan. LCD-based color filter films fabricated by a pigment-based colorant photo resist inks and printing technology[J]. Thin Solid Films, 2006, 515(3):896-901.
- [12] Fu-Ming Tzu, Jung-Hua Chou. Slit-Mura Detection through Non-contact Optical Measurements of In-Line Spectrometer for TFT-LCDs[J]. Ieice Transactions on Electronics, 2009, 92-C(3):364-369.
- [13] Bui T S, Kim J, Jung E J, et al. High optical density and low dielectric constant black matrix containing graphene oxide and carbon black on color filters[J]. Displays, 2013, 34(3):192-199.
- [14] Tzu F M, Chou J H. Optical density measurement of thin-film transistor liquid crystal display by a monochrome light-emitting diode[J]. Applied Optics, 2009, 48(17):3165.
- [15] Zhan H, Xu Z, Tian C, et al. Achieving standard wide color gamut by tuning LED backlight and color filter spectrum in LCD[J]. Journal of the Society for Information Display, 2014, 22(11):545-551.



- [16] Majid A, Serebryannikov A E, Amin K, et al. Toward Electrically Tunable, Lithography-Free, Ultra-Thin Color Filters Covering the Whole Visible Spectrum[J]. Scientific Reports, 2018, 8(1):11316.
- [17] Erno H. A. Langendijk. A novel spectrum-sequential display design with a wide color gamut and reduced color breakup[J]. Journal of the Society for Information Display, 2007, 15(4):261-266.
- [18] Nishikawa M, Sano K, Miyamoto T, et al. Pretilt Angles of Liquid Crystal on Organic-Solvent-Soluble Polyimide Alignment Films[J]. Japanese Journal of Applied Physics, 1994, 33:4152-4153.
- [19] Lee S G, Hong S H, Hwang Y J, et al. A Study on Image Sticking of Photo Reactive Polyimide Alignment Layer for LCD[J]. Sid Symposium Digest of Technical Papers, 2012, 39(1):1808-1810.
- [20] Chen J, Bos P J, Johnson D L, et al. Four-domain twisted nematic liquid crystal display fabricated by reverse rubbed polyimide process[J]. Journal of Applied Physics, 1996, 80(4):1985.
- [21] Ahn H J, Kwak C H, Park H, et al. Phase Separation of Photo-Aligned Polyimide Blends for Robust Reliability[J]. SID Symposium Digest of Technical Papers, 2017, 48(1):582-584.
- [22] Kim H Y, Jeon Y J, Hwang J Y, et al. Residual DC characteristics in the IPS-LCD by capacitance-voltage hysteresis method on a polymer layer[J]. Current Applied Physics, 2002, 2(3):237-240.
- [23] Fu X F, Shuai Y, Gu Y. Study on the polyimide alignment films with side chain containing biphenyl unit[J]. Polymeric Materials Science and Engineering, 2006, 22(3):227-230.
- [24] Kim Y G, An J, Lee K D. An automated microscope inspection system for inspecting the status of ball spacer and seal in the cell process of LCD panel[J]. ICCAS-SICE 2009, 2009, 11:5524 - 5528.
- [25] T. Uesaka, T. Toyooka, Y. Kobori. Wide-Viewing-Angle Reflective TN-LCD with Single Polarizer and Hybrid Aligned Nematic Compensation Films[J]. Sid Symposium Digest of Technical Papers, 1999, 30(1):94-97.
- [26] Lee C T, Lin H Y. Ultra-wide-view patterned polarizer type stereoscopic LCDs using patterned alignment[J]. Optics Express, 2012, 20(2):1700.
- [27] Lin T I, Hsieh C Y, Li I Y, et al. Stress and stress relaxation behaviors of multi-layered polarizer structures under a reliability test condition characterized by use of a bending beam technique[J]. Japanese Journal of Applied Physics, 2015, 54(4):046601.



- [28] Xie Z L, Cheng H F, Xu S Y, et al. New Reflective BTN LCD Modes with a Rear Retardation Film[J]. Sid Symposium Digest of Technical Papers, 2012, 31(1):759-761.
- [29] Jiao M, Ge Z, Wu S T. Wide-view MVA-LCDs with an achromatic dark state[J]. Journal of Display Technology, 2009, 5(5): 141-146.
- [30] Palto S, Kasianova I, Kharatiyan E, et al. Thin coatable birefringent films and their application to VA and IPS mode LCDs[J]. Sid Symposium Digest of Technical Papers, 2007, 38(1):1563-1566.
- [31] Jiao M, Ge Z, Wu S T. Achromatic Dark State of MVA-LCDs with a Negative C-Plate and a Biaxial Film[J]. Sid Symposium Digest of Technical Papers, 2012, 40(1):1555-1558.
- [32] Xie B, Shi X Q, Ding H. Understanding of Delamination Mechanism of Anisotropic Conductive Film (ACF) Bonding in Thin Liquid Crystal Display (LCD) Module[J]. IEEE Transactions on Components & Packaging Technologies, 2007, 30(3):509-516.
- [33] Lee W Y, Oh J, Kim L S. A LOG-Induced SSN-Tolerant Transceiver for On-Chip Interconnects in COG-Packaged Source Driver IC for TFT-LCD[J]. IEEE Transactions on Circuits and Systems II: Express Briefs, 2013, 60(1):21-25.
- [34] Nam H, Oh K Y, Lee S W. CCFL Backlight Solution for Low-Cost Liquid Crystal Televisions without Image Artifacts[J]. IEEE Transactions on Consumer Electronics, 2009, 55(3):1021-1027.
- [35] Cho E S, Hong S J, Kwon S J. Analysis on the Photocurrent in a-Si:H Thin Film Transistor in Terms of Spectral Characteristics of CCFL Backlight[J]. Molecular Crystals and Liquid Crystals, 2009, 507(1):325-334.
- [36] Chiu H J, Cheng S J. LED Backlight Driving System for Large-Scale LCD Panels[J]. IEEE Transactions on Industrial Electronics, 2007, 54(5):2751-2760.
- [37] Lo Y K, Wu K H, Pai K J, et al. Design and implementation of RGB LED driver for LCD backlight modules[J]. IEEE Transactions on Industrial Electronics, 2010, 56(12):4862-4871.
- [38] Lee W, Patel K, Pedram M. White-LED backlight control for motion-blur reduction and power minimization in large LCD TVs[J]. Journal of the Society for Information Display, 2012, 17(1):37-45.
- [39] Peng H J, Zhang W, Hung C K, et al. High contrast LCD TV using active dynamic LED backlight[J]. Sid Symposium Digest of Technical Papers, 2012, 38(1):1336-1338.
- [40] Na H, Hong S, Kim J, et al. Analysis of roll-stamped light guide plate fabricated with laser-ablated stamper[J]. Optics & Laser Technology, 2017, 97:346-353.



- [41] Na H, Hong S, Kim J, et al. Analysis of roll-stamped light guide plate fabricated with laser-ablated stamper[J]. Optics & Laser Technology, 2017, 97:346-353.
- [42] Fan C W, Pan J W, Tu S H. A Novel Backlight System with High On-axis Luminance and Small Viewing Angle[J]. Sid Symposium Digest of Technical Papers, 2012, 42(1):886-889.
- [43] Huang B L, Guo T L. Integrated backlight module to provide a collimated and uniform planar light source[J]. Applied Optics, 2016, 55(26):7307.
- [44] Pan J W, Fan C W. High luminance hybrid light guide plate for backlight module application[J]. Optics Express, 2011, 19(21):20079-20087.
- [45] Xie B, Hu R, Chen Q, et al. Design of a brightness-enhancement-film-adaptive freeform lens to enhance overall performance in direct-lit light-emitting diode backlighting[J]. Applied Optics, 2015, 54(17):5542.



TFT-LCD 工艺技术

产品设计需要确立最佳的工艺条件。只有掌握工艺技术才能准确判断各种缺陷的形成机理，并在新产品进行显示特性确认和评价时找出相应的对策。TFT-LCD 工艺按加工顺序分为阵列工艺、成盒工艺和模块工艺。

5.1 阵列工艺技术

阵列工艺类似半导体集成电路工艺，是在玻璃基板上形成 TFT 器件、像素等图案。阵列工艺包含洗净、PECVD 成膜、PVD 成膜、光刻胶涂布、曝光、显影与剥离、湿刻、干刻等技术，经过 4~5 次重复最终在玻璃基板上形成 4~5 层薄膜的图案。阵列工程每层薄膜的图案形成过程如图 5-1 所示：把玻璃基板清洗干净后成膜，在成膜基板上涂布 PR 后用掩膜版（MASK）进行曝光，把需要的图案从掩膜版转印到 PR 上，经过显影洗去 PR 中感光的部分，留下的 PR 就是所需的图案；接着进行刻蚀工程，去掉无 PR 保护的薄膜，留下的就是所需的薄膜图案；最后把 PR 剥离。在阵列工艺最后要进行退火处理，检查工程根据需要贯穿整个阵列工艺。

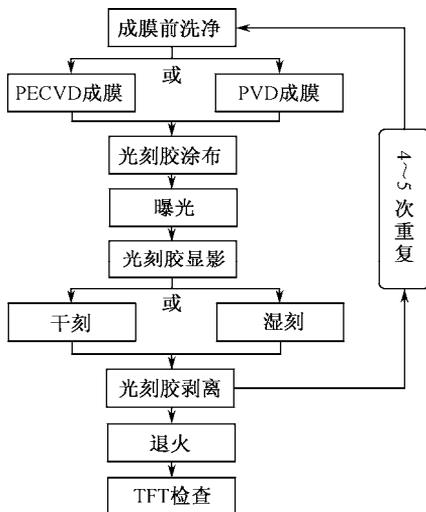


图 5-1 阵列工艺每层薄膜的图案形成过程



5.1.1 阵列工艺流程

阵列工艺的工程名称与内容如表 5-1 所示。形成五层薄膜图案的阵列工艺按成膜顺序依次分为 G 工程、I 工程、D 工程、C 工程和 PI 工程。G 工程形成扫描线 (TFT 栅极) 相关的图案, I 工程形成 TFT 沟道用硅岛图案, D 工程形成数据线 (TFT 源漏极) 相关的图案, C 工程形成接触孔图案, PI 工程形成像素电极。每形成一层薄膜图案, 就需要一张掩膜版, 故五层薄膜图案的工艺称为 5MASK 工艺。每形成一层薄膜图案, 就需要进行一次光刻胶的图案处理, 故五层薄膜图案的工艺又称 5PEP (Photo Engraving Process)。

表 5-1 阵列工艺的工程名称与内容

工程名称	工程内容
G 工程	投入洗净→G-PVD→G-PR→G-WE→PR 剥离
I 工程	成膜前洗净→1stSiN _x -CVD→成膜前洗净→3 层 CVD→I-PR→I-DE→PR 剥离
D 工程	成膜前洗净→D-PVD→D-PR→D-WE→CH-DE→PR 剥离
C 工程	成膜前洗净→PA-CVD→C-PR→C-DE→PR 剥离
PI 工程	成膜前洗净→PI-PVD→PI-PR→PI-WE→PR 剥离→退火前洗净→退火

G 工程、I 工程、D 工程、C 工程和 PI 工程的工艺处理及断面结构如表 5-2 所示。阵列工艺的五大工程以 TFT 开关为核心, 与栅极相连的扫描线和与源极相连的数据线都要在显示屏外的端子上压接驱动 IC, 与漏极相连的像素电极通过接触孔连接。TFT 开关、扫描线端子、数据线端子作为一个整体, 可以说明每个工程的具体工艺技术。

G 工程的具体工艺处理是指投入的玻璃基板经过洗净处理后, 进入 G-PVD 工程, 溅射形成一定厚度的 G 金属层。常用的 G 金属层有 Al 合金层, 或者 Al 合金与 MoNb、Ti 等的叠层 (MoNb、Ti 和 ITO 的接触电阻很小)。如果采用叠层的方式, 则需要先后进行两次 PVD 处理。接着, 在 G 金属层上涂布一层正性光刻胶 PR, 用 G 层对应的 G-MASK 进行曝光处理。被光照射到的 PR 接触显影液后, 溶于显影液, PR 被去除, 没有被光照射到的 PR 留下。PR 被去除的地方, 用刻蚀液处理后, 相应的金属也被去除掉, 只留下没有被光照射到的 PR 及其下面的金属图案。最后把基板放入剥离液, 溶解剥离掉剩余 PR, 只剩下所需的 G 金属图案。



表 5-2 G 工程、I 工程、D 工程、C 工程和 PI 工程的工艺处理及断面结构

G 工程断面图	I 工程断面图	D 工程断面图	C 工程断面图	PI 工程断面图
G-PVD	1st SiN _x 层+3 层 PECVD	D-PVD	PAS-PECVD	PI-PVD
G-PR	I-PR	D-PR	C-PR	PI-PR
用 G-MASK 曝光	用 I-MASK 曝光	用 D-MASK 曝光	用 C-MASK 曝光	用 PI-MASK 曝光
PR 显影	PR 显影	PR 显影	PR 显影	PR 显影
G-WE	I-DE	D-WE	C-DE	PI-WE
PR 剥离	PR 剥离	PR 剥离	PR 剥离	PR 剥离



G 工程结束后, 进行 I 工程的成膜前洗净。首先, 利用 PECVD 成膜工艺生成第一层 SiN_x 薄膜。接着再进行洗净, 然后连续采用 PECVD 成膜工艺生成第二层 SiN_x 薄膜、本征 a-Si 薄膜和 n^+ a-Si 薄膜 (先后形成的 SiN_x 层, 因为形成于 G 金属层上, 所以简称为 G- SiN_x 层), 分两层成膜, 从而可以有效降低针孔现象。G- SiN_x 层上的 a-Si 薄膜先采用低速成膜, 获得电子迁移率较高的 TFT 前沟道, 然后再用高速成膜, 提高生产节拍。本征 a-Si 和 D 层金属之间的接触势垒较大, 所以引入 n^+ a-Si 薄膜层来降低接触电阻。在沉积 a-Si 前, 通常对衬底用 H_2 等离子体处理, 目的是在衬底上预沉积一层 H 原子, 增大 Si 原子和衬底的浸润性。另外, 界面也是缺陷和杂质离子容易聚集的地方, 所以经常需要对界面进行等离子处理。3 层 PECVD 成膜结束后, 涂布一层 PR。在用 I-MASK 进行曝光和 PR 显影处理后, 硅岛处的 PR 被保留下来, 下面的 n^+ a-Si 和本征 a-Si 也被保留下来, 而其他地方的 a-Si 薄膜经过干刻处理后被完全去除。最后, 把 PR 剥离就留下所需的 I 层图案。

I 工程结束后, 进行 D 工程的成膜前洗净。然后用 PVD 方式形成 D 金属层。如果采用 Mo/Al/Mo 或 Ti/Al/Ti 的三层金属叠层结构, 需要进行三次 PVD 成膜工艺。D 金属成膜结束后, 涂布一层 PR, 并用 D-MASK 进行曝光。TFT 源漏极对应的 PR 和 D 端子对应的 PR 没有被光照射, 经过 PR 显影后, 这里的 PR 会留下来。经过湿刻处理, 没有被 PR 保护的 D 金属层被完全去除。D 金属图案成形后, 还要把沟道的 n^+ a-Si 薄膜去掉, 同时还要刻蚀掉一部分本征 a-Si 薄膜。最后, 把 PR 剥离, 留下所需的 D 层图案。

D 工程结束后, 进行 C 工程的成膜前洗净。首先用 PECVD 方式形成 PA- SiN_x 层, 作用是把裸露在外的 D 金属图案和 TFT 沟道保护起来。接着, 在 PA- SiN_x 层上涂布一层 PR, 并用 C-MASK 进行曝光。C-MASK 是一张反板, 只有接触孔图案的地方才让光透过, 所以, 只有连接像素电极的地方和端子处的 PR 会在光照射后, 经 PR 显影被去除掉。经过干刻处理, 把那些没有用 PR 保护的 PA- SiN_x 层完全去除。最后, 把 PR 剥离, 留下所需的 C 层图案。

C 工程结束后, 进行 PI 工程的成膜前洗净。PI 工程的工艺类似 G 工程和 D 工程。首先用 PVD 方式生成 ITO 薄膜, 然后涂布 PR, 接着用 PI-MASK 曝光, 需要留下 ITO 图案的地方光被挡住 (PR 显影后只有这里的 PR 被保留下来)。没有 PR 保护的地方, 经过湿刻处理后, ITO 薄膜被完全被去除。最后, 把 PR 剥离就留下所需的 PI 层图案。



5.1.2 玻璃基板洗净

阵列工程中的洗净方式包括干洗和湿洗两种。干洗用来清除有机物污染,以提高玻璃基板的密着力和浸润性,常用手段有 UV 洗净和 EUV 洗净。湿洗用来清除垃圾小颗粒和微小的玻璃划伤,清除垃圾小颗粒的手段有刷子、超声波 (Megasonic, MS)、高压喷洒、空化射流 (Cavitation Jet, CJ) 洗净等,清除玻璃划伤的手段有用碱性洗剂等。不同的生产线,洗净方式的组合不同。如图 5-2 所示为阵列工程中的典型洗净工艺组合。

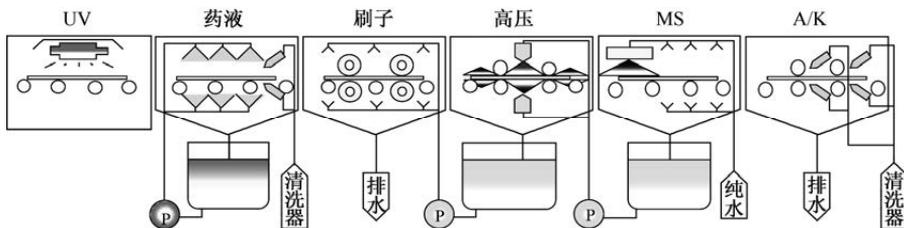


图 5-2 阵列工程中的典型洗净工艺组合

1. 干洗洗净

UV 洗净时,氧气 (O_2) 在 185nm 波长的 UV 光照射下形成臭氧 (O_3), O_3 经过 254nm 波长的 UV 光照射形成 (O_2+O^*), 其中 O^* 为活性氧原子,能去除有机污染物。EUV 洗净时, O_2 在 172nm 波长的准分子 UV 光照射下直接形成 O_3 或 O^* , O_3 经过 172nm 波长的准分子 UV 光照射形成 (O_2+O^*), 最后利用这些 O^* 去除有机污染物。

干洗的效果一般通过评价基板表面浸润性来实现,具体的评价方法有接触角测定法和濡性指数测定法。接触角测定法如图 5-3 所示,将定量的纯水滴在物质表面,使用接触角测定机测定纯水和基板的接触角 θ 。水和有机污染物是不能相互混合的,如果基板表面有有机污染物,则接触角 θ 较大。干洗后,要求接触角 θ 越小越好,一般控制在 15° 以下。濡性指数测定法是用濡性试药测定表面张力的方法,用棉棒将 $30 \sim 56\text{dyne/cm}$ 的濡性标准试药涂在基板表面以确认其扩散程度,扩散程度的判别结果依判别者的不同会有所差别。

2. 湿洗洗净

刷子洗净是利用刷子 (一般为圆盘式和辊筒式) 在基板表面的转动来去除粒径在 $10\mu\text{m}$ 左右的垃圾颗粒和有机膜,一般与药液和纯水喷洒配合使用。



考虑到刷毛对某些精细图形的影响, 多会采取刷毛不直接接触, 而利用刷毛带动基板表面的液体冲击基板, 以达到去除大粒径垃圾的目的。

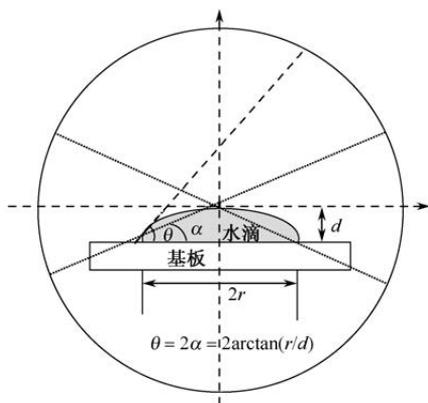


图 5-3 接触角测定法

MS 洗净是指使用超声波换能器, 将功率超声波频源的声能转化为机械振动, 并通过清洗槽壁向槽中清洗液辐射超声波, 以声波振动的能量去除基板表面粒径在 $1\mu\text{m}$ 左右的微粒。超声波作用包括超声波本身具有的能量作用、空化泡破坏时放出的能量作用及超声波对媒液的搅拌流动作用等。

高压喷洒是指利用液体与微粒间的剪应力, 将粒径在 $5\mu\text{m}$ 左右的微粒清除, 故与边界层的厚度及流体的速度有很大关系。此法受限于表面边界层的影响, 对于较小微粒而言, 去除效率并不高, 同时也存在高压损伤表面图形的问题。

CJ 洗净是指给常压水施加 1MHz 以上的电磁波, 使空气溶解于水, 再将溶有空气的水以一定的压力喷洒于玻璃表面, 利用 N_2 气泡在基板表面破裂时产生的冲击波, 使 $1 \sim 5\mu\text{m}$ 粒径的异物粒子脱离基板。

碱性溶剂洗净是指利用碱性溶液和玻璃基板的化学反应, 对基板产生软化作用来去除基板表面的微小划痕, 同时也作为 UV 对有机物去除的一个补充。

洗净完成后的基板要用气刀 A/K 干燥方式去除表面的水分。A/K 干燥能力评价采用目视法, 观察干燥后的基板表面, 确认是否有水滴或水膜在基板表面残留 (A/K 气体流量过小时发生), 或者是否有水雾从 A/K 的前端被气流送至 A/K 后端后, 重新附着在干燥完成的基板表面 (A/K 气体流量过大时发生)。



5.1.3 PVD 成膜

PVD 是指在高真空中导入放电气体,在电极之间施加高电压后发生辉光放电,借助电场加速的气体离子对靶材的轰击,使成膜材料从靶材转移到基板上。在多种 PVD 方式中,磁控 PVD 具有成膜速度快、成膜再现性好、台阶覆盖率高等优点,因此普遍应用于 TFT-LCD。采用 PVD 成膜的工艺包括 G 配线、D 配线和 ITO 层。

1. PVD 成膜的不良管控

影响 PVD 成膜规格的不良项目有残留异物、靶材溅落、ITO 靶材小瘤等。

灰尘、垃圾之类的异物是影响膜质、导致良品率下降的重要因素。异物残留形成针孔的机理如图 5-4 所示。PVD 成膜前基板表面如果存在异物,则在成膜后进行 PR 剥离时,该处可能会被一起剥离从而形成针孔,针孔发生的位置如果是配线形成的场所,就有可能形成断线等不良问题。实际生产中产生异物的原因有很多种,预防的措施主要是维持设备附近和设备内部的洁净度,保证工作环境的清洁。



图 5-4 异物残留形成针孔的机理

靶材溅落是引起配线不良问题的一个常见的工艺问题。溅落是指 PVD 靶材局部出现电弧放电,使靶材原子以液滴状附着在基板表面。MoNb 靶材溅落引起 D 配线断路不良问题的过程如图 5-5 所示:在 MoNb PVD 成膜后发生 MoNb 溅落,等 G 层湿刻后,本不该留下 G 层图案的地方就会留下 AlNd 和 MoNb 异物,G 层金属异物残留的地方在 D 层 PVD 成膜后,由于台阶覆盖率低而形成 D 断线。造成溅落的原因有靶材中存在少量气泡、靶材表面氧化物形成诱导体、靶材晶粒过于粗大等。应对靶材溅落的对策主要包括通过 Pre-PVD 除去靶材表面的氧化层,以及保持 PVD 室内较高的洁净度。

ITO 靶材小瘤是指在连续成膜时,在 ITO 靶材表面形成的凸起物。ITO 靶材小瘤的形成过程如图 5-6 所示:异物落在 ITO 靶材表面 [图 (a) 状态];并在 PVD 过程中升温变成高阻抗异物 [图 (b) 状态];异物下面的靶材不



易在 PVD 过程中被 Ar 原子击出而残留 [图 (c) 状态]; 残留凸起的四周会形成 ITO 膜 [图 (d) 状态]; 这些 ITO 膜还原成高阻抗膜, 形成小瘤 [图 (e) 状态]; 小瘤达到一定高度后引起 Arc 放电 [图 (f) 状态]; 小瘤被击散, 产生更多的异物 [图 (g) 状态]; 落在靶材和玻璃基板表面 [图 (h) 状态]; 落在 ITO 靶材上的异物又回到图 (a) 状态, 重复前面的过程。ITO 靶材小瘤的存在使成膜速度降低, 方块电阻增加, ITO 膜的透光率恶化。应对的对策包括使用高密度、表面平滑、洁净度高的 ITO 靶材, 保持较高 PVD 腔室洁净度, 以及定期清扫 ITO 靶材等。

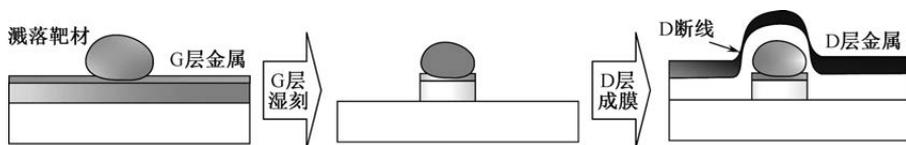


图 5-5 MoNb 靶材溅落引起 D 配线断路不良的过程

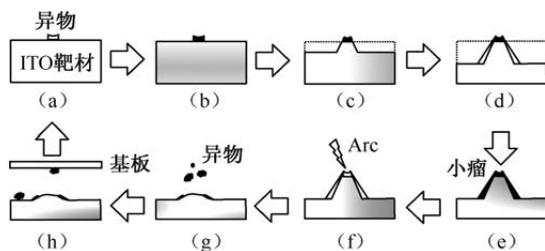


图 5-6 ITO 靶材小瘤的形成过程

2. PVD 成膜的性能指标

PVD 成膜的性能指标主要有膜厚均匀性、密着性高、膜应力高、低电阻率、台阶覆盖性高、高透光率 (针对 ITO 成膜) 等。

如果 PVD 成膜面内膜厚不均, 则会出现面内配线的膜厚不同, 相应的电阻值不同, 相应配线的写入能力不同, 最终体现为面内显示不均。如果 PVD 成膜的密着性太低, 那么一旦有机械接触薄膜就容易从基板上剥离, 从而导致显示缺陷。在成膜前洗净时, 去除基板表面的有机成分和异物可以有效增加密着性。此外, 提高基板温度, 增加薄膜和基板之间的相互扩散, 也可以有效提高密着性。

PVD 成膜呈凹面时, 属于拉伸应力; 呈凸起时, 属于压缩应力。从应力的形成机理看, 可分为热应力和内部应力, 总称为全应力。热应力是薄膜和



基板的热膨胀系数不同引起的应力，内部应力是对应薄膜成膜条件的一种应力，主要与 PVD 成膜时的 Ar 压力有关。AlNd、MoNb、Cr 等金属薄膜成膜时，Ar 压力有点高，基本表现为拉伸应力。PVD 成膜的膜应力与基板吸着的关系如图 5-7 所示。PVD 成膜的应力小，在机械手搬运时有利于基板吸着；应力太大，基板的弯曲量过大，搬送机械手的吸着垫子就不能吸着基板，从而引起工程品质问题。并且玻璃弯曲后，光学效果发生变化，薄膜曝光后形成的图案尺寸也会发生偏差，从而引起产品品质问题。

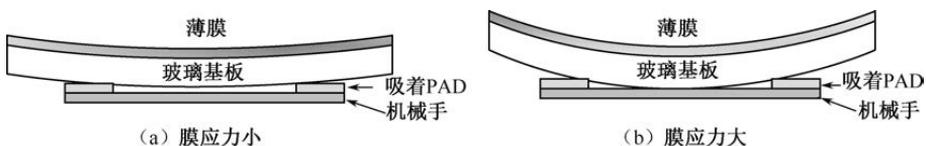


图 5-7 PVD 成膜的膜应力与基板吸着的关系

采用低电阻率的 G 配线和 D 配线，可以缩小膜厚或配线宽度。膜厚小，配线台阶处的薄膜覆盖性就好。配线宽度小，可以提升开口率。Al-Nd 合金中 Nd 的存在可以提高整体电阻率。经过 CVD、退火等 300℃ 左右的高温工程，Nd 会以 Al_4Nd 的形式从膜的粒界处析出，使 Al 的格子缺陷、翘曲等得以改善，并使薄膜电阻率下降。PVD 成膜是在 Ar 压力比较高的条件下进行的，薄膜表面凹凸不平很严重，相应地，薄膜电阻率也就大。通过降低 Ar 压力，可以降低薄膜的电阻率，但会增加薄膜的镜面反射率，引起 TFT-LCD 的对比度下降。所以，工艺上应该根据产品的需要，确定一个合理的 Ar 压力值。

D 配线和 G 配线在设计上存在交叉的地方，交叉处的 D 配线形成于 G 配线的台阶处，D 配线的台阶覆盖性对 D 配线的合格率有很大的影响。台阶覆盖性的好坏体现在台阶覆盖率上，台阶覆盖率就是爬坡的最薄处厚度与坡顶平坦处的厚度之比。G 配线台阶处的 D 配线厚度最小，这个厚度越小，台阶覆盖率就越小，就越容易出现爬坡处的 D 配线断线，以及 D 配线电阻上升等不良现象。G 配线台阶处的斜度和 G 配线的膜厚对台阶覆盖率也有影响，斜度角越低、G 配线越薄，台阶覆盖率就越高，D 配线台阶处的不合格率就越低。

对于 ITO 成膜，要保证高透光性和低电阻率。不同膜厚条件下的 ITO 透光率如图 5-8 所示。ITO 层的透光率具有波长依存性，对应不同的膜厚，白光的色偏不同。所以，要在一定的波长特性下，保持 ITO 层的高透光率。基板加热成膜 ITO 的方法可以提高 ITO 薄膜的透光率，同时还可以加速 ITO



结晶化,降低 ITO 的方块电阻。

对于 ITO 成膜,还要保证 ITO 与金属层之间的良好接触性。ITO 层除用作像素电极外,还用于连接 G 层金属和 D 层金属,以引出金属配线上的电压。在 ITO 与金属连接时,要避免 ITO 与 Al 层直接接触。在 PVD 形成 AlNd 薄膜后,Al 表面会形成致密而稳定的绝缘层 Al_2O_3 ,ITO-AlNd 的接触电阻在 $100k\Omega$ 以上,使得 AlNd 金属层与 ITO 层之间不能形成电学连接。所以,采用 AlNd 材料的配线,需要在成膜后再用 PVD 成膜形成一层 MoNb,ITO-MoNb 的接触电阻在 10Ω 量级上。

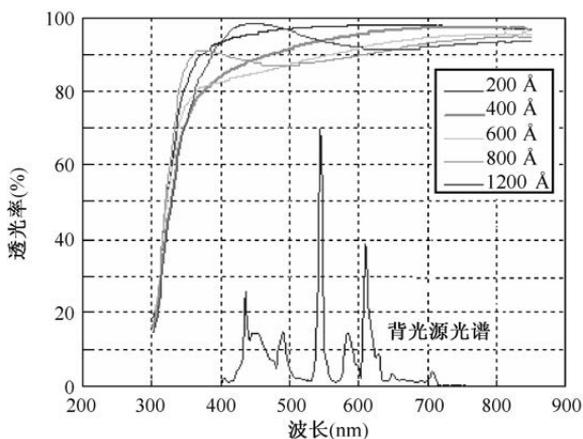


图 5-8 不同膜厚条件下的 ITO 透光率

5.1.4 PECVD 成膜

由于 TFT-LCD 所用的无碱玻璃应变点(软化点)在 $600^{\circ}C$ 左右,因此 CVD 成膜温度不能太高。PECVD 的工艺温度比热 CVD 的低,并且 PECVD 成膜膜质的控制范围大,原料气体、气体流量、流量比、压力、温度、射频功率、电极结构等成膜参数变更相对容易,所以阵列工艺的 G-SiN_x 绝缘膜、a-Si 半导体膜、PA-SiN_x 保护膜都采用 PECVD 成膜技术。

1. PECVD 成膜原理与管控

PECVD 的成膜原理如图 5-9 所示:①电子和工艺气体碰撞,产生大量的活性基;②活性基被吸附在基板上,进行表面反应;③被吸附的原子在自身动能和基板温度的作用下,在基板表面迁移,选择能量最低的点稳定堆积;④同时,基板上的原子不断脱离周围原子的束缚,进入等离子体气氛中参与



化学反应，达到动态平衡；⑤不断补充气体原料，使原子沉积速度大于原子逃逸速度，促进薄膜持续生长；⑥二次生成物和未反应气体经排气口排出。

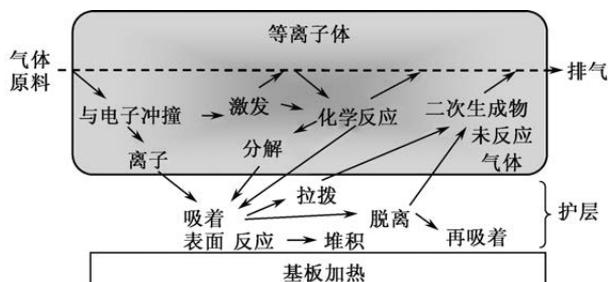


图 5-9 PECVD 的成膜原理

在 PECVD 成膜工艺中，不同成膜种类使用的气体原料不同。所以，G-SiN_x、a-Si、n⁺a-Si 和 PA-SiN_x 成膜时，需要使用不同的气体。阵列工艺不同膜种中 PECVD 成膜使用的气体如表 5-3 所示。在使用各种气体时，要特别注意防毒、防爆等问题。PECVD 成膜时在腔室的电极和内壁会堆积生成物，应力过大时会剥离产生颗粒，所以每次成膜后必须清洗掉生成物，以抑制颗粒的产生。

表 5-3 阵列工艺不同膜种中 PECVD 成膜使用的气体

气体原料	G-SiN _x	a-Si	n ⁺ a-Si	PA-SiN _x	备注
SiH ₄	使用	使用	使用	使用	有毒、可自燃
NH ₃	使用	—	—	使用	有毒、有腐蚀性、可燃
PH ₃ /H ₂	—	—	使用	—	剧毒、可自燃
SF ₆	—	—	—	—	无毒
H ₂	使用	使用	使用	使用	可燃
O ₂	—	—	—	—	助燃
N ₂	使用	—	—	使用	惰性气体

PECVD 成膜相关的检查项目包括异物颗粒、膜厚、成膜速率、膜应力、H 含量等，SiN_x 成膜时还要检查折射率、HF 刻蚀速率（湿刻刻蚀速率），n⁺a-Si 成膜时需要确认方块电阻值。检查每一条生产线的规格，对于超规格的不良项目要格外注意。PECVD 成膜时如果发生膜厚分布异常，会引起画质下降，产品不良等问题。G-SiN_x、a-Si、n⁺a-Si 膜厚分布异常时的影响因素见表 5-4。异物也是 PECVD 成膜的一大“敌人”，成膜时的异物会引起附近图案产生缺陷，从而引起断线或点缺陷等不良。

表 5-4 G-SiN_x、a-Si、n⁺a-Si 膜厚分布异常时的影响因素

膜种	受影响因子	方向性			不良区分
		项目	厚	薄	
G-SiN _x	电容	TFT 开态电流	低下	上升	显示不均、异常
		存储电容	减少	增大	显示不均、异常
	耐压	绝缘耐压	上升	低下	层间短路
a-Si	TFT 沟道残膜	TFT 沟道电阻	低下	上升	显示不均、异常
n ⁺ a-Si					

2. PECVD 成膜的特性要求

阵列工艺的 PECVD 成膜按顺序依次分为 G-SiN_x、a-Si、n⁺a-Si、PA-SiN_x 四层,各自的 PECVD 成膜种类、作用和特性要求如表 5-5 所示。此外,还要保证各层薄膜膜厚和膜质的均一性,加强与下层膜之间的密着性。

表 5-5 PECVD 成膜种类、作用和特性要求

PECVD 成膜	作用	特性要求
G-SiN _x	开关	开关特性:介电常数高,开态电流大;信赖性好,特性稳定
	绝缘体	绝缘特性:绝缘耐压高;针孔等少
a-Si	电子传输沟道	低速 a-Si:电子迁移率高;TFT 特性稳定
	减小光电流	高速 a-Si:空穴迁移率低;背沟道效应弱
n ⁺ a-Si	信号线性传输	与 D 配线形成欧姆接触
PA-SiN _x	绝缘保护层	绝缘特性好;耐化学腐蚀性和机械损伤;针孔少
	寄生 TFT	对碱性离子、金属污染的屏蔽效果好;耐湿性好

为了提高 G-SiN_x 膜的介电常数就需要提高 G-SiN_x 的膜质,膜质的好坏事关产品的品质等级,良好的膜质可以有效提升 TFT 开关的品质。决定膜质的因素是 SiH₄ 流量和 NH₃ 流量。SiH₄ 流量增加,a-Si 化明显;NH₃ 流量增加,氮化明显。调整膜质的因素有 N₂ 流量和 H₂ 流量。N₂ 流量和 H₂ 流量除用来调整膜质外,更多地用来调整膜厚的均一性。和 NH₃ 相同,N₂ 流量或 H₂ 流量升高,薄膜表现出氮化倾向。调整膜厚均一性的还有 RF 电源、压强等设备因素。通过提高 G-SiN_x 的膜质,还可以提高 TFT 开关特性的稳定性。G-SiN_x 的膜质条件差,容易俘获正电荷,引起 TFT 开关阈值电压 V_{th} 的漂移,从而引起 TFT 开关特性变化。G-SiN_x 既是电介质也是绝缘介质,膜越厚、膜质就越好,G-SiN_x 层的绝缘耐压程度越高,G 配线和 D 配线之间的短路概率也大



大下降。但是，随着膜厚增加，感应电荷的能力就会减弱，TFT 开关的开态电流和关态电流也会下降。所以，G-SiN_x 膜厚的选择要兼顾开关特性和绝缘特性。

降低 a-Si 中的悬挂键可以提高 TFT 特性的稳定性。低速成膜形成 a-Si，可以获得较高的电子迁移率，对沟道导电有利，容易获得较大的开态电流。增加低速 a-Si 的膜厚，可以使电子通道的截面增大，从而使 TFT 开关的开态电流上升，但是空穴电流也随之上升，且低速 a-Si 的生长速度较慢，生产节拍变长，影响量产能力。所以，在低速 a-Si 后需要高速成膜 a-Si，在有效降低空穴电流的同时，可以提高 a-Si 的成膜节拍。

重掺杂 n⁺a-Si 可以降低金半接触的接触势垒，而且可以增强界面处的隧穿效应。这时候的接触面的电阻率在 200Ω·cm 以下。a-Si 和 D 配线之间没有 n⁺a-Si 层时，金属和半导体之间为肖特基接触，电子从半导体流入金属时遭遇势垒，导致 TFT 开关的开态电流很小。

PA-SiN_x 是产生寄生 TFT，引起背沟道效应的关键组成部分。为了降低寄生 TFT 带来的影响，就要保证膜质对碱性离子、金属污染的屏蔽效果，并且要求耐湿性也要好，以降低背沟道电荷积累的可能性。如果存储电容是由 ITO 像素电极和 G 层公共电极或扫描线交叉形成的，就要求 PA-SiN_x 的绝缘特性要好。从合格率角度考虑，PA-SiN_x 对机械和化学损伤的保护能力要高，针孔出现概率要低，台阶覆盖率要高。ITO 层的刻蚀在 PA-SiN_x 层之后，采用的是高腐蚀性溶液，如果 PA-SiN_x 出现针孔，则腐蚀液就会穿透 PA-SiN_x 层，把 PA-SiN_x 层下面的 D 层图案腐蚀掉。

5.1.5 光刻胶处理

光刻胶处理工艺包括 PR 涂布、PR 显影和 PR 剥离三段。PR 的成分包含酚醛树脂、感光剂、溶剂及部分添加剂。PR 的掩膜特性就是由酚醛树脂提供的。感光剂是一种抑制剂，使 PR 在显影液中的溶解速率降低一个数量级，如果感光剂接触到紫外线照射，就会发生化学反应而形成溶解增强剂，从而使显影速度大大提升。添加剂的种类很多，其主要功能是提高涂布特性、感度、显影湿刻时的密着性、线宽均一性等。

1. PR 涂布

PR 涂布工艺如图 5-10 所示。基板洗净经 A/K 干燥后，表面仍附有水分，为防止在 PR 涂布前水分附着带来的影响，首先要进行干燥。经过加热干燥



的基板, 根据表面膜层的要求, 有选择地涂布六甲基二硅胺 (Hexamethyldisilazane, HMDS), 以提高 PR 与基板的密着性。对于大尺寸玻璃基板, 首先通过 Slit 涂布方式在基板表面涂布一层 PR。PR 经过狭缝 (Slit) 预涂后, 表面并不均匀, 而且四周还留有空白, 这就需要通过旋转 (Spin) 进一步处理, 以达到所要求。通过调整 Spin 的旋转速度与时间, 可以控制 PR 膜厚与均一性。

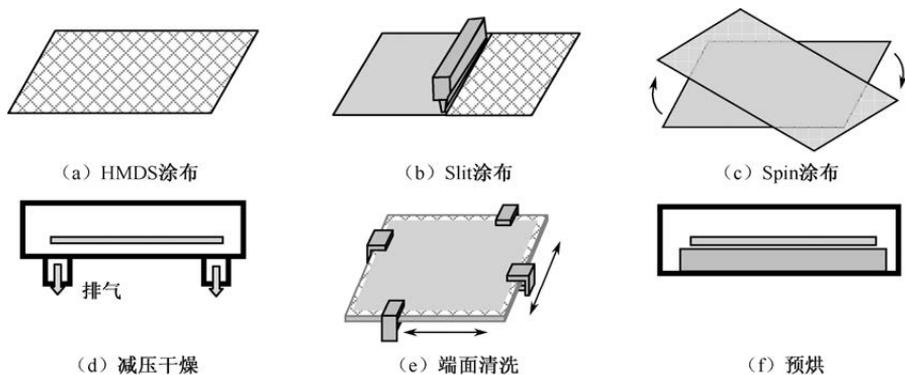


图 5-10 PR 涂布工艺

PR 涂布后, 进入腔室进行减压干燥处理, 使 PR 中溶剂挥发出来, 从而加强后序端面清洗的效果。端面清洗采用 4 个扫描喷嘴, 利用稀释液分别对基板相应边端面、背面表面边缘进行物理性溶解, 最终以气体方式排放。对于干燥性较差的溶剂, 可以吹入 N_2 以增加气化程度, 从而提高洗净效果。端面清洗后的基板不易污染机械手及后面工序, 从而降低了后续工程产生缺陷的概率。

PR 由树脂、感光剂、溶剂、添加剂组成, 在曝光前需要进行前烘挥发溶剂处理, 以提高曝光后线条分辨率。前烘的主要目的是去除胶中的大部分溶剂并使胶的曝光特性固定。胶在显影剂中的溶解速率将极大地依赖于最终 PR 中的溶剂浓度。前烘时间越短或温度越低, 就越会使胶在显影液中的溶解速率增加且感光度更高, 但会使对比度降低。一般温度约为 120°C , 根据具体工艺要求与 PR 自身性质不同, 前烘温度不同。

PR 涂布过程中如果有异物附着在基板上, 就会引起刻蚀液渗入刻蚀, 形成金属配线断线。在 PI-PR 过程中, 异物还会造成 ITO 残留。TFT 沟道处 PR 涂布不良会直接导致显示不良。



2. PR 显影

PR 涂布后用紫外线透过掩膜版照射 PR，曝光处理后用碱性显影液除去光照部分的 PR，从而形成 PR 图案。PR 显影的工艺如图 5-11 所示：首先在 PR 层上喷涂显影液，接触显影液后 PR 开始显影。PR 感光部显影后，易溶于显影液；未感光部显影后，难溶于显影液。PR 显影后，基板倾斜以方便显影液回收；显影后形成的 PR 图案，需要经过清洗，并用气刀做好干燥处理；最后，基板进入腔室进行后烘处理。后烘的目的是加强 PR 图案的密着性，加强 PR 图案下面薄膜的耐腐蚀性。

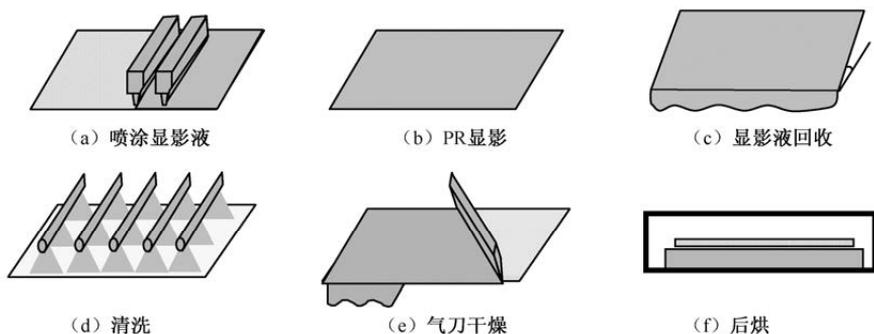


图 5-11 PR 显影工艺

PR 感光部（树脂中含羧酸类）和非感光部（树脂中含感光剂）的显影速度不同。感光剂遇到紫外光后形成羧酸类物质，显影速度很快；非感光部的感光剂会抑制显影，显影速度很慢。因此，需要设定合适的显影液浓度，形成最佳的显影速度选择比。PR 显影需要避免显影不彻底和过显影。PR 显影不彻底，感光部留下 PR 材就会引起配线短路、点缺陷等不良现象。随着 PR 显影时间的增加，PR 图案的宽度尺寸和厚度都会缩小，刻蚀出的薄膜图案尺寸不精确，就会影响显示特性。

3. PR 剥离

PR 剥离就是在刻蚀完成后，用剥离液除去 PR 的过程。剥离液兼具溶解和剥离的功能，有的成分使 PR 膨润，有的成分可以渗透到 PR 与膜之间的界面。如图 5-12 所示为使用剥离液剥离 PR 的过程：把涂有 PR 的基板投入剥离液中；剥离液中的成分渗透到 PR 和膜之间的界面；PR 膨润分解，溶解于玻璃液中。

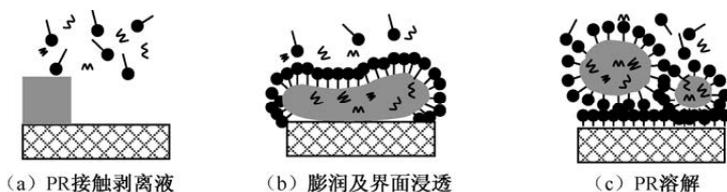


图 5-12 使用剥离液剥离 PR 的过程

PR 剥离后要求无 PR 剥离残留、无 Al 腐蚀、无干燥不均。无剥离残留的目的是提高与上层膜之间的密着性，防止线缺陷与点缺陷的发生。在一些工程（特别是 C-DE 工程）中 PR 受到热、氧化的作用会变质，使剥离性变差。有的已经被剥离的 PR 可能重新黏附到基板上产生剥离残留。也有可能是剥离能力下降引起剥离残留。比如，在 I-PR 剥离后发生剥离残留，D-PVD 后 D 金属层和 $n^+a\text{-Si}$ 界面之间的密着性变差，这个地方就容易渗入刻蚀液，从而导致 D 断线。剥离残留的对策是对 PR 进行“膨润→高压 Jet”，反复进行可提高 PR 的剥离性。

无 Al 腐蚀的目的是提高上层膜的台阶覆盖性，防止线缺陷与点缺陷的发生。Al 腐蚀形成底切的机理如图 5-13 所示。剥离液中的某种成分和纯水结合后，会形成碱性物质，碱性物质和 Al 产生化学反应就导致 Al 被腐蚀。在 Mo/Nb 和 AlNd 的叠层组合中，发生 Al 腐蚀就会在 Mo/Nb 层下面进行底切（Undercut）而形成倒角。Al 腐蚀处形成 D 断线的机理如图 5-14 所示，G 层 Mo/Nb 和 AlNd 结构发生 Al 腐蚀形成倒角后，在倒角的上方进行 D 金属成膜后就容易导致 D 断线。防止 Al 腐蚀的对策是提高剥离液置换性：玻璃基板从剥离液中出来后，先用 Rinse 置换剥离液，然后才用纯水清洗，最后再进行干燥处理。

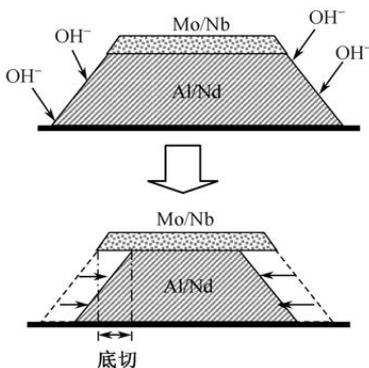


图 5-13 Al 腐蚀形成底切的机理

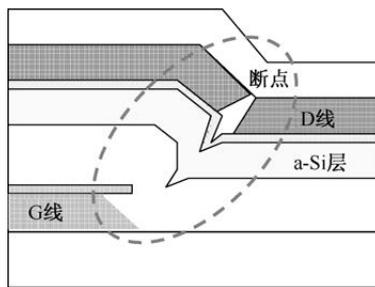


图 5-14 Al 腐蚀处形成 D 断线的机理



无干燥不均的目的也是加强与上层膜之间的密着性。一般用光照射整块基板，从各种角度对基板进行宏观上的目视观察，以确认是否存在干燥不均的地方。干燥不均引起密着性减弱所带来的后果类似剥离残留。

5.1.6 曝光处理

曝光工艺实现了掩膜版上的图形向 PR 的转写，PR 显影形成图形后，对下面的膜层进行相应刻蚀，膜层上就形成了与掩膜版上相同的图案。曝光工艺是影响膜层上图形精度的重要因素。

1. 基本的曝光工艺

曝光工艺流程如图 5-15 所示。首先，进行掩膜版与曝光机主体之间的对位，以保证曝光时掩膜版的位置精度。接着，把玻璃基板送入曝光机的基台，使用基板上的对位标记，先进行基板与掩膜版之间精度较低的预对位，即机台预对位。再使用基板上和掩膜版上的对位标记，进行基板与掩膜版之间精度较高的对位，即机台精对位，也叫本对位。对一个 Shot（掩膜版的一次曝光扫描称为一次 Shot）进行三次 ADC（Auto Distortion Control）计测，每次计测两个位置的精度，共得到六个位置的 ADC 计测值，以确保每次 Shot 的精度。然后，开始对基板进行曝光。在曝光前，根据 ADC 计测值，对曝光机进行曝光自动补正。

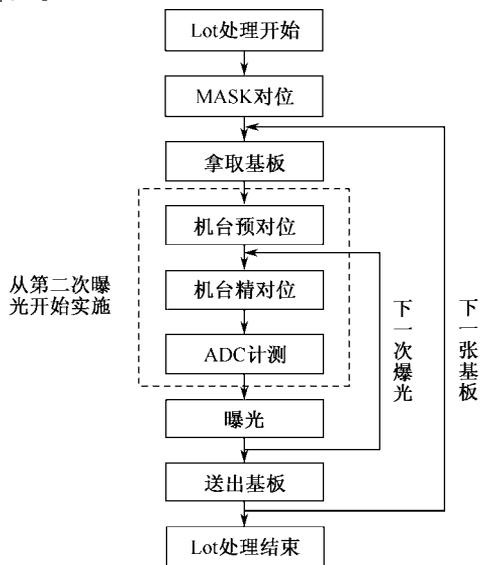


图 5-15 曝光工艺流程



机台预对位、机台精对位和 ADC 计测从第二次曝光开始实施。玻璃基板上不同位置的不同 Shot 需要重复进行机台精对位、ADC 计测和曝光。基板上的预对位及本对位标记都是在第一次光刻时形成的,后面各膜层曝光时使用这些标记与掩膜版进行对位、ADC 计测,并根据计测值进行相应的补正,以保证所形成图形的精度和各层图形之间的重合精度。

在曝光时,掩膜版基台与基板基台同时移动,用 UV 光对基板进行扫描。若扫描速度快,则基板上的曝光量小,PR 感光不充分,显影后图形的线宽变大;若扫描速度慢,则基板上的曝光量大,PR 感光充分,显影后图形的线宽变小。为得到线宽的设计值,针对感光度一定的 PR,需要通过测定线宽找出最佳的曝光扫描速度。因为 G、D 层图形的最小线宽较小,所以一般用自动线宽测定装置测定线宽;而 I、C、PI 层图形的最小线宽较大,所以一般用外观检查装置的显微镜部分读取图案 (Pattern) 变换用测试元件组 (Test Element Group, TEG) 的线宽。图案变换用 TEG 如图 5-16 所示。G、D、I、PI 层的图案变换 TEG 中,遮光线条的宽度从 a 开始以 $0.4\mu\text{m}$ ($2\times 0.2\mu\text{m}$) 为单位递增或递减,遮光线条两侧的空白区宽度不变,递减部分的最小线条宽度 b 不能小于曝光精度值。C 层的 TEG 图形是遮光线条的宽度不变,遮光线条两侧的空白区宽度以 $0.4\mu\text{m}$ 为单位递增或递减,这是因为 C 层属于接触孔刻蚀。掩膜版上的图案变换 TEG,只有 0 刻度处的遮光线条宽度与未遮光空白区宽度是相等的。如果 PR 图形中只有刻度为某一正值或某一负值处的遮光线条宽度与未遮光空白区宽度相等,则该刻度值即为曝光后 PR 图形的线宽与设定值之间的偏差值。

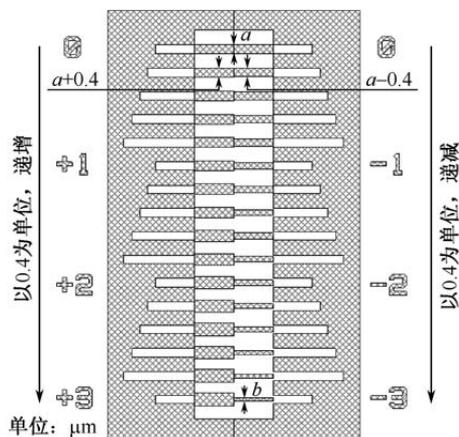


图 5-16 图案变换用 TEG



PR 曝光后, 需要管控宏观不均、共通缺陷、掩膜版挡板偏移等不良。宏观不均包括圆弧状不均、筋状不均、X 形不均等。圆弧状不均是曝光时的光刻机振动使基板机台与掩膜版机台的扫描运动不稳定造成的, 其结果是圆弧状不均处的图形重合精度与线宽偏离设计值。筋状不均是光刻机的透镜等光学元件的表面起雾造成的。X 形不均是曝光时基板背面存在大直径灰尘造成的。共通缺陷是由于掩膜版表面有灰尘、护膜 (Pellicle) 膜面粘附灰尘, 或者掩膜版本身存在缺陷, 使不同基板的同一位置产生同样的缺陷。前两种原因的灰尘不在光学系统的物平面上, 基板上共通缺陷的尺寸小于灰尘的尺寸; 而掩膜版本身的缺陷处于光学系统的物面, 所以在基板上形成同样大小的共通缺陷。

曝光时, 掩膜版挡板边缘位于遮光图形的正下方, 控制基板与掩膜版的相对位置。为防止 X 方向的挡板边缘在基板上的投影形成模糊区域 (宽度为 1mm 左右), 在掩膜版的两边设计了一定宽度的长条状遮光图形。经过两次 Shot, 使基板中心部位不出现遮光线条的图形, 即从第一个进程 (Step) 中的遮光线条在基板上形成的边缘开始, 作为第二个进程的曝光区域。如果掩膜版挡板的位置发生偏移, 则会产生接缝精度不良。

2. 曝光精度的管控

曝光工艺不仅要使每一张掩膜版的图形精确地复制到相应膜层上, 还要保证不同掩膜版在不同膜层上所形成图形之间的重合精度。一张玻璃基板往往要形成六片以上的显示屏, 对于每一层的曝光都要使用同一张掩膜版进行多次 Shot。为保证不同 Shot 形成的每层图形的精度及不同层图形的重合精度, 需要管理不同 Shot 之间上下左右相邻方向的接缝精度 (配列精度)。提高曝光精度的主要途径有对位补正和重合精度补正。

曝光时, 基板上所形成的图形的精度由掩膜版和基板之间的一系列对位来保证, 但第一次曝光的 G 层在曝光时不进行对位, 曝光后要测量其预对位标记的精度与不同 Shot 间的配列精度。G 层预对位标记的位置与使用如图 5-17 所示。此时需要测定 S 方向和 L 方向上的预对位标记到基板外形线的边缘距离 $L_1 \sim L_8$, L_1 和 L_2 的差、 L_5 和 L_6 的差是 L 方向的曝光补正值; L_3 和 L_4 的差、 L_7 和 L_8 的差是 S 方向的曝光补正值。

两次 Shot 之间的精度通过读取配列精度标尺的刻度值获得, 这个值就是相应的曝光补正值。配列精度标尺如图 5-18 所示: 前一 Shot 先形成带有刻



度值的标尺框；后一 Shot 在同样的位置上形成具有均匀间隔的读数指针，与标尺框重叠；重叠后的配列精度标尺的读数为 $Y=1.6\mu\text{m}$ ，符合 $\pm 3\mu\text{m}$ 这个精度范围的要求。但是 X 没有读数，说明已经超出了 $\pm 3\mu\text{m}$ 这个规格范围，需要进行补正。

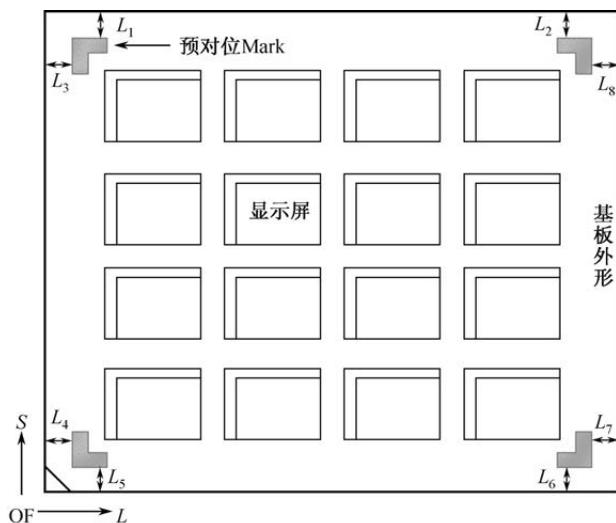
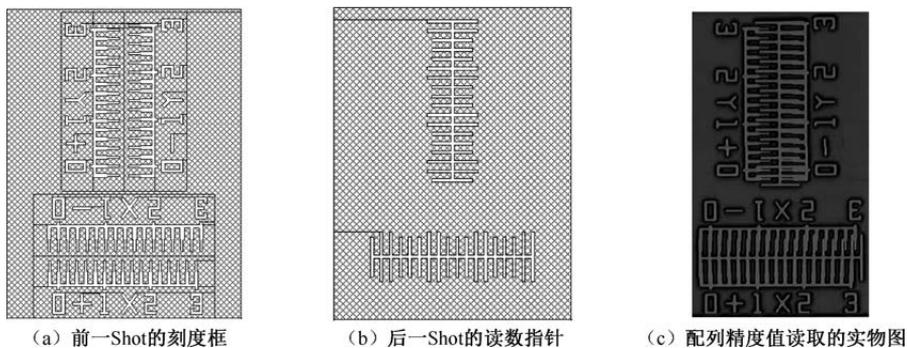


图 5-17 G 层预对位标记的位置与使用



(a) 前一 Shot 的刻度框

(b) 后一 Shot 的读数指针

(c) 配列精度值读取的实物图

图 5-18 配列精度标尺

不同层之间的精度通过掩膜版上的标记与基板上的基准对位标记进行对位实现控制。G 层曝光时形成 I、D、PI 层曝光用的基准对位标记，用于 I-MASK、D-MASK、PI-MASK 曝光时与基板进行对位，以保证 G/D、G/I、G/PI 层间图形的重合精度。D 层曝光时形成 C 层曝光用的基准对位标记，用于 C-MASK 曝光时与基板进行对位，以保证 D/C 层间图形的重合精度。如



果用 G 层作为 D/C 层重合精度的基准,则需要分别测量 G/D、G/C 两次,才能得到 D/C 层之间的重合精度。这样的误差为两次测量误差的平方和的开方,大于直接进行一次测量所得的误差。曝光前对位和 ADC 计测如图 5-19 所示。为了保证不同层图形的重合精度,掩膜版在曝光前先用如图 5-19 所示的田字形预对位标记进行初步的掩膜版与基板之间的对位,然后再用旁边横竖条形的本对位标记进行精确对位。精确对位后,再进行 ADC 计测,并根据计测结果进行曝光前的对位补正。

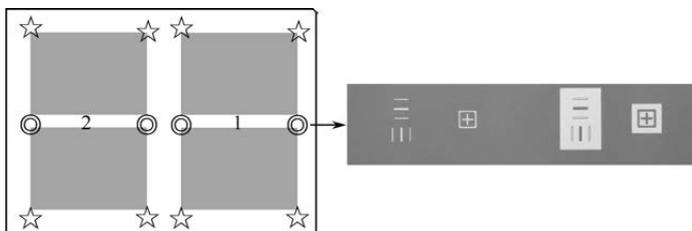


图 5-19 曝光前对位和 ADC 计测

曝光后,要用重合精度标尺确认曝光前后不同层图形的偏差程度。重合精度的补正可以通过测定重合精度标尺的值进行补正,也可以根据微小尺寸法测定的结果进行补正。重合精度标尺的读数原理与配列精度标尺相同。通过读取 X 方向和 Y 方向上不同层之间的重合精度标尺的值,可以确定不同膜层间的重合精度。微小尺寸法测定就是每次 Shot 时选择一定量的测量点,进行重合精度标尺对应 X 方向和 Y 方向的测量,并按照一定的计算规则得到每次 Shot 的 ADC 计测的补正值。补正值取 ADC 计测位置附近的点的重合精度的平均值。最后,在曝光机上进行重合精度的补正,方法是用原有 ADC 计测值减去补正值。

5.1.7 湿刻

湿刻工艺是通过对象材料与刻蚀液之间的化学反应,使对象材料腐蚀去除的过程。在 TFT-LCD 阵列工艺中,湿刻工艺应用于 G 金属层、D 金属层和像素 ITO 层,湿刻后形成相应的导电膜图案。

1. 湿刻原理

湿刻过程中,对象物质表面的刻蚀液与对象物质进行化学反应,刻蚀液不断被消耗,反应生成物不断生成,刻蚀对象周围形成浓度梯度,促使新的



刻蚀液不断向刻蚀对象输送, 并将反应生成物从其表面除去, 从而使新的刻蚀液与对象物质接触。刻蚀液一般采用 HNO_3 、 HCl 等酸性溶液。

湿刻方式有 **Spray** 方式、**Puddle** 方式、**Dip** 方式。如图 5-20 (a) 所示, **Spray** 方式的刻蚀液以喷淋的方式涂在阵列基板上, 受喷淋冲力的作用, 除气泡效果明显, 刻蚀的速度很快。如图 5-23 (b) 所示, **Puddle** 方式的刻蚀液涂在阵列基板上, 让刻蚀液与对象材料慢慢反应, 刻蚀速度慢。如图 5-23 (c) 所示, **Dip** 方式把阵列基板浸透在刻蚀液中, 让刻蚀液与对象材料慢慢反应, 刻蚀速度慢。理想的湿刻方式要能除去刻蚀对象膜层上的气泡, 避免产生刻蚀残余。**Spray** 方式具有除气泡的功能。

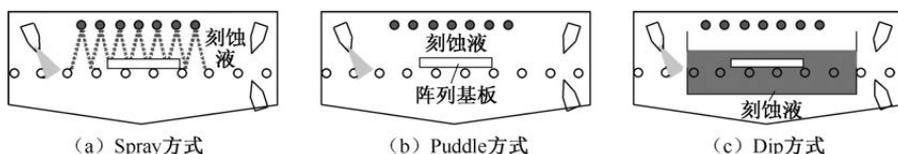


图 5-20 湿刻的方式

湿刻的刻蚀效果各向同性, 不同的湿刻方式刻蚀速度不同, 效果也不同。湿刻的刻蚀液会在 PR 下面横向渗入, 进一步加速薄膜在横向的刻蚀速度。刻蚀速度对薄膜形状和尺寸的影响如图 5-21 所示。如图 5-21 (a) 所示, **Puddle** 方式和 **Dip** 方式的刻蚀速度慢, 刻蚀从开始到结束, 横向渗入量和各向同性刻蚀量的比值逐渐增大, 结果表现为横向刻入明显, 薄膜的边缘缓和。由于刻蚀速度慢, 通过测量设备可以有效控制薄膜边缘底边和 PR 的边缘保持一致, 刻蚀形状较为理想。如图 5-21 (b) 所示, **Spray** 方式的刻蚀速度快, 刻蚀从开始到结束, 横向渗入量和各向同性刻蚀量的比值变化不大, 横向刻入不明显, 薄膜的边缘较陡, 薄膜图案的上底和下底的尺寸比较接近, 图形的尺寸精度很高。所以, 如果对刻蚀形状要求高, 则应选择刻蚀速率较低的 **Puddle** 方式或 **Dip** 方式; 如果对线宽控制要求高时, 则应选择刻蚀速率较高的 **Spray** 方式。

2. 工艺特性的要求

TFT-LCD 阵列基板的湿刻工艺包括 G 层湿刻 (G-WE)、D 层湿刻 (D-WE) 和 ITO 层湿刻 (PI-WE) 三个阶段。由于膜层的位置、功能等不同, 不同阶段的湿刻工艺要求也不同。

从产品的电学特性角度考虑, G 层图案的线宽必须进行有效控制, 基板上各处的 G 层图案刻蚀量均一性要好。为了保证基板上各处图案尺寸一致性



好，就要求图案的边缘刻蚀量要均一。如果基板上各处的边缘刻蚀量有很大差别，那么和 G 层图案相关的电学特性就会有差异，从而造成产品显示不良。比如，TFT 栅极的边缘刻蚀量越小，栅极和源极之间的耦合寄生电容 C_{gs} 就越大，对像素电压的扰动程度也就越大。但 G 层位于阵列基板的最下层，刻蚀形状的好坏对以后各层膜的生长及图形的形成都有很大影响。G 层图案边缘形状及其影响如图 5-22 所示。G 层的形状控制是首要的，要求湿刻后的边缘形成如图 5-22 (a) 所示的顺台阶形状。如果出现如图 5-22 (b) 所示的逆台阶形状，则后续成膜时在台阶处容易发生断裂，从而形成 D 断线。

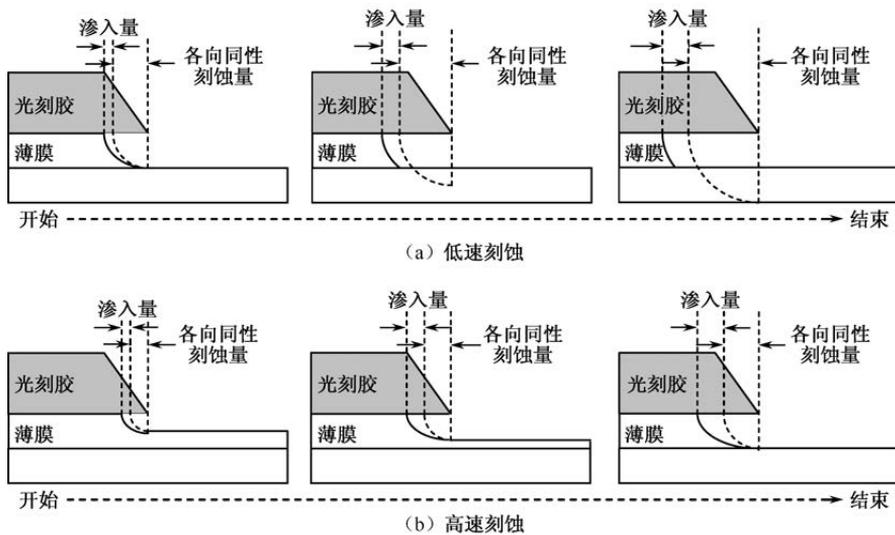


图 5-21 刻蚀速度对薄膜形状和尺寸的影响

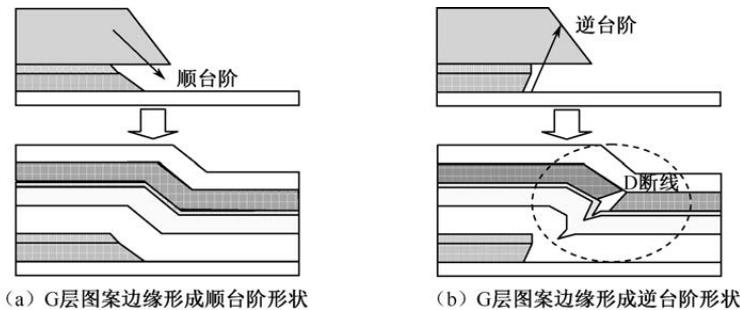


图 5-22 G 层图案边缘形状及其影响

D 层图案的线宽尺寸与 TFT 开关特性紧密相关，因为 D 层图案的边缘刻蚀量决定着 TFT 开关宽长比 W/L 的大小。所以，D-WE 的关键是线宽



控制,基板上各处的 D 层图案刻蚀量均一性要好。如果基板上各处的边缘刻蚀量有很大差别,那么基板各处的电光学特性就会有差异,从而造成产品显示不良。如果 TFT 源漏极的边缘刻蚀量越大,则 TFT 开关的 W/L 越小,像素的写入能力越低,从而造成 TFT-LCD 显示不正常。如果 D 层配线形状不好,甚至形成倒锥形结构,那么将会使上层 ITO 的台阶覆盖性恶化,在 PI-WE 时,刻蚀液容易渗入而造成像素图案断开,导致点缺陷发生。相应的机理可以参考图 5-22 (b)。

ITO 层的图案不会影响 TFT 开关特性,所以对线宽尺寸要求没有 G、D 层高。ITO 层的膜厚很小,所以对刻蚀形状要求也不高。但 ITO 层的边缘刻蚀量也不能过大或过小。边缘刻蚀量过大,就会造成 ITO 与接触孔的错位引起点缺陷,或者引起遮光区域外的液晶分子控制不良,导致漏光。边缘刻蚀量过小,就会造成 ITO 像素电极与 G、D 图案的间距变小,寄生电容变大,引起显示不均。此外,若 ITO 图案的刻蚀量不足,且存在 ITO 膜的结晶不均匀时,则易产生刻蚀残余,导致点缺陷和短路。特别是当端子部的 ITO 图案间距较小时,PI-WE 刻蚀残留容易引起端子部短路,形成线缺陷。

5.1.8 干刻

干刻工艺是通过对象材料与等离子体中的离子基或离子的化学反应、物理反应,使对象材料腐蚀去除的过程。TFT-LCD 阵列基板的干刻工艺包括 I-DE、CH-DE 和 C-DE 三段。

1. 干刻原理

干刻原理如图 5-23 所示。如图 5-23 (a) 所示,干刻的化学反应是指等离子体中的离子基吸附在基板表面后,生成挥发性的反应物。离子基的运动方向是随机的,对应的刻蚀效果为各向同性。如图 5-23 (b) 所示,干刻的物理反应是指用电场加速后的离子冲击基板上的对象材料,切断对象材料的结合,生成挥发性的反应物,离子在固定电场作用下,运动方向具有指向性,对应的刻蚀效果为各向异性。

干刻方式包括 PE (Plasma Etching) 方式、RIE (Reactive Ion Etching) 方式和 ICP (Inductively Coupled Plasma) 方式。PE 方式的基板放在接地一侧,主要用于离子基起作用的化学反应,干刻表现为各向同性,对薄膜的损伤很小。RIE 方式的基板放在射频电源一侧,离子基起作用的化学反应和离



子冲击起作用的物理反应兼而有之，物理反应较为明显，干刻表现为各向异性，对薄膜的损伤相对较大。ICP 方式的基板侧及基板对侧都连接射频电源，基板侧的射频电源控制离子冲击程度，表现为物理反应；基板对侧的射频电源控制等离子体密度，表现为化学反应。干刻既可表现为各向同性，也可表现为各向异性，反应对薄膜的损伤可大可小。所以，等离子损伤小的工艺适合采用 PE 方式，干刻图案形状控制要求高的工艺适合采用 RIE 方式，形状控制和刻蚀速率都要求较高的工艺适合采用 ICP 方式。

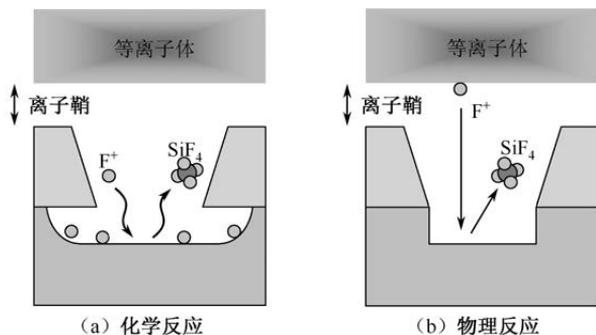


图 5-23 干刻原理

2. 工艺要求

干刻工艺包括 I-DE、CH-DE 和 C-DE 三段，其中每一段的干刻都要求高刻蚀速率，同时要求刻蚀速率均一性要好，被刻蚀薄膜和下层薄膜的刻蚀选择比要高，刻蚀出来的图案形状要好。刻蚀选择比是指等离子体刻蚀对象薄膜的刻蚀速率与刻蚀下层薄膜的刻蚀速率之比。刻蚀选择比越大，则下层膜的被刻蚀量（破坏）就越小。刻蚀速率是平均刻蚀深度与刻蚀时间之比，把基板上最大刻蚀速率和最小刻蚀速率代入式（5-1），可以求出整个基板上的刻蚀速率均一性。

$$\text{刻蚀速率均一性} = \frac{\text{最大刻蚀速率} - \text{最小刻蚀速率}}{\text{最大刻蚀速率} + \text{最小刻蚀速率}} \quad (5-1)$$

I-DE 的刻蚀对象是整个 $n^+a\text{-Si}$ 薄膜和 $a\text{-Si}$ 薄膜。为了不发生刻蚀残留，一般把刻蚀速度最慢区域的处理时间设为所需的干刻时间，并且保证一定程度的过刻。如果刻蚀速率均一性差，则刻蚀速度最快区域的下层薄膜暴露在等离子体中的时间会变长。刻蚀选择比小对 $G\text{-SiN}_x$ 面内分布的影响如图 5-24 所示。 $a\text{-Si}$ 薄膜下层是薄膜 $G\text{-SiN}_x$ ，如果 $a\text{-Si}/G\text{-SiN}_x$ 的刻蚀选择比太小，那



么 $G-SiN_x$ 被不断刻蚀, 使 $G-SiN_x$ 的膜厚比设计值小。如果加上整个基板面内刻蚀速率不均, 那么 $G-SiN_x$ 薄膜在整个基板上的膜厚均匀性就会变差, 从而会影响存储电容等电特性。

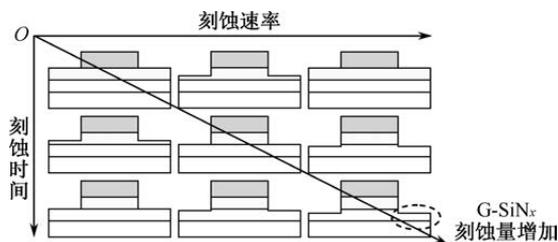


图 5-24 刻蚀选择比小对 $G-SiN_x$ 面内分布的影响

CH-DE 的刻蚀对象是 n^+a-Si 薄膜和部分 $a-Si$ 薄膜。 $a-Si$ 残膜用作 TFT 开关的沟道, 所以控制好 $a-Si$ 残膜在基板上的膜厚均匀性非常重要。CH-DE 刻蚀量对 TFT 特性的影响如图 5-25 所示。如果 CH-DE 过刻蚀, 则 $a-Si$ 残膜薄, TFT 的开态电流就小; 如果 CH-DE 刻蚀不彻底, 则 $a-Si$ 残膜厚, TFT 的漏电流就大。此外, CH-DE 干刻过程中会同时对 $G-SiN_x$ 薄膜进行刻蚀, 所以一定要提高 $a-Si/G-SiN_x$ 的选择比。

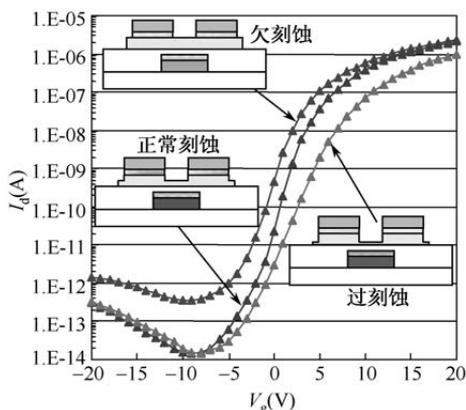


图 5-25 CH-DE 刻蚀量对 TFT 特性的影响

C-DE 的刻蚀对象是 $PA-SiN_x$ 薄膜, 或 $PA-SiN_x$ 和 $G-SiN_x$ 薄膜。C-DE 的刻蚀量相对较多, 所以要选择高速刻蚀。为了提高 ITO 层和接触孔下面金属层之间的电学连接特性, 所以要对 SiN_x 层进行充分的过刻处理。过刻方法类似 I-DE 工艺。C-DE 工艺中要把握好 $SiN_x/MoNb$ 选择比, 要避免在选择比太小的情况下, 刻蚀速率最大区域的接触孔下 $MoNb$ 层被刻蚀



掉。如果 ITO 层和 AlNd 直接接触，则接触阻抗非常大，写入特性也会随之恶化。

5.1.9 阵列检查工程

为了保证阵列基板每一道工序的工艺结果都在管控范围之内，并提高产品合格率，在完成一道工序后要进行相应的工程检查。阵列工程的检查项目有宏观/微观检查、自动外观检查、短路/断路检查、阵列检查等项目。

1. 宏观/微观检查

宏观/微观检查用于确认基板有无划痕、不均、污点、变色、PR 残留、静电破坏、小孔（由于涂布不均、成膜不均而产生的气泡）和裂缝等缺陷。在显影后、剥离后和刻蚀后都要分别进行宏观/微观检查。完成 PI 工程后，要用宏观/微观检查设备最终确认 TFT 基板的外观。

在宏观/微观检查前，应首先设定好缺陷检出的判定条件。判定用的参数设定为与基板灰度相比较的相对灰度。宏观/微观检查采用光的衍射和干涉原理，以检出缺陷位置。对于基板上不同的图案，要选择不同的光照偏离角度。衍射模式对图案缺陷比较敏感，能检出色泽不均和聚焦不准。干涉作用的强弱由膜厚和光线波长之间的关系决定，所以要根据待检产品的膜厚选择合适的滤镜。干涉作用的强弱反应在成像系统中就是光的强弱，因此当膜厚发生变化时在检测得到的图片上的亮度就会不同，所以根据灰度就能判别缺陷。因此，干涉模式主要用于检查膜厚不均、异物等缺陷。

2. 自动外观检查

自动外观检查也叫自动光学检查（Automatic Optic Inspection, AOI）。AOI 对 TFT 基板进行全面扫描，并用传感器获取扫描的图像，再通过重复模式比较法检出各种缺陷，最后对检测出来的缺陷标识出批次编号、显示屏编号、缺陷编号及 xy 坐标和尺寸模式等信息。AOI 还可检查像素区域外围的平行引线、重复模式的图案，或者引线以扇形延伸的区域，但对间距差别极大的区域不能检测。

重复模式比较法是将一个图像的像素与相邻图像的像素逐个进行比较，以传感器像素为一个单元，若灰度的偏差超过阈值，则认为这个像素的某些部分存在缺陷。因为深颜色部分灰度变化小，浅颜色部分灰度变化大，所以



要分别设定深浅两个阈值进行补偿。深色阈值针对图像颜色较深的部分,这部分为低反射率,如 ITO 电极;浅色阈值针对图像颜色较浅的部分,这部分为高反射率,如金属连线。低放大倍率的检查适合精度要求不高的高速检查,高放大倍率的检查适合较小的缺陷。此外,AOI 的阈值和最小缺陷尺寸的设定不宜太严格,否则会得出很多假的缺陷信息。

TFT-LCD 阵列基板缺陷对显示的影响程度,关键是看缺陷所在像素的位置是否与缺陷尺寸大小呈正比关系。因此,要明确缺陷在像素中的位置,通过参数设定,把扫描线、数据线、TFT 开关、显示区域等划分出来,这样就能够知道缺陷确切发生在像素中的哪个部分。对于尺寸小、对特性没什么影响的缺陷,可通过设定需要识别缺陷的最小尺寸加以滤去。

3. 短路/断路检查

短路/断路 (Open/Short, O/S) 检查采用非接触式的检查方式, O/S 检查装置的基本原理如图 5-26 所示。在阵列基板带图案的膜面侧上方 $150\mu\text{m}$ 的位置,施加 200kHz 的交流电压,加电位置和金属图案之间形成电容,把交流电压信号传到基板的金属线路上,最后通过接收端的传感器检出。接收端的传感器也与基板上的金属图案形成电容,由于电信号非常小,且为交流信号,所以用放大器对信号进行放大和过滤处理,并将交流信号转化为直流信号,通过对放大信号的处理和判定,可检查出从发送端到接收端之间的金属图案是否存在短路或断路。非接触方式可节省检查时间、节约消耗品成本,且对基板的表面无损害。

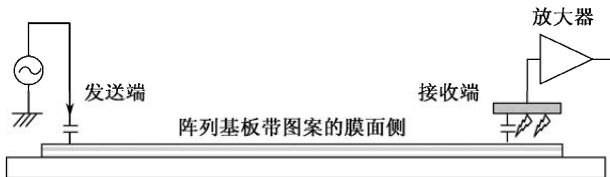


图 5-26 O/S 检查装置的基本原理

如果线路图案变形,但电气特性并无问题,则 O/S 检查无法检出,此时可通过 AOI 检出。对于导电垃圾颗粒导致的短路问题,由于垃圾颗粒一般呈暗色,同玻璃部分的灰度差别不大,且不导电的垃圾颗粒对性能并无影响,因此用 AOI 难以准确判定,但用 O/S 检查就可以准确判定。O/S 检查和 AOI 检查可以结合起来使用, AOI 检查用来检出缺陷,发现有问题的基板,而



O/S 检查更容易区分短路和断路。

4. 阵列检查

阵列检查的原理如表 5-6 所示。由电子枪发射电子束到待测的基板上，由探测器检测从基板出射的二次电子信号。二次电子信号的强弱由像素上的电压与探测器之间的电压差决定，二次电子量变化反映了像素上的电压变化。把二次电子信号乘一个参照信号后再积分得到一个相对数值。缺陷和正常的相对数值完全不一样，很容易区分出缺陷。为了检查是否发生短路、断路等缺陷，驱动输入分为三部分：第一部分检查基板上是否存在断路等非短路的缺陷；第二部分检查是否存在数据线或像素电极的短路；第三部分检查是否存在扫描线、COM 线或像素电极的短路。另外，在驱动中负电平设计两个电压是为了更好地检出短路缺陷。如果 TFT 打开条件是 $V_g - V_s \geq 10V$ ，那么 $V_g = -15V$ ， $V_s = -25V$ 时，TFT 也是导通状态。设计更大的负电压就是为了让 TFT 一直处于写入状态，这样就能更好地区分出是否发生短路。

表 5-6 阵列检查的原理

TFT 信号	正电压信号	负电压信号
二次电子量	少	多
原理		

5.2 成盒工艺技术

成盒工艺是一个“分—合一分”的过程：首先对 TFT 基板和 CF 基板分别进行独立工艺处理，把处理好的 TFT 基板和 CF 基板贴合，再从贴合好的大张基板上分割出一个个小的显示屏。不同液晶显示模式的成盒工艺流程如表 5-7 所示。和配向膜有关的处理工艺归为前工程，和贴合有关的封框胶涂布、液晶滴下、真空贴合等工艺归为中工程，和显示屏单片形成有关的玻璃切断、偏光板贴附等处理工艺归为后工程。显示模式和产品设计不同，具体的成盒工艺会有差异。



表 5-7 不同液晶显示模式的成盒工艺流程

工艺项目	TN 显示模式		IPS 显示模式		VA 显示模式		
	TFT 基板	CF 基板	TFT 基板	CF 基板	TFT 基板	CF 基板	
前工程	1	基板洗净	基板洗净	基板洗净	基板洗净	基板洗净	
	2	配向膜印刷	配向膜印刷	配向膜印刷	配向膜印刷	配向膜印刷	
	3	配向处理	配向处理	配向处理	配向处理	—	
中工程	4	封框胶涂布	间隙子散布	封框胶涂布	—	封框胶涂布	
	5	银浆涂布		—		银浆涂布	
	6	液晶滴下		液晶滴下		液晶滴下	
	7	真空贴合		真空贴合		真空贴合	
后工程	8	玻璃切断		玻璃切断		玻璃切断	
	9	偏光板贴附		偏光板贴附		偏光板贴附	
	10	真空脱泡		真空脱泡		真空脱泡	

5.2.1 配向膜处理

配向膜处理是指分别在 TFT 基板和 CF 基板表面形成均匀的配向膜，通过配向处理使配向膜对液晶分子具有配向控制力，保证液晶分子能够沿着正确的方向排列，并形成一定的预倾角。配向膜处理工程是：首先进行基板洗净，使配向膜和基板之间具有良好的涂布性和浸润性；其次通过转印或喷墨形式形成厚度均一的配向膜，干燥处理后使配向膜固化；最后在基板表面进行配向处理，并洗净和去除配向产生的异物。

1. 配向膜印刷

为提高配向膜的成膜特性，改善配向膜与基板的密着性，需要在配向膜成膜前进行洗净处理，以去除 TFT 基板和 CF 基板上的异物及其他污染物。洗净分为干式洗净和湿式洗净。干式洗净包括 UV 洗净和 EUV 洗净，可以有效提高配向膜的涂布性。湿式洗净分为化学洗净和物理洗净，化学洗净有药液洗净和纯水洗净；物理洗净有刷子洗净（去除 5 μm 以上的异物）、CJ 洗净（去除 1~5 μm 的异物）、MS 洗净（去除 1 μm 以下的异物）、Hyper Mix（类似 CJ 洗净）等。对洗净后的基板需要进行干燥处理，除去残留的水分。干燥方法有气刀 A/K 干燥、旋转式脱水机干燥和红外线 IR 干燥等。洗净质量的高低影响配向膜的成膜质量。如果有异物残留或水滴留下产生的水痕，则相应的部位就不能正常印刷配向膜，导致配向不良。



配向膜成膜方式有 PI 浸泡方式、凸版印刷方式、喷墨印刷方式。凸版印刷方式以其图案选择准确、印刷表面均匀等优点曾被广泛使用。随着玻璃基板的尺寸越来越大，G8.5 生产线以上基本采用喷墨印刷方式。

凸版印刷分为刮刀辊方式和刮板方式。如图 5-27 (a) 所示为刮刀辊方式，PI 液在压力作用下，通过喷嘴喷涂在刮刀辊上，经刮刀辊的转动 PI 液均匀地转印到网纹辊上，经网纹辊的转动又均匀地转印到旭化成光敏树脂 (Asahikasei Photosensitive Resin, APR) 版上，固定在版胴上的 APR 版的圆形凸起物将网纹辊凹槽内的 PI 液挤压出来并带走，最后均匀地转印到 TFT 基板或 CF 基板上。如图 5-27 (b) 所示的刮板方式用刮板代替了刮刀辊，其他结构不变。凸版印刷方式要避免喷头堵塞，否则如果无 PI 液吐出则将出现 APR 版黏版现象，并造成 APR 版报废。凸版印刷的 PI 液的均匀化得益于辊筒表面周期性排列的网格结构。APR 版的表面也呈网格状，网格密度比刮刀辊的低。由于 APR 版在使用过程中受压将产生变形，一般凸块图形部分印刷尺寸大于凸块本身尺寸，所以要达到设计值，就必须使 APR 版的尺寸与相对设计尺寸有一定程度的收缩。收缩系数与辊筒尺寸、印刷压力、版材特性、装版情况等因素有关。

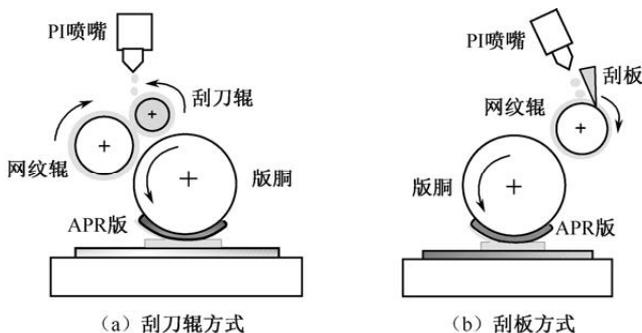


图 5-27 配向膜 (凸版) 印刷方式

喷墨印刷是一种非接触点描印刷方式。喷墨印刷的结构与原理如图 5-28 所示。存储于容器中的 PI 液被送到喷头内，然后根据设定的图案进行 PI 液涂布，最后通过载有玻璃基板的机台来回移动，以实现 PI 膜均匀地涂布在基板上。涂布结果与喷头分布、喷头数目、喷头间距及喷头扫描方式等有关。相比凸版印刷，喷墨印刷的 PI 液使用量少，无须 APR 版，效率高、成本低。

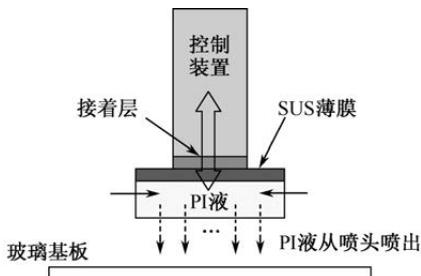


图 5-28 喷墨印刷的结构与原理

配向膜成膜的膜厚均一性，取决于 PI 液浓度和滴下量、刮刀辊/刮板压入量、辊筒表面状态、辊筒之间及版胴与基板之间的平行度、印刷速度等。印刷痕是膜厚不均导致的不良，可以利用卤光灯观察到。印刷位置精度的管理，除工艺设备的调控外，设计上要针对 APR 版缩小率合理设计 APR 涂布区域，并在基板上设计配向膜边缘位置偏移量的确认标记。此外，还要管理配向膜的缺陷、工程静电等项目。比如，印刷时的微小异物或基板的膜异常会形成类似针孔的印刷不良。

配向膜印刷后需要进行加热处理，使溶剂全部挥发，并且使配向材发生脱水反应而固化（亚胺化）。配向膜加热方式有干燥热风循环和 IR 加热两种。干燥热风循环是往腔室内吹高温干燥的热空气，以保持强势的洁净度。IR 加热与干式洗净中的 IR 干燥类似，用于大尺寸基板的加热，亚胺化率比较高。加热处理时要选择合理的温度和时间。若温度高，则 PI 容易分解，挑战玻璃基板的耐热性；若温度低，则 PI 聚合不充分，亚胺化率低。若加热时间长，则增加生产节拍，虽然亚胺化率高，但容易引起残像问题；若加热时间短，则 PI 聚合不充分，亚胺化率低，没有聚合的反应物会污染液晶。此外，还要控制加热温度的均一性、腔室内的洁净度及防止静电破坏。

2. 配向膜配向

摩擦配向和光配向等配向处理是使配向膜具有让液晶分子以某一预倾角沿着同一方向排列的能力，即让配向膜形成配向各向异性的能力。

摩擦配向是指利用辊筒外侧的布料，根据力学原理摩擦配向膜。摩擦的方向和液晶显示模式有关，影响着视野角、对比度等光学指标。增大摩擦压入量和转数，可使预倾角变小。预倾角过低会引起配向不良。转数可以用式（5-2）所示的摩擦密度（单位时间内同样地点摩擦接触到的次数）来



进行定义。预倾角对摩擦条件的依存性和配向材有关。对于 TN 产品而言，摩擦压入量和转数越大，光学各向异性就越大。棉布处理的基板的光学各向异性值较呢绒的大。对于 IPS 产品而言，压入量越大，光学各向异性就越大。但压入量过大时，由于配向膜会被摩擦掉，光学各向异性反而会变小。对于 IPS 产品而言，根据配向材的不同，对比度对处理枚数有一定的依存性。TFT 基板或 CF 基板上的台阶部位，压入量等摩擦条件、摩擦布、配向材等选择不合理，都容易出现配向不良，导致形成漏光状态。

$$\text{(每分钟辊筒转数-机台移动速度)} = \text{摩擦密度} \div \text{机台移动速度} \quad (5-2)$$

摩擦配向要求显示屏的显示领域都被均一处理。摩擦强度低时会造成配向能力低，摩擦强度高时会造成膜剥离。摩擦会产生尘埃，若尘埃量过大，将造成粒子污染。摩擦是一个带电的过程，带电量过大，会造成静电破坏。如果摩擦是特定部分受到损伤，相应部位就会引起配向不良。所以，要做好相关的管理工作。

为了除去摩擦工程后基板上的异物及污染物，防止异物不良和配向不良，在摩擦结束后需要进行洗净处理。为了保证配向的均一性，就必须保证洗净的均一性。洗净方式可以参考本书前面讲述的基板洗净技术。

5.2.2 封框胶涂布

封框胶即可以涂布在 TFT 基板上，也可以涂布在 CF 基板上。随着 TFT-LCD 玻璃基板尺寸的增加，封框胶内掺金球间隙子工艺逐渐取代银浆涂布工艺。早期的银浆涂布在 TFT 基板上的封框胶会一起涂布在 TFT 基板上。

封框胶的功能是连接 CF 基板和 TFT 基板，防止液晶泄漏，保持周边盒厚。封框胶在使用前要进行脱泡处理，以避免封框胶中的空气小泡影响封框胶的强度，从而保证在涂布过程中不出现断线。封框胶涂布要保证封框胶黏结性、涂布量的安定性、涂布位置的安定性和液晶的相容性。

保证封框胶黏结性就是要求在涂布后保证 TFT 基板和 CF 基板充分黏结，否则容易发生液晶泄漏。在常温下放置的封框胶内的化学物质会发生一系列的化学反应，从而造成封框胶变硬、黏度变大。对策是控制封框胶涂布完毕到进行真空贴合的时间小于 24h。

涂布量安定性就是要求涂布量准确，保证封框胶不会发生断裂。涂布量过多会造成盒厚不均；过少不仅会造成盒厚不均，还会导致液晶发生泄漏。封框胶涂布量不均的类型如图 5-29 所示。如果涂布速度过低，拐角的曲率半



径过小,就容易导致拐角处的封框胶过细,造成液晶泄漏。受生产节拍的限制,涂布速度不可能过分地降低,所以在不影响产品性能的前提下,可以适当增大曲率半径。如果涂布时喷嘴大小、涂布压力、涂布速度、涂布间距匹配不合理,则会导致直线部封框胶粗细不均匀。如果直线部过细的地方应力过于集中,则封框胶非常容易发生断裂;而过粗的地方则容易发生切断不良。对于封框胶涂布的起始端和结束端,如果重合面积过大,则在切断过程中会发生不良;如果没有充分重合则液晶又会从缝隙中流出。

涂布位置的安定性要求涂布位置必须在规格值以内,往显示屏外侧偏会造成切断不良,往显示屏里面偏容易使封框胶污染液晶,造成如图 5-30 所示的显示屏周边显示异常,并可能使封框胶的黏度降低,导致液晶泄漏。涂布位置的精度是由机器来保证的,如果涂布位置出现偏差,那么问题一般出在对位标志的识别上。解决方法就是检查和修正机器照相机对对位标志的识别能力。

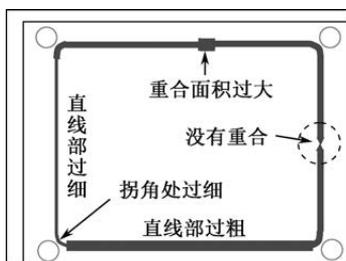


图 5-29 封框胶涂布量不均的类型



图 5-30 显示屏周边显示异常

封框胶和液晶的相容性要求封框胶不会有小分子杂质溶出,并导致液晶污染。为了避免封框胶中的杂质进入液晶,从而影响液晶的折射率、电导率等物理性能,因此要求涂布位置不要过于靠近显示部,液晶滴下位置不要过于靠近封框胶,在贴合完成以后,尽快进行 UV 硬化和本硬化。

除在显示屏上涂布封框胶外,还要在显示屏外涂布辅助封框胶。采用辅助封框胶有利于后工程的切断。因为玻璃是有弹性的,所以如果在切断时没有辅助封框胶的支撑,就很容易损伤玻璃和主封框胶。采用辅助封框胶还有利于保护主封框胶在大气开放的时候不受损。由于液晶盒内是真空,周围环境的大气会压迫封框胶,如果没有辅助封框胶的保护,这种压力极有可能损坏本封框胶。图 5-31 给出了辅助封框胶的闭环结构与开环结构。如图 5-31 (a) 所示的辅助封框胶闭合形成一个环,称为闭环。如图 5-31 (b) 所示的辅助封框胶分段形成一个环,称为开环。闭环和开环结构不同,因此显示屏周边的受力也不同。合理选择辅助封框胶的结构可以有效避免液晶盒的周边盒厚发生变化。

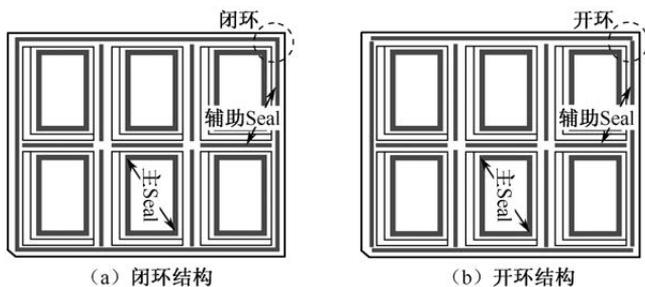


图 5-31 辅助封框胶的闭环结构与开环结构

使用银浆传导 COM 电位时,银浆涂布在封框胶外侧,TFT 基板上的 COM 线通过接触孔引出,再涂上银浆后利用银浆的导电能力把 COM 电位传送到 CF 基板。银浆涂布工艺的基本要求是银浆涂布量的安定性、银浆涂布位置的安定性和 ESD 对策。此外,还要防止涂布时银浆漏液落到像素内部形成异物,造成显示不良。若银浆涂布量不合适则会出现周边盒厚不均,或者上下玻璃基板导通不良。银浆涂布位置的安定性由涂布机自动检测,位置超规格就会出现导通不良。银浆涂布量的安定性、涂布位置的安定性变化引起的不良问题如表 5-8 所示。涂布量过多可能的原因有涂布压力过大、涂布时间过长、灯灭、镜头上或基板上有灰尘等。涂布量少可能的原因有涂布压力过小、涂布时间过短、银浆内有气泡、灯过亮、喷嘴受堵等。涂布位置偏离可能的原因有对位异常等。

表 5-8 银浆涂布量的安定性、涂布位置的安定性变化引起的不良问题

未涂布	正常涂布	涂布量多	涂布量少	涂布位置偏离
Ag Pad	Ag Paste	Ag Paste	Ag Paste	Ag Paste
不良	正常	盒厚不均	导通不良	导通不良

5.2.3 液晶滴下

往液晶盒填充液晶的方法有液晶注入和液晶滴下。低世代生产线多采用液晶注入方式,即在真空腔室内利用真空压差使液晶注入,注入后利用压合的力量,将多余液晶从液晶盒内挤出。为防止液晶继续流出,就要在注入入口涂上封口胶。G4.5 以上采用液晶滴下 (One Drop Filling, ODF) 方式,主要



控制参数包括液晶滴下量、滴下位置、脱泡条件及滴下后到真空贴合的时间间隔。

显示屏的盒厚主要取决于液晶的滴下量。要达到盒厚设计值,就要严格控制液晶的滴下量。为了找到合适的液晶滴下量,有必要根据液晶的材料参数和产品的设计参数,根据式(5-3)先计算出所需的液晶量。设计参数包括封框胶包围区域长边尺寸 H 和短边尺寸 V , 盒厚 d , CF 基板上 BM 和色层台阶的体积 V_{CF} , TFT 基板上 G/D 金属层台阶的体积 V_{TFT} , 液晶材料的密度 ρ 等。在工程上,液晶实际滴下量要通过多个水准实验最后确定。

$$m = [HVd - (V_{CF} + V_{TFT})] \rho \quad (5-3)$$

液晶滴下量过多或过少,都会导致盒厚不均,引起显示不良。液晶滴下量与面内盒厚的关系如图 5-32 所示。在封框胶包围区域的长边方向上测量盒厚,理想的结果是周边的盒厚与中心的盒厚在设计值(以 $3.5\mu\text{m}$ 为例)上下有微小起伏。如果滴下量过多,则整体盒厚比设计值偏高;如果滴下量过少,则整体盒厚比设计值偏低。成盒工程结束后,在专用测量装置内,通过光干涉法或旋转检光子法进行液晶相位延迟量的测定,可以测出液晶盒厚。

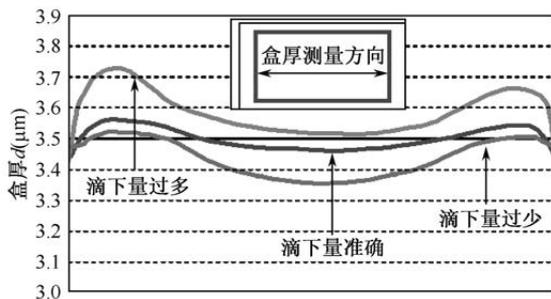


图 5-32 液晶滴下量与面内盒厚的关系

根据液晶滴下位置的不同,ODF 技术可以采用如图 5-33 所示的中心滴下方式和均等滴下方式。中心滴下方式是在均等滴下方式的基础上,将液晶的滴下位置从四边向里缩进一定的距离。中心滴下方式对于周边盒厚的控制效果更好。由于液晶滴下位置不同,所以在真空贴合工程中的大气开放时,CF 基板上的受力情况也有所不同。CF 基板上的受力不均匀易导致周边盒厚不良。周边盒厚的控制存在一个最佳的滴下位置。若液晶滴下位置超规格,则会出现周边盒厚不均、液晶泄漏等不良问题。

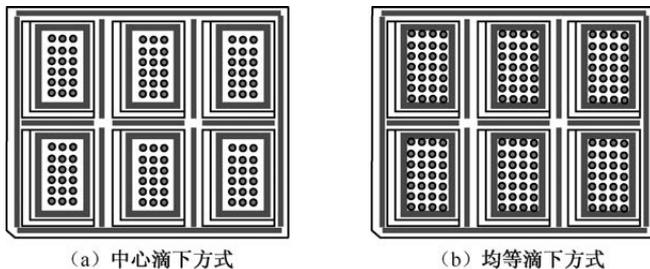


图 5-33 中心滴下方式和均等滴下方式示意图

影响 ODF 效果的一个重要工艺是液晶脱泡。若脱泡时间或脱泡时的真空度没有达到要求值,则液晶脱泡不充分,成盒后易出现液晶气泡和液晶泄漏。液晶泄漏出现在真空贴合工程中。由于液晶脱泡不充分,在抽真空的过程中液晶易发生飞溅。若液晶飞溅到封框胶材上则会影晌封框胶材的接着能力。封框胶材的接着能力降低,可导致液晶泄漏发生。

在 ODF 完成后,若不能及时对 TFT 基板和 CF 基板进行真空贴合,则暴露在大气中的液晶因为受到大气中无机离子和有机物的污染而导致材料的性能下降,再进行真空贴合时,就会导致显示不良。

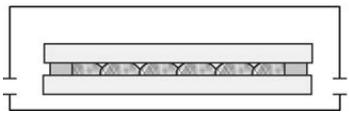
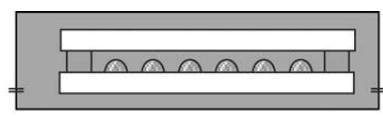
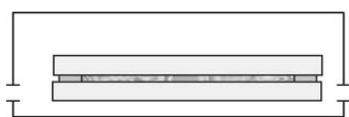
5.2.4 真空贴合

真空贴合是在真空状态下,将 TFT 基板和 CF 基板的膜面对接,形成液晶盒厚的过程。通常,承载封框胶涂布的基板就是承载液晶滴下的基板(本小节假定由 TFT 基板承载液晶滴下),处在上方的 CF 基板需要进行反转,利用静电吸着的方式将 CF 基板吸在上定盘上,下定盘吸着 TFT 基板后,进行抽真空。在真空状态下先进行粗对位,再进行精对位,然后利用大气加压进行贴合,并判读贴合精度。最后大气开放,将贴合好的基板取出。

真空贴合过程需要把握贴合真空度、真空排气速度、贴合补正值等重要参数。贴合对真空度的要求在 1Pa 以下,真空的保持时间不仅和对位贴合的时间有关,随着产线、产品、具体技术等因素的不同,真空的保持时间也不同。真空度影响显示屏面内盒厚值、周边盒厚值,以及整体的盒厚均匀性。真空贴合工艺如表 5-9 所示。抽真空结束后,如果没有达到规定的真空度,则贴合之后的面板会出现盒厚不均、液晶气泡等不良问题。因此需要根据设定的补正值,使装置以最佳精度贴合。补正值与重合位置偏移量近似成正比。

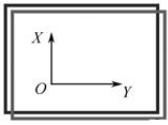
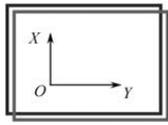
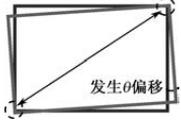
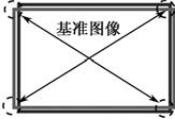


表 5-9 真空贴合工艺

贴合情况	抽真空	大气开放
贴合异常		
	真空度规格超	盒厚异常
贴合正常		
	真空度符合规格	盒厚正常

真空贴合方法如表 5-10 所示,分为 2 眼贴合法和 4 眼贴合法。4 眼贴合法采用 4 个 CCD 进行检出对位, 2 眼贴合法采用 2 个 CCD 进行检出对位。当 CF 基板与 TFT 基板在 X、Y 方向的比例相同时, 2 眼贴合法和 4 眼贴合法都能正确检出图像是否完成贴合。当 X、Y 方向的比例不同时, 2 眼贴合法会错误地将两个对角线中的一个进行位置重合的贴合, 形成超规格的贴合结果。4 眼贴合法能够把两个对角都检出, 正确调整 CF 基板与 TFT 基板的位置, 从而进行正确的贴合。

表 5-10 真空贴合方法

上下基板比例	2 眼贴合法	4 眼贴合法
$\frac{X_{CF}}{Y_{CF}} = \frac{X_{TFT}}{Y_{TFT}}$		
$\frac{X_{CF}}{Y_{CF}} \neq \frac{X_{TFT}}{Y_{TFT}}$		

在真空贴合前要首先找出贴合用对位标记, 常用的对位标记检出技术是图像拟合法: 首先把机台不动的一侧的标记设置为基准图像, 再把另外一侧被检查的图像 (检查图像) 与基准图像比较, 求出相似度 (一致度, 与相关系数相等)。当一致度比预先设定的相关系数大时, 则认为是一致的。典型的贴合用对位标记如图 5-34 所示, 上、下基板分别为四角框形 (外标记) 和正方形 (内标记)。



检出对位标记后，可求出标记的中心坐标。只要检出标记对角线上的两个拐角部，就能算出标记的中心。标准的检出对位标记的方法是：首先检出上下基板对应标记的对角上两个拐角部的位置，然后计算出标记的中心位置。利用检出的坐标值，计算出上、下基板的偏移量，决定定盘机台的移动量，进而完成贴合动作。如果标记的形状不理想，就会发生检出错误。

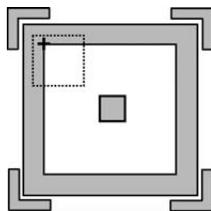


图 5-34 典型的贴合用对位标记

上下基板贴合后，用线下（Off-line）测定装置测定贴合精度。贴合精度用所测得的标尺值表示。TFT 基板和 CF 基板的贴合对位标记及贴合后标尺的读数如图 5-35 所示。通过分析标尺读数，可以评估贴合的偏移程度。图 5-36 给出了一个标记测定结果的贴合偏移示意图。

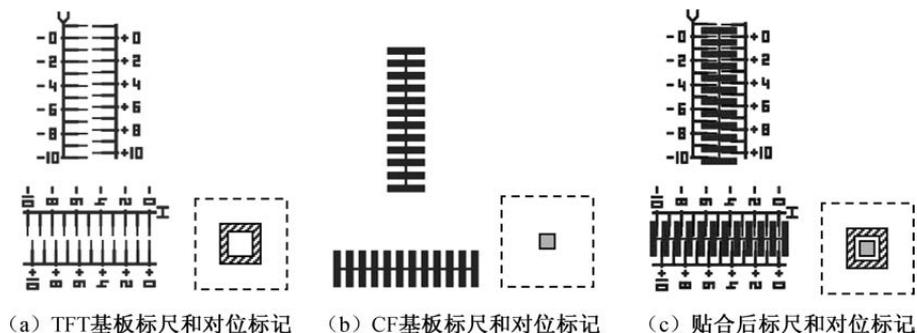


图 5-35 TFT 基板和 CF 基板的贴合对位标记及贴合后标尺的读数

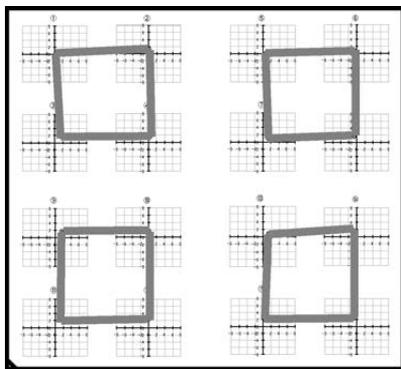


图 5-36 一个标记测定结果的贴合偏移示意图



5.2.5 封框胶硬化

真空贴合好后,就要对封框胶进行硬化处理。首先,基板进入 UV 照射装置,UV Sheet 与基板对位后需要边冷却边进行 UV 照射。照射结束后,UV Sheet 与基板分离,基板进入热硬化装置进行加热处理。热硬化温度在 120℃ 左右,热硬化结束后温度缓慢降至室温。在此过程中,液晶物质经过从液晶态到液态再回到液晶态的转变,液晶最后沿着配向膜摩擦的方向重新配向,显示出良好的电光特性。在硬化过程中,装置产生的温度能将没有扩散完全的液晶进行充分的扩散。

1. UV 硬化

UV 硬化就是指利用 UV 紫外光照射封框胶,使其发生硬化反应。在该过程中,通过调节 UV 灯的照度和照射时间产生的照射量,控制封框胶硬化强度、基板接着强度。UV 灯的发光峰值波长在 365nm 左右,强度高,但是相应的封框胶光硬化开始材的分子吸收系数低,而对应于封框胶分子吸光系数很高的 300nm 左右的发光强度比较低,但可以提高封框胶硬化的效率。

CF 基板上的黑色矩阵会阻挡 UV 光,因此 UV 光一般仅照射 TFT 基板。但 TFT 器件在强光照射后会产生光生载流子,破坏 TFT 开关特性,影响显示品质。因此,在照射过程中,需要在 TFT 基板上放置具有选择性遮光效果的 UV Sheet 进行遮光,以保护 TFT 特性。此外,阵列基板和封框胶接触及封框胶附近的金属配线要做成网格状。网格的开口率是金属配线传输能力与照射效率之间的权衡结果。如果开口率为 50%,则实际的 UV 照射光量应为封框胶接着强度特性要求值的两倍,照射光有很大一部分被浪费,导致装置温度升高。UV 灯除垂直照射外,还可设计成可以随着基板的移动方向发生倾斜,以增大照射范围,提高照射效率。对于显示屏周边尺寸比较大的产品,可以从 CF 基板一侧进行 UV 照射,这样可降低成本。

良好的 UV 照射要求真空贴合后马上进行稳定、均匀的 UV 照射,并保证基板温度稳定。如果照度分布不均、局部照射量不足,则封框胶硬化反应不充分。如果封框胶的 UV 硬化反应不充分,则会使封框胶成分染出,吸附在配向膜的表面,使预倾角降低,配向力变弱。在像素台阶附近的液晶呈紊乱配向状态,不能进行正常的驱动动作,最终导致向错线、残像等显示不良。

如果 UV 照射装置内温度过高,则会使封框胶黏度降低,容易导致嵌合不良,引起液晶泄漏。如果从真空贴合到 UV 照射的流片时间超过 0.5h,则



封框胶与液晶容易相互接触, 导致液晶污染, 同时封框胶材的高度也会增加, 导致盒厚增加, 产生液晶气泡, 甚至导致液晶泄漏。UV 照射过程产生的热量, 不仅会引起相关部材的老化, 也会使封框胶材发生一定的热硬化反应。

2. 热硬化

热硬化是通过热风炉内循环流动的热风, 对封框胶材料进行均匀的加热, 使其达到 100% 的硬化反应率, 目的是保证上下基板间具有足够的接着强度, 以满足信赖性要求。热硬化时的基板支持方式如图 5-37 所示, 分为树脂顶针支撑方式和扁条支撑方式。树脂顶针支撑方式是点接触, 点与点之间容易发生玻璃基板的挠曲, 因而产生盒厚变化; 扁条支撑方式是将荷重分散开来, 可以防止发生局部盒厚变化。热硬化后, 基板采用吹冷空气的风冷法对基板进行冷却。

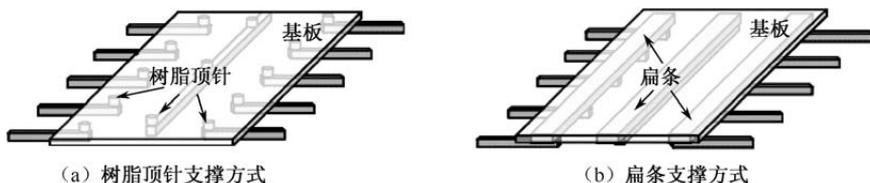


图 5-37 热硬化时的基板支持方式

热硬化处理一般设定两套程序: 一套用于对封框胶进行加热 (工作程序); 另一套用于对热风炉进行空烧 (清除不纯物程序)。热硬化温度和时间如图 5-38 所示。为了保证封框胶材能够达到 100% 硬化反应率, 根据封框胶材的特性要求, 热硬化的温度应该控制在 120°C , 加热时间约 1h。由于对基板进行高温加热, 使配向膜等成分容易挥发产生不纯物, 进入液晶盒内引起盒厚异常或显示不良, 对屏的特性造成严重影响。因此, 炉内要定期执行空烧作业, 以清除炉内不纯物质。

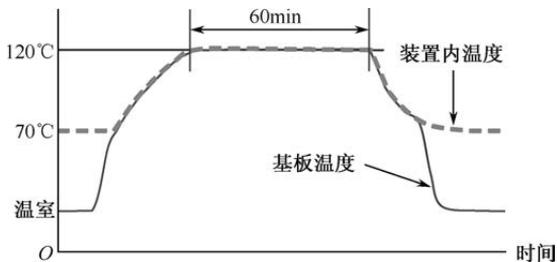


图 5-38 热硬化温度和时间



热硬化工艺要求基板温度安定, 基板内和基板间温度分布均一。若基板温度分布不均匀, 则在处理时间不充分的情况下, 由于液晶材料从封框胶内吸湿, 封框胶材成分渗出, 导致电压保持率降低, 会出现如图 5-30 所示的周边显示不均。基板温度安定性管理是通过温度记录装置, 可以查找出有显示屏发生周边显示不良的基板。若面内温度分布不均匀, 则需要重新调试。

5.2.6 玻璃切断

玻璃切断是根据显示屏尺寸, 从贴合好的玻璃基板上切出一个个独立的显示屏。切割出完整的显示屏后, 还需要进行研磨处理。

1. 玻璃基板切断

玻璃切断的顺序如图 5-39 所示, 首先对大基板进行短册切断, 然后旋转 90° 使短册长边垂直于刀头的移动方向, 最后把短册切断成一个个独立的显示屏。短册切断和个片切断时, 显示屏之间的玻璃作为废材被处理掉。玻璃废材越少, 基板利用效率越高, 前后两次切割的距离越小。一般, 前后两次切割的最短距离为 $3 \sim 5\text{mm}$ 。切断时要保证机台干净, 如果机台上有异物, 则机台和机械手吸着力过大, 容易引起显示屏刚伤或引起局部盒厚不均。

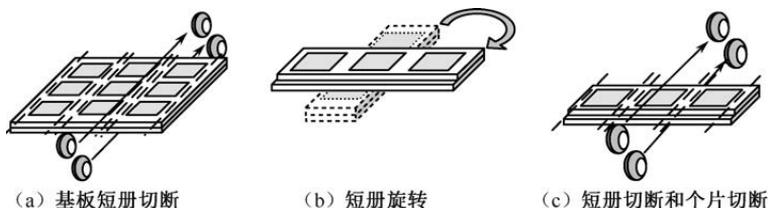


图 5-39 玻璃切断的顺序

在短册切断和个片切断前, 都要检出相应的对位标记以进行准确对位。切断前后的标记设计如图 5-40 所示。如图 5-40 (a) 所示, 虚线表示 TFT 基板和 CF 基板的切断线, 每条切断线都有相应的对位标记。对位标记一般呈“十”字形。切断完成后, 可以通过如图 5-40 (b) 所示的切断确认标记确认切断精度。若切断线在标记范围内则认为切断合格。如果玻璃切断达不到规格的切断精度, 则显示屏尺寸不符合设计值, 在后期模块组装时会引起显示



屏松动或无法放入背光源等问题。

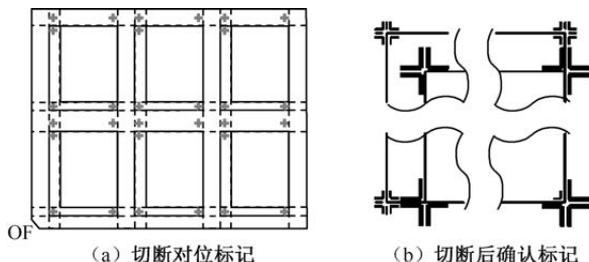


图 5-40 切断前后的标记设计

为防止刀头碰到玻璃边角引起玻璃屑飞溅，刀头的起刀点和终刀点要离开基板边缘 1~2mm。切断后玻璃垂直裂纹和横向裂纹如图 5-41 所示。如图 5-41 (a) 所示，由于玻璃内部张力的存在，在高浸透刀头切入方向上会产生垂直裂纹，这是一种渗透进玻璃的脆性破坏，这个垂直渗透量约占玻璃厚度的 80%。垂直渗透量中，接近刀头切入点 10%~20% 的厚度称为肋纹 (Rib Mark)，通过测量肋纹深度可以了解切断的质量。如图 5-41 (b) 所示，由于刀轮垂直压力的反作用力，切割后在玻璃水平方向也会形成横向裂纹，且随压力增大而增大。切断过程中，需要尽量降低横向裂纹的量。切断过程中，如果刀头旋转不良、与基板接触太多、压力调整不当、封框胶图形变更、刀头磨损、切断位置变更、玻璃分断力变更都会引起缺口、破损 (肋纹上下异常)、突起、破裂、端材残留等异常。

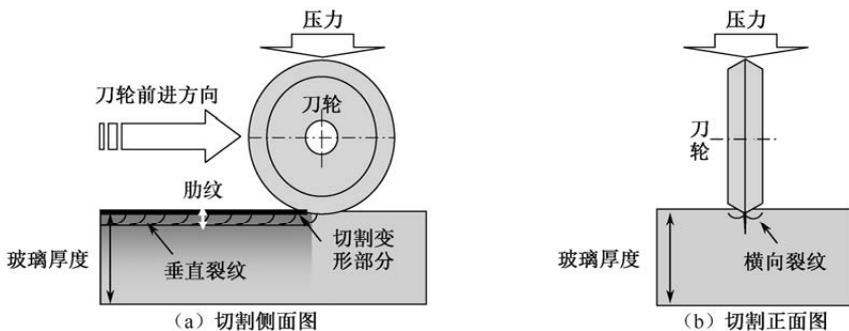


图 5-41 切断后玻璃垂直裂纹和横向裂纹

2. 显示屏研磨

研磨前后的显示屏端子结构如图 5-42 所示。研磨就是除去把扫描线端子



和数据线端子短路连接的静电破坏防止电路,使所有的扫描线和数据线各自分离。通过显示屏端面的研磨处理,可防止后续工程中出现玻璃缺口,并避免划伤驱动 IC、TAB 等部材。

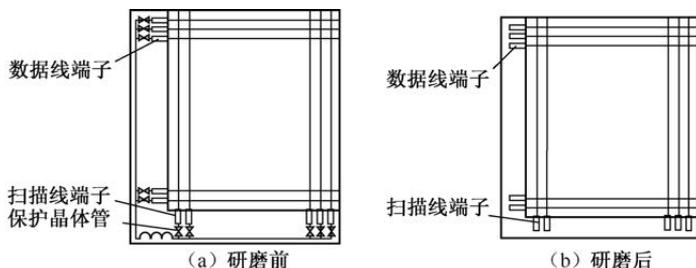


图 5-42 研磨前后的显示屏端子结构

研磨方式如图 5-43 所示,一般分为端面研磨和四角研磨。端面研磨时砥石与显示屏的上、下夹角分别为 30° 和 40° ; 四角研磨时砥石与显示屏的夹角呈 90° 。显示屏尺寸不同,支撑显示屏的研磨机台的大小也不同。

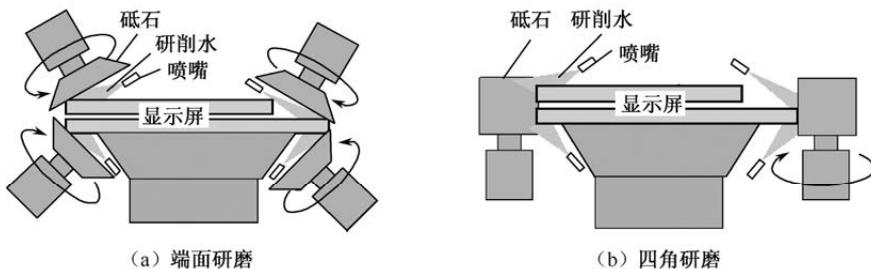


图 5-43 研磨方式

研磨工程要控制好研磨精度,以避免研磨烧灼和贝壳状裂缝。通过确认如图 5-44 所示的显示屏周边研磨位置,以及确定分流 (Shant) 电路研磨、对向侧研磨、反面研磨和角研磨位置上的研磨尺寸,可以确定研磨的位置精度与研磨量精度。研磨时要避免出现破损、凸起、缺口、裂缝和显示屏表面划伤等外观不良。如果发生以上不良,则需要适当调整砥石角度、压入量、转动速度等参数,甚至更换合适的砥石。此外,如果出现局部盒厚不均,则要及时清理机台上的异物,或者调整机台相关参数。

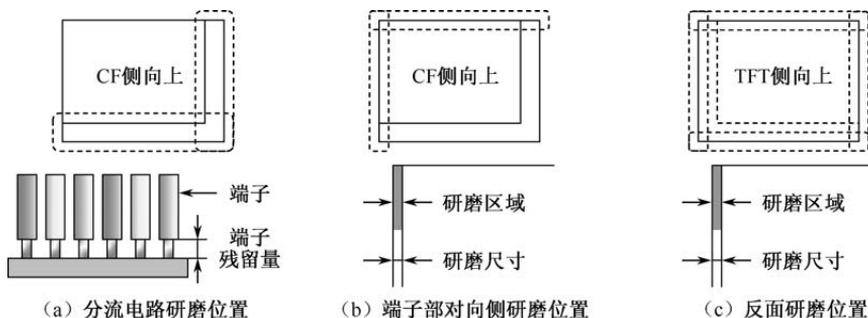


图 5-44 显示屏周边研磨位置

5.2.7 偏光板贴附

偏光板贴附是指在显示屏的 TFT 侧和 CF 侧贴上偏光板，包含洗净干燥工程、贴附工程和自动除泡工程。

1. 洗净干燥工程

除在前面工程中产生而未被洗净的树脂类异物、清洁布残留纤维屑及人体分泌物外，研磨还会产生玻璃屑。如果在偏光板贴附前，这些异物没有被洗净而残留在屏和偏光板之间，就会形成显示不良。因此需要通过清洗工程去除异物，显示屏洗净原理如图 5-45 所示。研磨使用湿处理方式，以防止显示屏表面被划伤及受到静电破坏。研磨头的旋转可以提高清洁能力，研磨带的运动可提高清洁均匀性，研磨头的运动轨迹可根据需要设定。研磨带一般呈卷曲状，以防止异物再附着和摩擦损耗。研磨时要防止研磨头压力过大造成盒厚不均。

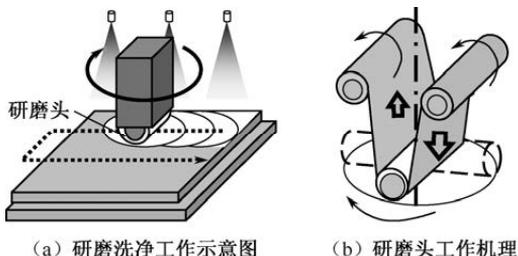


图 5-45 显示屏洗净原理

洗净要除去显示屏正反面及端子部 $30\mu\text{m}$ 以上的研磨屑和异物，且没有异物残留，也没有破损、缺口、 0.05mm 以上的贝壳状裂缝、端子损伤等外



观不良。如果有异物残留,则在后续显示屏处理时容易出现损伤。如果出现外观不良和盒厚不均等不良,则直接影响产品的品质,降低产品的合格率。洗净过程中要预防引起阵列基板的静电破坏。保证带电量在 $\pm 200\text{V}$ 以内,剥离带电量在 $\pm 1000\text{V}$ 以内。如果出现不良问题,则要及时调整研磨带的旋转数、压力等参数。

洗净完成后要进行干燥处理,在去除水分的同时,也要防止垃圾和异物的产生。干燥性的标准是显示屏正反面及端子部无水滴和水迹。此外,在偏光板贴附前,还要对显示屏进行除电处理,以防止静电的产生。常用的干燥方式是气刀干燥。使用气刀干燥时要管控好空气压力,除电时要管控好离子风的压力。

2. 贴附工程

洗净、干燥后的显示屏进入贴附装置后,首先对 TFT 侧玻璃进行清扫,并用黏着滚轮将玻璃上的异物除去。然后识别出显示屏上的贴附对位标记,把显示屏固定住,利用上下滚轮将偏光板贴附到 TFT 侧玻璃上。TFT 侧偏光板贴附后,夹取显示屏并反转,清扫 CF 侧玻璃,用黏着滚轮除去玻璃上的异物。固定住显示屏,利用上下滚轮将偏光板贴附到 CF 侧玻璃上。贴附时,要减小异物的附着概率,防止因真空吸附可能对显示屏产生的伤害。

偏光板贴附完成后,要检查贴附精度,如果有偏差,则需要进行补正。通过测定或目测偏光板边缘到贴附位置,确认标记的距离,判定贴附是否符合标准。偏光板贴附位置确认标记在 TFT 侧和 CF 侧都存在,分别以纵横两个方向为一组分布在四个角上。偏光板贴附位置确认标记如图 5-46 所示:实线代表偏光板的边缘,虚线标志为对位标记的边缘,测定偏光板边缘到对位标记两个边缘的距离。偏光板边缘超出对位标记的边缘就被认为贴附不良。偏光板位置偏移的设计值范围随产品尺寸不同而不同,一般在 $\pm 0.5\text{mm}$ 以内。除贴附精度要求外,偏光板贴附还要保证无静电破坏、破损、裂缝、糊出、糊欠、气泡、偏光板内部垃圾和盒厚不均等。

3. 自动除泡工程

自动除泡是对显示屏进行加压、加热处理,以除去偏光板和显示屏玻璃之间的微小气泡,增加偏光板在显示屏上的附着强度。除泡需要控制好压力、温度和处理时间。除泡结果除要求没有偏光板气泡外,还要确认除电效果,测定



显示的带电量。通过显示检查,以及静电破坏不良检查,以确认有无静电破坏。如果发现存在偏光板气泡,则需要及时调整设备的压力、温度和除泡时间。

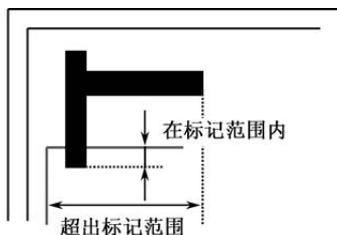


图 5-46 偏光板贴附位置确认标记

5.2.8 成盒工程检查

成盒工程检查分为显示检查和外观检查,目的是防止不良产品流入下一个工程或流入客户端。显示检查包括检查显示屏的点缺陷、线缺陷、偏光板不良、气泡等;外观检查主要检查偏光板划伤。以显示屏或开路显示屏方式出货时,要特别注意偏光板保护膜的外观检查。偏光板保护膜剥落的尺寸和偏光板保护膜气泡个数及其大小都不能超过规格。

显示检查利用目视观察可将不良分为五种模式:线状不良的线缺陷、子像素大小不良的点缺陷、局部不良的漏光与异物、亮度不均匀污点、具有其他特征的显示不良。确认好不良模式后,应进行相应的不良解析。对于点缺陷和线缺陷之类的不良模式,应根据确认结果进行金属配线切断、短接之类的激光修复;对于显示检查和外观检查中发现的偏光板类不良问题,可以通过重新贴附偏光板进行修复。

线缺陷的不良模式解析流程如图 5-47 所示。首先判断是否发生在显示区内。发生在显示区内的断线,如果线上存在亮度差异,则可能是静电破坏引起的;如果线上没有亮度差异,则可能是 G/D 配线断线引起的。发生在显示区外的断线,如果是单根出现并且线上或靠着显示区的临界处有亮点,则可能是 G/D 金属配线和对面 CF 基板的 COM 电极短路引起的。如果只是简单的单根断线,则可能是显示区外的 G/D 金属配线断线。如果显示区外的断线不是单根出现的,而是呈“十”字形,则可能是 G/D 金属配线层间短路。如果显示区外的断线并行出现,则可能是 G/D 金属配线同层短路。

点缺陷的不良模式解析流程如图 5-48 所示。首先判断点缺陷是否以子像素为单位。对于敲击时忽明忽暗的像素大小的点缺陷,可能是显示屏内的异物引起的。敲击时亮度不变的点缺陷,基本是阵列上的电学缺陷造成的。如



果点缺陷随视野角发生位置移动,则是由偏光板不良引起的,否则就是显示屏内的异物或配向不良造成的。

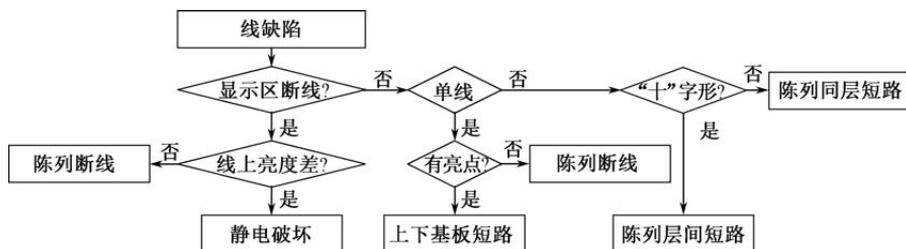


图 5-47 线缺陷的不良模式解析流程

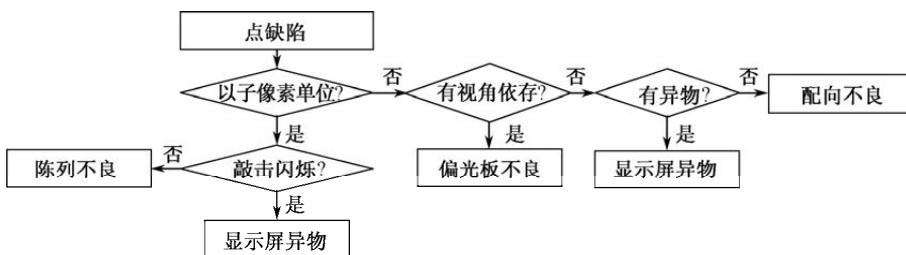


图 5-48 点缺陷的不良模式解析流程

漏光和异物不良模式可能是阵列上的连续点缺陷引起的,若排除连续点缺陷则可能是彩膜、偏光板等光路上的部材缺陷引起的,也可能是异物、配向不良引起的。漏光和异物不良模式解析流程如图 5-49 所示。

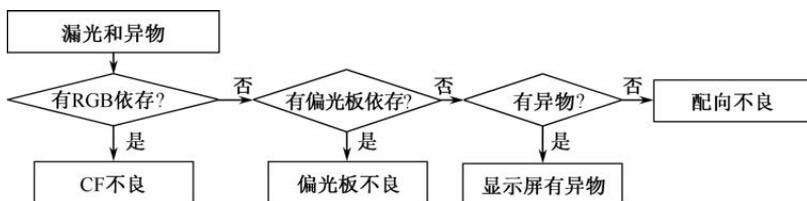


图 5-49 漏光和异物不良模式解析流程

显示不均、污点之类的不良模式往往具有 V_{gon} 、 V_{goff} 、时钟频率等的依存性。如果没有这种依存性,则可能是彩膜或偏光板等光路上的部材不良造成的。显示屏盒厚不均、异物、配向不良等也可能造成显示不均。显示不均和污点不良模式解析流程如图 5-50 所示。

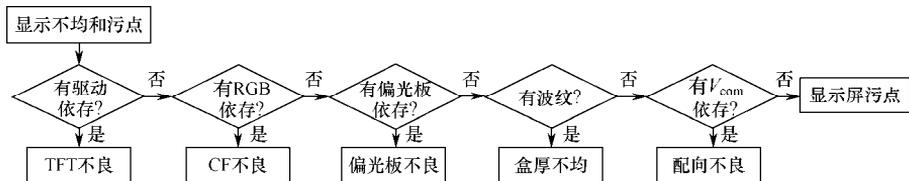


图 5-50 显示不均和污点不良模式解析流程

5.3 模块工艺技术

模块工艺是在显示屏上压接驱动电路、安装背光源等部件的工程。模块工艺流程如图 5-51 所示，模块工程包括 TAB 压接、PCB 压接、模块组装、电路调整、老化实验和产品检查。不同的生产线，不同的产品规格，模块工艺的具体流程有所不同。但 TAB 压接的 OLB 工程、PCB 压接工程、模块组装、老化实验和产品检查的概念相同。

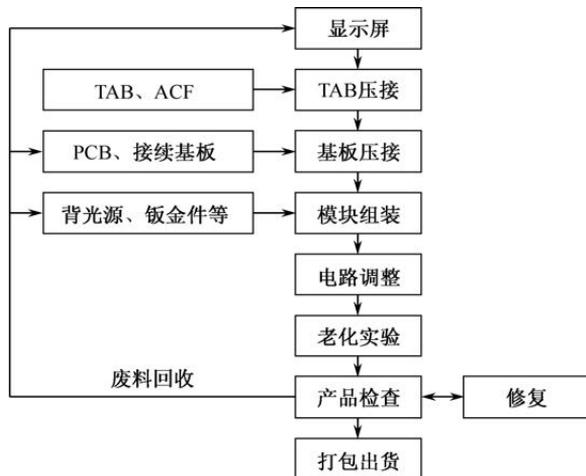


图 5-51 模块工艺流程

5.3.1 外引脚贴合

外引脚贴合 (Outer Lead Bonding, OLB) 是使 TAB-IC 引脚和显示屏端子进行脚对脚接合, 中间使用异方性导电膜 (Anisotropic Conductive Film, ACF) 在热压后实现脚和脚之间的电学连通。OLB 工程首先对显示屏端子进行清洗, 然后依次进行 ACF 贴附、TAB 搭载、TAB 压接, 最后进行 OLB 检查。



1. 端子洗净

为了清除显示屏端子部吸附的皮质、溶剂、导电粉屑等异物和污染,避免显示屏破裂、端子间短路、端子腐蚀等异常,保证后续 ACF 与显示屏端子部之间的良好接续性,需要用端子清洁机对显示屏端子进行洗净处理。

端子上的异物包括固体异物和污物。端子洗净工艺如图 5-52 所示。大粒径固体异物用空气吹扫的方式除去,小粒径固体异物及污物用酒精擦拭的方式除去。这种先吹后擦的洗净方式需要合理控制吹扫时的空气流量,以及酒精擦拭时的压头压力、压头平行度、擦拭速度、酒精滴下量等工艺参数。酒精擦拭前要确认擦拭精度,擦拭后要保证端子部无异物、划伤、污迹,屏无伤痕、裂纹。洗净后,可以用气刀进行干燥处理,以防止玻璃上发生静电积累。

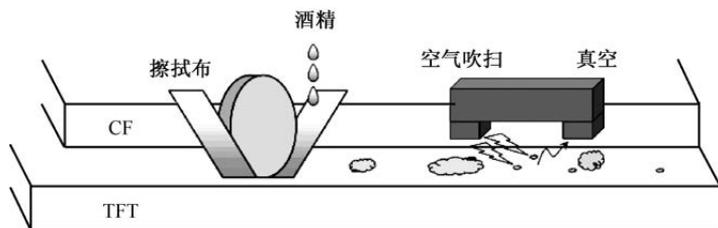


图 5-52 端子洗净工艺

2. ACF 贴附

ACF 是一种只在膜厚方向具有导电性,在平面方向不具有导电性的半透明异性导电膜,同时具有接着、导电、绝缘三种特性。ACF 结构如图 5-53 所示,ACF 主要成分包括掺有许多导电粒子、膜厚为数十微米左右的黏合剂,作为保护作用还加了一层底膜。导电粒子的结构如图 5-54 所示,从里到外依次为树脂核、Ni 金属层和镀金表面,直径从几微米到几十微米不等。导电粒子的 Au 导电层外面,还会有一层防止 Au 氧化的保护膜,在压接的时候必须压破这层保护膜端子部才能接续。在加热、加压的过程中,使显示屏端子和 TAB 引脚间的 ACF 受到热压,导电粒子被压扁后使上下两种电极导通。

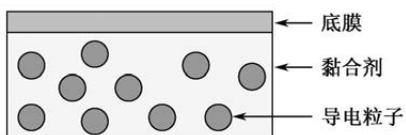


图 5-53 ACF 结构

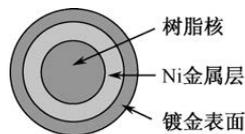


图 5-54 导电粒子的结构



TFT-LCD 一般采用有机黏合剂、固体及加热硬化型 ACF。黏合剂要具备良好的黏合性；黏合剂的宽度要保证其足以填充端子间的空隙，以及覆盖住 OLB 电极；黏合剂在热压接时要有适当的流动性（熔融黏度）以提高黏附力；黏合剂中离子性不纯物要少，吸水性要低，以避免端子腐蚀及相连端子间漏电的发生。减小黏合剂的弹性率和热膨胀率，以控制在接合处产生大的应力，从而避免接合处的 ACF 剥离或破裂等不良发生。TAB 预压接时，为了确认电极间的位置，要求 ACF 具有透明性。

在洗净的显示屏端子部在贴附 ACF 前，要进行对位处理。ACF 贴附过程如图 5-55 所示。如图 5-55 (a) 所示，端子边缘会设计“十”字形对位标记。如图 5-55 (b) 所示，ACF 贴附机找到对位标记后，进行对准，然后将 ACF 贴附于端子部，作为 TAB 与端子之间的接续介质。如图 5-55 (c) 所示，ACF 贴附后通过低温低压的预压接方式，将 ACF 黏附到屏的端子部。100℃ 以下的低温可以防止 ACF 黏着剂提前发生硬化，1MPa 以下的低压可以防止导电粒子变形和 ACF 变薄溢出，并避免 TAB 压接后的连接强度下降。一般在压头和 ACF 之间会加入缓冲材，以吸收 ACF 厚度不均和压头弯曲带来的不良接触及压力不均。ACF 预压接完成后撕掉底膜。ACF 贴附后，要求 ACF 树脂与底膜的接着力远小于与玻璃基板的接着力。

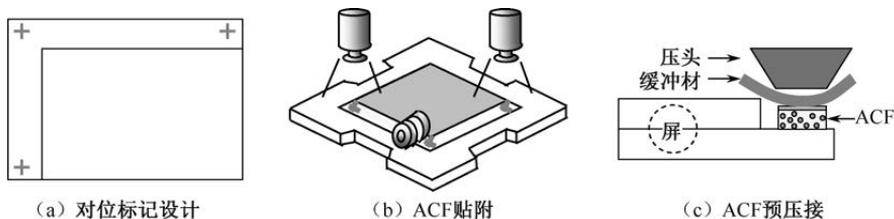


图 5-55 ACF 贴附过程

3. TAB 搭载

ACF 贴附完成后，进行如图 5-56 所示的 TAB 和显示屏的对位。采用图 5-56 (a) 所示的 TAB 对位标记和显示屏对位标记，进行 TAB 搭载前的对位处理。系统设定有认识图形，先通过认识图形，找到标记的大致位置，然后再从这个图形中找到标记的具体位置，与设定值进行对比，计算出偏移量，接着让机台移动进行补正。在显微镜下确认预压接精度后，再进行端子位置补正。对位精度在 80% 以上才符合精度要求。图 5-56 (b) 所示的情况最佳，



为理想的对位效果。图 5-56 (c) 所示的为合格的对位效果, 但如果 Y 方向错位太多, 则会出现 TAB 离 CF 太远的情况, 可能导致压接幅度变小。

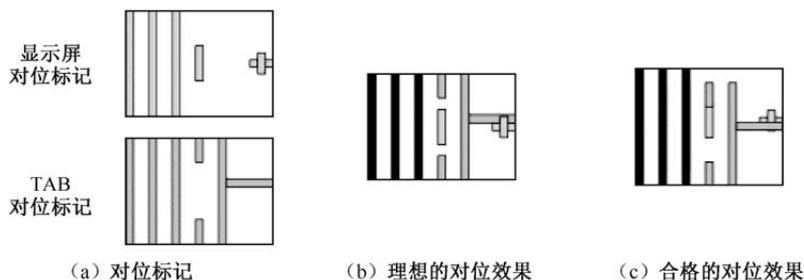


图 5-56 TAB 和显示屏的对位

TAB 搭载前被吸在压头上, 不可能精确地与显示屏上下平行, 总会有一个角度。这个角度需要调整到 0.05° 以内, 否则会导致 TAB 左右对位不对称, 造成压接端子间的偏移。对位成功后, 利用 TAB 卷轮供给单元、金型模具、承接单元等设备, 将 TAB 引脚与显示屏端子精确重合, 使 TAB 与 ACF 暂时性结合。

4. TAB 压接

TAB 搭载后, 进行 TAB 压接对位。OLB 中的 TAB 压接如图 5-57 所示。对位要求压头全部压中显示屏端子的开口部。与 ACF 预压接一样, TAB 压接要确保压头和显示屏的平行度, 使用缓冲材减小压头不平的影响。如图 5-57 (a) 所示, 先从显示屏的长边侧压接, 再进行短边侧的压接。压接处理后, TAB 与端子紧密接合, 单个 TAB 的压接结果如图 5-57 (b) 所示。TAB 压接采用加热加压的方式使 ACF 硬化, 以确保 TAB 在端子上实现永久性结合。由于 TAB 的本压接是在高温高压下进行的, TAB 和玻璃都会热膨胀, 并且 TAB 的热膨胀比玻璃大, 所以实际设计时, TAB 的引脚间距要小于显示屏的端子间距, 具体差值视 TAB 和玻璃的热膨胀系数大小而定。通过本压接, 在膨胀后 TAB 引脚刚好和显示屏端子对齐。

压头位置、压头平行度、压头温度、压头压力是 TAB 压接最重要的四个条件。压头温度过高和过低都会导致压头变形, 引起压接不良。如果压头的压力太小, 热传导深度不够, 则 ACF 树脂不能够完全反应, 接续强度不够, 严重时, 粒子碎裂程度太低, 接续效果不好, 造成断路。压力太小还会使 ACF 树脂溢出, 包不住 TAB 引脚的顶端。裸露在空气中的引脚, 被



气体腐蚀后产生迁移腐蚀,造成短路。如果异物进入引脚间隙,则会造成引脚间短路。如果压力太大,粒子碎裂太过,则会使弹性消失。当产品在高温环境中工作时,TAB 膨胀引起 TAB 引脚和显示屏端子的间距增大,粒子弹性消失,造成压接部短路。

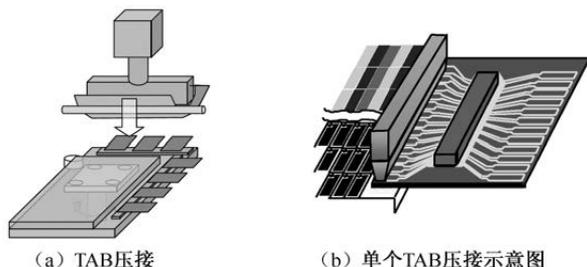


图 5-57 OLB 中的 TAB 压接

ACF 在整个 OLB 工程中的变化过程如图 5-58 所示。导电粒子的自身电阻小,导通电阻取决于导电粒子和端子的接触电阻,以及端子上导电粒子的数量。导电粒子与端子的接触面积越大,则接触电阻就越小;导电粒子直径越大,则接触面积就越大。另外,导电粒子直径越小,在相同的接续压力下,导电粒子对端子的压力变大,黏合剂的排出性变高,接触面积反而变大。所以,导电粒子的直径一般设为 $5\mu\text{m}$ 左右。另外,导电粒子的树脂核在压缩变形后会扩大接触面积。随着端子间距越来越窄,单个端子捕捉粒子数相对变少,故提高 ACF 中粒子的添加量(分布密度)来增加接触面积,可以确保导通的可靠性。但如果添加量过高,则 ACF 的绝缘特性会下降,各向异性消失。

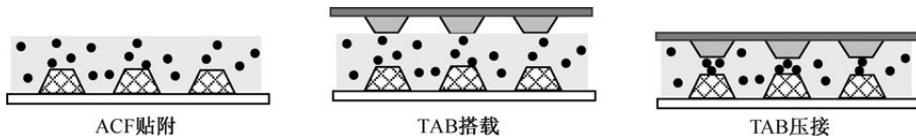


图 5-58 ACF 在整个 OLB 工程中的变化过程

5.3.2 信号处理基板压接

信号处理基板(PCB)的压接方式与 TAB 压接方式基本相同。把 TAB 和 PCB 压接后形成的整体,称为开路显示屏。压接好的开路显示屏,可以通过驱动 IC 将画面数据信号传送到显示屏内。



1. ACF 贴附

PCB 压接用的 ACF 是贴附在 PCB 的金手指上的, 贴附的设备和工艺过程和 OLB 工程的 ACF 贴附一样。但是, PCB 贴附的 ACF 品种和显示屏上所贴附的 ACF 品种不同, 工艺参数也略有不同。

ACF 贴附也采用低温低压方式, 通过 ACF 树脂的黏着性实现接续。低温的目的是防止 ACF 主剂的硬化, 低压的目的是防止 ACF 导电粒子的破裂。由于 PCB 的热膨胀量很大, 为了保证压接精度, 应采用低温硬化树脂, 既要保证 ACF 均匀贴附, 更要保证压接温度在 ACF 树脂的硬化反应开始的温度以下。而对于贴附的压力设定, 要在保证贴附效果前提下尽量设低, 其目的是防止 ACF 导电粒子被压裂, 影响本压接中的粒子接续效果。

由于 PCB 的端子部厚度较大, 在基板两侧没有端子的部分会形成明显的厚度差, 所以在 ACF 基材剥离时, 很容易造成 ACF 卷起, 严重影响后续的本压接效果, 甚至可能在本压接中造成对应 TAB 的破坏。所以, 在基板贴附 ACF 后, 设备要检查基板两侧和中间的点, 以确认 ACF 是否存在卷起, 贴附位置偏移等不良。由于 PCB 贴附部分的凹凸不平很明显, 因此贴附所用缓冲材要比 TAB 安装时 ACF 贴附所用的更厚。

ACF 贴附时, 要确保离子风机有良好的除电效果。在高压静电的作用下, ACF 很容易引起位置偏移, 无法保证准确的贴附位置。并且在基材剥离时, 因为设备的运行速度很快, 会产生很强的静电, 如果所带电荷是异种电荷, 则发生放电后将破坏端子。离子风机的风向不要正对压头, 以免影响压头温度。

2. PCB 压接

PCB 压接前应首先读取显示屏端子部的对位标记, 计算出标记实际位置与理想设计位置的偏差后, 通过显示屏吸着机台的移动来补正偏移量。PCB 压接如图 5-59 所示, 开始 PCB 压接后, 先将已贴附好 ACF 的基板与已安装好 TAB 的显示屏进行对位; 随后缓冲材和压头下降, 根据预设的加压时间和压力对接续部进行压接; 压接结束后, 压头上升, 但缓冲材不动, 仍保持与 PCB 和 TAB 接着的位置; 最后, 等待冷却结束后, 缓冲材上升, 压接结束。

PCB 压接要控制的工艺条件有压接温度、压接时间和冷却时间。PCB 的压接温度控制没有 TAB 本压接严格, 范围为 $145 \sim 175^{\circ}\text{C}$ 。温度变化范围大是因为在 PCB 上, 基板的形状、配线的连接功能和走向不同, 造成配线端子



上的散热能力不同,从而引起同一基板上不同位置有明显温度差。通常,基板上的接地线温度最低,基板边缘的短线温度最高,因为这里的散热不佳。PCB 的压接压力的设定方法与 TAB 本压接相同。

PCB 压接结束后,压头上升,但缓冲材不动,对压接后的基板和 TAB 进行 5s 左右的冷却。压接刚结束时仍处于高温状态,ACF 树脂虽然发生了硬化反应,但由于温度还处于软化状态,并没有充分硬化接续,如果在不冷却的情况下就撤去缓冲材,很可能在缓冲材上升时将 ACF 拔起。理论上,应该使基板冷却到室温,但长时间冷却会影响生产节拍,所以应在保证 ACF 不被拔起的前提下设定最短冷却时间。

3. 树脂涂布

PCB 压接后,在如图 5-60 所示的树脂涂布的两个位置上进行树脂涂布,以防止端子或引线受潮腐蚀、灰尘及异物造成的刚伤、防振及增加组件耐振性。在 PCB 与 TAB 相连处的引线含有铅的成分,可以防止杂质、水分、异物腐蚀引线。而在 TAB 与显示屏一侧的端子成分是铝、铜等金属,如果混入了水分、钠离子、氯离子等杂质,就会引起端子腐蚀。所以,树脂涂布的位置是在 TAB 与显示屏相连的一侧,而在 PCB 与 TAB 相连的一侧不用涂布树脂。

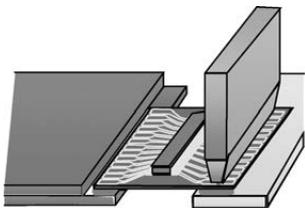


图 5-59 PCB 压接

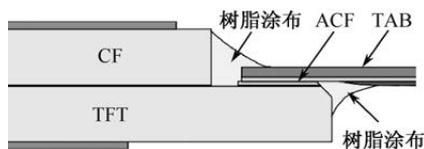


图 5-60 树脂涂布的两个位置

5.3.3 模块组装

模块组装是把开路显示屏和前钣金、背光源、屏蔽板等部品组装在一起的手工操作工程。不同型号产品的模块,具体的组装操作会有所不同,但是基本操作内容类似。

模块组装时应首先进行背光源的安装。把开路显示屏放置在具有位置固定结构的安装台上,并保证离子风机处于工作状态。首先用手撕下显示屏的条形码,再撕下 TFT 侧偏光板的保护膜。偏光板保护膜撕取操作示意图如图 5-61 所示。为了避免损伤 TAB,撕取偏光板保护膜的方向要从 TAB



一侧开始。撕下保护膜后,用离子风机按一定方向和顺序除去背光源发光面和基板上的灰尘,防止产生移动性异物。最后,在开路显示屏上安装背光源。

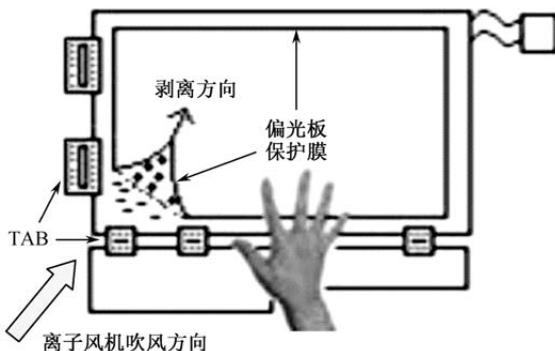


图 5-61 偏光板保护膜撕取操作示意图

接着弯折 PCB,插入背光源的爪扣内并定位。弯折 PCB 时,要两手同时握住基板的两端,防止对 TAB 造成不好的影响。使用电动旋具固定螺钉,使其成为一个结实的模块。固定好 PCB 后,在上面贴上屏蔽条或安装上屏蔽用金属罩。

接着进行前钣金的安装。将显示屏的 CF 一侧向上放置。用手按住屏的边缘,从有 TAB 的一侧开始,撕下 CF 一侧的偏光板保护膜。然后,根据嵌合的位置,将前钣金与半成品状态的显示屏组装在一起。根据组装时操作的便利和防止不良的产生来决定组装时的嵌合顺序。不同型号的显示屏,其嵌合的位置数目不同,相应的具体操作步骤也不相同,但都要使操作便利,并防止产生不良。

整体结构组合完成后,把模块反转,使背光源一侧向上放置在操作台上。最后撕下标签条形码,贴在产品设计指定位置处。

5.3.4 老化实验

老化实验的目的是检查 TFT-LCD 模块的初期不良问题,防止不合格产品流向市场。老化是在高温环境下完成的,高温老化前要把 V_{GH} 、 V_{GL} 、 V_{dc} 和 V_{com} 等驱动电压调节到最佳值。

1. 电压调节

为了获得 TFT-LCD 模块驱动的最佳电压值,应通过示波器观察电压波形来调节 V_{GH} 、 V_{GL} 、 V_{dc} 和 V_{com} 等电压。如果发现 V_{GH} 、 V_{GL} 、 V_{dc} 的值在指



定电压之外,就要更换 PCB。在工程上,电压 V_{GH} 、 V_{GL} 、 V_{dc} 的值需要调节的概率很低,而 V_{com} 的值基本都要进行调节。

V_{com} 电压调节就是将正极性侧和负极性侧 V_{dc} 和 V_{com} 的差值调整到一样大小。如果正极性侧和负极性侧的电压大小不一样,就会存在画面闪烁,在高温老化后还可能出现残像。造成画面闪烁的根本原因是像素中 TFT 开关结构引起的馈通现象,导致像素电压偏离设计值。工程上一般通过调节闪烁画面来调节 V_{com} 电压,以补偿这个偏离的电压。调节过程中,如果画面闪烁消失,那么这时的 V_{com} 电压就是最佳电压,相应的正、负侧液晶电压的幅度相等。闪烁可以通过目视或使用闪烁测定器进行调整。用陶瓷头旋具在 V_{com} 专用调节钮上微旋,可以使画面中央的闪烁达到最小。

2. 高温老化

高温老化采用了浴盆曲线(也叫失效率曲线)原理,以避免不良品加速恶化,并尽早剔除。模块可靠性浴盆曲线如图 5-62 所示,分为早期失效期、偶然失效期、耗损失效期三个阶段。早期失效期的失效率很高,随着产品工作时间的增加,失效率迅速降低。这一阶段失效的原因大多是设计、原材料和制造过程中的缺陷造成的。高温老化的目的是缩短这一阶段,以便及早发现、修正和排除不良。高温老化后, TFT-LCD 模块进入失效率很低的偶然失效期,保证了产品的良好运转。模块经历使用寿命期后,由于各种耗损进入耗损失效期,这时产品失效率很高。

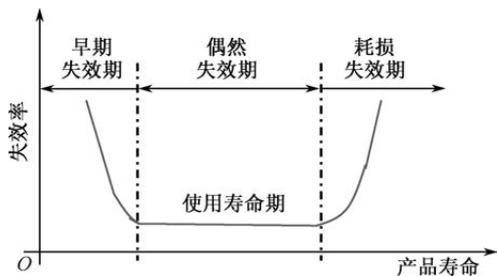


图 5-62 模块可靠性浴盆曲线

高温老化在专用的老化槽中进行。将经过电压调节后的模块放置于老化小车上,连接驱动电源电缆,设定好检查画面,推入老化槽中进行老化。老化后投入取出的确认画面一般按照全黑(全白)—全红(15 阶调)—全绿(15 阶调)—全蓝(15 阶调)—全白(全黑)的顺序进行显示。应根据



不同的型号, 设定相应的 PCB 输入信号基板、背光源电压, 以及所需的老化画面。高温老化的温度一般为 40~50℃, 老化时间为 2~4h。老化结束后, 将老化小车推出, 再进行一次画面确认, 以确认每个模块是否有线缺陷、显示偏移、显示不均等不良问题。

5.3.5 模块工程检查

模块工程检查是产品出货前完整的产品检查过程。通过模块工程的产品检查, 从而避免不良产品流入市场。不同的工厂, 其模块工程的检查流程不同。图 5-63 给出了一个基本的模块工程检查流程。



图 5-63 一个基本的模块工程检查流程

1. 显示检查

经过电压调节和高温老化后, 先进行显示检查。当检查到显示不良时, 大致注明不良的类型, 交给解析人员进行分析确认。不良现象包括线缺陷、点缺陷、显示不均、闪烁、灰阶不良、串扰、波纹、显示偏移、显示异物、显示异常、残像等现象。

2. 电气特性检查

电气特性检查的对象是电源电流、电压变动和附加机能。具体的操作是: 给模块产品加上电压, 使它处于显示画面的状态, 测定电流值, 改变所加电压, 切换附加机能 (如画面反转机能), 观察画面能否按规定变换。

3. 光学特性检查

光学特性检查是用色彩辉度计对亮度、对比度、亮度不均、色度等进行的测定。一般测试 9 个点。亮度不均检查是指测定指定各点的全白亮度, 检



查最大亮度和最小亮度的比值。

4. 外观检查

外观检查的对象包括异物、划痕、气泡等影响视觉效果的不良项目，标签的内容与位置，组装状态和部品缺损情况。通常，TAB 线缺陷、背光源异物、组装不良是使用者最难接受的不良项目。用放大镜观察异物，并改变观察的角度，如果异物随着观察角度的变化而变化，则异物可能在 TFT 偏光板上或在背光源的发光面上，解体之后才能找到；如果异物不随着观察角度的变化而变化，那么异物在显示屏中。观察偏光板是否有划痕、气泡时，应不进行任何电气连接。发现有划痕或气泡存在时，需要更换偏光板。检查标签是否被贴上，并且确认位置是否正确。组装状态的检查主要是查看螺钉嵌合的状态是否良好、背光源是否松动。外观检查之后，合格品就可以包装入库了。

除以上的检查项目外，在产品出货前还要进行抽检，以保证产品的品质，避免不良产品流向客户。除与产品检查相同的项目外，还有尺寸检查、光学特性检查等。

本章参考文献

- [1] Chen P L. Invited Paper: Green TFT-LCD Technologies[J]. Sid Symposium Digest of Technical Papers, 2010, 41(1):108-111.
- [2] Kuo J L, Hsieh C H. Optimal Improvement on Cutting Yield Rate in ACF Attach Process of TFT-LCD Module Using Response Surface Method[J]. Advanced Materials Research, 2010: 126-128, 208-213.
- [3] Kuo J L, Chao K L, Hsieh C H. Improvement on Yield of Anisotropic Conductive Film Attach Process in TFT-LCD Module Using Taguchi Method[J]. Key Engineering Materials, 2010 (443):717-722.
- [4] Chao-Ton S, Feng-Min S. Yield Improvement in Color Filter Manufacturing Using Taguchi Methods and TRIZ's Substance-Field Analysis[J]. IEEE Transactions on Components, Packaging and Manufacturing Technology, 2018, 8(12):1-15.
- [5] Pa P S. Precise thin-film etching process using a rectangle cathode tool[J]. Materials Science in Semiconductor Processing, 2010, 13(3):173-179.
- [6] Julia Li, Haiyan Sun, Klaus Neubeck, et al. New PECVD & PVD System Generation used for TFT LCD Production Line[J]. Equipment for Electronic Products



- Manufacturing, 2004, 33(4):26-28.
- [7] Yasuhiko Kasama, Tadahiro Ohmi, Koich Fukuda, et al. Improvement of Pecvd-SiN_x For TFT Gate Insulator By Controlling Ion Bombardment Energy[J]. Mrs Proceedings, 2011, 415(45):21-27.
- [8] Chen C N, Huang J J, Wu G M, et al. Taper Angle of Silicon Nitride Thin Film Control by Laser Direct Pattern for Transistors Fabrication[J]. Applied Mechanics and Materials, 2013:284-287, 225-229.
- [9] Fukuda Kaichi, Ibaraki Nobuki. a-Si TFTs with Stacked Gate Insulator of CVD-SiO₂/PECVD-SiN_x[J]. Electronics & Communications in Japan, 1993, 76(12):11-19.
- [10] Lan J H, Kanicki J, Catalano A, et al. Patterning of transparent conducting oxide thin films by wet etching for a-Si:H TFT-LCDs[J]. Journal of Electronic Materials, 1996, 25(12):1806-1817.
- [11] Kim J G, Sim Y, Cho Y, et al. Large area pattern replication by nanoimprint lithography for LCD-TFT application[J]. Microelectronic Engineering, 2009, 86(12):2427-2431.
- [12] Lin C S, Tsai C W, Lu Y C, et al. Automatic inspection of the width and gap of etching transistors in TFT-LCD panels using sub-pixel accuracy estimation[J]. The International Journal of Advanced Manufacturing Technology, 2007, 35(1-2):127-134.
- [13] Christenson K K, Schwab B, Wagener T J, et al. Selective Wet Etching of High-k Gate Dielectrics[J]. Solid State Phenomena, 2003, 92:129-131.
- [14] HUO Xiao-di, CHEN Bing, LEE Ji-Hoon, et al. Influence of different dry etching process of contact hole on TFT-LCD performance[J]. Chinese Journal of Liquid Crystals & Displays, 2016, 31(1):58-61.
- [15] Ugai Y, Yukawa T, Hatta Y, et al. Reduced Process Method for Thin-Film- Transistor Liquid-Crystal Display (TFT-LCD) with Dry-Etching Tapered ITO Data Bus Lines[J]. Japanese Journal of Applied Physics, Part 2 (Letters), 1996.
- [16] Wen-Ching Tsai, Kou-Yuan Tu, Han-Tu Lin, et al. Metal Contact Improvement in Cu-gate TFT-LCD[J]. Sid Symposium Digest of Technical Papers, 2007, 38(1):184-187.
- [17] Song J H, Kwon D J, Kim S G, et al. Advanced Four-Mask Process Architecture for the aSi TFT Array Manufacturing Method[J]. SID Symposium Digest of Technical Papers, 2002, 33(1) : 1038-1041.
- [18] Han H R, Lee Y J, Yeom G Y, et al. Dry etch characteristics of Al-Nd films for TFT-LCD[J]. Surface and Coatings Technology, 2000, 133-134(none):606-611.
- [19] Choe H H, Jeon J H, Lee K W, et al. Brief Study of an Electric Force on a Glass Substrate in a Dry Etching System[J]. Sid Symposium Digest of Technical Papers,



- 2012, 37(1):452-453.
- [20] LI Wu-sheng, HUI Guan-bao, CHOI Seung-jin, et al. Preliminary study on improving resolution on mirror projection mask aligner with phase shift mask[J]. Chinese Journal of Liquid Crystals & Displays, 2014, 29(4):544-547.
- [21] Chen S F, Lai C C. The Defect Classification of TFT-LCD Array Photolithography Process via Using Back-Propagation Neural Network[J]. Applied Mechanics and Materials, 2013:340-345, 378.
- [22] Kido S, Akagami K, Sakumiti N, et al. LCD Panel Formed using New 4 - Mask Technology with Chemical Re - Flow Technique[J]. Sid Symposium Digest of Technical Papers, 2012, 37(1):1650-1653.
- [23] Lin W Y, Wu W B, Cheng K C, et al. Photolithography for Thin-Film-Transistor Liquid Crystal Displays.[M]. Springer International Publishing, 2016.
- [24] Chien-Hui Wen, Gauza S, Shin-Tson Wu. Photostability of liquid crystals and alignment layers[J]. Journal of the Society for Information Display, 2005, 13(9): 805-811.
- [25] Guo-Bo Y, Yong-Mao W, Jun Z, et al. Development of ODF Process[J]. Ome Information, 2011, 28(1):23-27.
- [26] Xiao A, Song S, Zhang W, et al. Study of Uncured Sealant Contaminating Liquid Crystal in One Drop Filling Process of Thin Film Transistor Liquid Crystal Display[J]. Sid Symposium Digest of Technical Papers, 2014, 44(1):1134-1136.
- [27] Myung-Jin Yim, Kyung-Wook Paik. Design and understanding of Anisotropic Conductive Films (ACF's) for LCD packaging[J]. IEEE Transactions on Components Packaging and Manufacturing Technology Part A, 1998, 21(2):226-234.
- [28] Lin J T, Wang F K, Peng C C. Lot release times and dispatching rule for a TFT-LCD cell process[J]. Robotics and Computer-Integrated Manufacturing, 2008, 24(2):228-238.
- [29] Yasuhiro Miyake, Kiyoshi Chikamatsu, Junichi Mizoguchi. New electrical test method for LCD cell-manufacturing process[J]. Journal of the Society for Information Display, 2008, 16(1):83-87.
- [30] Chwu, Jong-Wen, Hsu, Jia-Lang, Chou, Li-Jen, et al. Model for Simulation and Optimization of Liquid Crystal Displays Cell Thinning Process[J]. Japanese Journal of Applied Physics, 47(1):355-357.
- [31] Lee J H, Kang D H, Ko Y D, et al. Neural network modeling of the cellgap process for liquid crystal display fabricated on plastic substrates[J]. Expert Systems with Applications, 2008, 35(3):1311-1315.
- [32] Liu Y H, Lin S H, Hsueh Y L, et al. Automatic target defect identification for TFT-LCD array process inspection using kernel FCM-based fuzzy SVDD



- ensemble[J]. *Expert Systems with Applications*, 2009, 36(2-part-P1):1978-1998.
- [33] Chen L F, Su C T, Chen M H. A Neural-Network Approach for Defect Recognition in TFT-LCD Photolithography Process[J]. *IEEE Transactions on Electronics Packaging Manufacturing*, 2009.
- [34] Miyake Y, Chikamatsu K, Mizoguchi J. New electrical test method for LCD cell-manufacturing process[J]. *Journal of the Society for Information Display*, 2008, 16(1):83-87.
- [35] Lin C S, Shih S J, Lu A T, et al. The quality improvement of PI coating process of TFT-LCD panels with Taguchi methods[J]. *Optik -International Journal for Light and Electron Optics*, 2012, 123(8):703-710.
- [36] Choi, Jeongju. Novel manufacturing process for anti-glare of LCD cover and development of haze model[J]. *Journal of Mechanical Science and Technology*, 2016, 30(6):2707-2711.
- [37] Kuo Y, Yang T. A case study on the operator allocation decision for TFT-LCD inspection and packaging process[J]. *Journal of Manufacturing Technology Management*, 2006, 17(3):363-375.



TN 显示原理与设计

TN 是最早应用于 TFT-LCD 的液晶显示模式，曾广泛应用于 26 英寸以下、像素尺寸大于 $200\mu\text{m}$ 的显示器、笔记本电脑、手机等产品中。TN 液晶的电光学原理是 TN 型 TFT-LCD 显示屏的设计基础。本章以像素分辨率为 1024×768 (XGA) 的 15 英寸显示屏为例介绍 TN 显示屏的基本设计理念。

6.1 TN 显示原理

TN 显示模式是指向列相液晶在显示屏内形成一个 90° 扭曲的初始配向状态，在显示屏的上下电极施加一定大小的电压，液晶分子垂直排列，扭曲结构消失，旋光现象也随之消失。去掉外加电压后，配向膜表面的锚定力使液晶分子恢复到原来的扭曲排列。控制外加电压的大小，可以控制 TN 液晶分子的扭曲程度，从而控制透过液晶的光线亮度。

6.1.1 TN 显示的透光率

液晶的透光率研究是一切电光特性研究的前提。透光率影响显示屏设计、驱动电路设计和背光源设计。透光率越大，产品的可显示亮度就越高，既可提升产品品质，也可降低产品成本。TN 显示屏设计的一项重要工作是确定最佳的透光率。TN 液晶排列及分层结构如图 6-1 所示，可用 Jones 矩阵求出 TN 液晶的透光率公式。其中，上下玻璃基板之间的液晶盒厚为 d ，位于上层玻璃基板的液晶 LC1 和位于下层玻璃基板的液晶 LC2 之间的扭曲角为 ϕ 。把扭曲的 TN 液晶分子层，分解为光学轴一点点扭曲的 N 层一轴性双折射板。每层双折射板的 Jones 矩阵相乘，就是整个 TN 液晶层的 Jones 矩阵。

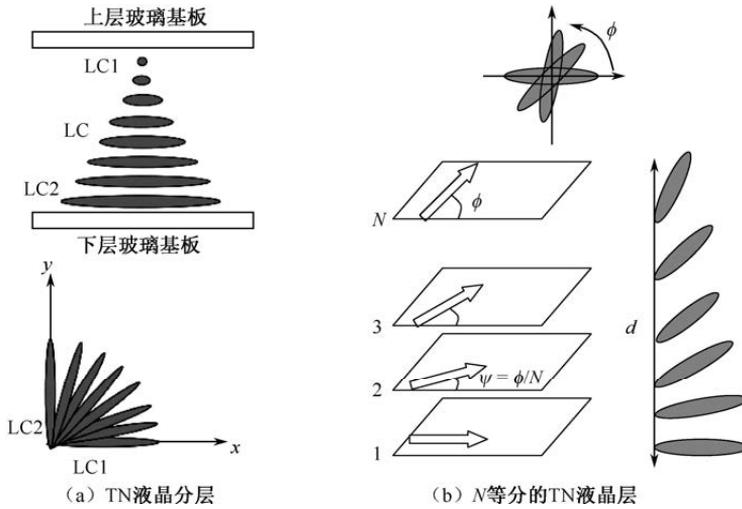


图 6-1 TN 液晶排列及分层结构

设定 N 等分双折射板的 Jones 矩阵为 W , 每层板上液晶扭曲角度 $\psi = \phi/N$, 则整体液晶层的 Jones 矩阵 W_{LC} 为:

$$W_{LC} = R(-N\psi) \cdot WR(N\psi) \cdots R(-2\psi) \cdot WR(2) \cdot R(-\psi) \cdot WR(\psi) \quad (6-1)$$

因为 $W = \begin{bmatrix} \exp\left(\frac{-i\Gamma}{2N}\right) & 0 \\ 0 & \exp\left(\frac{i\Gamma}{2N}\right) \end{bmatrix}$, 代入式 (6-1) 可得: $W_{LC} = R(-\psi) \cdot$

$\{WR(\phi)\}^N$, $N \rightarrow \infty$ 时:

$$W_{LC} = \begin{bmatrix} LC_{11} & LC_{12} \\ LC_{21} & LC_{22} \end{bmatrix} = \begin{bmatrix} \cos \psi & -\sin \psi \\ \sin \psi & \cos \psi \end{bmatrix} \begin{bmatrix} \cos X - i \frac{\Gamma \sin X}{2X} & \psi \frac{\sin X}{X} \\ -\psi \frac{\sin X}{X} & \cos X + i \frac{\Gamma \sin X}{2X} \end{bmatrix} =$$

$$\begin{bmatrix} \cos \psi \left\{ \cos X - i \frac{\Gamma \sin X}{2X} \right\} + \sin \psi \left\{ \psi \frac{\sin X}{X} \right\} & \cos \psi \left\{ \psi \frac{\sin X}{X} \right\} - \sin \psi \left\{ \cos X + i \frac{\Gamma \sin X}{2X} \right\} \\ \sin \psi \left\{ \cos X - i \frac{\Gamma \sin X}{2X} \right\} - \cos \psi \left\{ \psi \frac{\sin X}{X} \right\} & \sin \psi \left\{ \psi \frac{\sin X}{X} \right\} + \cos \psi \left\{ \cos X + i \frac{\Gamma \sin X}{2X} \right\} \end{bmatrix} \quad (6-2)$$

其中, $X = \sqrt{\psi^2 + \left(\frac{\Gamma}{2}\right)^2}$ 。在图 6-1 中, 设定偏光板 X 轴方向入射的偏光为 $V = \begin{bmatrix} 1 \\ 0 \end{bmatrix}$, 上下偏光板以平行 Nicol 方式配置。入射光一侧的液晶 Jones 阵



列为 $P_x = \begin{bmatrix} 1 & 0 \\ 0 & 0 \end{bmatrix}$, $W_{LC} = \begin{bmatrix} LC_{11} & LC_{12} \\ LC_{21} & LC_{22} \end{bmatrix}$ 。出射光的推导公式如下:

$$\begin{aligned} V' &= \begin{bmatrix} V'_x \\ V'_y \end{bmatrix} = P_x \cdot W_{LC} \cdot P_x \begin{pmatrix} 1 \\ 0 \end{pmatrix} = \begin{pmatrix} 1 \\ 0 \end{pmatrix} \begin{bmatrix} 1 & 0 \\ 0 & 0 \end{bmatrix} \begin{bmatrix} LC_{11} & LC_{12} \\ LC_{21} & LC_{22} \end{bmatrix} \begin{bmatrix} 1 & 0 \\ 0 & 0 \end{bmatrix} \begin{bmatrix} 1 \\ 0 \end{bmatrix} \\ &= \begin{pmatrix} 1 \\ 0 \end{pmatrix} \begin{bmatrix} 1 & 0 \\ 0 & 0 \end{bmatrix} \begin{bmatrix} LC_{11} & LC_{12} \\ LC_{21} & LC_{22} \end{bmatrix} \begin{bmatrix} 1 \\ 0 \end{bmatrix} = \begin{pmatrix} 1 \\ 0 \end{pmatrix} \begin{bmatrix} 1 & 0 \\ 0 & 0 \end{bmatrix} \begin{bmatrix} LC_{11} \\ LC_{21} \end{bmatrix} = \begin{pmatrix} 1 \\ 0 \end{pmatrix} \begin{bmatrix} LC_{11} \\ 0 \end{bmatrix} \end{aligned} \quad (6-3)$$

透过光的强度 I :

$$\begin{aligned} I &= |V'_x|^2 + |V'_y|^2 = \frac{1}{2} |LC_{11}|^2 + 0 = \frac{1}{2} |LC_{11}|^2 \\ &= \frac{1}{2} \left[\cos \psi \left\{ \cos X - i \frac{\Gamma \sin X}{2 X} \right\} + \sin \psi \left\{ \psi \frac{\sin X}{X} \right\} \right]^2 = \frac{1}{2} \left[\left(\left\{ \frac{\pi \sin X}{2 X} \right\} \right)^2 \right] \\ &= \left(\frac{1}{\sqrt{2}} \frac{\pi \sin X}{2 X} \right)^2 \end{aligned} \quad (6-4)$$

求解式 (6-4), 可以获得透过 TN 液晶层的光的强度。设 $u = \Gamma/2\psi = 2\Delta nd/\lambda$, 公式中的 X 可以化简为 $X = \sqrt{\psi^2 + \left(\frac{\Gamma}{2}\right)^2} = \sqrt{\left(\frac{\pi}{2}\right)^2 + \left(\frac{2\pi\Delta nd}{2\lambda}\right)^2} = \frac{\pi}{2} \sqrt{1 + \left(\frac{2\Delta nd}{\lambda}\right)^2} = \frac{\pi}{2} \sqrt{1 + u^2}$, 把简化后的 X 代入公式 (6-4) 就可以得到透光率公式 (6-5)。根据透光率公式 (6-5) 可得出, 影响 TN 透光率 I 大小的因素主要是 TN 液晶的双折射率 Δn 、液晶盒厚 d 、透过光的波长 λ 。盒厚 d 主要取决于液晶的响应速度, 作为白光的 λ 组合大同小异, 所以对 TN 透光率 I 大小影响最大的因素是双折射率 Δn 。

$$I = \left(\left(\frac{1}{\sqrt{2}} \right) \frac{\pi \sin\left(\frac{\pi}{2} \sqrt{1+u^2}\right)}{\frac{\pi}{2} \sqrt{1+u^2}} \right)^2 = \frac{1}{2} \frac{\sin\left(\frac{\pi}{2} \sqrt{1+u^2}\right)}{1+u^2} \quad (6-5)$$

式 (6-5) 是 Gooch-Tarry 公式 (6-6) 在上下层液晶分子扭曲角 $\varphi = \pi/2$ (φ 对应式 (6-6) 的 θ) 时的特例, 因为 TN 显示上下玻璃基板表面液晶 LC_1 和 LC_2 的扭曲角度一般为 90° 。在式 (6-5) 中, $u^2 = 3, 15, 35, 63 \dots$ 时, 透光率 I 为 0。 $I=0$ 对应的 Δnd 从小到大依次称为第一最小值、第二最小值……

$$I = \frac{\sin^2(\theta \sqrt{1+u^2})}{1+u^2} \quad u = \frac{\Delta nd}{\lambda} \frac{\pi}{\theta} \quad (6-6)$$



6.1.2 TN 显示模式的选择

式(6-5)的推导模型是上下偏光板的偏光轴平行设计的基础,入射的直线偏振光被扭转 90° 后仍作为直线偏光出射,出射的线偏振光被位于上层玻璃的偏光板吸收,TFT-LCD 显示黑态。这种在没加电压时显示黑态的模式称为常黑模式。常黑模式的透光率关系如图 6-2(a)所示。设计常黑模式的 TN 显示屏时,如果以波长为 550nm 的绿光 G 的 Δnd 最小值作为基准,那么在黑态显示时由于其他不同波长的红光 R 和蓝光 B 对应的透光率不等于 0,就会存在严重的黑态漏光现象和低灰阶色偏。如果 Δnd 小于第一最小值,那么漏光就会变得非常严重,对比度急速下降,视野角特性变差。如果 Δnd 设定在第二最小值附近,则可以改善视野角特性。但综合考虑响应速度等因素,实际的 Δnd 往往设定在第一最小值附近。

为避免出现常黑模式的这些缺点,TN 型 TFT-LCD 通常工作在上下偏光板垂直正交的常白模式,即没加电压时显示白态。常白模式的透光率关系如图 6-2(b)所示, $\Delta nd=0.407\mu\text{m}$ 、 $0.478\mu\text{m}$ 和 $0.533\mu\text{m}$ 时分别对应 B 光、G 光和 R 光的最大透光率。当 $\Delta nd>0.407\mu\text{m}$ 时,自然光中的 RGB 各成分比例会发生改变。为避免出现严重的色偏, Δnd 值一般不超过 $0.42\mu\text{m}$;同时为了最大限度地利用透过光, Δnd 值一般不低于 $0.36\mu\text{m}$ 。所以 TN 显示的最佳光透光率设计,即最佳 Δnd 值设计限制在 $0.36\sim 0.42\mu\text{m}$ 。

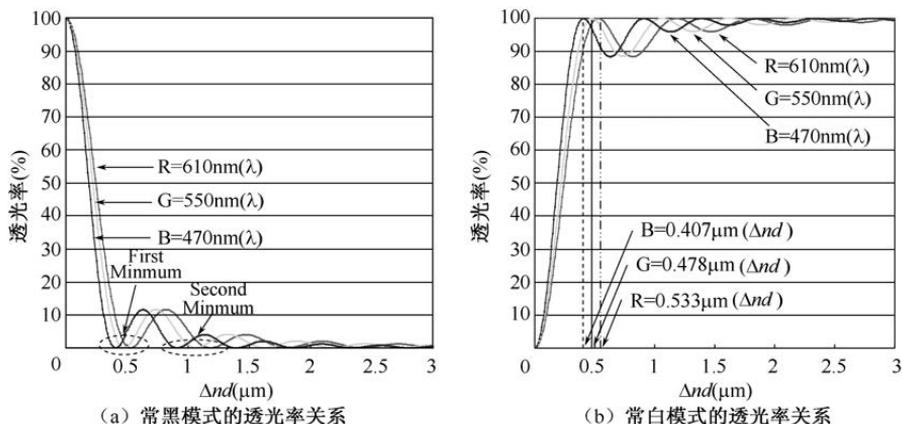


图 6-2 TN 常黑模式和常白模式的透光率曲线

常白模式的 TN 显示,在加电的状态,液晶分子垂直排列,TN 液晶的



旋光性和双折射性消失，透光率的波长依存性随之消失。入射的直线偏光透过液晶层后，直接进入出射偏光板的吸收轴，最后获得纯粹的偏光轴相互垂直正交的偏光板黑态显示。常黑模式和常白模式的液晶层设计是一样的，差别在于偏光板的设计。所以，常白模式和常黑模式的透光率是一种互补关系。常白模式的透光率如式 (6-7) 所示：

$$I=1-\frac{\sin^2\left(\frac{\pi}{2}\sqrt{1+\left(\frac{2\Delta nd}{\lambda}\right)^2}\right)}{1+\left(\frac{2\Delta nd}{\lambda}\right)^2} \quad (6-7)$$

对于特定的 Δnd ，透光率的波长依存性如图 6-3 所示。 Δnd 的值越大，透光率的波长依存性就越小，TFT-LCD 显示的色偏程度就越轻。为增大 Δnd ，可以增加液晶材料的 Δn 值，也可以增加显示屏的盒厚 d 。TN 液晶材料的 Δn 值一般在 0.08~0.11。盒厚 d 不能太大， d 越大，则响应速度就越慢。所以， Δnd 的值一般设定在 0.3~1.1 μm 。

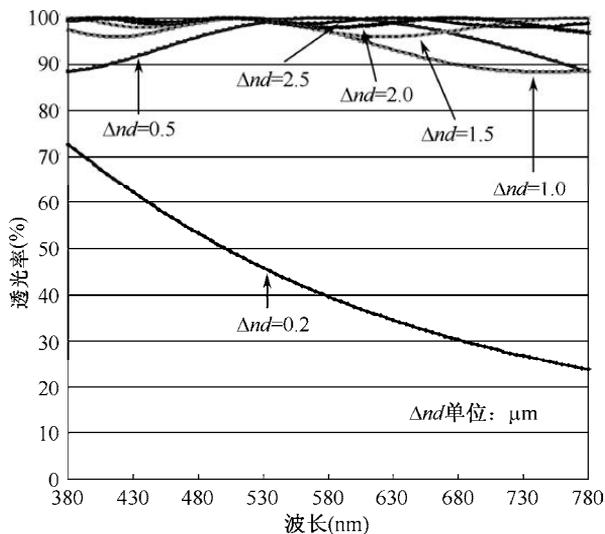


图 6-3 特定 Δnd 对应的透光率波长依存性

式 (6-7) 是式 (6-8) 在 $\theta=\pi/2$ 时的特例。基于式 (6-8)，根据图 6-4 所示的特定 θ 值对应的透光率波长依存性，TN 显示的液晶采用 90° 扭转设计，从而可降低光透光率的波长依存性。图 6-4 (a) 以 $\Delta nd=0.39\mu\text{m}$ 为例，确立了不同 θ 值对应的透光率的波长依存性关系。液晶扭转角度在 90° 左右时，



透光率的波长依存性较小。这时,长波段的透光率存在较大的波长依存性。图 6-4 (b) 以 $\Delta nd=0.5\mu\text{m}$ 为例,确立了不同 θ 值对应的透光率的波长依存性关系,发现液晶扭转角度在 90° 左右的曲线,只有最大波长和最小波长附近的透光率存在微小的波长依存性。无论 Δnd 值多大,液晶的扭转角度 θ 超过 90° 后,透光率的波长依存性越来越明显。所以, TN 型 TFT-LCD 的液晶扭转角度一般设计在 90° 左右。另外,通过比较图 6-4 (a) 和图 6-4 (b) 的曲线可知,通过不断减小盒厚 d 来实现高速响应时,光的波长分散性越来越明显,色偏成为影响显示品质的一个重要因素。

$$I=1-\frac{\sin^2\left(\theta\sqrt{1+\left(\frac{\Delta nd\pi}{\lambda\theta}\right)^2}\right)}{1+\left(\frac{\Delta nd\pi}{\lambda\theta}\right)^2} \quad (6-8)$$

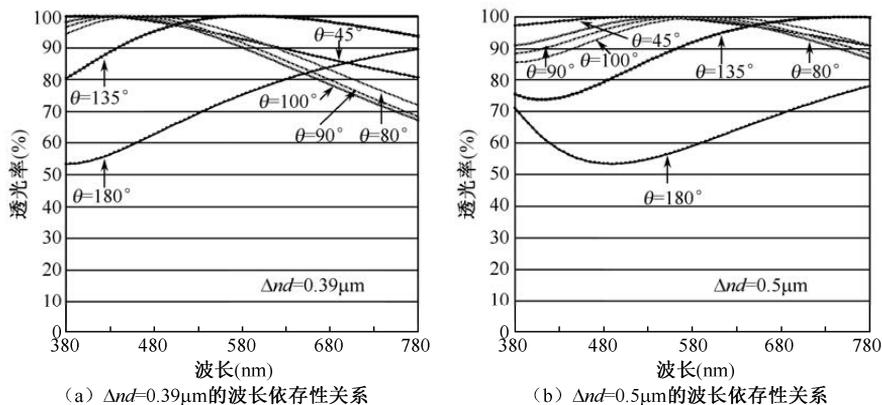


图 6-4 特定 θ 值对应的透光率波长依存性

确立最佳透光率的设计后,可以确立常白模式的 TN 透光率和驱动电压之间的关系曲线,简称 TN 显示 $V-T$ 曲线。在没有外加电压的情况下, TN 显示保持最大的透光率,即图 6-2 (b) 中的某一个最佳透光率。随着外加电压的增大,透光率随之降低,直到显示设计所需的最小透光率,即最佳的黑态显示。本章后续的 TN 电学和光学原理分析主要围绕 $V-T$ 曲线展开。

6.1.3 TN 显示的光学原理

TN 显示的光学基础是研究 TN 各项光学指标的设计,以获得最佳的光



学规格。TN 显示具有特殊的旋光性，主要的光学指标有亮度、对比度、视野角等。这些光学指标的规格都和 TN 液晶的 Δn 参数密切相关。

1. 旋光性

TN 液晶分子的旋光性是 TN 显示的基础。TN 的旋光性不仅影响 TN 的透光率，而且伴随透光率的变化还会出现色偏问题。TN 显示的入射线偏振光在显示屏的内扭曲旋光必须满足式 (6-9)。其中， $\Delta \bar{n}$ 为液晶的双折射率， $\bar{\theta}$ 为液晶分子倾角的平均值， d 为盒厚， φ 为扭曲角。 $\Delta \varepsilon > 0$ 的 TN 显示，扭曲角 φ 一般设定为 90° ($\pi/2$)， $\bar{\theta}$ 为 $1^\circ \sim 2^\circ$ ($\cos \bar{\theta} \approx 1$)，式 (6-9) 可简化为式 (6-10)，这就是 Mauguin 条件。

$$\Delta \bar{n} d \gg (\varphi \lambda) / \pi, \Delta \bar{n} = \Delta n \cos \bar{\theta} \quad (6-9)$$

$$\Delta n d \gg \lambda / 2 \quad (6-10)$$

对于 90° 扭曲的 TN 液晶， $\Delta n d \gg \lambda / 2$ 意味着 TN 显示屏透光率公式中 $u = \frac{\Delta n d}{\lambda / 2} \gg 1$ ，对应图 6-2 可获得常黑模式下的极小透光率，常白模式下的极大透光率。如果 TN 液晶屏设计不能满足 Mauguin 条件，则入射的线偏振光会改变偏振状态，形成椭圆偏振光，特定波长的光出现漏光现象。除降低透光率 and 对比度外，还会引起色偏，包括相同画面在不同视野角下的色彩差异现象。所以，TN 显示屏的 $\Delta n d$ 值不能太小。

直线偏光透过整个液晶层后，产生异常光和寻常光之间的相位差，形成椭圆偏光。直线偏光透过整个 TN 液晶层后的相位差为 90° ，被扭转 90° 后直接出射。TN 显示模式的 90° 扭曲配向，保证从任何角度入射的直线偏光都有对应这个角度排列的液晶分子，并被旋光处理。但入射的直线偏光不是单色光，而是包含各种波长的白光，其波长分散性会引起旋光分散性。

根据式 (6-10)，波长 λ 越大，旋光效果越弱，双折射效果越强。如图 6-5 (a) 所示，如果入射直线偏光方向和液晶分子的指向矢方向存在 15° 夹角，则具有特定波长的单色光 R 和 G 通过液晶层后，以椭圆偏光的形式出射。如图 6-5 (b) 所示，如果入射直线偏光方向和液晶分子的指向矢方向平行，则所有波长的光通过液晶层后，都以直线偏光的形式出射。所以，TFT 侧和 CF 侧的偏光板偏光轴分别与各自液晶分子的排列方向平行。

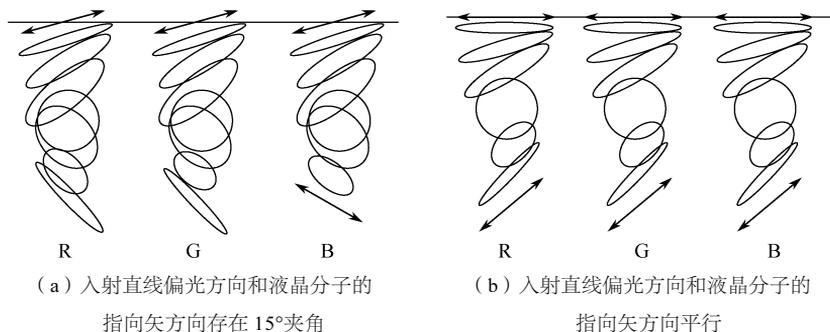
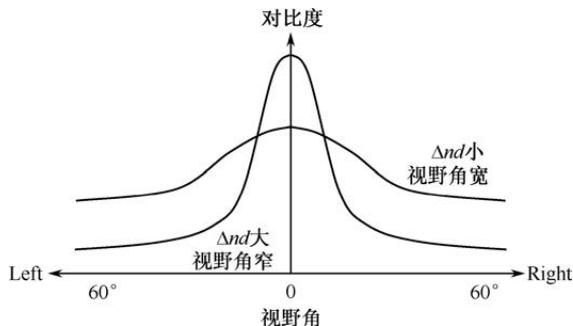


图 6-5 不同入射角度下的光通过 TN 液晶的偏光状态

2. 对比度与视野角

视野角范围是用对比度定义的,不同视野角下的对比度不同。对比度和视野角都与 Δnd 密切相关。不同的 Δnd 值,在显示屏正上方观察到的黑态效果一样,因为黑态的液晶分子垂直站立,即 $\Delta nd=0$,所以黑态亮度取决于上下两张正交偏光板的黑态效果。对比度是白态亮度与黑态亮度之比,所以不同 Δnd 值在显示屏正上方的对比度取决于白态亮度。 Δnd 与对比度、视野角之间的关系如图 6-6 所示,在 $0.36 \sim 0.42\mu\text{m}$ 的 Δnd 值越大,最佳透光率越大,白态亮度越大。所以, Δnd 值越大,显示屏正上方的对比度就越大。如图 6-6 所示, Δnd 越大,显示屏正上方(视野角为 0)的对比度越大,随着视野角增大,对比度急速下降,显示屏的视野角变窄。 Δnd 越小,随着视野角增大,对比度缓慢下降,显示屏的视野角变宽。

图 6-6 Δnd 与对比度、视野角之间的关系

对比度的视野角依存性,源于 TN 液晶分子双折射的视野角依存性。图 6-7 给出了黑态显示时的双折射与视野角关系:黑态显示的 TN 液晶分子垂直



站立，线偏振光垂直入射时没有双折射，随着入射光的倾斜角度增大，液晶分子的双折射也依次增大，出射光变为椭圆偏光，穿过 CF 侧偏光板后出现漏光。随着视野角增大，TN 液晶的 Δnd 值越大，双折射的增大量越大，黑态漏光现象越明显。所以，随着视野角增大， Δnd 值大的液晶其对比度下降更快。

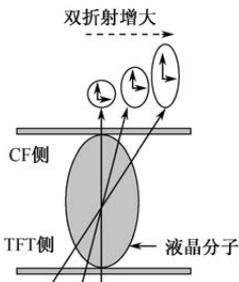


图 6-7 黑态显示时的双折射与视野角关系

根据 TN 的光学原理， Δnd 值的设计直接影响亮度（最佳透光率）、对比度、视野角等光学指标。不同光学指标要求 Δnd 的大小不同：为获得更高的亮度，希望 Δnd 的值大；为获得宽视野角，希望 Δnd 的值小。所以， Δnd 值的设计需要平衡各种光学指标的规格要求。

6.1.4 TN 显示的电学原理

TN 显示的电学基础是研究施加电压后 TN 液晶分子如何转动。TN 液晶的转动会带来光学效果的变化，所以 TN 显示的电学研究就是 TN 的电光特性研究。TN 液晶的 V - T 曲线是 TN 电光特性的典型体现。TN 显示的电学原理分析都和 TN 液晶的 $\Delta \epsilon$ 参数密切相关。

1. 阈值电压

如果外加电压太低，则 TN 液晶就不会发生转动，液晶指向矢以大于相关长度的波长在空间发生摇摆。与指向矢平行的电场会使这种摇摆产生稳定化作用，与指向矢垂直的电场会使这种摇摆产生增大作用。当外加电压超过某个临界值后，电压的变化才能影响液晶的转动。对应临界电压而出现的指向矢再排列现象称为弗里德里克斯转变，使液晶开始转动的这个临界电压称为液晶的阈值电压 V_{th} 。图 6-8 给出了液晶倾斜角、透光率和外加电压之间的关系。外加电压超过临界电压后，透光率并不马上发生变化，只有当外加电压大到一定程度，液晶分子转动到某个倾斜角度后，液晶分子的排列才会在



外加电压的作用下发生显著改变。

为准确描述液晶分子的指向矢分布,定义 z 轴为垂直于显示屏表面的方向。用式 (6-11) 定义弹性能量密度,用式 (6-12) 定义静电能量密度。正的弹性能量密度和负的静电能量密度之和取极小值作为液晶取向状态稳定化的判据,可导出液晶指向矢重新分布所需的最小外加电压,即阈值电压 V_{th} 。

$$U_{EL} = \frac{1}{2} (K_{11} \cos^2 \theta + K_{33} \sin^2 \theta) \left(\frac{d\theta}{dz} \right)^2 + \frac{1}{2} (K_{22} \cos^2 \theta + K_{33} \sin^2 \theta) \cos^2 \theta \left(\frac{d\phi}{dz} \right)^2 \quad (6-11)$$

$$U_{EM} = \frac{1}{2} E \cdot D = \frac{1}{2} \frac{D^2}{\epsilon_{//} \sin^2 \theta + \epsilon_{\perp} \cos^2 \theta} \quad (6-12)$$

$$V_{th} = \pi \sqrt{\frac{K_{ii}}{\epsilon_0 |\Delta \epsilon|}} \quad (6-13)$$

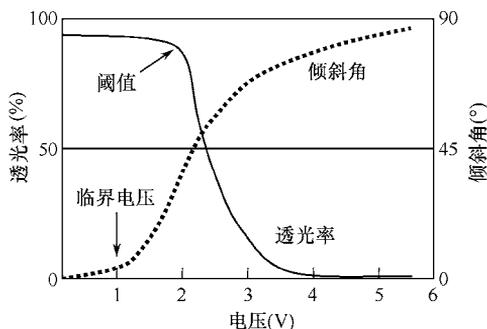


图 6-8 液晶倾斜角、透光率和外加电压之间的关系

在式 (6-11) 中, θ 表示液晶指向矢与电场之间的夹角, ϕ 表示上下层液晶分子之间的扭曲角。在式 (6-12) 中, E 表示电场强度, D 表示液晶内电位移矢量。在式 (6-13) 中, 当液晶分子沿显示屏玻璃表面排列时, 弹性常数 $K_{ii}=K_{11}$; 当液晶分子垂直于显示屏表面时, 弹性常数 $K_{ii}=K_{33}$; 当液晶分子扭曲排列时, 弹性常数 $K_{ii}=K_{11} + (K_{33} - 2K_{22})/4$ 。TN 液晶分子扭曲排列, 所以 TN 液晶的阈值电压如式 (6-14) 所示。

$$V_{th} = \pi \sqrt{\frac{K_{11} + (K_{33} - 2K_{22})/4}{\epsilon_0 |\Delta \epsilon|}} \quad (6-14)$$

如式 (6-13) 和式 (6-14) 所示, 阈值电压 V_{th} 与盒厚 d 无关, 与 $\Delta \epsilon$ 成反比。原理上, $\Delta \epsilon$ 越大的液晶对电场越敏感, 较小的电场强度就可促使液晶分子发生转动, 从而可以较早地使透光率发生变化。相反地, $\Delta \epsilon$ 变小, 透光率曲线右移。TN 液晶阈值电压的定义如图 6-9 所示, 把 V - T 曲线中最大透光



率的 90% 对应的外加电压称为阈值电压 V_{th} ，表示液晶电光效应有可观察反应的开始。阈值电压小，说明电光效应好。把 $V-T$ 曲线中最大透光率的 10% 对应的外加电压称为饱和电压 V_{sat} ，表示获得最大对比度所需的外加电压值。 V_{sat} 小容易获得良好的显示效果、降低显示功耗、延长显示寿命。饱和电压 V_{sat} 和阈值电压 V_{th} 之比表示 $V-T$ 曲线的陡度。TN 型 TFT-LCD 的阈值电压 V_{th} 一般在 1V 左右。

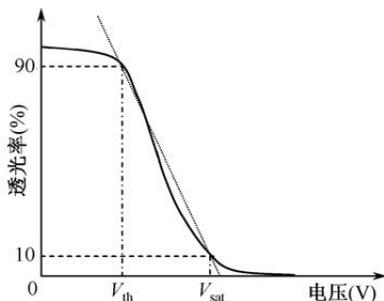


图 6-9 TN 液晶阈值电压的定义

2. 响应时间

响应速度用响应时间表示，响应时间越小，则响应速度就越快。外加电压后的液晶分子，同时受到液晶本身的弹性力和外加电场作用力的共同作用。求解描述液晶分子各种作用力之间的平衡关系的 **Torque Balance** 方程式 (6-15)，可以分别得到液晶响应时间 t_{on} 和 t_{off} 。

$$\gamma_1 \theta = K \partial^2 \theta / \partial z^2 + \Delta \epsilon E^2 \sin \theta \cos \theta \quad (6-15)$$

式 (6-15) 右侧第一项表示液晶的弹性力，第二项表示电学力的效果。其中， γ_1 表示旋转黏滞系数， K 表示弹性常数， θ 表示液晶分子的转动角度， E 表示施加的电场强度。在式 (6-15) 中代入条件式： $\sin \theta \cos \theta \approx 1 - 2\theta^2/3$ 和 $\theta = \theta_m \exp [t/\tau \sin(\pi z/d)]$ ，可得式 (6-16) 和式 (6-17)。其中， $V_{th} = \pi \sqrt{K/\epsilon_0 \Delta \epsilon}$ ， $K = K_1 + (K_3 - 2K_2)/4$ 。实际产品的 $\Delta n d$ 是一个常数，所以响应时间 t_{on} 和 t_{off} 都有如式 (6-18) 所示的共同影响因子。

$$t_{on} = \frac{\gamma_1 d^2}{\epsilon_0 \Delta \epsilon (V^2 - V_{th}^2)} = \frac{\gamma_1 d^2}{K \pi^2} \cdot \frac{1}{\left(\frac{V^2}{V_{th}^2} - 1 \right)} \quad (6-16)$$

$$t_{off} = \frac{\gamma_1 d^2}{K \pi^2} \quad (6-17)$$



$$t_{\text{on}}, t_{\text{off}} \propto \frac{\gamma_1 d^2}{K\pi^2} \sim \frac{\gamma_1}{\Delta n^2 K\pi^2} \quad (6-18)$$

根据式 (6-16), $\Delta\varepsilon$ 越大, V_{th} 越小, $(V^2 - V_{\text{th}}^2)$ 越大, t_{on} 越小。根据式 (6-17), 增加弹性常数 K 可以减小响应时间 t_{off} , 但 K 越大, V_{th} 越大, $(V^2 - V_{\text{th}}^2)$ 越小, t_{on} 越大。 V_{th} 变大, 还会导致 TN 液晶的 V - T 曲线右移, 导致驱动电压增大, 功耗增加。根据式 (6-18), 盒厚 d 越小, TN 液晶的黏度与双折射率平方之比 $\gamma_1/\Delta n^2$ 越小, 响应时间 t_{on} 和 t_{off} 越小。需要注意的是, Δn 越大, 显示屏的视野角依存性越大。

根据产品的响应时间定义, $t_{\text{RT}} = (t_r + t_f) < (t_{\text{on}} + t_{\text{off}})$ 。响应时间的定义只占整个 (全黑—全白—全黑) 转换时间的 80% 以下, 因为液晶分子加电启动和最后稳定这两个阶段比较费时。

6.2 TN 像素工作原理

TN 像素是实现 TN 显示电光学效果的载体。TN 像素中的电容效应、配线延迟效应、灰阶电压写入特性和保持特性, 是 TN 像素设计的理论基础。

6.2.1 TN 像素基本结构

TN 像素的基本结构分为 TFT 侧结构和 CF 侧结构两部分。TFT 侧的像素结构主要实现 TFT-LCD 的电学功能, 是决定像素电容效应、配线延迟效应、灰阶电压写入特性和保持特性的主要方面; CF 侧的像素结构主要实现 TFT-LCD 的光学功能, 是决定 TFT-LCD 对比度和色度域的主要方面。

1. TFT 侧的像素结构

TN 像素在 TFT 侧的两种基本结构如图 6-10 所示。根据存储电容结构的不同, TN 像素结构分为存储电容用像素电极覆盖在扫描线上的 GC_s 像素结构和存储电容用像素电极覆盖在 COM 线上的 CC_s 像素结构两种。 CC_s 像素结构比 GC_s 像素结构多出一条 COM 线。COM 线的位置可以在像素的上下两侧, 也可以在像素的中央。在图 6-10 中, 用点线圈出部分就是存储电容的面积, 虚线包围部分就是像素的面积。

TN 像素的 TFT 开关的栅极连接扫描线, 源漏极分别连接数据线 with 像素电极。从数据线输入像素电极的电压属于交流电压, 如果前一帧的数据线电压比像素电极的电压大, 那么后一帧的数据线电压就比像素电极的电压小,



所以数据线与像素电极互为源极和漏极。通常，把连接数据线的称为源极，把连接像素电极的称为漏极。

在图 6-10 中，像素电极的左右两侧设计有 G 金属层做的 G 遮光线，下侧设计有 D 金属层做的 D 遮光线。G 遮光线和 D 遮光线的作用是防止漏光，以提高产品的对比度。G 遮光线接 COM 电位的像素结构如图 6-11 所示， CC_s 像素结构的 G 遮光线可以和 COM 线连接在一起。像素电极和 G 遮光线重叠的面积也可用作存储电容。在增加存储电容的同时，可以提升像素开口率。

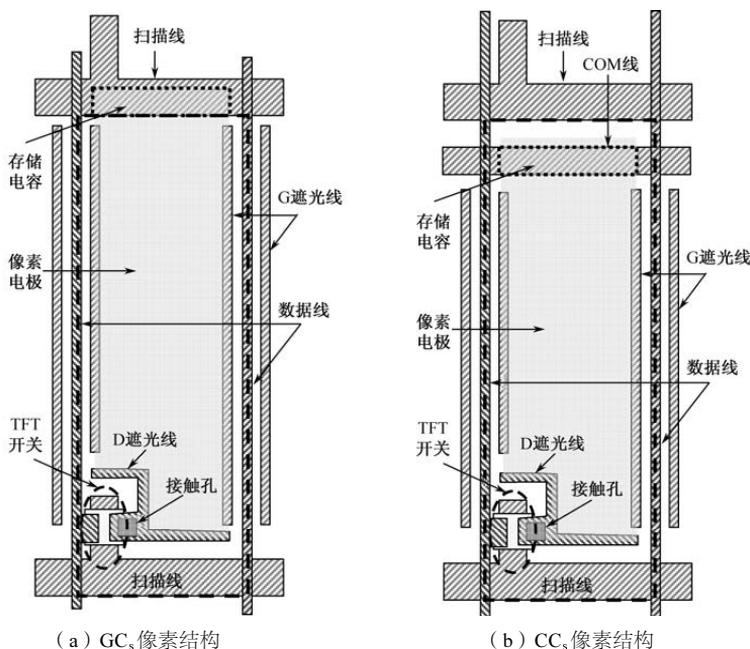


图 6-10 TN 像素在 TFT 侧的两种基本结构

在 TN 像素结构的设计方面,除存储电容和遮光线的结构会有差异性外, TFT 开关结构也会根据需要采用不同的结构。

2. CF 侧的像素结构

CF 侧像素一般指 RGB 三个子像素构成的完整单元,而 TFT 侧像素一般指 CF 侧像素的一个子像素。CF 侧的像素结构主要由滤光结构和遮光结构两部分组成,滤光结构由 RGB 色层构成,遮光结构由 BM 构成。CF 侧像素结构的设计关键是把握 BM 的遮光尺寸,以及 RGB 色层与 BM 遮光层的重叠量。

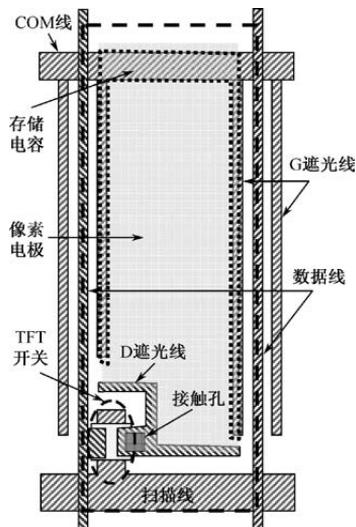


图 6-11 G 遮光线接 COM 电位的像素结构

CF 侧子像素结构的遮光尺寸设计如图 6-12 所示。对应图 6-12 (a) 所示的 TFT 侧像素结构，可以设计出如图 6-12 (b) 所示的 CF 侧 BM 遮光结构。实际的 CF 侧像素结构中，BM 包围的白色开口部分覆盖着 RGB 色层。BM 遮光结构的设计，要保证如图 6-12 (c) 所示的贴合效果，防止 CF 基板和 TFT 基板贴合偏移后出现漏光现象。如图 6-12 (d) 所示，如果 CF 和 TFT 基板的贴合精度为 $6\mu\text{m}$ ，那么 G 遮光线靠近数据线一侧的边与 BM 挨着色层一侧的边之间的距离至少要保证在 $6\mu\text{m}$ 以上，BM 在 D 遮光线一侧的遮光设计也要满足贴合精度的尺寸要求。

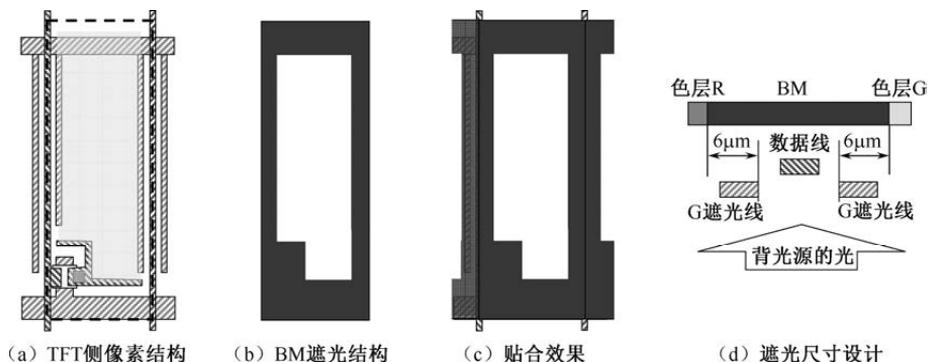


图 6-12 CF 侧子像素结构的遮光尺寸设计



6.2.2 像素中的电容效应

完成 TN 显示从电学输入向光学输出转换的过渡元素是像素负荷电容，主要包含液晶电容 C_{lc} 和存储电容 C_s ，负荷电容的功能是保证像素电压的稳定性。而数据线、扫描线与像素电极之间的电容属于寄生电容，寄生电容会干扰像素电压，影响显示效果。

1. 像素负荷电容

TFT-LCD 属于保持型发光技术，在持续的电压作用下使液晶保持一定的排列状态，实现一定的透过亮度，电压的记忆功能由像素负荷电容来保证。一款垂直分辨率为 768，工作频率为 60Hz 的显示屏，每一帧的显示时间为 16.7ms，每一行的充电时间为 21.7 μ s。在向像素电极充电的 21.7 μ s 时间内，对于响应时间为 5ms 左右的液晶来说，根本来不及转动，液晶的响应主要是在充电结束后的保持时间内完成。充电结束后的保持时间内，需要一个稳定的充电电压来持续驱使液晶转动。像素负荷电容上的电压起着持续驱使液晶转动的功能。充电时， C_{lc} 和 C_s 会充上一定的电荷量；在充电结束后的保持时间里， C_{lc} 和 C_s 上的电压驱使液晶转动，随着液晶排列状态的变化， C_{lc} 和 C_s 的电荷量在交换中实现动态平衡，直到下一帧刷新信号的到来。

C_{lc} 和 C_s 属于平板电容器。 C_{lc} 的平板间距就是盒厚 d 。 C_{lc} 的面积包含所有连接像素电极电位的 ITO 层面积和金属层面积。在图 6-13 中， C_{lc} 的面积

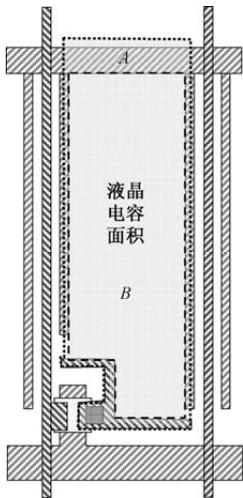


图 6-13 液晶电容面积



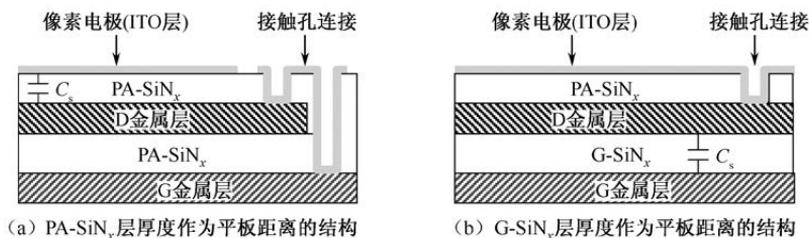
包含点线所包围的 A 区域面积。其中,虚线包围的开口部分面积 B 是液晶的有效工作区域。液晶的动态电容效应会带来一些不稳定因素,为降低 C_{lc} 的不稳定性, $(A-B)$ 部分的面积越小越好。

TFT-LCD 在显示不同的灰阶时,液晶排列状态不同,液晶介电常数 ϵ 也不同,对应的液晶电容 C_{lc} 就不同。受到 TFT 寄生电容 C_{gs} 的影响,像素上的馈通电压 V_{ft} 在显示不同灰阶时的大小是不同的。这种像素电压的不稳定性,会造成显示品质、信赖性等问题,所以在像素电极上应并联一个存储电容 C_s 。根据像素电极覆盖结构的不同, C_s 分为像素电极覆盖扫描线的 Gate- C_s 、像素电极覆盖 COM 线的 COM- C_s 、像素电极同时覆盖扫描线和 COM 线的 GC- C_s 。 C_s 结构的选择结果影响显示屏的品质和良率。表 6-1 比较了三种存储电容 C_s 结构。作为驱动方式选择的自由度项目, Gate- C_s 结构不适用于行反转 (Gate 反转) 驱动方式。

表 6-1 三种存储电容 C_s 结构比较

项 目		Gate- C_s	COM- C_s	GC- C_s
特性	开口率	○	×	×
	开关态特性	○	○	○
	DPI 寄生效应	○	○	○
	GPI 寄生效应	○	○	○
合格率	线缺陷	○	×	×
	点缺陷	△	×	×
驱动方式选择的自由度		△	○	○

C_s 平板距离是指扫描线或 COM 线和像素电极之间的绝缘层厚度。如果像素电极的 ITO 层和扫描线或 COM 线的 G 金属层直接重叠形成 C_s , 则 C_s 平板距离就是绝缘层的总厚度。为了抑制像素电压的不稳定性, 负荷电容中的 C_s 比例越大越好。一般通过增加像素电极与扫描线或 COM 线的面积来增加 C_s , 因为减小绝缘层厚度会改变 TFT 特性或可靠性。此外, 可以采用如图 6-15 所示的嵌入式 C_s 结构, C_s 面积不变, 减小 C_s 的绝缘层厚度也可提高 C_s 大小。如图 6-14 (a) 所示, 把 C_s 区域的 G 金属层电位引到 D 金属层上, 这时的平板距离只是 PA-SiN_x 层的厚度。如图 6-14 (b) 所示, 把 C_s 区域的 ITO 层电位引到 D 金属层上, 这时的平板距离只是 G-SiN_x 层的厚度。

图 6-14 嵌入式 C_s 结构

2. 寄生电容

TN 像素中,除负荷电容外,其他电容都属于寄生电容。寄生电容分为两种:一种是配线与像素电极之间的寄生电容,影响像素电压的稳定性;另一种是配线与配线之间的寄生电容,影响配线传输信号的完整性。

配线与像素电极之间的寄生电容包括扫描线、数据线与像素电极之间形成的电容。扫描线与像素电极之间的寄生电容为 C_{GPI} ,数据线与像素电极之间的寄生电容为 C_{DPI} 。扫描线和数据线上的电压变化会分别通过 C_{GPI} 和 C_{DPI} 对像素电极上的电压产生扰动,从而影响像素电压的稳定性。 C_{GPI} 和 C_{DPI} 寄生电容的危害及其对品质的影响如表 6-2 所示。

表 6-2 C_{GPI} 和 C_{DPI} 寄生电容的危害及其对品质的影响

电容	危害	不良现象	对策
C_{GPI}	扫描线电位切换瞬间, C_{GPI} 部分的耦合电压扰动像素电压	信赖性低下; 灰阶性变坏	增加负荷电容抑制 DC 电压差
		拼接曝光的 分块不均	寄生电容均一化设计
C_{DPI}	数据线电位切换瞬间, C_{DPI} 部分的耦合电压扰动像素电压	纵向串扰	把 C_{DPI} 控制在合理范围内

数据线和像素电极之间的寄生电容如图 6-15 所示。如果 G 遮光线的电压浮置,则数据线的电压通过 G-SiN_x 介质电容 C_{21} 在 G 遮光线上感应出一定的电压,这个电压又通过 G-SiN_x 和 PA-SiN_x 介质电容 C_{22} ,在像素电极上感应出一个扰动电压。此外,数据线电压通过 PA-SiN_x 和液晶介质电容 C_1 直接在像素电极上感应出一个扰动电压。所以,对于 G 遮光线浮置的像素结构, C_{DPI} 的大小如式(6-19)所示。如果 G 遮光线连着上一行扫描线的电压或 COM 电压,则 C_{21} 成为数据线和扫描线或 COM 线之间的配线寄生电容, C_{22} 成为



存储电容的一部分。这时的 C_{DPI} 大小就是电容 C_1 的大小。在图 6-15 中, 电容 C_1 和 C_{21} 属于边缘场电容, C_{22} 属于平板电容。

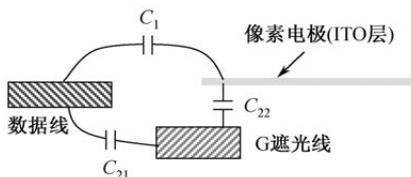


图 6-15 数据线 with 像素电极之间的电容

$$C_{DPI} = C_1 + \frac{C_{21} \times C_{22}}{C_{21} + C_{22}} \quad (6-19)$$

C_{GPI} 的算法较为简单, 无论是 GC_s 结构还是 CC_s 结构, C_{GPI} 都包括两部分: 一部分是 TFT 开关源极和栅极之间的馈通寄生电容 C_{gs} ; 另一部分是扫描线通过 $G-SiN_x$ 、 $PA-SiN_x$ 和液晶介质电容, 直接在像素电极上感应出来的寄生电容。前者属于平板电容, 后者属于边缘场电容。

配线与配线之间的寄生电容, 主要影响配线的延迟。TN 像素中配线与配线之间的寄生电容如表 6-3 所示。除表 6-3 中所述的主要寄生电容外, 根据实际的像素结构设计, 还会形成一些影响较小的其他寄生电容。如图 6-11 所示的像素结构, 图 6-15 中的寄生电容 C_{21} 也属于数据线和 COM 线之间的寄生电容。在 TFT 关态时, 源漏极之间存在耦合电容 C_{sd} 。此外, 扫描线和数据线还通过液晶介质电容和 CF 侧的 COM 面形成耦合电容 C_g 和 C_d 。

表 6-3 配线与配线之间的寄生电容

	扫描线	数据线	COM 线
扫描线	—	交叉电容 C_{GD} 、栅极与漏极电容 C_{gd}	边缘场电容 C_{GC}
数据线	C_{GD} 、 C_{gd}	—	交叉电容 C_{DC}
COM 线	C_{GC}	C_{DC}	—

明确了像素中的各种电容后, 可以分别画出 GC_s 结构的像素等效电路和 CC_s 结构的像素等效电路, 如图 6-16 所示。其中, C_c 所接的 COM 是 CF 侧的 COM 面电压。利用图 6-16 的等效电路图, 可以进行后续的像素工作原理分析。

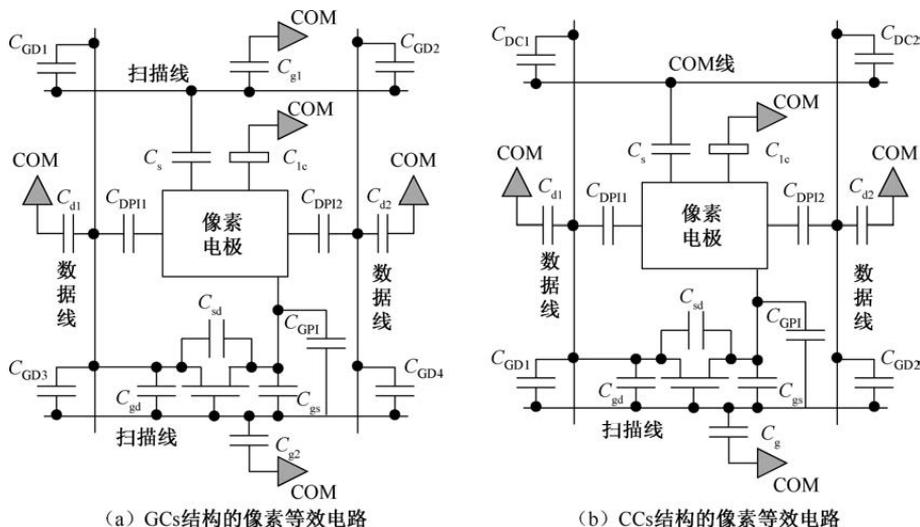


图 6-16 TN 像素的等效电路

6.2.3 配线延迟效应

从数据驱动 IC 输出的灰阶电压并没有百分之百地写入像素的负荷电容中。扫描线、数据线、COM 线等配线具有一定的阻抗，电压信号在传输过程中会造成波形的延迟失真。从配线的电压输入端到末端，电压信号的失真程度不同，越到末端失真越严重。电压信号失真会导致亮度不均、闪烁、串扰等显示不良现象。亮度不均会导致显示屏面内的对比度分布不均，配线末端的像素对比度低下。

1. 配线延迟分析

在 TFT-LCD 中，一般把配线的 RC 单元串联，然后用串联的 RC 等效电路进行延迟的仿真或计算。RC 单元的基本模型包括 L 模型、T 模型和 π 模型。基于 L 模型的 RC 串联电路及各节点信号的延迟效果如图 6-17 所示。点线所示的方波是驱动 IC 输出的理想信号波形。驱动 IC 和像素 TFT 开关之间，连着长长的配线，电压信号沿着配线不断向前传输，信号的延迟不断增大。图 6-17 的延迟曲线是 Spice 仿真的结果。此外，还可以用 Elmore 延迟的一阶近似公式 (6-20) 进行计算。最简单的计算方法是：分别求出驱动 IC 和像素 TFT 开关之间配线的总电阻和总电容，总电阻和总电容的乘积就是配线的延迟时间。

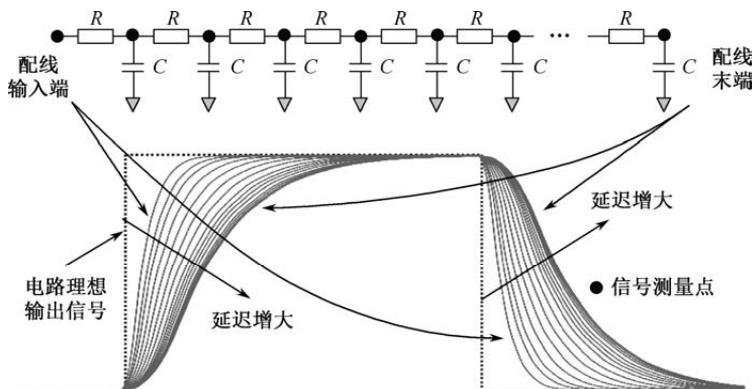


图 6-17 基于 L 模型的 RC 串联电路及各节点信号的延迟效果

$$\tau = \frac{N(N+1)}{2} RC \approx \frac{N^2}{2} RC, N \gg 1 \quad (6-20)$$

显示屏像素区最佳和最差延迟效应区域如图 6-18 所示,在显示屏的像素区,扫描线在右侧的延迟最大,数据线在下侧的延迟最大。在显示屏虚线圆圈对应的像素部分,扫描线电压和数据线电压的关系分别标识在四个角上。从四个角的电压关系看,数据线上的灰阶电压输入像素电极的最佳区域在显示屏的左下角,最差区域在显示屏的右上角。右上角的扫描线延迟大,数据线延迟小,所以驱动 IC 的输出信号由 V_{gon} 转为 V_{goff} 时, TFT 开关并没有关断,导致数据线在下一行像素的电压反转后错误地写入本行像素的像素电极上。左上角和右下角的像素出现电压误写入的程度相对较轻,左下角的像素基本没有电压误写入的现象。在图 6-18 的四个角上,虚线表示 TFT 开关打开对应的电压临界线,这条临界线上的电压满足关系式 $V_{\text{gon}} - V_{\text{d}} = V_{\text{th}}$ 。

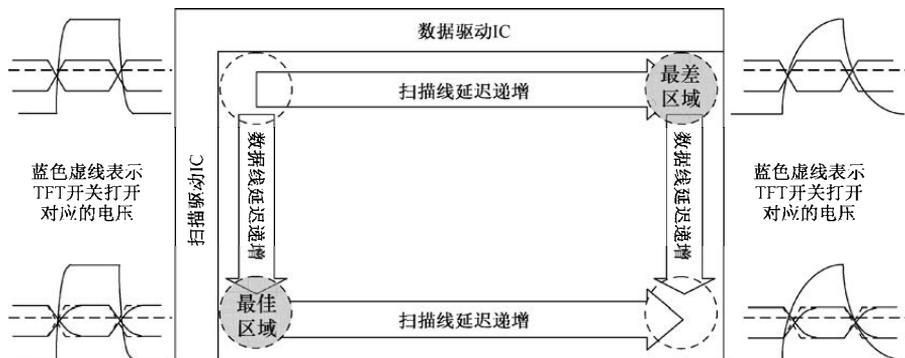


图 6-18 显示屏像素区最佳和最差延迟效应区域



2. 配线延迟的不良与对策

配线延迟的存在, 导致在显示屏面内的不同区域, 数据驱动 IC 输出的相同灰阶电压写入效果不同。不同的写入电压表现为显示亮度不同, 不仅白态的亮度不同, 黑态的亮度也不同, 所以不同区域的对比度不同。不同的写入电压, 使得显示屏不同区域的像素电压之间存在电压差, 闪烁和串扰现象加重。扫描线延迟可导致 TFT 关断不彻底, 写入下一行像素的电压引起扫描线末端的像素对比度低下。数据线延迟可导致像素的写入电压不充分, 从而引起数据线末端的像素对比度低下。除显示屏设计时降低配线电路和电容外, 驱动设计时会进行 G-D 信号延迟时间的补偿设计, 以及数据线电压的过驱动设计。COM 线延迟可导致像素电极上的电荷供给不充分, 产生写入电压差, 引起横向串扰。

扫描线延迟的危害是灰阶电压误写入, 根本的改善方法是降低扫描线的电阻和电容。此外, 合理地错开扫描线 G 和数据线 D 的信号导入时间, 在 V_{gon} 上升到可以打开 TFT 开关后再导入数据线 V_d 信号, 在 V_{gon} 下降到足以关断 TFT 开关后再切换 V_d 信号。G-D 信号延迟的补偿设计如图 6-19 所示。在图 6-19 (a) 中, 延迟最大的扫描线信号关断时间比正确关断时间延后 t_1 。为了补充这个延后的时间, 考虑到时间的相对性, 在图 6-19 (b) 中, 扫描线信号不变, 数据线信号延后 t_1 再进行切换。在图 6-19 (c) 中, 数据线信号不变, 扫描线信号提前 t_1 关断。扫描线信号提前关断是常用的驱动对策。 t_1 的长短通过扫描驱动电路的 OE 信号进行调整。

在图 6-19 (a) 中, 如果不进行信号延迟的补偿设计, 灰阶电压的写入时间就是扫描线每一行的寻址时间。由于存在下一行极性反转后的灰阶电压的写入, 电压正负极性相抵消后像素电压达不到设计值, 相应的显示亮度比设计值高。在图 6-19 (b) 和图 6-19 (c) 中, 补偿了信号延迟时间 t_1 后, 电压正负极性相抵消的现象消失, 像素电压达到设计值。这个时间 t_1 就是驱动设计时的最小补偿时间。G-D 信号延迟时间的设定范围如图 6-20 所示, 以显示黑态画面为例, 如果补偿时间小于 t_1 , 则亮度随着补偿时间的减少而增大, 如果补偿时间大于 t_1 , 则亮度随着补偿时间的增加而增大。这是因为随着补偿时间的增大, 灰阶电压的写入时间不断减少, 像素电压写入不足。所以, 驱动信号的补偿时间一般在最小补偿时间附近偏大的位置上。在补偿时间内, 像素电压不能写入, 所以这段时间也叫闲置时间。配线延迟是一个绝对



时间, 闲置时间是扫描线和数据线延迟之间的相对时间。

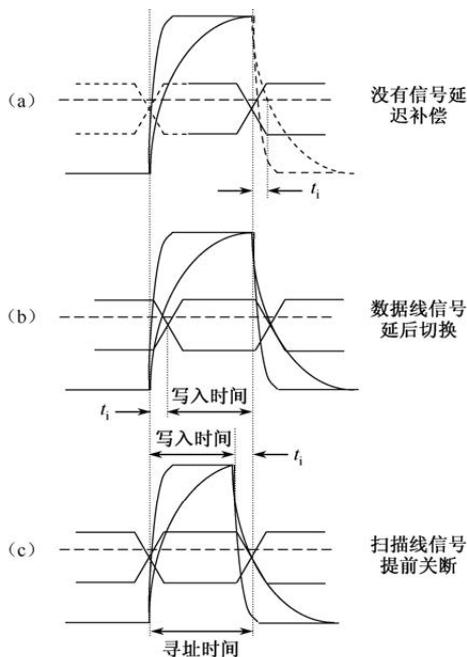


图 6-19 G-D 信号延迟的补偿设计

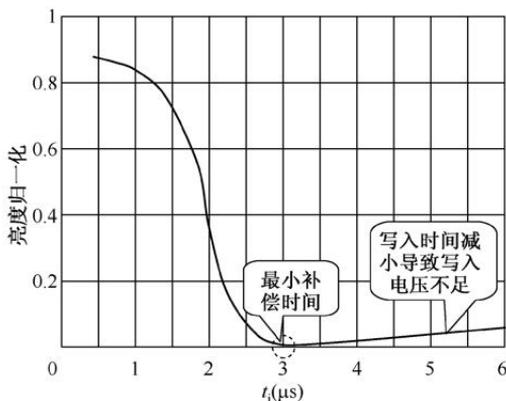


图 6-20 G-D 信号延迟时间的设定范围

数据线和 COM 线延迟的根本对策也是降低配线的电阻和电容。相比扫描线, 数据线的长度要短, 并且每根数据线横跨的扫描线根数 (纵向分辨率) 远低于每根扫描线所横跨的数据线根数 (横向分辨率), 所以数据线的延迟



问题没有扫描线那么严重。COM 线的延迟会影响像素电压的稳定性,和 COM 线垂直交叉的数据线信号发生切换的瞬间,COM 线的延迟导致扰动后的 COM 直流电压不能马上恢复到设计值水平上,从而影响像素电压的正确性。

6.2.4 灰阶电压写入与保持

TFT-LCD 的灰阶电压从数据驱动 IC 输出后,通过数据线,在 TFT 开关打开后进入像素电极。写入像素电极的灰阶电压应尽可能地接近数据驱动 IC 的输出值。写入后的像素电压在 TFT 关断后应保持在一个灰阶电压允许的误差范围内。

1. 灰阶电压的写入

灰阶电压的写入路径及在这个路径上影响写入能力的因素如图 6-21 所示。写入路径从整体来看是一个 RC 电路。 R 、 C 值越小,灰阶电压的写入能力越强。写入路径上影响写入能力的因素有配线的延迟效应、TFT 开关的开态电阻、像素电极的负荷电容等。

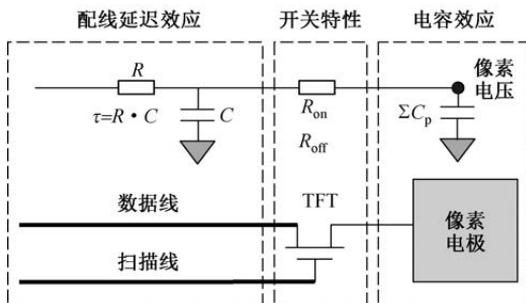


图 6-21 灰阶电压的写入路径及在这个路径上影响写入能力的因素

灰阶电压的写入过程就是像素的充电过程,充入像素电极的电荷越多,写入能力就越强。根据电荷量公式 $Q=I^2t$, 写入时间越长、写入电流越大,充电电荷越多。配线延迟效应影响灰阶电压的实际写入时间。配线延迟越小,闲置时间就越小;写入时间越大,在写入电流一定的情况下,写入的像素电压就越接近设计值。在 TFT 器件方面,提高写入电流的方法是降低 TFT 开关的开态电阻,提高 TFT 开关的开态电压 V_{gon} 。

像素的充电电荷确定后,根据公式 $V=Q/C$, 像素的负载电容越小,像素电压越大,像素电压越接近设计值。像素的负载电容主要是由液晶电容和存



储电容组成的负荷电容。所以,从写入能力角度考虑,负荷电容越小越好。

2. 灰阶电压的保持

灰阶电压的保持要求有一个稳定的 γ 值,即 γ 曲线不变形。具体表现为灰阶电压在保持期间的电压变化量不能大于所有灰阶电压之间的最小电压差值。不同的显示色数 (bit 数),其最小电压差值不同。对于 6bits 的灰阶信号,这个最小电压差值在 30mV 左右;对于 8bits 的灰阶信号,这个最小电压差值在 8mV 左右。像素的电压保持能力主要取决于漏电水平和寄生电容耦合效应。

像素的电压保持载体是负荷电容,决定像素漏电水平的是 TFT 开关漏电和液晶电容漏电。液晶电容的漏电路径是从像素电极漏电到 COM 电极,漏电后液晶电容上的电压变小,使得 TFT-LCD 的对比度下降。降低液晶电容漏电的主要对策是提高液晶材料的电阻率。

TFT 开关漏电的路径是从像素电极到数据线还是从数据线到像素电极要根据数据线上传输的电压大小和极性。像素电极上保持的灰阶电压越大 (黑态灰阶),TFT 开关漏电越大;数据线上传输的信号和像素电压之间的压差越大,TFT 开关漏电越大。除电压外,TFT 开关的关态电阻越大,漏电流越小。TFT 开关漏电流不仅影响像素电极上的保持灰阶电压,还影响连接相同数据线的其他像素的灰阶电压,容易造成垂直串扰等不良现象。在设计时,提高负荷电容的大小,降低漏电流造成的电荷损失比例,可以提高像素的电压保持能力。

少部分的像素负载电荷分散在连接像素电极的寄生电容上。这些寄生电容 C 的另一端发生电压变化 ΔV 时,寄生电容上会产生电荷流动。电荷流动使像素电极上的电荷总量发生变化,表现在电压上就形成一个电压变化量 ΔV_p ,变化量的大小可以用公式 (6-21) 表示。

$$\Delta V_p = \Delta V \times \left(C \div \sum C_p \right) \quad (6-21)$$

其中, $\sum C_p$ 表示连接像素电极的所有电容之和。式 (6-21) 的简单描述就是某一寄生电容上的电压变化量 ΔV 乘这个寄生电容在所有电容中的影响力 $C/\sum C_p$,就是所有电容最后的电压变化量 ΔV_p 。公式 (6-21) 成立的前提是像素电极上的电荷守恒,即没有漏电流的存在。如果漏电流没有造成像素电极的电压超出灰阶电压允许的误差范围,也可以用公式 (6-21) 进行近似分析。根据式 (6-21),像素电极总电容 $\sum C_p$ 越大,寄生电容的电压变化对像



素电极的电压扰动就越小。对 ΣC_p 起决定性作用的是像素负荷电容。

表现寄生电容影响力的因子 $C/\Sigma C_p$ 也称寄生电容的电容比。寄生电容的电容比越大，寄生效应越明显，对显示品质的影响越大。各种电容比的影响与对策如表 6-4 所示，在该表中， C_{GPI} 和 C_{DPI} 直接与像素电极相连，寄生电容 C_{DC} 通过 COM 线和 C_s 也与像素电极相连，所以这些寄生电容都会影响像素电压的稳定性。进行像素结构设计时，需要满足表 6-4 所列的设计要求。

表 6-4 各种电容比的影响与对策

电容比	评价画面	设计对策	设计要求
$C_{GPI}/\Sigma C_p$	闪烁	增加 C_s 、降低 C_{GPI}	$C_{GPI}/\Sigma C_p \leq 0.06$
$C_{DPI}/\Sigma C_p$	纵向串扰	增加 C_s 、降低 C_{DPI}	$C_{DPI}/\Sigma C_p \leq 0.06$
$C_{DC}/\Sigma C_p$ 、 $C_s/\Sigma C_p$	横向串扰	降低 C_{DC} 和 COM 线负载	$C_{DC}/\Sigma C_p \leq 0.12$

若要提高灰阶电压的写入能力，则像素负荷电容越小越好；若要提高灰阶电压的保持能力，则像素负荷电容越大越好。在设计时，需要权衡写入能力、保持能力及其他有关因素来决定负荷电容的大小。由于液晶电容主要取决于像素开口区域面积与盒厚 d ，大小基本固定，所以负荷电容的大小一般由存储电容的设计进行调节。

6.2.5 TN 显示的综合效应

TN 显示的电光特性不仅与像素结构有关，还与配套的工艺、材料等因素有关。除像素结构参数外，液晶、配向膜等的材料参数，盒厚、摩擦角度等的工艺参数都会影响 TFT-LCD 产品的光学特性和电学特性。只有综合考虑如图 6-22 所示的显示屏参数与特性的关系，才能设计出理想的 TFT-LCD 产品规格。

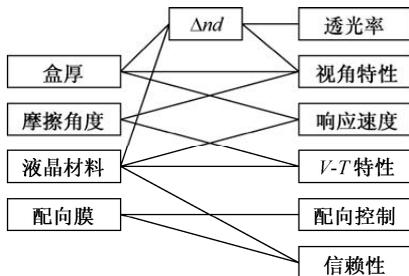


图 6-22 显示屏参数与特性的关系



盒厚、液晶、配向膜的影响在前面章节已经做过相应的介绍,本小节主要介绍配向角度对 TN 显示的影响。TFT 基板和 CF 基板上配向膜的摩擦方向决定显示屏的最佳视野角方向。摩擦方向与摩擦角度的两种组合如图 6-23 所示,摩擦方向如箭头所示,TFT 基板和 CF 基板的摩擦方向夹角就是摩擦角度。如果摩擦角度朝上,则 TN 显示时的最佳视野角在显示屏上下两侧。如果摩擦角度朝左,则 TN 显示时的最佳视野角在显示屏左右两侧。TN 显示的摩擦角度一般设计为 90° 。摩擦角度与 $V-T$ 特性如图 6-24 所示,如果摩擦角度减小为 88° ,则对于 90° 的液晶扭曲而言,有效盒厚 d 增大, Δnd 也相应地增大, $V-T$ 曲线右移;如果摩擦角度增大为 92° ,则对于 90° 的液晶扭曲而言,有效盒厚 d 减小, Δnd 也相应地减小, $V-T$ 曲线左移;随着摩擦角度进一步增大到 94° , $V-T$ 曲线进一步左移。 $V-T$ 曲线左移意味着显示屏内液晶扭曲角度超过 90° 后,就会出现灰阶反转现象。

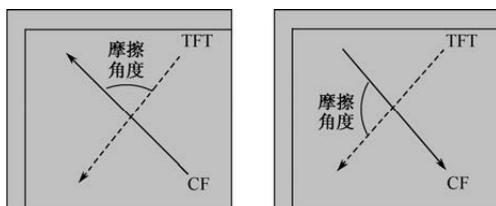


图 6-23 摩擦方向与摩擦角度的两种组合

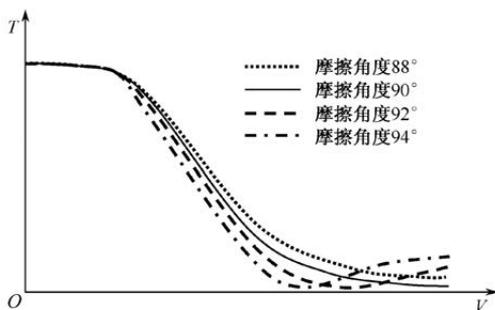


图 6-24 摩擦角度与 $V-T$ 特性

作为降低产品功耗和成本的重要途径,像素的透光率越大越好。在设计像素的透光率时,不仅要从结构上增加开口率,还要从开口区域光路结构成分上提高透光率。影响开口区域透光率的因素如图 6-25 所示,包含 CF 和偏光板等光学材料的透光率,ITO 薄膜/ SiN_x 绝缘膜/配向膜等透光薄膜的透光



率, 以及和液晶相位有关的液晶透光率。对像素的透光率影响最大的因素是开口率与光学材料透光率。开口率的设计需要兼顾合格率、显示品质等因素, CF 透光率的设计需要兼顾显示的色纯度, 偏光板的透光率设计需要兼顾对比度, 液晶相位特性的设计需要兼顾视野角、响应速度等因素。

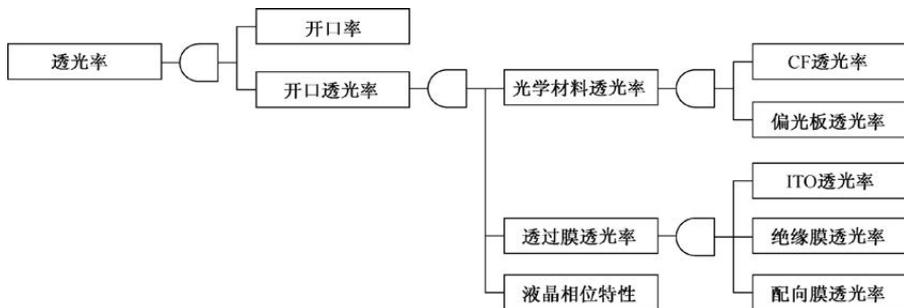


图 6-25 影响开口区域透光率的因素

TN 显示模式的视野角不够宽, 甚至存在灰阶反转现象。为了提高视野角特性, 除在偏光板上使用光学补偿膜外, 先后形成了像素分割 TN、多畴 TN 和任意畴 TN 等像素结构, 在像素的不同区域形成不同的液晶分子排列角度, 通过光学效果的平均化处理, 使视野角变化时的透光率变化程度降低, 实现不同视野角下的光学补偿。TN 像素的多样化及其特性分析如表 6-5 所示。像素分割 TN 把像素分割为两部分, 中间通过电容耦合的方式, 经 TFT 开关输入一个外加电压, 可以在被分割的两部分像素电极上产生两个不同的驱动电压, 分别形成不同的液晶分子排列方向, 实现不同视野角下的光学补偿, 提高可视角度。多畴 TN 把像素分为多个部分, 每个部分的配向方向不同, 各个部分的液晶分子排列具有配向对称性, 使像素内的液晶在光学上得到互补, 从而提高可视角度。任意畴 TN 是一个理想的模型, 是多畴概念的延伸。这些新型像素结构都会牺牲透光率, 并且还要克服一些工艺与性能上的难题。

表 6-5 TN 像素的多样化及其特性分析

方式	普通 TN	像素分割 TN	多畴 TN	任意畴 TN
中间调显示状态				



(续表)

方式	普通 TN	像素分割 TN	多畴 TN	任意畴 TN
无灰阶反转视角	左右 1	1	1	1
	上下 0.4	0.6	0.8	1
对比度	1	1	1	≤ 1
亮度	1	≈ 1	≤ 1	≤ 1
关键工艺	—	—	配向分割	任意配向
性能课题	广视角 无灰阶反转	视角对称性向上	—	CR 向上

6.3 15XGA 的显示屏设计

TFT-LCD 显示屏设计包括电学设计、光学设计、屏面设计。电学设计包括配线的延迟设计和 TFT 器件的特性设计,体现在子像素设计上。光学设计包含动态光学设计和静态光学设计,体现在材料设计上。屏面设计是显示平面上各项指标的均一性设计,是子像素设计和材料设计的综合设计。显示屏设计流程主要包括预设计和详细设计。完成详细设计后,应编写各种设计报告书。

6.3.1 预设计

预设计首先要获取开发产品的基本信息,明确产品的基本概念,确定显示模式,完成产品定位。然后,估算像素、显示屏、基板布局所涉及的尺寸,把握设计难度和开发成本。最后,进行子像素的预设计,在配合电路设计与结构设计的同时,选择 CF、偏光板、液晶等光学材料,评估产品特性。预设计过程可以归纳为产品定位、尺寸估算、综合考虑三个部分。

1. 产品定位

开发产品的基本信息如表 6-6 所示,确立 15XGA 的基本信息,可以指导后续的设计评估。根据画面尺寸/解析度的信息,可以估算出像素大小和显示屏的大致外形。根据亮度、对比度、响应时间和色域域的信息,可以确定像素结构、选定光学材料。根据视角信息,可以确定本产品的设计采用 TN 显示模式。根据这些基本信息还可初步判断 TFT 侧的基本像素结构。对于 15 英寸以上的产品,综合考虑产品合格率与可靠性等因素,一般会采用 CC₁ 像素结构。



表 6-6 开发产品的基本信息

项 目	内 容	指导意义
画面尺寸/解析度	对角 15.0 英寸/XGA	估算像素与显示区的大小
亮度	270cd/m ²	透光率设计
对比度	500 : 1	CF、偏光板的选择
响应时间	5ms ($t_{on}+t_{off}$)	液晶及显示模式的选择
视野角 (L/R/U/D)	60/60/40/60deg	偏光板及显示模式的选择
色度域	NTSC=72%	CF 的选择
产品用途	显示器/低成本通用模式	产品定位、显示模式选择

TFT-LCD 产品信息不会明确告知采用何种显示模式。TN、IPS 和 VA 三种显示模式的选择,需要综合视野角、对比度、像素分辨率、成本等因素。视野角在 80°以下的低成本显示器,可以选择 TN 显示模式。

2. 尺寸估算

根据开发产品的基本信息,估算相关尺寸。首先是像素间距(像素大小)、显示尺寸的估算。需要提供的信息是:显示尺寸(15 英寸)、像素数目(1024×768)、宽长比(4 : 3)。通过估算可以获得的信息是:像素间距(297μm)、显示尺寸(304.128×228.096)。这些尺寸的估算过程如下所示:

显示区对角线长 L' (对角) = 15 (英寸) × 25.4 (mm/英寸) = 381mm

显示区预估长度 L' (长) = 381 (mm) × [1024² / (1024² + 768²)]^{1/2} = 304.8mm

显示区预估宽度 L' (宽) = 381 (mm) × [768² / (1024² + 768²)]^{1/2} = 228.6mm

像素间距 P = 228.6 (mm) / 768 = 0.29766mm ≈ 0.297mm = 297μm

显示区实际长度 L (长) = 0.297 (mm) × 1024 = 304.128mm

显示区实际宽度 L (宽) = 0.297 (mm) × 768 = 228.096mm

显示区实际对角线 L (对角) = (304.128² + 228.096²)^{1/2} / 25.4 = 380.1 / 25.4 = 14.96 ≈ 15.0 (英寸)

像素间距的最小单位必须能被 3 除尽,如设为 1.5μm。0.29766mm 上下能被 1.5μm 整除的数据有 0.3mm、0.2985mm、0.297mm、0.2955mm,分别对应的显示区实际对角线尺寸为 15.12 英寸、15.04 英寸、14.97 英寸、14.89 英寸。显示屏尺寸规格是在对角线尺寸第 2 位小数点上进行四舍五入。15.12 英寸的规格是 15.1 英寸,14.89 英寸的规格是 14.9 英寸,都不能算作 15 英寸。15.04 英寸和 14.97 英寸的规格都可以算作 15.0 英寸,简称 15 英寸。如



基板的成膜保证领域内布局,图 6-27 中用虚线范围表示成膜保证领域。尺寸为 $1300\text{mm}\times 1100\text{mm}$ 的 G5 玻璃基板,可用于显示屏布局的区域只有 $1280\text{mm}\times 1080\text{mm}$ 。屏和玻璃基板的位置关系有两种:玻璃基板长边 L 和屏的长边 H 平行,玻璃基板短边 S 和屏的短边 V 平行,简称 (LH, SV) 布局;玻璃基板长边 L 和屏的短边 V 平行,玻璃基板短边 S 和屏的长边 H 平行,简称 (LV, SH) 布局。15XGA 在 (LH, SV) 布局时可取 16 片显示屏。在 (LV, SH) 布局时可取 15 片显示屏。两种方案中选择面取数多的布局方法,所以采用 16 片的 (LH, SV) 布局。

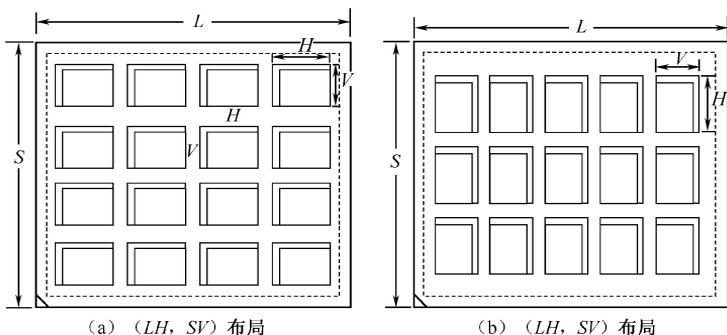


图 6-27 显示屏在玻璃基板上的布局

3. 综合考虑

显示屏的显示品质是通过显示区的像素实现的。预设计时就要确认好和显示屏相关的一些基本规格。对于涉及交叉领域的项目,应分别与电路系统设计或结构设计进行整合,确定这些项目的规格值。15XGA 显示屏设计的确认项目如表 6-7 所示。

表 6-7 15XGA 显示屏设计的确认项目

	项 目	规 格
基本规格	显示区尺寸	15 英寸
	分辨率	XGA (1024×768)
	亮度	$270\text{cd}/\text{m}^2$
	对比度	500 : 1
	色度域	72% (NTSC 比)
	响应速度	5ms (Min)
	视野角	R/L/U/D=60/60/40/60 (Typ)



(续表)

	项 目	规 格
与电路 系统整合	扫描驱动 IC 的引脚数	256pin
	数据驱动 IC 的引脚数	384pin
	$V_{\text{gon}}/V_{\text{goff}}$ 电压	$\Delta 40\text{V}$
	像素电压 V_{p}	10V 以内
	数据线中心电压 V_{dc}	5.5V
	工作频率	60Hz
	闲置时间	3.5 μs
与结构 设计整合	透光率	7.2%
	屏外形尺寸	314.328 (H) \times 238.296 (V)

表 6-7 中, 基本规格一栏的项目是产品相关的几个重要规格。和结构设计整合透光率时, 考虑像素开口率、背光源成本等因素, 设定背光源亮度为 $3800\text{cd}/\text{m}^2$ 。再根据亮度 $270\text{cd}/\text{m}^2$ 的要求, 可确定透光率 $>270/3800=7.11\%$, 考虑余量后确定透光率指标为 7.2%。对于对比度、色域、响应速度和视野角等规格, 主要通过材料设计实现。扫描驱动 IC 和数据驱动 IC 的引脚数选择是电路系统设计和显示屏设计协调的结果。IC 是泛用产品, 每颗 IC 的引脚数都有可选规格。从电路系统设计角度考虑, 一颗 IC 的引脚数越多越好, 引脚数越多成本越低; 从显示屏设计角度考虑, IC 的引脚数越少越好, 引脚数越少连接显示区和端子的布线设计就越容易。 $V_{\text{gon}}/V_{\text{goff}}$ 电压、 V_{p} 电压、 V_{dc} 电压、工作频率和闲置时间的整合确定, 是影响像素写入特性和保持特性的因素。

除表 6-7 中的设计项目外, 作为决定产品品质关键因素的材料和工艺也是预设计时必须明确的项目。显示屏的动态光学特性指标有透光率、视野角、响应速度、 V - T 特性、配向控制、信赖性等。这些动态指标取决于液晶分子的排列状态, 所以需要液晶材料、配向膜材料及液晶盒厚、摩擦角等参数进行合理设计。动态光学设计项目和特性指标之间的关系参考图 6-22。决定 TFT-LCD 静态光学特性的因素是彩膜和偏光板。

显示屏的透光率是由子像素设计和材料设计共同决定的: 透光率=开口率 \times 偏光板透光率 \times CF 透光率 \times Δnd 透过效率 \times 增亮膜效率。开口率通过子像素设计获得; 偏光板透光率的数值是 (偏光板单体透光率) $^2 \times 2$; CF 透光率是 CF 的白色 Y 值; Δnd 透过效率是综合了偏光板视野角特性后, 通过选择



的液晶材料和设定的盒厚共同决定的；使用增亮膜，透过效率可以提升 1.38 倍左右。

6.3.2 TFT 侧像素设计

TFT 侧像素设计的目的要在保证各项电学性能指标的前提下，获得最大的像素开口率。像素电学设计主要围绕如图 6-21 所示的电压写入路径，分别进行配线延迟设计、TFT 开关设计、负荷电容设计。配线延迟设计要求用最小的配线线宽获得 $2\mu\text{s}$ 以下的延迟时间。TFT 开关设计要求具有开态低阻抗和关态高阻抗，以保证像素具有良好的写入特性和保持特性。负荷电容设计要权衡写入特性与保持特性的要求，并设定合理的存储电容与液晶电容比，以及寄生电容与负荷电容的电容比。

1. 配线延迟设计

新产品在设计时，不会轻易变更工艺参数。所以，金属膜厚和绝缘层的厚度基本固定。根据 SiN_x 层的相对介电常数与膜厚，可以获得 SiN_x 层的单位面积电容 ($\text{fF}/\mu\text{m}^2$)。根据金属层的电阻率与膜厚，可以获得金属层的方块电阻 (Ω/\square)。扫描线、数据线都和 CF 侧的对向 COM 电极之间存在液晶层介质的寄生电容。预设计时，根据响应时间的规格要求，可以决定液晶材料和液晶盒厚 d 。根据液晶的介电常数 $\epsilon_{//}$ 和 ϵ_{\perp} 、盒厚 d ，可以获得液晶层介质的单位面积电容 ($\text{fF}/\mu\text{m}^2$)。确定 SiN_x 层、液晶层的单位面积电容和配线的方块电阻后，配线延迟设计就是在确保各项电学性能指标的前提下，调节配线宽度。

确定像素各项电学参数之前，应首先建立 15XGA 像素的等效电路图。理清各种电容效应后，分别对每根配线进行单独的 RC 计算。根据预设计，15XGA 像素采用 CCs 结构，像素等效电路如图 6-16 (b) 所示。

在像素等效电路中，连接扫描线的电容有：与数据线的交叉电容 C_{GD} 、TFT 开关的栅极与漏极电容 C_{gd} 、栅极与源极电容 C_{gs} 、与 CF 侧 COM 电极的液晶电容 C_{g} 。开态和关态的 C_{gd} 、 C_{gs} 计算方法不同。与 TFT 侧 COM 线的边缘场电容 C_{GC} 可忽略不计。连接扫描线的电容相关尺寸及设计上的悬念点如表 6-8 所示。为控制交叉电容 C_{GD} ，交叉处的配线宽度与非交叉处的配线宽度不同。



表 6-8 连接扫描线的电容相关尺寸及设计上的悬念点

电容	相关尺寸	悬念点
C_{GD}	交叉处的扫描线宽度与数据线宽度	线宽太细容易断路
C_{gd}	栅极与漏极的重叠量、沟道宽度 W	W 值影响 TFT 开关特性
C_{gs}	同上 (扫描线与像素电极的边缘场电容影响较小)	馈通效应的根源
C_g	扫描线非交叉处的宽度	两端压差大, 对应液晶 $\epsilon_{//}$

连接 COM 线的电容主要是存储电容 C_s 和交叉电容 C_{DC} 。连接数据线的电容有: 与扫描线的交叉电容 C_{GD} 、TFT 开关的电容 C_{gd} 、与像素电极之间的边缘场电容 C_{DPI} 、与 TFT 侧 COM 线的交叉电容 C_{DC} 、与 CF 侧对向 COM 电极的液晶电容 C_d 。连接扫描线的电容相关尺寸及设计上的悬念点如表 6-9 所示。

表 6-9 连接扫描线的电容相关尺寸及设计上的悬念点

电容	相关尺寸	悬念点
C_{GD}	交叉处的扫描线宽度与数据线宽度	线宽太细容易断路
C_{gd}	栅极与漏极的重叠量、沟道宽度 W	W 大小影响 TFT 开关特性
C_{DC}	交叉处的数据线宽度与 COM 线宽度	电容比 $C_{DC}/\Sigma C_p$ 影响横向串扰
C_{DPI}	数据线与像素电极的间距、对向长度	电容比 $C_{DPI}/\Sigma C_p$ 影响纵向串扰
C_d	数据线的宽度	两端电压差小, 对应液晶 ϵ_{\perp}

TFT-LCD 像素在整个显示区内重复排列。配线设计时, 为使显示区内所有的像素都能正常工作, 要求延迟最严重的配线末端的 RC 延迟时间小于 $2\mu\text{s}$ 。这种最坏情况设计理念, 是 TFT-LCD 屏面设计的基本方法。所以, 配线设计最终就是要在计算出整条配线的总电容和总电阻后, 乘积求出配线的时间常数 τ 。设计目标如式 (6-22) 所示。因为像素充电时间 (写入时间) 是寻址时间减 G-D 信号延迟的补偿时间 t_i , 所以要保证配线写入时间和配线的时间常数 τ 之比尽可能地大。

$$\tau_g < 2\mu\text{s}, \tau_d < 2\mu\text{s}, \tau_{com} < 2\mu\text{s} \quad (6-22)$$

2. TFT 开关设计

TFT 开关设计就是要通过开态电阻和关态电阻的设计获得一条理想的 $V-I$ 特性曲线。 $V-I$ 特性曲线的要求就是对 TFT 开态电流与关态电流进行限制。



开态电流和关态电流的限制分别如式(6-23)和式(6-24)所示。

$$I_{\text{charge}} dt_{\text{charge}} > C_{\text{charge}} dV_{\text{charge}} \quad (6-23)$$

$$I_{\text{leak}} dt_{\text{hold}} < C_{\text{hold}} dV_{\text{hold}} \quad (6-24)$$

理论上,在 TFT 打开的极短时间内,满足条件 $V_{\text{ds}} > V_{\text{gs}} - V_{\text{th}}$ 和 $V_{\text{gs}} > V_{\text{th}}$, TFT 工作在饱和区。随着充电时间的增加,连接 TFT 漏极和源极的像素电压和数据线电压差 V_{ds} 变小,满足条件 $V_{\text{ds}} < V_{\text{gs}} - V_{\text{th}}$, TFT 工作在线性区。基于饱和区的电流电压公式,可以求解 TFT 电子迁移率 μ 和阈值电压 V_{th} 。电子迁移率 μ 的计算如式(6-25)所示,阈值电压 V_{th} 的求解方法如图 6-28 所示。在图 6-28 中,线性区的 I_{ds} 开根号后近似曲线,饱和区的 I_{ds} 开根号后近似直线。分别求出栅极-源极电压的最大值 V_{gs0} 对应的 $\text{Sqrt}(I_{\text{ds0}})$,以及这个最大值的 1/3 和 2/3 的点,用这 3 个点模拟出的斜率直线与 V_{gs} 轴的交点横坐标就是 V_{th} 的近似值。

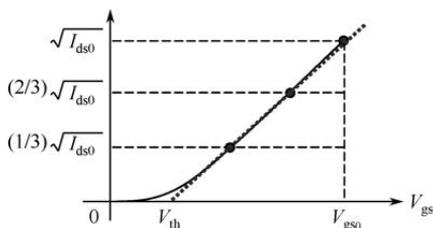


图 6-28 V_{th} 的工程求解方法

$$\mu = \frac{I_{\text{ds}}}{C_{\text{ox}} \cdot \frac{W}{L} (V_{\text{gs}} - V_{\text{th}})^2} \quad (6-25)$$

事实上, TFT 开关打开后的绝大部分时间工作在线性区,且是 V_{ds} 很小的区域。基于最坏情况设计的理念,以 V_{ds} 很小时的充电能力作为 TFT 开态电流的限制条件。在线性区电流公式中,如果 V_{ds} 很小,则作为加减法的因子可以忽略,作为乘法的因子不能忽略,从而得到近似公式(6-26)。充电时间 dt_{charge} 就是写入时间 $(t_a - t_i)$,写入时间的大小需要匹配电路设计。充电电容主要考虑负荷电容,其中液晶电容的计算导入最坏情况设计理念,设定为 $\epsilon_{//}$ 对应的液晶电容值。这样, C_{charge} 可以表示为 $\Sigma C_{\text{p//}}$ 。充电电压 dV_{charge} 就是数据线电压和像素电压的电压差 V_{ds} 。根据式(6-23),可以得到 TFT 开态电流的限制条件(6-27)。TFT 开关的尺寸设计重点是 W/L ,从式(6-27)中可推导出如式(6-28)所示的 W/L 制约条件。

$$I_{\text{charge}} = I_{\text{ds}} = \mu \cdot C_{\text{ox}} \cdot \frac{W}{L} (V_{\text{gs}} - V_{\text{th}}) V_{\text{ds}} \quad (6-26)$$

$$\left[\mu \cdot C_{\text{ox}} \cdot \frac{W}{L} (V_{\text{gs}} - V_{\text{th}}) V_{\text{ds}} \right] (t_a - t_i) > \Sigma C_{\text{p//}} \cdot V_{\text{ds}} \quad (6-27)$$



$$\frac{W}{L} > \frac{\sum C_{\text{pll}}}{[\mu \cdot C_{\text{ox}} \cdot (V_{\text{gs}} - V_{\text{th}})] \cdot (t_a - t_i)} \quad (6-28)$$

式(6-28)中, V_{gs} 的大小随着充电的进行而发生变化。通常, 用式(6-29)近似开态电流。其中, k_0 是一个经验常数, $V_{\text{gs}0}$ 是最大的 V_{gs} 值。有时会用最大栅极电压 V_{GH} 和数据线中心电压 V_{dc} 的差值分析开态电流, 如式(6-30)所示。其中, k_1 是一个 1~2 的经验常数, k_2 是一个 10V 左右的经验常数。

$$I_{\text{charge}} = I_{\text{ds}} = k_0 \mu \cdot C_{\text{ox}} \cdot \frac{W}{L} (V_{\text{gs}0} - V_{\text{th}}) V_{\text{ds}} \quad (6-29)$$

$$I_{\text{charge}} = I_{\text{ds}} = \frac{W}{L} k_1^{(V_{\text{GH}} - V_{\text{dc}} - k_2)} \cdot 10^{-6} \quad (6-30)$$

关态电流的限制对 TFT 开关设计的影响不大。TFT 漏电流主要来自光生载流子, 所以 TFT 开关的结构设计在降低漏电流方面贡献更大。此外, 在满足开态电流限制的条件下, W/L 越小, 漏电流就越小。

3. 负荷电容设计

负荷电容设计涉及三个方面: 电压写入与保持、寄生电容比 ($C_{\text{GPI}}/\Sigma C_{\text{p}}$ 、 $C_{\text{DPI}}/\Sigma C_{\text{p}}$ 、 $C_{\text{DC}}/\Sigma C_{\text{p}}$ 等)、存储电容比 ($C_{\text{s}}/C_{\text{lc}}$)。

电压写入特性与负荷电容成反比, 与 TFT 开关的 W/L 成正比, 与写入时间成正比, 与开态电压 V_{gon} 成正比, 如式(6-31)所示。电压保持特性与负荷电容成正比, 与 TFT 开关的 W/L 成反比, 如式(6-32)所示。式(6-31)和式(6-32)用于评价新产品写入特性和保持特性时, 一般是把新产品的写入特性、保持特性影响因子的值和已有产品的写入特性、保持特性影响因子的值进行比较。如果比值大于 1, 则认为新产品的写入特性和保持特性合格。

$$\text{写入特性} \propto \frac{k_1^{(V_{\text{GH}} - V_{\text{dc}} - k_2)} \cdot W/L \cdot (t_a - t_i)}{\sum C_{\text{p}}} \quad (6-31)$$

$$\text{保持特性} \propto \frac{\sum C_{\text{p}}}{W/L} \quad (6-32)$$

寄生电容比 $C_{\text{GPI}}/\Sigma C_{\text{p}}$ 、 $C_{\text{DPI}}/\Sigma C_{\text{p}}$ 、 $C_{\text{DC}}/\Sigma C_{\text{p}}$ 等的设计, 可以参考表 6-4 的说明。为了降低这些电容比, 除应尽可能地降低寄生电容本身的值外, 大多是增加负荷电容, 特别是存储电容的值。在寄生电容比中, $C_{\text{GPI}}/\Sigma C_{\text{p}}$ 的影响最大。馈通电压 V_{fl} 的作用, 除会引起闪烁外, 还会导致残像、FRC 噪声等



不良现象。像素设计时,除要让 $C_{GPI}/\Sigma C_p$ 满足设计要求外,还要使 V_{ft} 在黑、白显示时的差值 (V_{ft} 黑白差),以及显示区内左右之间的差值 (V_{ft} 左右差) 满足设计要求。这两个差值一般不会超过 $0.6V$ 。

由于液晶动态电容效应的存在,因此有的像素充电不能在一帧内完成,阻碍了液晶的响应速度。液晶电容是一个漏电路径,会导致像素电压不稳定。为提高液晶的响应速度和像素电压的稳定性,需要增加存储电容 C_s 在负荷电容中的比重。一般用存储电容比 C_s/C_{lc} 进行评价, C_s/C_{lc} 比值不能低于 0.5 。

4. 设计案例

本例作为 $15XGA$ 像素设计的案例说明,首先确定一些基本设计参数,然后通过本书介绍的设计理念,设计出相应的像素结构与尺寸。基本的设计参数为:盒厚 $d=4\mu m$ 、 $\varepsilon_{//}=6.4$ 、 $\varepsilon_{\perp}=2.9$ 、最大栅极电压 $V_{GH}=25V$ 、最小栅极电压 $V_{GL}=-6V$ 、 $V_{dc}=6.2V$ 、 $t_a=21\mu s$ 、 $t_i=3\mu s$ 。 $15XGA$ 的像素结构与设计尺寸如图 6-29 所示。表 6-10 列出了像素相关结构的尺寸意义与大小。除图 6-26 标示出的尺寸外,层间图案的最小间距和不同层间图案的最小间距,因工艺不同会有所差异。 $15XGA$ 像素中的层间图案的最小间距设为 $6\mu m$,不同层间图案的最小间距设为 $3\mu m$ 。

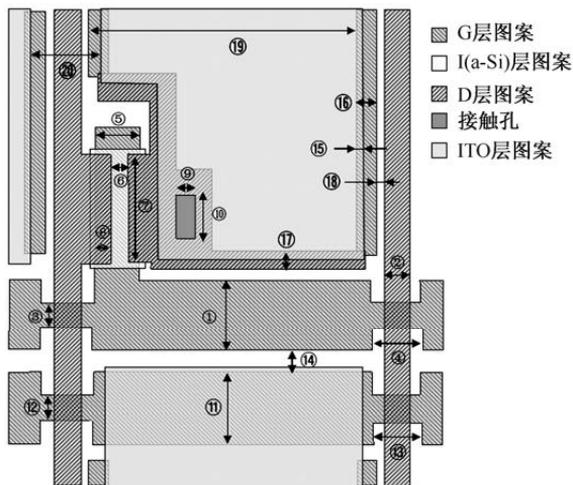


图 6-29 $15XGA$ 的像素结构与设计尺寸



表 6-10 图 6-29 所示像素结构的尺寸意义与大小

指定地方	尺寸(μm)	指定地方	尺寸(μm)
扫描线宽度	12	COM 线宽度	16
数据线宽度	5	COM 线交叉处宽度	10
扫描线交叉处宽度	8	COM 线交叉处长度	11
扫描线交叉处长度	11	扫描线和 COM 线间距	7
栅极宽度	14	像素电极 ITO 和 G 遮光线重叠量	3
TFT 开关沟道长度	6	G 遮光线宽度	6
TFT 开关沟道宽度	18	D 遮光线宽度	6
栅极和源极(漏极)重叠量	4	G 遮光线和数据线间距	3
接触孔宽度	6	G 遮光线左端和左端间距	82
接触孔高度	12	左右像素的像素电极间隔距离	20

6.3.3 彩膜侧像素设计

彩膜侧像素设计包括 BM 设计、RGB 色层设计和 PS 设计。BM 设计是遮光效果的设计；RGB 色层设计是光学设计，主要设计色彩与角段差；PS 设计是屏面设计，主要设计 PS 柱密度。

1. BM 设计

TFT-LCD 的 BM 用于遮挡来自背光源的漏光。漏光区域主要集中在像素电压不能精确控制的数据线和扫描线的周边。图 6-30 以数据线对周边液晶的干扰为例，设计数据线正上方的 BM 遮光量。数据线以很高的频率传输数据信号，这些信号电压的均方根值施加到数据线两边的液晶，相当于这些液晶受到一个大小近似为 V_{dc} 的直流电场的作用。在图 6-30 中，液晶反转区域的液晶不只受到像素电压作用，在黑态显示时还受到数据线 DC 电场的干扰，从而在这个区域出现向错现象。从斜视方向看，数据线的侧面液晶发生漏光。为保证对比度等光学品质，需要用 BM 遮住这个区域的漏光。设定临界角入射光从像素电极边缘通过显示屏后在横方向出射的距离为 L_f ，液晶垂直方向的折射率 $n_{lc} \approx 1.5$ ，液晶屏的盒厚 $d = 4.0 \mu\text{m}$ 。根据折射率关系： $n_{lc} \times \sin \theta_{lc} = n_{\text{空气}} \times \sin \frac{\pi}{2}$ ，可得 $\theta_{lc} \approx 42^\circ$ 。根据三角形关系，可得漏光出射量 $L_f = 4.0 \times \tan 42^\circ \approx 3.6 (\mu\text{m})$ 。

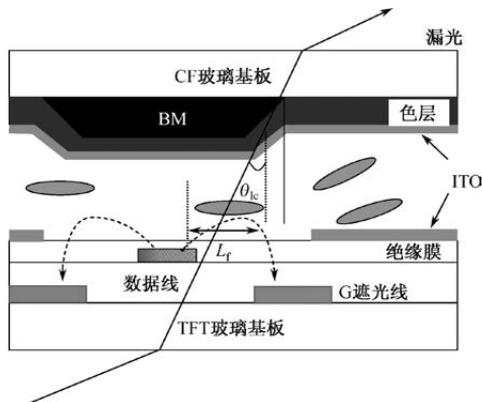


图 6-30 数据线上方的 BM 遮光量设计

BM 的遮光量由漏光出射量 L_f 、TFT 基板/CF 基板的贴合精度 L_r 共同决定。贴合精度 L_r 由设备决定，一般在 $\pm 4 \sim \pm 7 \mu\text{m}$ 。设定贴合精度 L_r 为 $\pm 6 \mu\text{m}$ ，则 BM 遮光量 $L = L_f + L_r = 3.6 \mu\text{m} + 6 \mu\text{m} = 9.6 \mu\text{m}$ 。如果 BM 遮光量 L 设计为 $9.6 \mu\text{m}$ ，则像素开口率会大幅下降。TFT-LCD 的对比度规格值是显示屏正上方测量的数据，所以漏光出射量 L_f 可以适当降低，如设定为 $2.5 \mu\text{m}$ 。同时，贴合的实际精度会比设备规格值小。 L_r 是一个边界值，实际的贴合偏差一般在 $L_r/2$ 左右。设计 BM 遮光量 L 时，可以适当选择一个 L_r 值，如 $\pm 4 \mu\text{m}$ 。这样，实际 BM 遮光量 $L = L_f + L_r = 2.5 \mu\text{m} + 4 \mu\text{m} = 6.5 \mu\text{m}$ 。这个设计值不能实现显示屏在 90° 视野角内完全遮光。所以，TFT-LCD 显示黑态时，从侧面看会有漏光。

2. RGB 设计

RGB 设计包括光学设计与结构设计。光学设计涉及透光率、对比度、色度域等光学指标，结构设计涉及漏光等不良现象。

RGB 光学设计的基础是确定 RGB 三原色的分光透光率。为保证 CF 具有最大的透光效率，在获得背光源的分光光谱后，需要模拟出最佳的 RGB 子像素分光透光率。一般，RGB 子像素分光透光率的极大值和背光源 RGB 分光光谱的极大值波长坐标越接近，背光透过 CF 的透光率就越高。为获得理想的 RGB 子像素分光透光率，需要进行色阻原料的搭配。设计 CF 透光率时，要兼顾对比度和色度域。为了提升 CF 透光率，除必要的色阻原料搭配外，还可减少 RGB 色阻的厚度。但 RGB 色阻越薄，CF 的对比度就越低。为了提升 CF 对比度，除增加 RGB 色阻厚度外，还可改善色阻的成膜工艺，如细化色阻颜料的粒径。提升 CF 色度域，就是提高 RGB 三原色的色饱和度。



RGB 的色饱和度越高, 对光的吸收就越厉害, 透光率就越低。所以, CF 光学设计是透光率、对比度、色域等指标的平衡设计。

RGB 结构设计如图 6-31 所示。RGB 结构设计的基础是确定 RGB 色层是块状还是条状。RGB 结构设计的关键是确定色层与 BM 的重叠量, 以及色层之间的间距。RGB 色层设计成块状时, 上下像素之间的 BM 上一小部分区域就不需要色层, 有利于色阻回收再利用。如图 6-31 (a) 所示, 块状色层和 BM 在四周都有重叠部分, 上下左右的重叠量分别如 A、B、C、D 所示, 色层之间的间距分别如 E、F、G、H 所示。图 6-31 (b) 给出了 aa' 段的截面图, 在色层和 BM 重叠部分, 色层的绝对高度较高, 这个色层重叠部分的高度和非重叠部分高度的差值叫作角段差。角段差的高低陡峭程度影响像素的显示效果。在图 6-31 (b) 中, 色层和 BM 重叠区域的液晶配向和正常区域的液晶配向不同, 重叠区域的液晶排列容易形成漏光。为降低液晶配向混乱造成的漏光程度, 需要设定合适的重叠量。重叠量 A、B、C、D 的设定一般在 $3\sim 6\mu\text{m}$ 。根据彩膜工艺的不同, 色层间距 E、F、G、H 一般要大于 $5\mu\text{m}$ 。

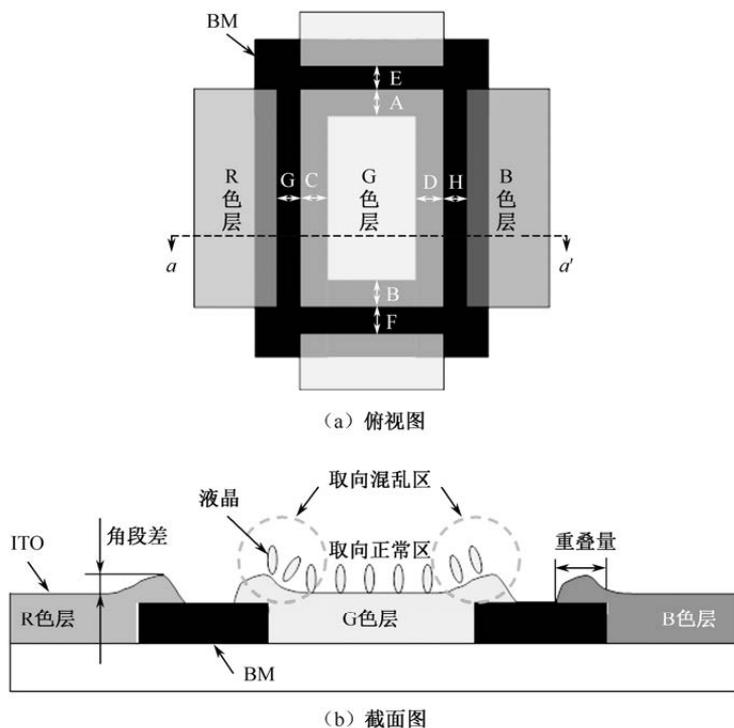


图 6-31 RGB 结构设计



3. 柱状间隙子 PS 设计

柱状间隙子 PS 分为主柱和辅助柱，重点是设定一个合适的柱高。PS 形成在 CF 基板上，图 6-32 给出了 PS 主柱和辅助柱的柱高相关参数。在显示屏的 TFT 基板和 CF 基板贴合后，受压顶住 TFT 基板的 PS 柱子叫作主柱，没有顶住 TFT 基板的 PS 柱子叫作辅助柱。主柱是 TFT-LCD 正常工作时一直起支撑作用的柱子，辅助柱是 TFT-LCD 意外受到外界压力时，通过顶住 TFT 基板以增加 PS 柱子的整体支撑强度，避免显示屏受损的柱子。

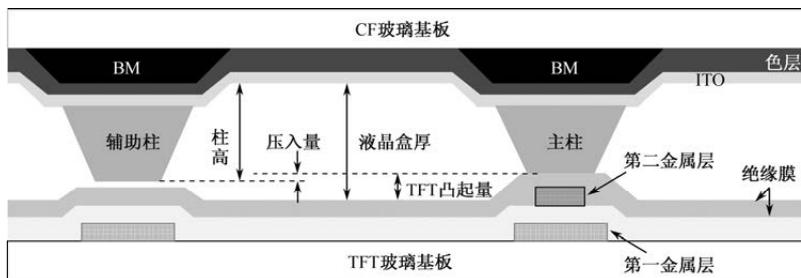


图 6-32 PS 主柱和辅助柱的柱高相关参数

如果受到足够强的外加压力后，辅助柱还来不及顶住 TFT 玻璃基板，那么辅助柱就没有了存在意义。所以，PS 柱高的设计是关键。如图 6-32 所示，柱高就是柱子顶端和 CF 像素开口区平面之间的距离，如式 (6-33) 所示。其中，液晶盒厚是在正常显示区，接触液晶的 TFT 侧膜面和 CF 侧膜面之间的间距；RGB 色厚补正是补正 RGB 各色的膜厚差异，如果 PS 做在 B 色层上，那么这个补正量就是 RGB 色层膜厚的平均值和 B 色层膜厚的差值；TFT 凸起量是 TFT 侧配置主柱部分的膜厚和正常显示区膜厚之间的差值，等同于用第二金属层做的衬垫厚度；为了温度上升时不发生黄色显示不均，必须使 PS 主柱在液晶体积膨胀后依然能顶住 TFT 玻璃基板，所以要预先计算出这部分用来克服液晶膨胀的压入量；在显示屏制造过程中，PS 遇热收缩，这个收缩量要根据 PS 材料收缩率和工程条件在设计时提前进行柱子高度补正（追加）。

$$\text{柱高} = \frac{\text{液晶盒厚} + \text{RGB色层补正} - \text{TFT凸起量} + \text{克服液晶膨胀的压入量}}{\text{PS在工程内的收缩率}}$$

(6-33)

估算克服液晶膨胀的压入量，是预防 TFT-LCD 在工作温度范围内出现



下底黄色显示不均, 简称下底黄 Mura。图 6-33 给出了下底黄色显示不均形成的原理。显示屏 A 的 PS 压入量为 $0.1\mu\text{m}$, 显示屏 B 的 PS 压入量为 $0.05\mu\text{m}$ 。在液晶受热膨胀使显示屏盒厚扩张 $0.05\mu\text{m}$ 后, 如果继续加热使显示屏盒厚扩张超出 $0.05\mu\text{m}$, 则显示屏 A 的 PS 压入量能继续补偿液晶的膨胀量, 继续支撑 TFT 基板和 CF 基板, 但显示屏 B 的 PS 压入量已无法继续补偿液晶的膨胀量, 液晶受重力作用下沉, 积累在显示屏底部, 对应的显示效果就是下底泛黄。不过, 压入量如果太大, 被 PS 顶住部分的玻璃会变形, 引起显示不均。

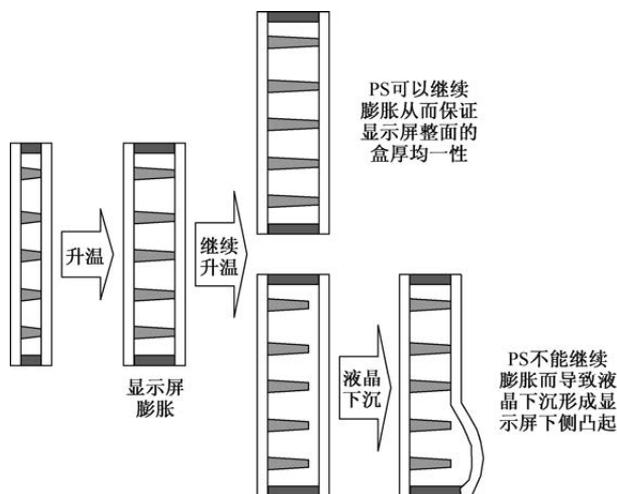


图 6-33 下底黄色显示不均形成的原理

设计好单个 PS 柱高后, 还要进行整体的 PS 设计, 即 PS 柱密度设计。柱密度表示 1 个 RGB 完整的像素中有多少个 PS 柱子。柱密度设计方案如图 6-34 所示: $1/3$ 柱密度表示 3 个像素中才有 1 个 PS 柱子; $1/1$ 柱密度为表示 1 个像素中就有 1 个 PS 柱子。柱密度设计要结合 PS 柱子与衬垫实际接触面积的设计, 如图 6-35 所示。图 6-35 (a) 的衬垫宽 $16\mu\text{m}$, PS 柱子上底和衬垫完全接触, PS 柱子与衬垫的实际接触面积为 $100\mu\text{m}^2$ 。图 6-35 (b) 的衬垫宽也是 $16\mu\text{m}$, PS 柱子上底部分伸出衬垫, PS 柱子与衬垫的实际接触面积为 $160\mu\text{m}^2$ 。

设计好柱密度和 PS 柱实际接触面积后, 可用公式 (6-34) 所示的胡克定律求出 PS 本柱的有效抗压能力。其中, Y 为杨氏模量, S 为 PS 整体柱面积, ΔL 为柱子变形量, L 为柱子实际高度。杨氏模量 Y 在数值上等于产生单位应变时的应力, 与外力及物体的形状无关。应变是指在外力作用下的相对形变 ($\Delta L/L$), 反映了物体形变的大小。根据式 (6-34) 可得 PS 抗压能力正



比于 PS 杨氏模量 \times (PS 柱实际接触面积 \times 柱密度 \times 横向分辨率 \times 纵向分辨率)。

$$F=YS\frac{\Delta L}{L} \quad (6-34)$$

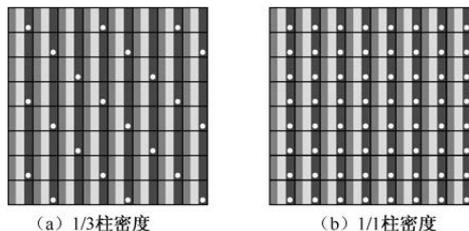


图 6-34 柱密度设计方案

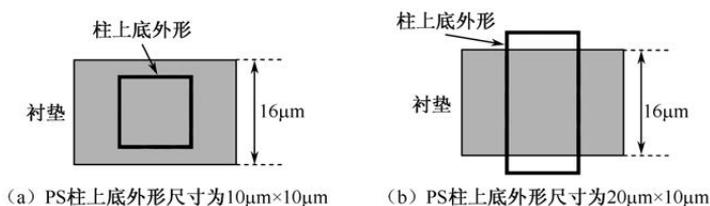


图 6-35 PS 柱子与衬垫实际接触面积的设计

6.3.4 显示屏周边设计

显示屏周边设计包括端子接口、TFT 基板/CF 基板导通、UV 照射领域等功能块的设计。端子接口设计是在 TFT 外形线和显示区外形线之间,设计从 COF 输出引脚到显示区配线之间的引线。TFT 基板/CF 基板导通设计是在 CF 外形线和显示区外形线之间,设计 TFT 基板和 CF 基板之间的导电路径。UV 照射领域设计分为 TFT 侧入光和 CF 侧入光分别进行封框胶附近 COM 图案和 BM 图案的设计。

1. 端子接口设计

端子接口设计包括端子部设计、引线设计、保护晶体管设计等。

端子部设计是在 TFT 外形线与 CF 外形线之间,设计与 COF 引脚对接的端子块(Block)。扫描线一侧的 G-COF 和数据线一侧的 D-COF 所对应的端子块中,端子结构不同。如图 6-36 (a) 所示, G-COF 对应的端子块,主端子为 G 端子,共 256 根(256 \times 3=768);如图 6-36 (b) 所示, D-COF 对应的端子块,主端子为 D 端子,共 384 根(384 \times 8=1024 \times 3)。所有端子块的两



侧,都会设计 2 根以上的 COM 端子,用于从 PCB 上输出并途径 COF 的 COM 电压信号。所有端子块都预备 COM 端子,以保证显示屏周边的 COM 输入足够充分。端子块中还要设计 COF 压接用对位标记及 COF 压接后精度确认用确认标记。

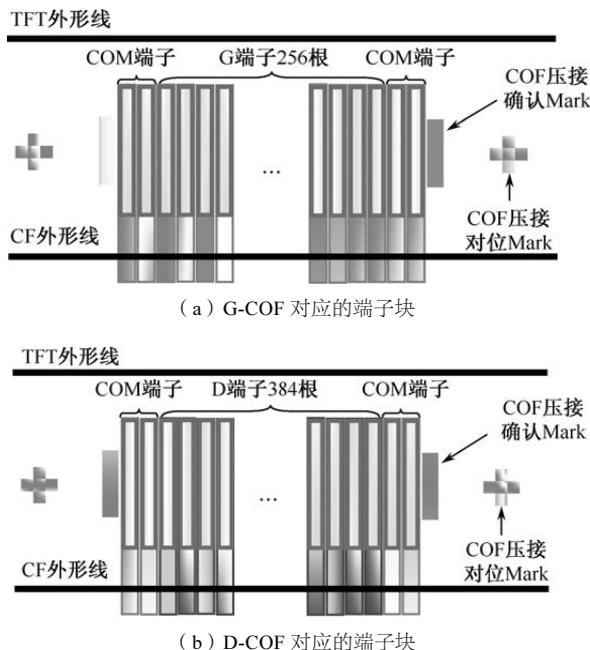


图 6-36 端子块设计

G 端子和 COM 端子对应的信号分别导入显示屏的扫描线和 COM 线。G 层端子和 D 层端子的设计如图 6-37 所示。扫描线和 COM 线是用第一金属层 (G 层) 设计的, G 层端子上设计成一个大接触孔, 接触孔的宽度 W_{contact} 小于 ITO 的宽度 W_{ITO} 和第一金属层的宽度 W_{metal1} 。ITO 的宽度 W_{ITO} 一般小于第一金属层的宽度 W_{metal1} 。同理, D 端子的下层金属用作数据线的第二金属层 (D 层), 其 W_{contact} 、 W_{ITO} 和 W_{metal2} 的大小关系与 G 层端子相同。

完成端子块设计后,进行如图 6-38 所示的端子块布局及端子和显示区配线之间的引线设计。15XGA 的扫描线有 768 根, 可以用 3 个 G 端子块 (256 根 \times 3) 配置于扫描线引入的左侧端子部。15XGA 的数据线有 3072 (1024 \times 3) 根, 可以用 8 个 D 端子块 (384 根 \times 8) 配置于数据线引入的上侧端子部。如果采用端子数更多、更密集的 D-COF, 则可以缩减 D 端子块的数目, 从而



降低设计成本。引线的设计，要求所有引线等电阻配置。

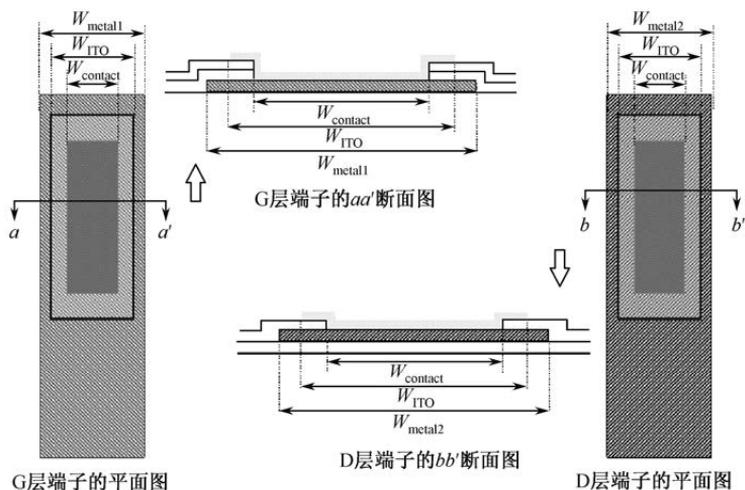


图 6-37 G 层端子和 D 层端子的设计

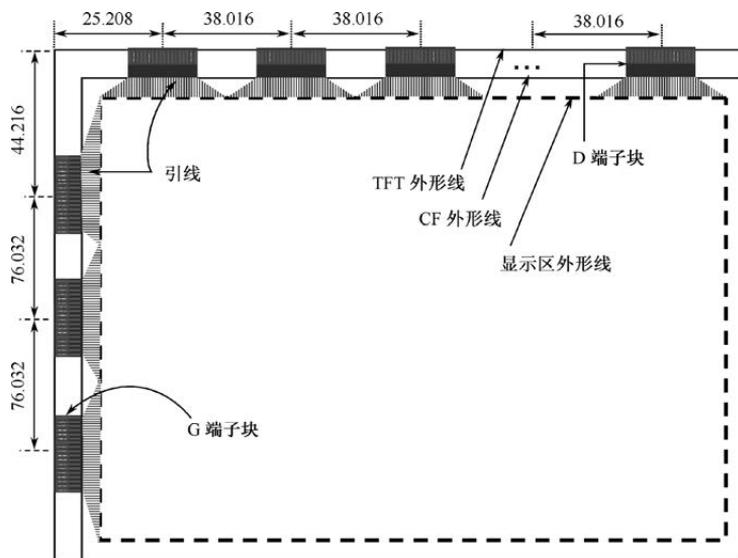


图 6-38 端子块布局及端子和显示区配线之间的引线设计

为了防止外界极端高电压通过端子导入显示屏，对各种金属配线及其相连 TFT 开关造成破坏，需要在引线输入端设计双向保护晶体管。显示屏上扫描线和数据线双向保护晶体管的设计与布局如图 6-39 所示，对于保护扫描线的双向晶体管，当扫描线上出现极高正电压时，COM 线右侧的保护晶体管



打开, 正极性的极端高电压被释放到 COM 线上; 当扫描线上出现极高负电压时, COM 线左侧的保护晶体管打开, 负极性的极端高电压被释放到 COM 线上。显示屏上所有的 COM 线都连在一起, 以承受大量电荷, 相当于显示屏上的地电位。通过保护数据线的双向晶体管, 数据线上的极端高电压可以释放到 COM 线上。为了不和第一金属层的扫描线短路, 扫描线双向保护晶体管的 COM 线采用第二金属层 (D 层) 设计。D 层 COM 线需要在显示屏的上下两侧通过一系列接触孔, 保持和 G 层 COM 线等电位。

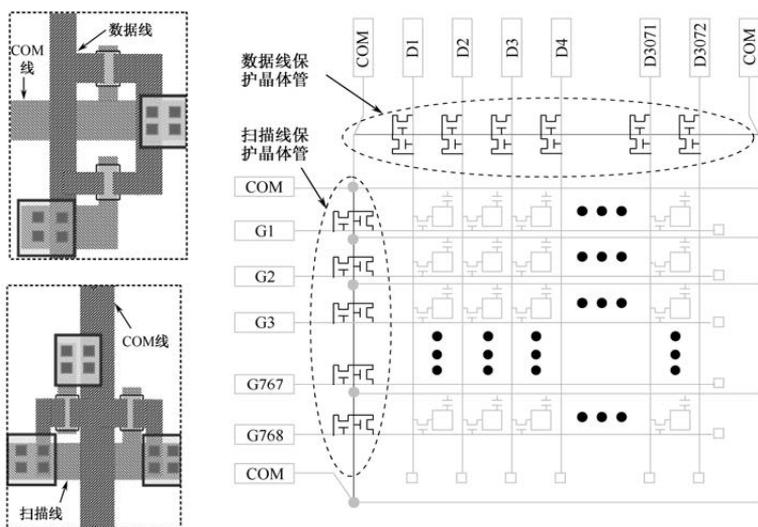


图 6-39 显示屏上扫描线和数据线双向保护晶体管的设计与布局

2. TFT 基板/CF 基板导通设计

在 CF 外形线与显示区之间, 一般在封框胶里掺入金球间隙子来实现 TFT 基板和 CF 基板的 COM 电压导通。COM 电位被 TFT 基板上的转移垫 (Transfer-Pad) 引出后, 通过掺杂于封框胶中的金球间隙子传导到 CF 基板的 ITO 面上。金球间隙子的转移垫可以配置在封框胶途经的所有 COM 层上。金球间隙子的转移垫设计如图 6-40 所示。接触孔沿着封框胶中心密集分布, 覆盖在接触孔上的 ITO 引出

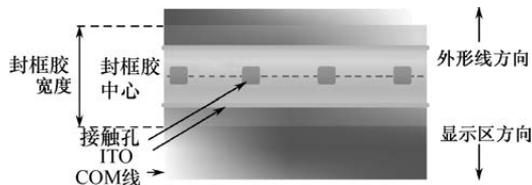


图 6-40 金球间隙子的转移垫设计

图 6-40 所示。接触孔沿着封框胶中心密集分布, 覆盖在接触孔上的 ITO 引出



COM 电位后,可以增加 COM 电位与封框胶内金球间隙子的接触面积。ITO 的设计不能漏出封框胶外,否则会引起信赖性问题。

3. UV 照射领域设计

根据 UV 照射的入光面不同,封框胶附近的 UV 照射领域设计也不同。显示屏周边的宽度较小,BM 遮光区域不充分时,一般从 TFT 侧进行 UV 照射。从 TFT 侧进行 UV 照射时的封框胶附近设计如图 6-41 所示。这时,BM 基本覆盖了显示区到 CF 外形线之间的区域,设计重点是 TFT 基板封框胶下面的 COM 图案设计。一般地,封框胶下面靠近液晶一侧的区域基本上不配置 COM 图案,靠近 CF 外形线一侧的 COM 图案设计成网格状。如图 6-41 右下角的放大图所示,网格设计的重点是结合 UV 光照强度设计网格开口率。开口率越大,封框胶的 UV 照射就越完全;开口率越小,COM 线的导电能力就越强。一般,开口率不低于 30%。如果 COM 线的导电能力低,则可以考虑将封框胶下面靠近液晶一侧的区域也设计成网格状 COM 图案。

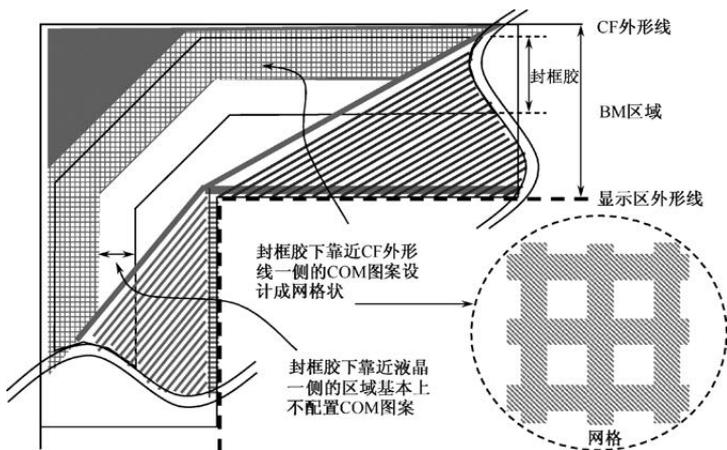


图 6-41 从 TFT 侧进行 UV 照射时的封框胶附近设计

当显示屏周边的宽度较大,BM 遮光区域充分时,一般从 CF 侧进行 UV 照射。从 CF 侧进行 UV 照射时的封框胶附近设计如图 6-42 所示。TFT 基板一侧的 COM 图案不需要设计成镂空的网格状,周边金属图案的设计主要考虑周边盒厚和配线电阻。CF 基板一侧的重点是 BM 设计,关键是设计封框胶靠近显示区一侧的边缘与 BM 靠近 CF 外形线一侧的边缘之间的距离。TFT 基板和 CF 基板贴合后,要求这个距离还能保证从 CF 侧进行 UV 照射时有足



够的光照强度。

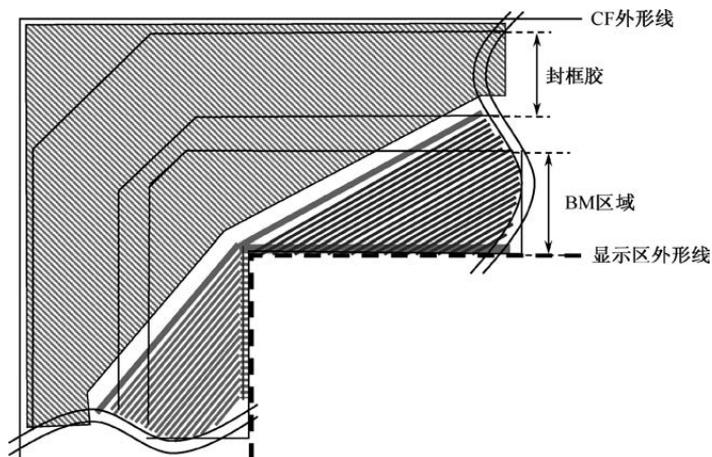


图 6-42 从 CF 侧进行 UV 照射时的封框胶附近设计

4. 其他

显示区四周的虚设像素设计如图 6-43 所示,在显示区四周设计一圈虚设像素以保证显示区边上的像素和中心像素具有相同的显示效果;在封框胶下设计一些虚设线段以保证显示屏四周的封框胶路径上具有相同的平坦度;在 COM 布线区进行 G 层和 D 层的双层走线以降低 COM 线电阻等。

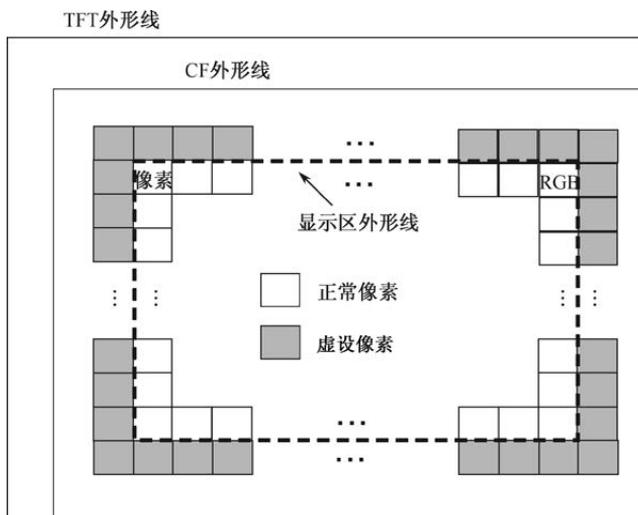


图 6-43 显示区四周的虚设像素设计



端子块之间的走线设计如图 6-44 所示。在显示屏的扫描线一侧需要进行 WOA (Wire on Array) 设计。扫描驱动 IC 所需的信号线, 从 D-COF 的左侧引脚引入, 经过 WOA 走线进入第一个 G-COF, 再通过 WOA 设计依次进入第二个 G-COF 和第三个 G-COF。WOA 信号线的功能与设计如表 6-11 所示。信号线的布局及引脚的配置需要匹配电路设计。对于 V_{GH} 、 V_{GL} 、COM 端子, 由于电流的供给能力非常重要, 因此分配的端子数相对较多。信号线一般用低电阻的 G 层金属设计, 有的还会在关键走线上设计防静电保护晶体管。WOA 的设计要避免和显示屏上的 TEG (Test Element Group)、标记的位置发生冲突。

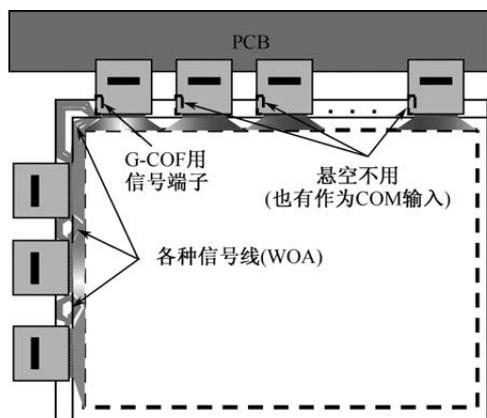


图 6-44 端子块之间的走线设计

表 6-11 WOA 信号线的功能与设计

端 子	功 能	设 计
V_{GH}	向显示屏提供 TFT 开关的开态电压	宽配线、低电阻
V_{GL}	向显示屏提供 TFT 开关的关态电压	宽配线、低电阻
COM	向显示屏提供 COM 参考电压	宽配线、低电阻
GND	向驱动 IC 提供地电压	较宽配线、较低电阻
V_{CC}	向扫描驱动 IC 提供基准电压	较宽配线、较低电阻
VOE (XOE)	向驱动 IC 提供输出的停止信号	较窄配线、较高电阻
AH (XAH)	向驱动 IC 提供 All-High 信号	较窄配线、较高电阻
BHL	向驱动 IC 提供信号线 Buffer 的输出设定信号	较窄配线、较高电阻
SHL	向驱动 IC 提供决定扫描方向的信号	较窄配线、较高电阻
V_{CK}	向扫描驱动 IC 提供基准时序信号	较窄配线、较高电阻
V_{SP}	向驱动 IC 提供开始的信号脉冲	较窄配线、较高电阻
V_{SP-R}	向驱动 IC 提供逆向扫描用的开始信号脉冲	较窄配线、较高电阻



6.3.5 显示屏用标记设计

显示屏用标记设计是在 TFT 外形线和显示区外形线之间设计各种显示屏制造所需的标记。在 TFT 一侧的标记图案基本采用 G 层金属设计, 或者在已有的金属层上镂空形成标记图案。在 CF 一侧的标记图案基本采用 BM 层设计, 或者在已有的 BM 层上镂空形成标记图案。显示屏周边需要设计的标记包括嵌合确认标尺和对位标记、切断位置确认标记、封框胶位置确认标尺、配向膜印刷位置确认标尺、PM 标记、偏光板贴附位置确认标记、COF 标记、显示屏 ID 用金属条图案等。

TFT 侧嵌合确认标尺、对位标记的分布与形状如图 6-45 所示。在显示屏周边的四个角上, 标尺和标记的配置要避开功能配线。CF 侧嵌合确认标尺、对位标记的分布与形状如图 6-46 所示。TFT 侧和 CF 侧的标尺、标记在位置上必须保持上下一致, 以保证 TFT 和 CF 精确贴合时嵌合对位标记和嵌合确认标尺的重合效果, 如图 6-47 所示。CF 侧嵌合对位标记的中心和 TFT 侧嵌合对位标记的中心重合, TFT 侧嵌合确认标尺在纵横两个方向上的“0”刻度指针都位于 CF 侧嵌合确认标尺两边指针的正中间。确认标尺的最大刻度必须大于设备的嵌合精度。

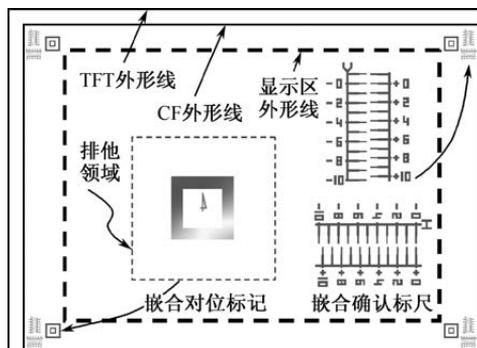


图 6-45 TFT 侧嵌合确认标尺、对位标记的分布与形状

切断位置确认标记用于确认 TFT 基板玻璃和 CF 基板玻璃的切断效果是否满足切断精度的要求。图 6-48 给出了 TFT 侧和 CF 侧切断位置确认标记的分布与形状。确认标记四个角上的“L”形图案之间的距离就是设备的切断精度。放置确认标记时, 要保证标记中心线与理想切断线重合。TFT 侧的切断位置确认标记放置在 TFT 外形线的四个角上, CF 侧的切断确认标记放



置于 CF 外形线的四个角上。切断后，如果外形线外的图案留在玻璃上，或者外形线内的图案有缺损，就需要重新调节设备，直至切断精度达到规格要求。

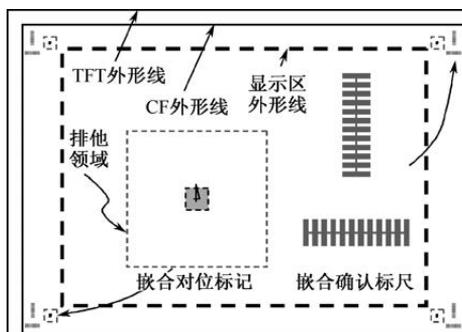


图 6-46 CF 侧嵌合确认标尺、对位标记的分布与形状

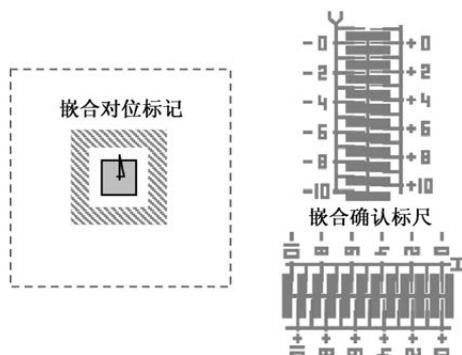


图 6-47 TFT 和 CF 精确贴合时嵌合对位标记和嵌合确认标尺的重合效果

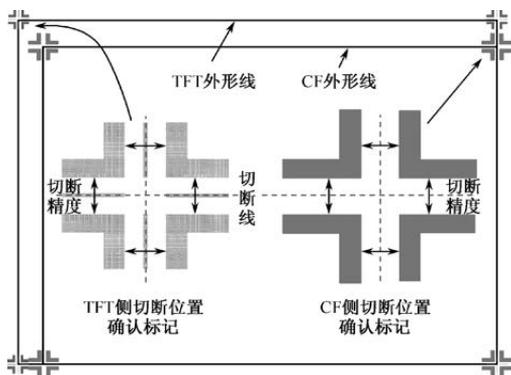


图 6-48 TFT 侧和 CF 侧切断位置确认标记的分布与形状



配向膜印刷位置确认标尺用于确认配向膜印刷的位置效果是否满足精度要求,封框胶位置确认标尺用于确认封框胶涂布后的位置效果是否满足精度要求。一般会在显示屏四周的每个边上配置两对,四边共计八对的如图 6-49 所示的配向膜印刷位置确认标尺和封框胶位置确认标尺。在如图 6-49 所示的①、②、⑤、⑥四处,配向膜印刷位置确认标尺和封框胶位置确认标尺的位置横放,在如图 6-49 所示的③、④、⑦、⑧四处,配向膜印刷位置确认标尺和封框胶位置确认标尺的位置纵放。两个标尺的最大刻度值必须大于各自的精度规格值。

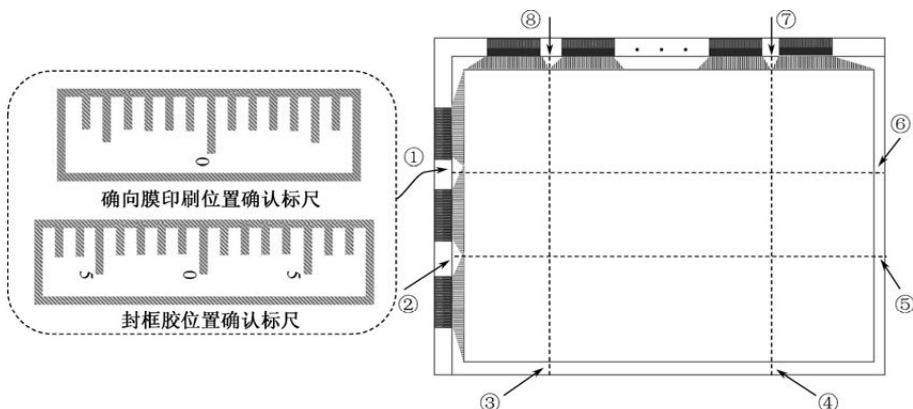


图 6-49 配向膜印刷位置确认标尺和封框胶位置确认标尺

PM 标记是一个在显示屏工程和模块工程都会使用的标记,是显示屏检查装置、偏光板贴附装置、模块工程等装置对位用的标记,也是显示屏切断前用的对位标记。PM 标记的分布和形状如图 6-50 所示,PM 标记一般分布在 TFT 外形线和 CF 外形线之间的三个角上。

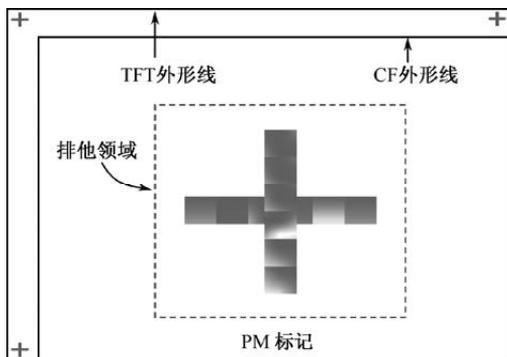


图 6-50 PM 标记的分布和形状



偏光板贴附位置确认标记用于确认偏光板贴附的位置是否满足贴附精度的规格要求。偏光板贴附位置确认标记的分布与形状如图 6-51 所示, 设定 TFT 侧的四个角上布满 G 层金属图案, 采用金属镂空的方式形成 TFT 侧的偏光板贴附位置确认标记; 设定 CF 侧的四个角上布满 BM 层图案, 采用树脂层镂空的方式形成 CF 侧的偏光板贴附位置确认标记。合格的偏光板贴附效果要求偏光板外形线或偏光板外形线的延长线与偏光板贴附位置确认标记存在交叉点。使用偏光板贴附位置确认标记时, 用眼睛即可确认偏光板角部是否进入标记镂空图案的范围内。如果 TFT 侧和 CF 侧的四个角上不存在图案, 则如图 6-51 所示的镂空状偏光板贴附位置确认标记就要反转成实心的图案, 使用方法不变。

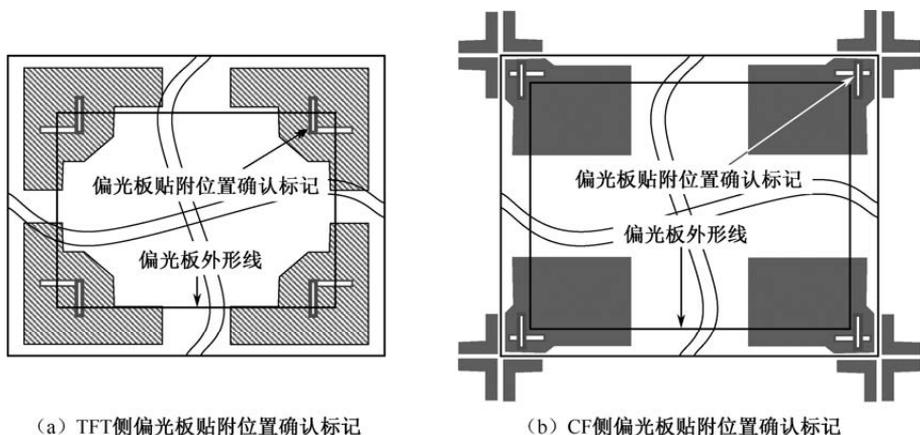


图 6-51 偏光板贴附位置确认标记的分布与形状

COF 标记用于在 COF 压接前对位, 用作 COF 压接偏差检查的基准位置。COF 标记的形状及其在端子功能块中的位置如图 6-36 所示。图 6-52 给出了 COF 标记在 15XGA 显示屏上的分布位置: 各端子功能块两侧都有一对 COF 标记, D 端子一侧有八对 COF 标记, G 端子一侧有三对 COF 标记。

品名是一些阿拉伯数字与英文字母的组合, 用于表示产品的规格与生产厂家。品名的位置如图 6-53 所示, 一般置于布线空间比较宽裕的显示屏左下角。

显示屏 ID 用于提供每一块显示屏的 ID 英文数字和数据码信息。ID 英文数字和数据码信息在 G 工程时, 通过周边曝光的形式, 在显示屏 ID 用金属条上光刻形成。在后续生产的每一项需要识别具体显示屏的工程中, 根据实际需



要,既可以用读取装置读取显示屏 ID 的数据码信息,也可以用目视检查 ID 的英文数字。显示屏 ID 用金属条的位置与形状如图 6-54 所示,显示屏 ID 用金属条,一般放置在布线空间比较宽裕的显示屏左下角。

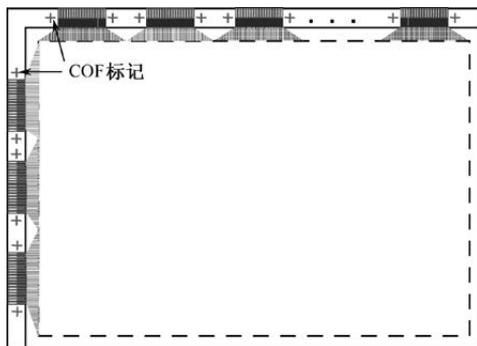


图 6-52 COF 标记在 15XGA 显示屏上的分布位置

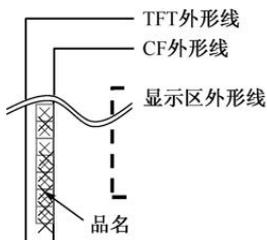


图 6-53 品名的位置

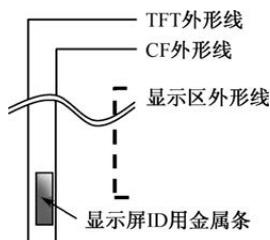


图 6-54 显示屏 ID 用金属条的位置与形状

6.4 15XGA 的基板相关设计

在玻璃基板上制作 15XGA 显示屏时,需要进行的相关设计包括:在玻璃基板上设计对应的 TEG 和标记以保证生产的顺利进行;设计 UV 基板用于对封框胶进行紫外光硬化处理;设计配向印刷版用于配向膜的印刷。

6.4.1 基板用 TEG 与标记设计

在基板上设计的 TEG 包括段差 TEG、接触孔 TEG、晶体管特性 TEG 等,功能是测试显示屏,特别是显示区相关结构的工艺效果或电学效果。在基板上设计的标记包括基板 ID 标记、切断对位标记、总节距 (Total Pitch) 测长标记、嵌合确认标尺和对位标记、总节距测长机/嵌合测定机用对位标记等,功能是提供阵列工程和成盒工程所需的对位、检测用标记。



1. TEG 设计

段差 TEG 用于模拟显示区的相关结构, 以供段差测定装置进行各层膜的膜厚测量, 以避免直接接触显示区膜层带来的膜层图案刷伤、断线等不良现象。段差 TEG 的平面结构如图 6-55 (a) 所示, 段差 TEG 的 aa' 方向断面结构如图 6-55 (b) 所示。

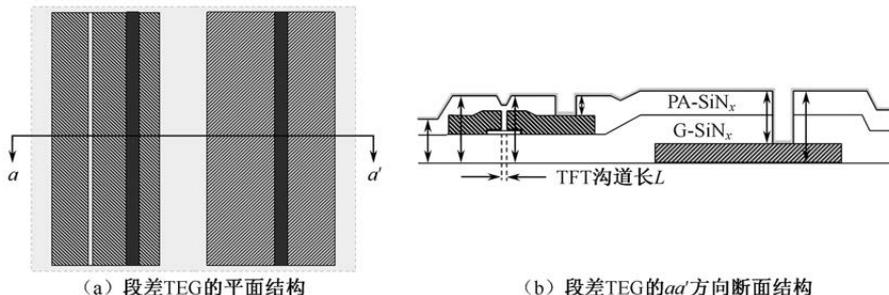


图 6-55 段差 TEG

接触孔 TEG 用于代替测量显示屏上各种关键接触孔的电阻值, 一般是把单个的接触孔串联形成接触孔串。G 层金属上的接触孔 TEG 如图 6-56 所示。用电阻测量设备的探针接触接触孔 TEG 两头的大接触孔, 测量出整个接触孔 TEG 的电阻值。测量所得的总电阻除串联的接触孔数目, 可以获得每个接触孔的电阻值。接触孔 TEG 两头的大接触孔电阻值很小, 在总电阻中的比重非常小, 被接触孔数目相除后, 大接触孔的电阻值可以忽略不计。接触孔 TEG 的接触孔尺寸与显示屏上关键接触孔的尺寸相同。把图 6-56 中的 G 层换成 D 层, 可以用于测量 D 层金属上的接触孔电阻值。

晶体管特性 TEG 用于代替测量显示区像素内的 TFT 开关特性。TEG 内的晶体管和像素里的晶体管是同一构造。图 6-57 给出了 15XGA 的晶体管特性 TEG, 其中晶体管的沟道宽长比为 $10:3$ 。具体使用时, 用测量设备的探针扎在晶体管特性 TEG 的上段 G-D-S₁ 接触孔和下段 G-D-S₂ 接触孔上, 施加一定的电压, 以测出晶体管的特性。

TEG 分布于显示屏的外侧, 基板上的 TEG 位置和方向如图 6-58 所示。为了区别基板纵横两个方向上的工艺差异, 需要分纵横两个方向进行 TEG 的放置。TEG 要紧靠显示屏, 以保证 TEG 的测量结果尽可能地近似显示屏上相应结构的特性。

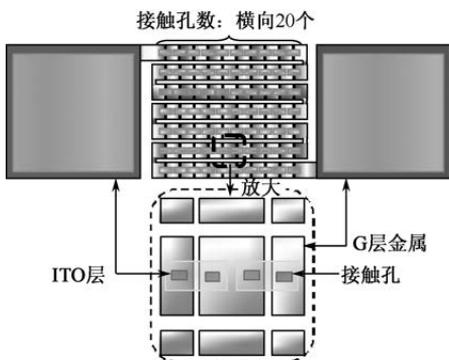


图 6-56 G 层金属上的接触孔 TEG

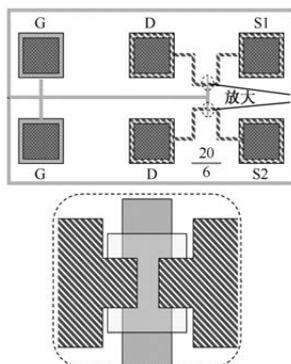


图 6-57 15XGA 的晶体管特性 TEG

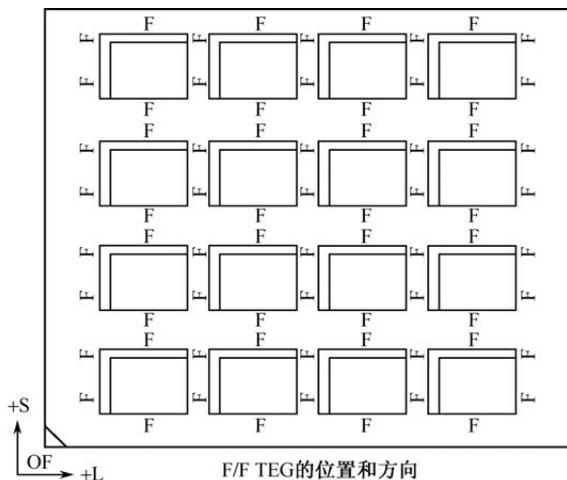


图 6-58 基板上的 TEG 位置和方向

2. 标记设计

基板 ID 标记类似显示屏 ID 标记, 用于显示生产中每一张基板的信息, 如 Lot 号、基板号等。一般在基板的 OF 角斜对方向设计一长条状的 G 层金属图案, 在 G 工程的周边曝光时, 形成基板信息代码。代码既包括人眼可以识别的英文和数字, 也包括需要用阅读器读取的数码代码。

切断对位标记的形状与功能类似 PM 标记。基板上的切断对位标记设计如图 6-59 所示, PM 标记位于显示屏的 TFT 外形线与 CF 外形线之间, 切断对位标记位于显示屏的外侧, 两者都用作显示屏切断前的对位。对位效果如



图 6-59 中的四条虚线所示。没有切断对位标记, 图中②和④对应的切断无法进行有效对位。

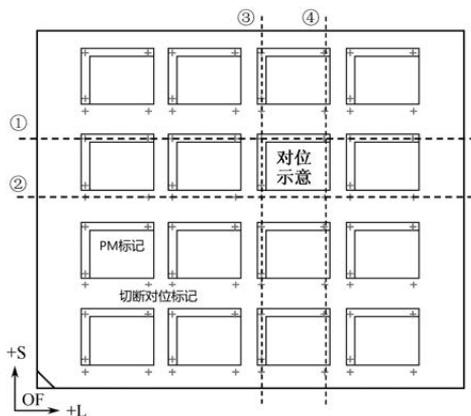


图 6-59 基板上的切断对位标记设计

总节距测长标记分布于 TFT 基板和 CF 基板两侧, CF 基板上的总节距测长标记用 BM 层设计, TFT 基板上的总节距测长标记用 G 金属层设计。CF 基板一侧的总节距测长标记的分布与使用可以参考图 4-32 所示的总节距尺寸测定。图 6-60 给出了 TFT 基板上总节距测长标记的分布及其测定示意图。

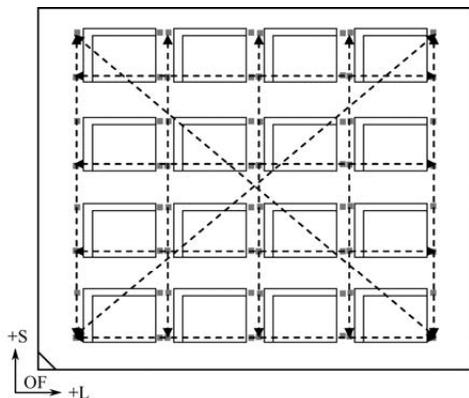


图 6-60 TFT 基板上总节距测长标记的分布及其测定示意图

总节距测长机/嵌合测定机用对位标记属于对位用标记, 形状类似切断对位标记。两者的尺寸定义会有所差别。总节距测长机/嵌合测定机用



对位标记在基板上的位置分布如图 6-61 所示。

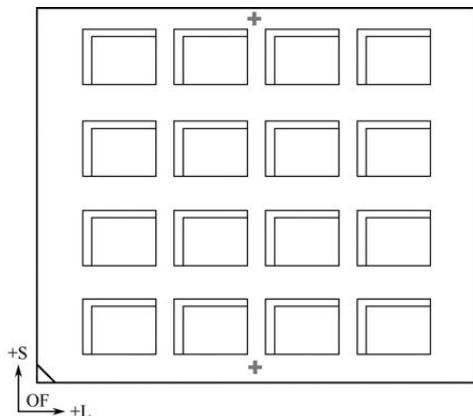


图 6-61 总节距测长机/嵌合测定机用对位标记在基板上的位置分布

基板上的嵌合确认标尺、对位标记与显示屏上的嵌合确认标尺、对位标记,在形状和功能上相同。显示屏上的嵌合确认标尺用于切断后的显示屏嵌合精度确认,基板上的嵌合确认标尺用于贴合后的基板嵌合精度确认。基板上的嵌合确认标尺、对位标记要分别在 TFT 基板和 CF 基板上设计相应的嵌合图案,参考图 6-58 进行相应的分布。

6.4.2 UV 掩膜版和 UV 基板设计

使用 ODF 工艺的显示屏基本采用 UV 硬化型封框胶,通过 UV 照射实现封框胶的硬化。为了避免 UV 光照射到显示区造成显示屏中某些材料发生质变,影响材料性能,就需要选择性地对封框胶进行 UV 照射和 UV 硬化,把不需要进行 UV 照射的区域通过遮光型挡板遮挡起来。UV 照射用挡光板的遮光区和透光区设计如图 6-62 所示。如图 6-62 (b) 所示,进行 UV 照射和 UV 硬化的透光区可以透过 UV 光,其他不需要 UV 照射的区域用挡光材料实现遮光,从而对封框胶区域进行选择性的 UV 照射。

15XGA 在 UV 硬化时,要同时对基板上 16 (4×4) 张显示屏进行 UV 照射。图 6-63 给出了载有 15XGA 显示屏的玻璃基板进行 UV 照射时的断面结构。UV 照射时,选择性遮挡 UV 紫外光的 UV 基板,遮光图案的膜面向下。因为 15XGA 从 TFT 侧入光进行 UV 照射,所以 TFT 基板膜面向下,CF 基板膜面向上。

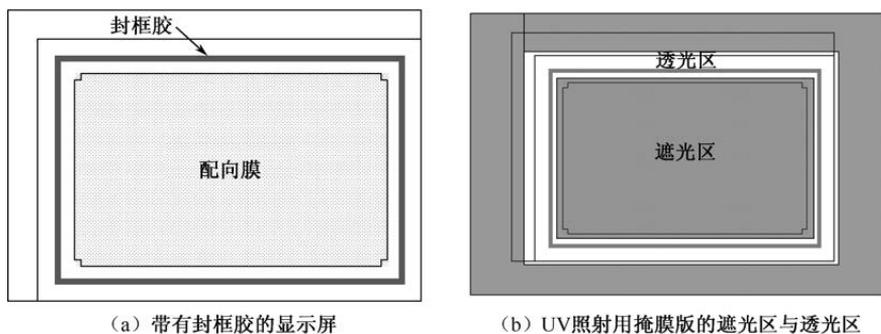


图 6-62 UV 照射用挡光板的遮光区和透光区设计

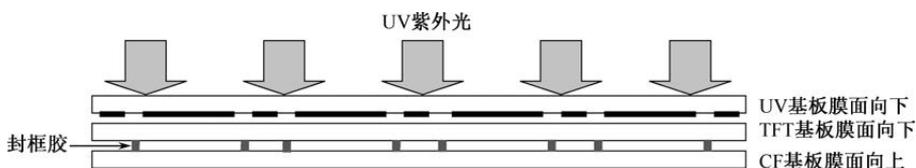


图 6-63 15XGA 大基板进行 UV 照射时的断面结构

UV 基板是通过一张 UV 掩膜版经过多次曝光后形成的。UV 掩膜版尺寸和 TFT 基板上使用的功能掩膜版一样，一张 UV 掩膜版可以设计为对应两张 15XGA 显示屏。15XGA 显示屏用 UV 掩膜版如图 6-64 所示，在遮光区中，中央的实心长方形用于 TFT-LCD 显示区的遮光，实心长方形和环状实心图

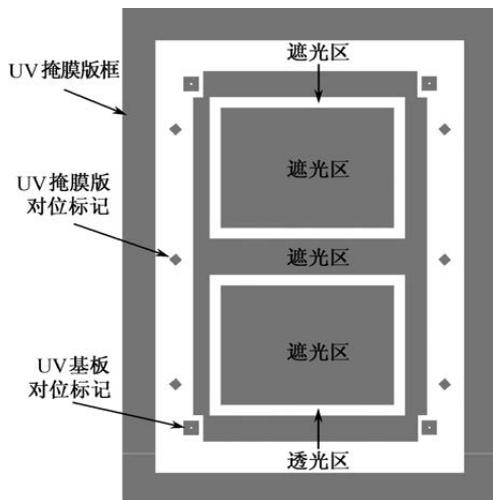


图 6-64 15XGA 显示屏用 UV 掩膜版



形之间的镂空区域可以透过 UV 紫外光。这个透过区对应显示屏的封框胶区域。此外，UV 掩膜版对位标记用于 UV 掩膜版和曝光机台的对位，这些标记不会形成于 UV 基板上。但是，UV 基板对位标记将留在 UV 基板上，用于 UV 基板和 TFT-LCD 玻璃大基板之间的对位。

采用 UV 掩膜版制作 UV 照射用的 UV 基板，需要经过多次的曝光、显影、后烘、刻蚀、清洗等工序。UV 基板形成过程与形状如图 6-65 所示。先通过第一次曝光刻蚀，在 UV 基板上形成两张 15XGA 显示屏所需的透光区和遮光区。该过程按图 6-65 所示的顺序 (1→8) 重复 8 次，便可获得 16 张 15XGA 显示屏 UV 照射所需的所有透光区和遮光区。除基板的透光区和遮光区图案外，在图 6-65 中，UV 基板的四个角上还标示出了四个 UV 基板对位标记。UV 照射前，UV 基板对位标记需要和 CF 基板或 TFT 基板上的对位标记进行嵌合式的对位处理，保证 UV 基板上透光区两侧的遮光边缘与封框胶边缘之间的间距满足 UV 照射的精度要求。15XGA 从 TFT 侧入光进行 UV 照射，与 UV 基板对位标记嵌合的标记形成于 TFT 基板上，用 G 金属层设计。对于从 CF 侧入光进行 UV 照射的产品，与 UV 基板对位标记嵌合的标记形成于 CF 基板上，用 BM 层设计。

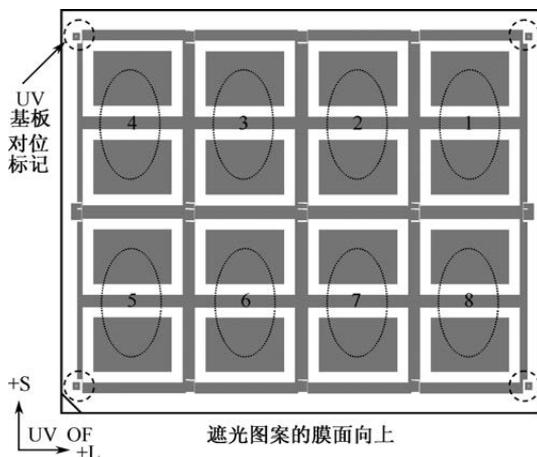


图 6-65 UV 基板形成过程与形状

设计 UV 掩膜版前，需要确认是从哪一侧入光进行 UV 照射，然后明确 UV 遮光图案的方向。不同入光方式的各基板位置关系如图 6-66 所示。不同的入光方式，UV 基板的 OF 角不变，但由于 TFT 基板和 CF 基板的



OF 角位置不同, 所以, 不同的入光方式, TFT 基板或 CF 基板上显示屏的封框胶位置方向不同, UV 基板的透光区与遮光区的位置和方向也要进行对应的设计。

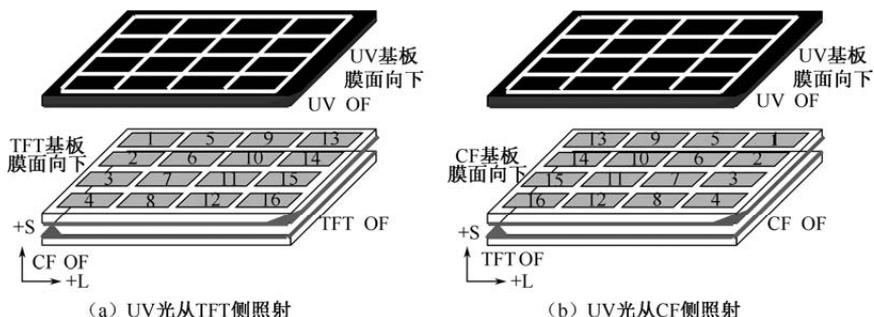


图 6-66 不同入光方式的各基板位置关系

UV 基板对位标记设计、不同入光方式下的位置方向设计都是为了保证选择性 UV 照射的效果。评价照射效果的指标是照射时的 UV 光利用率。为了提高 UV 光利用率, 设计 UV 掩膜版时要把握好遮光图形边缘与封框胶边缘之间的间距。图 6-67 给出了显示屏某一角部的 UV 掩膜版设计。灰色区域为 UV 掩膜版的遮光区, 遮光图案的膜面向下, 显示屏的膜面也向下, 即 G 层金属图案在封框胶上方。在图 6-67 中, 需要特别设定①和②的尺寸: ①的尺寸是从封框胶内侧边缘到 UV 掩膜版内侧遮光图案边缘的距离, $500\mu\text{m}$ 左右; ②的尺寸是从封框胶外侧边缘到 UV 掩膜版外侧遮光图案边缘的距离, 一般不低于 $2000\mu\text{m}$ 。

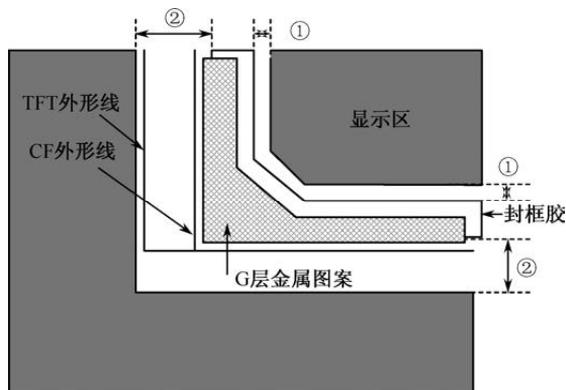


图 6-67 显示屏某一角部的 UV 掩膜版设计



6.4.3 配向膜印刷版设计

配向膜印刷版简称 PI 版, 用于配向膜涂布工程。图 6-68 给出了 CF 基板和 TFT 基板在进行配向膜印刷时的原理图, 其中绑在滚筒上的 PI 版在滚筒的带动下由印刷头处开始连续刷过整张 CF 基板或 TFT 基板。无论是 CF 基板还是 TFT 基板, 在配向膜印刷时都是膜面向上。其中, CF 基板的 OF 角一侧先接触 PI 版, TFT 基板的 OF 角一侧最后接触 PI 版。在图 6-68 (a) 中, CF 基板从右向左送入, CF 基板对应印刷头一侧的左下角是 CF 基板的 OF 角。在图 6-68 (b) 中, TFT 基板从左向右送入, TFT 基板对应印刷头对侧的左下角是 TFT 基板的 OF 角。PI 版印刷头一侧的原点是 PI 版设计时的参考原点。

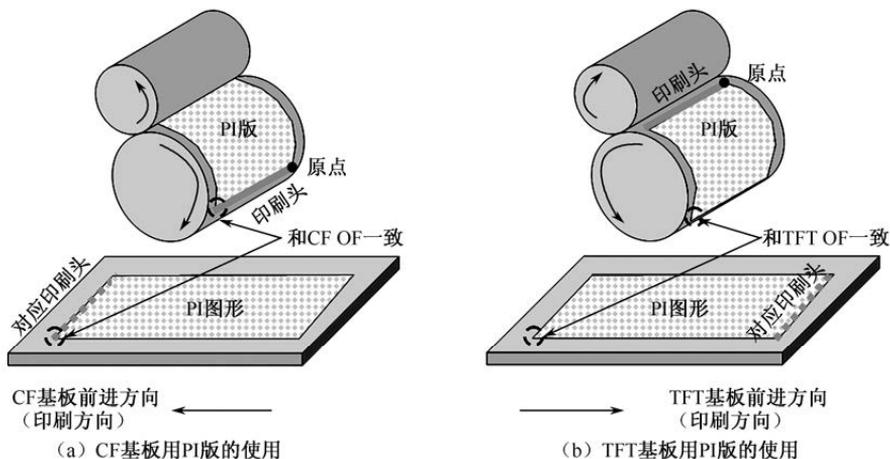


图 6-68 CF 基板和 TFT 基板在进行配向膜印刷时的工程原理图

在 CF 基板和 TFT 基板上印刷 PI 版时, 转动的滚轮压在基板上, 使得实际印刷的图形以印刷头为基准存在一定程度的延伸。PI 版设计时必须考虑这种延伸带来的图形尺寸变化量。所以, PI 版设计时的配向膜图案尺寸要比实际需要的图案尺寸小。设计尺寸与实际尺寸之比称为 PI 版的缩小率。从 PI 版的印刷头开始, 这个缩小率会有微小的变化, 一般呈增大趋势。图 6-69 给出了 PI 版在考虑不同缩小率时的相关设计, 其中 PI 版四个角上的圆形标记是配向膜印刷时与 CF 基板或 TFT 基板进行对位用的对位标记。如图 6-69 (a) 所示, 从 PI 版的原点开始, 依次定义 PI 版纵向的每张显示屏中心对应的缩小率为 a_1 、 a_2 、 a_3 和 a_4 , PI 版纵向的每张显示屏整体对应的缩小率为 b_1 、 b_2 、 b_3



和 b_4 ，PI 版横向的每张显示屏整体对应的缩小率为 c_1 、 c_2 、 c_3 和 c_4 ，PI 版横向的每张显示屏中心对应的缩小率为 d_1 、 d_2 、 d_3 和 d_4 。一般这些缩小率都在 99% 以上。图 6-69 (b) 给出了 TFT 用 PI 版的设计方案，由于原点移到右上角， d_1 、 d_2 、 d_3 、 d_4 和 c_1 、 c_2 、 c_3 、 c_4 的定义稍有差异。

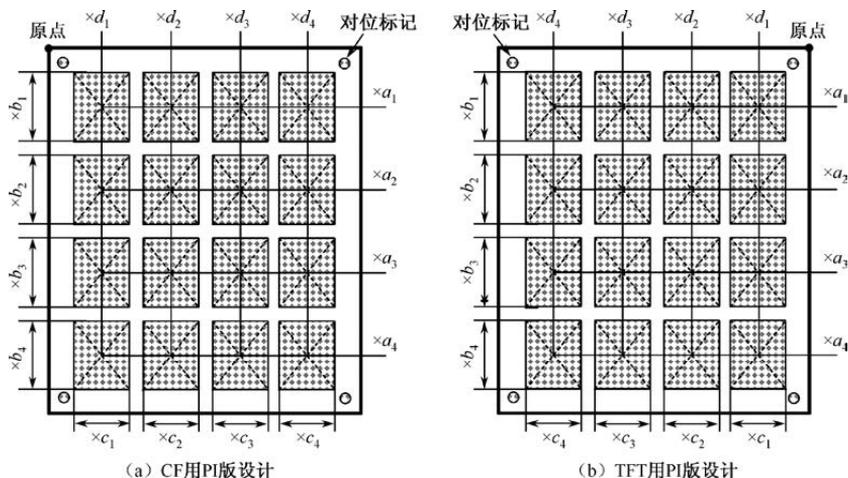


图 6-69 PI 版在考虑不同缩小率时的相关设计

PI 版设计需要把握配向膜图案和显示区、封框胶之间的尺寸关系。配向膜与显示区、封框胶的尺寸关系如图 6-70 所示，配向膜边缘与封框胶内侧边缘的距离①、③、⑤、⑦如果太近，则会造成封框胶对配向膜的污染，进而污染液晶。配向膜边缘与显示区外形线的距离②、④、⑥、⑧如果太近，则在配向膜位置和显示屏位置发生明显偏差时，显示区周边的部分像素因没有配向功能，故液晶无法正常显示，出现显示不良现象。

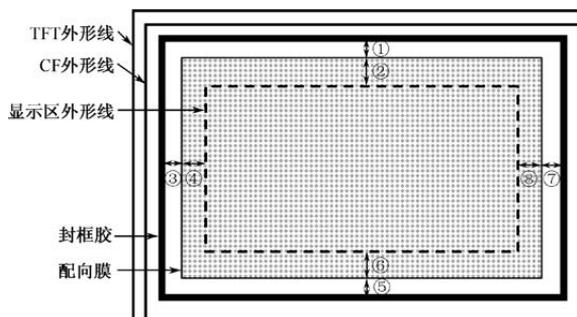


图 6-70 配向膜与显示区、封框胶的尺寸关系



图 6-71 给出了 CF 侧 PI 版和 TFT 侧 PI 版设计时的示意图。15XGA 的 PI 版设计时, 无论是 CF 侧的 PI 版还是 TFT 侧的 PI 版, 都在接触玻璃基板的一侧设计图形。设计 CF 侧 PI 版时, 为对应图 6-71 (c) 所示的 PI 版膜面向上设计, 图 6-71 (b) 的 CF 基板膜面向下, 和图 6-71 (a) 所示的贴合是一个状态。膜面向下的 CF 基板和膜面向上的 PI 版贴合后, 显示屏的序号逐一对应。设计 TFT 侧 PI 版时, 为对应图 6-71 (e) 所示的 PI 版膜面向上设计, 图 6-71 (d) 的 TFT 基板相对 6-71 (a) 时的状态进行左右反转, 形成膜面向下的状态。膜面向下的 TFT 基板和膜面向上的 PI 版贴合后, 显示屏的序号逐一对应。

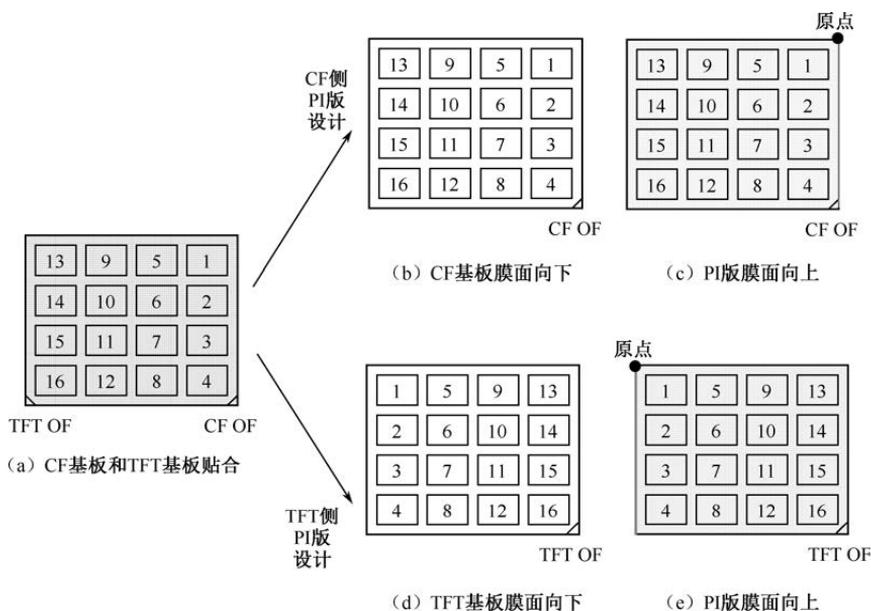


图 6-71 CF 侧 PI 版和 TFT 侧 PI 版设计时的示意图

本章参考文献

- [1] Martin Schadt, W.J. Helfrich. Voltage Dependent Optical Activity of a Twisted Nematic Liquid Crystal[J]. Applied Physics Letters, 1971, 18(4):127-128.
- [2] Schadt M, Seiberle H, Schuster A. Optical patterning of multi-domain liquid-crystal displays with wide viewing angles[J]. 1996, 381(6579):212-215.
- [3] Lien, A. Extended Jones matrix representation for the twisted nematic liquid-crystal display at oblique incidence[J]. Applied Physics Letters, 57(26):2767.



- [4] Gooch C H , Tarry H A . The optical properties of twisted nematic liquid crystal structures with twist angles ≤ 90 degrees[J]. Journal of Physics D Applied Physics, 2001, 8(13):1575-1584.
- [5] J L Pezzaniti, R A Chipman. Phase-only modulation of a twisted nematic liquid-crystal TV by use of the eigenpolarization states[J]. Optics Letters, 1993, 18(18):1567.
- [6] Thomas H. Barnes, Tomoaki Eiju, Kiyofumi Matusda, et.al. Phase-only modulation using a twisted nematic liquid crystal television[J]. Applied Optics, 1989, 28(22):4845-4852.
- [7] A. Lien, R. A. John, M. Angelopoulos, et.al. UV modification of surface pretilt of alignment layers for multidomain liquid crystal displays[J]. Applied Physics Letters, 1995, 67(21):3108-3110.
- [8] Gooch C H , Tarry H A . Optical characteristics of twisted nematic liquid-crystal films[J]. Electronics Letters, 1974, 10(1):2-4.
- [9] Ma'rquez, Andre's. Characterization of edge effects in twisted nematic liquid crystal displays[J]. Optical Engineering, 2000, 39(12):3301-3307.
- [10] Li F , Harris F W , Cheng S Z D . Polyimide films as negative birefringent compensators for normally white twisted nematic liquid crystal displays[J]. Polymer, 1996, 37(23):5321-5325.
- [11] Scheffer, Terry J . New multicolor liquid crystal displays that use a twisted nematic electro-optical cell[J]. Journal of Applied Physics, 1973, 44(11):4799-4803.
- [12] Yamauchi M , Eiju T . Optimization of twisted nematic liquid crystal panels for spatial light phase modulation[J]. Optics Communications, 1995, 115(1-2):19-25.
- [13] Chang, T. S . Crossover frequencies and turn-off time reduction scheme for twisted nematic liquid crystal displays[J]. Applied Physics Letters, 1974, 25(1):1-2.
- [14] H. Mori. The wide view (WV) film for enhancing the field of view of LCDs[J]. Journal of Display Technology, 2005, 1(2):179-186.
- [15] Gerber R R , Schadt M . Viscous Properties and Dynamic Electrooptical Performance in Twisted Nematic Displays of Several Liquid Crystal Classes[J]. Zeitschrift Für Naturforschung A, 1982, 37(2):179-185.
- [16] Chen J , Bos P J , Bryant D R , et al. Simple four - domain twisted nematic liquid crystal display[J]. Applied Physics Letters, 1995, 67(14):1990-1992.
- [17] M. Schadt, H. Seiberle. Optical patterning of multidomain LCDs[J]. Journal of the Society for Information Display, 1997, 5(4):367-370.



- [18] Sugiyama T , Hashimoto T , Katoh K , et al. Analytical Simulation of Electrooptical Performance of Multidomain Twisted Nematic Liquid Crystal Displays[J]. Japanese Journal of Applied Physics, 1995, 34(5A):2396-2403.
- [19] Hiap Liew Ong. Origin and characteristics of the optical properties of general twisted nematic liquid crystal displays[J]. Journal of Applied Physics, 1988, 64(2):614-628.
- [20] Tang S T , Yu F H , Chen J , et al. Reflective twisted nematic liquid crystal displays. I. Retardation compensation[J]. Journal of Applied Physics, 1997, 81(9):5924-5929.
- [21] L. Pohl, G. Weber, R. Eidenschink, et al. LowDelta)n - twisted nematic cell with improved optical properties[J]. Applied Physics Letters, 1981, 38(7):497-499.
- [22] Allen M P , Masters A J . Computer simulation of a twisted nematic liquid crystal[J]. Molecular Physics, 1993, 79(2):277-289.
- [23] Toyooka T , Yoda E , Yamanashi T , et al. Viewing angle performance of TN-LCD with hybrid aligned nematic film[J]. Displays, 1999, 20(5):221-229.
- [24] Miyaji A , Yamaguchi M , Toda A , et al. Control and elimination of disclinations in twisted nematic liquid-crystal displays[J]. IEEE Transactions on Electron Devices, 1977, 24(7):811-815.
- [25] Yi-Pai Huang, Juie-Jun Chen, Fu-Jen Ko, et al. Multidirectional Asymmetrical Microlens Array Light Control Film for Improved Image in Reflective Color Liquid Crystal Displays[J]. Japanese Journal of Applied Physics, 2002, 41(Part 1, No. 2A):646-651.
- [26] M. Behdani, S. H. Keshmiri, S. Soria, et al. Alignment of liquid crystals with periodic submicron structures ablated in polymeric and indium tin oxide surfaces[J]. Applied Physics Letters, 2003, 82(16):2553-2555.
- [27] Mizoshita N , Hanabusa K , Kato T . Nematic liquid-crystalline physical gels exhibiting faster responses to electric fields in twisted nematic cells[J]. Displays, 2001, 22(1):33-37.
- [28] Pochi Yeh. Optical properties of general twisted - nematic liquid - crystal displays[J]. Journal of the Society for Information Display, 1997, 5(18):1398-1400.
- [29] Joonku Hahn, Hwi Kim, ByoungHo Lee. Optimization of the spatial light modulation with twisted nematic liquid crystals by a genetic algorithm[J]. Appl Opt, 2008, 47(19):D87-95.
- [30] Kelly T L , Munch J . Wavelength dependence of twisted nematic liquid crystal phase modulators[J]. Optics Communications, 1998, 156(4-6):252-258.
- [31] Yang K H . Two-Domain 80°-Twisted Nematic Liquid Crystal Display for Grayscale Applications[J]. Japanese Journal of Applied Physics, 1992, 31(11) : 1603.
- [32] Kazunori Katoh, Yukio Endo, Minoru Akatsuka, et al. Application of Retardation



- Compensation; A New Highly Multiplexable Black-White Liquid Crystal Display with Two Supertwisted Nematic Layers[J]. Japanese Journal of Applied Physics, 1987, 26(Part 2, No. 11):L1784-L1786.
- [33] Gerritsma C J , Doorn C Z V , Zanten P V . Transient effects in the electrically controlled light transmission of a twisted nematic layer[J]. Physics Letters A, 1974, 48(4):263-264.
- [34] Chen J , Bos P J , Johnson D L , et al. Four-domain twisted nematic liquid crystal display fabricated by reverse rubbed polyimide process[J]. Journal of Applied Physics, 1996, 80(4):1985-1990.
- [35] Raynes, E. P . Twisted nematic liquid-crystal electro-optic devices with areas of reverse twist[J]. Electronics Letters, 1973, 9(5):101-102.
- [36] Zhan He, Susumu Sato. Polarization Properties of Inversely Twisted Nematic Liquid-Crystal Gratings[J]. Appl Opt, 1998, 37(28):6755-6763.
- [37] Jianmin Chen, Philip J. Bos, David L. Johnson, et al. Four-Domain Twisted Nematic Liquid Crystal Display Fabricated by Two Alignment Layers with Low and High Pretilt Angles[J]. Japanese Journal of Applied Physics, 1996, 35: L558-L560.
- [38] Blakeney S L , Day S E , Stewart J N . Determination of unknown input polarisation using a twisted nematic liquid crystal display with fixed components[J]. Optics Communications, 2002, 214(1-6):1-8.
- [39] Schadt, M. Influence of solutes on material constants of liquid crystals and on electro-optical properties of twisted nematic displays[J]. The Journal of Chemical Physics, 1976, 65(6):2224.
- [40] Tarumi K , Finkenzeller U , Schuler B . Dynamic Behaviour of Twisted Nematic Liquid Crystals[J]. Japanese Journal of Applied Physics, 1992, 31: 2829-2836.
- [41] Zhi-Dong Z , Hui Y , Li L . On the saturation behaviour of twisted nematic liquid crystal cells with a nonzero pretilt angle[J]. Chinese Physics, 2001, 10(7):645-649.
- [42] A Lien, C Cai, R. A John, et.al. 16.3" QSXGA high resolution wide viewing angle TFT-LCDs based on ridge and fringe-field structures[J]. Displays, 2001, 22(1):9-14.
- [43] DAE-SHIK SEO. Generation of pretilt angle in NLC and EO characteristics of transcription-aligned TN-LCD fabricated by transcription alignment on polyimide surfaces[J]. Liquid Crystals, 1999, 26(3):397-400.
- [44] D K Yang, S T Wu. Fundamentals of Liquid Crystal Devices[M]. John Wiley & Sons, 2006.
- [45] 堀浩雄, 铃木幸治. 彩色液晶显示[M]. 北京:科学出版社, 2003.



IPS 显示原理与设计

IPS 液晶分子的排列方式决定了 IPS 显示模式的宽视野角等特点，IPS 液晶分子的材料特性决定了 IPS 显示屏必须面对残像等的挑战。为了提高 IPS 像素的透光率，人们发展了 FFS 显示技术。本章首先分别以 32 英寸 HD 显示屏和 32 英寸 QUHD 显示屏为例，介绍 IPS 和 FFS 产品的基本设计理念；最后从原理与设计的角度，介绍 IPS 显示在残像课题上的对策思路。

7.1 IPS 显示原理

IPS 是一种利用液晶分子在平面内转动，实现亮度控制的显示技术。随着工艺、材料和像素结构的不断改进，形成了多种 IPS 显示技术。无论 IPS 技术如何发展，其所应用的基本的光学原理与电学原理是相通的。

7.1.1 IPS 显示的透光率

IPS 液晶分子转动的立体空间如图 7-1 所示，设横向电场 E 的方向为 x 轴，水平垂直电场 E 的方向为 y 轴，从 TFT 侧到 CF 侧的盒厚方向为 z 轴。图 7-1 在 TFT 侧给出了两个用虚线表示的透明液晶分子在平行于 y 轴方向左右偏转的示意图，说明液晶分子垂直电场排列时转动方向不明确，外加电压无法有效控制 IPS 液晶分子的工作状态。为明确施加横向电场 E 后的液晶分子转动的方向，IPS 液晶分子会预先偏离 y 轴，和 x 轴形成一个小于 90° 的方位角 ψ ，称为初始方位角 ψ_0 。IPS 液晶分子转动角度关系如图 7-2 所示。随着外加电压的增加，液晶分子的方位逐渐偏向 x 轴方向，液晶分子的方位角 ψ 越来越小。

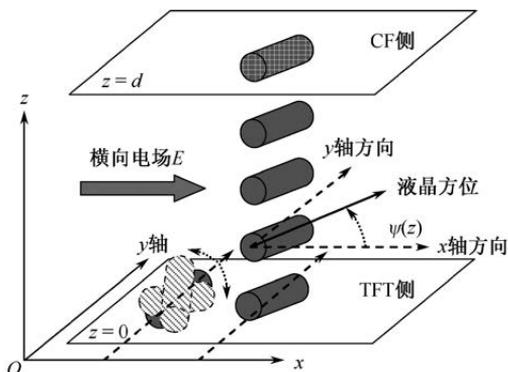


图 7-1 IPS 液晶分子转动的立体空间

IPS 液晶分子在横向电场 E 的作用下沿着指定的方向转动, 从而控制光的透过量。IPS 一轴性液晶分子的显示光路如图 7-3 所示: IPS 液晶分子属于一轴性媒质, 两侧的偏光板垂直正交, 液晶层 x 轴、 y 轴、 z 轴的定义和图 7-1 相同, ψ 为液晶分子的方位角, e 轴和 o 轴分别对应液晶的异常光轴和寻常光轴。透过 TFT 侧偏光板的光沿着 z 轴方向前进, 射出 CF 侧偏光板的透光率可以通过求解 Jones Vector (V') 公式 (7-1) 得出, 相应的透光率 T 如式 (7-2) 所示。

$$\begin{aligned}
 V' &= \begin{pmatrix} 1 & 0 \\ 0 & 0 \end{pmatrix} \begin{pmatrix} \cos \psi & -\sin \psi \\ \sin \psi & \cos \psi \end{pmatrix} \begin{pmatrix} e^{-i\Gamma/2} & 0 \\ 0 & e^{i\Gamma/2} \end{pmatrix} \begin{pmatrix} \cos \psi & \sin \psi \\ -\sin \psi & \cos \psi \end{pmatrix} \frac{1}{\sqrt{2}} \begin{pmatrix} 1 \\ 0 \end{pmatrix} \\
 &= -\frac{i}{\sqrt{2}} \begin{pmatrix} \sin 2\psi \sin \Gamma / 2 \\ 0 \end{pmatrix} \quad (7-1)
 \end{aligned}$$

$$T = \left| -\frac{1}{\sqrt{2}} \sin 2\psi \sin \Gamma / 2 \right|^2 = \frac{1}{2} \sin^2 2\psi \sin^2 \frac{\pi \Delta n d}{\lambda} \quad (7-2)$$

在式 (7-2) 中, Δn 表示 IPS 液晶的双折射率, d 表示液晶盒厚。液晶盒厚 d 表示各层液晶工作状态综合后的效果, 与实际盒厚略有差异。根据式 (7-2), 当 $2\psi = \pi/2$ 且 $\Delta n d = \lambda/2$ 时, 透光率 T 最大。IPS 的光相位延迟 $\Delta n d$ 和透光率的关系如图 7-4 所示, 在 $\Delta n d$ 取 $\lambda/2$ 时有极大值。不同波长的 RGB 光源, 对应最佳透光率的 $\Delta n d$ 值不同, 红光 R、绿光 G 和蓝光 B 的波长分别为 610nm、550nm 和 470nm。

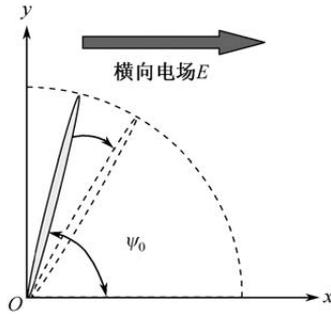


图 7-2 IPS 液晶分子转动角度关系

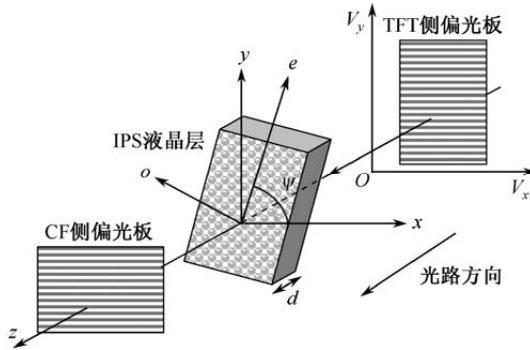


图 7-3 IPS 一轴性液晶分子的显示光路

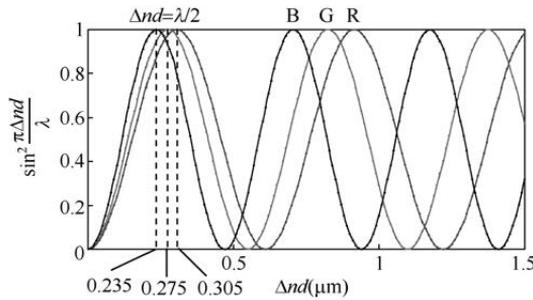


图 7-4 IPS 的光相位延迟 Δnd 和透光率的关系

以上的推导分析说明，IPS 液晶层相当于一张 $\lambda/2$ 板，通过液晶层 ($\lambda/2$ 板) 偏振光的传播方式如图 7-5 所示。当方位角 $\psi=90^\circ$ 时，TFT 侧的入射偏振光在液晶分子的异常光轴，即 CF 侧偏光板偏光轴上的分量为 0，而在液晶分子寻常光轴方向传播的光被 CF 侧的偏光板吸收，最后透过 CF 侧偏光



板偏光轴的出射偏振光强度为 0。当方位角 $\psi=45^\circ$ 时, TFT 侧的入射偏振光在液晶分子的异常光轴上的分量和在寻常光轴上的分量相等, 通过液晶层后寻常光轴上的分量相位反转, 和异常光轴上的分量在 CF 侧偏光板偏光轴上合成最大值, 强度与入射的偏振光强度相等。所以, IPS 液晶的最小方位角 ψ 控制在 45° 左右。

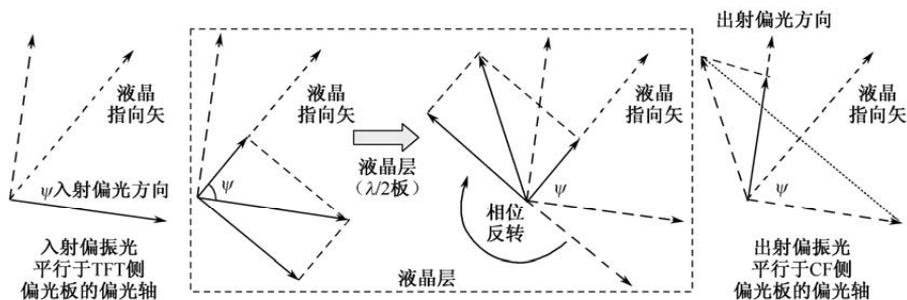


图 7-5 通过液晶层 ($\lambda/2$ 板) 偏振光的传播方式

方位角 $\psi=45^\circ$ 时定义的是最大的单色光透光率。作为不同波长的混合光源, 需要明确其中具有最佳透光效率的波长范围, 并根据这个范围进行光学参数的设计。图 7-6 给出了不同波长 (λ) 的光源在不同方位角 (ψ) 时的透光率曲线。根据图 7-6, 对应绿光波长 ($\lambda \approx 550\text{nm}$) 时, 透光率最大, 即相位延迟 $\Delta nd=550\text{nm}/2=275\text{nm}$ 时, IPS 的透光率最大。因此, 可以根据这个结果, 来设计合适的 Δn 值与液晶盒厚 d 。

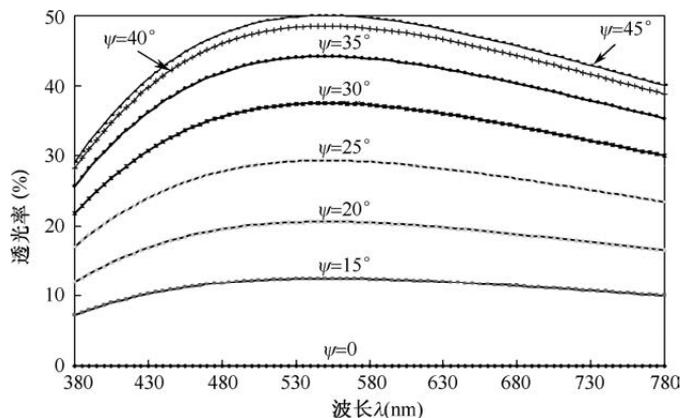


图 7-6 不同波长 (λ) 的光源在不同方位角 (ψ) 时的透光率曲线



7.1.2 IPS 显示的光学原理

IPS 显示的 optical 原理主要研究 IPS 各项光学指标与设计的关系, 以获得最佳的光学规格, 主要是亮度、对比度和视野角三个光学规格。

1. IPS 的 $V-T$ 曲线

通过对 IPS 透光率的分析, 可以明确最佳透光率对应的液晶光学参数。此外, 还要明确 IPS 液晶的 $V-T$ 曲线, 用于 IPS 电光特性设计。初始方位角 (ψ_0) 影响 IPS 液晶的 $V-T$ 曲线, 进而影响 IPS 显示的细腻程度。不同初始方位角 (ψ_0) 对应的液晶工作状态如图 7-7 所示, 如果初始方位角 $\psi_0=89^\circ$, 则受液晶分子惰性的约束, $1 \sim 2V$ 的外加电压不能让液晶分子马上转动起来。只有外加电压达到 $3V$ 左右才能促使液晶分子开始转动, 并且随着外加电压的增大, 液晶方位角 ψ 快速变化。如果初始方位角 $\psi_0=77^\circ$, 液晶分子取向明显, 很容易在外加电压触动下发生偏转, 外加电压不到 $1V$ 就能促使液晶分子开始转动, 随着外加电压的增加, 液晶方位角 ψ 和外加电压之间的曲线趋于缓和。不同的初始方位角 ψ_0 , 其外加电压和液晶排列状态的对应关系不同, 不同的液晶排列状态对应不同的透光率。为了保证在不同的外加电压下具有不同的透光率, 需要增加灰阶电压的可设计范围。根据图 7-7 所示的曲线关系, 需要选择的初始方位角 ψ_0 在 77° 左右。

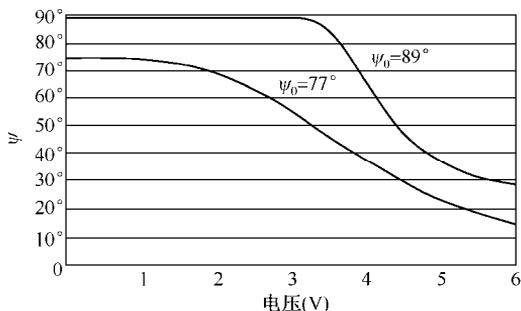


图 7-7 不同初始方位角 (ψ_0) 对应的液晶工作状态

图 7-8 给出了不同初始方位角 ψ_0 对应的 $V-T$ 曲线。因为 ψ_0 在 89° 时的 $V-T$ 曲线太陡, 所以灰阶电压之间的差异需要设计得很小, 漏电流及各种寄生电容引起的电压差都会比相邻灰阶之间的电压差要大, 从而影响显示品质。所以, IPS 显示往往选择初始方位角 ψ_0 在 77° 以下的 $V-T$ 曲线。确定 $V-T$



曲线后，需要明确 $V-T$ 曲线对应的最佳透光率及其相应的电压值。在图 7-8 中， $\psi_0=77^\circ$ 对应的 $V-T$ 曲线的峰值电压为 5.3V。IPS 属于常黑显示模式，施加 5.3V 的峰值电压后，TFT-LCD 显示为白态，所以 5.3V 也叫白电压。考虑到 $V-T$ 曲线受到工艺及各种光学材料的影响会发生偏移，因此在实际的产品设计时，一般选择峰值电压的 90%~95% 作为白电压。

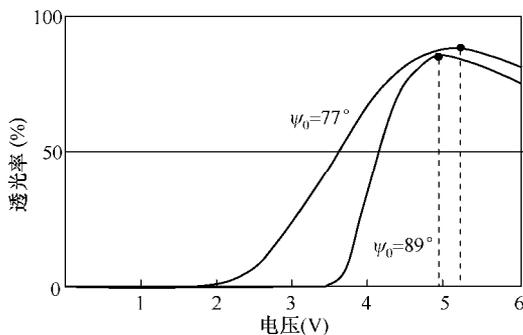


图 7-8 不同初始方位角 ψ_0 对应的 $V-T$ 曲线

IPS 显示屏在盒厚方向（对应图 7-1 中的 z 轴）上，不同位置的液晶方位角和外加电压之间的对应关系是不同的。盒厚方向上的方位角和外加电压的关系如图 7-9 所示，受到 TFT 侧基板和 CF 侧基板上配向膜锚定的作用，两侧基板附近的液晶方位角在外加电压作用下变化不大，从两侧到盒厚中央，越靠近中央的液晶分子受外加电压作用后其方位角的变化越明显。IPS 显示的效果是盒厚方向上各层液晶分子方位角综合的效果，即各层液晶分子排列状态的综合效果。为了取得更加细腻的数据显示效果，液晶初始方位角 ψ_0 可以设计得再小一点。

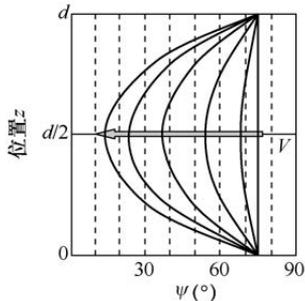


图 7-9 盒厚方向上的方位角和外加电压的关系



在一定的外加电压下, IPS 显示屏 xz 平面上不同位置的液晶方位角 ψ 、预倾角 θ 大小不同, 对应的透光率曲线不同。从如图 7-10 所示的 IPS 液晶工作时的二维仿真效果可以看出, 对于一个盒厚为 $3.8\mu\text{m}$, 外加电压为 6V 的 IPS 显示屏, 可以认为电极之间的中央位置的电场是均匀的, 相应的透光率均匀分布; 在电极附近的电场是不均匀的, 相应的透光率曲线在电极附近陡减。这说明, IPS 电极上及附近的透光率很低。 xz 平面上不同位置的液晶方位角和预倾角的面内分布如图 7-11 所示, 电极之间的中央位置, 方位角 ψ 小且均匀分布, 说明这里的透光率高且均匀分布; 电极附近的方位角 ψ 大且不均匀分布, 说明这里的透过率低且不均匀分布; 电极之间的中央位置, 预倾角 θ 分布较为均匀; 在电极附近的预倾角有明显变化, 电极上的液晶分子发生了明显转动。

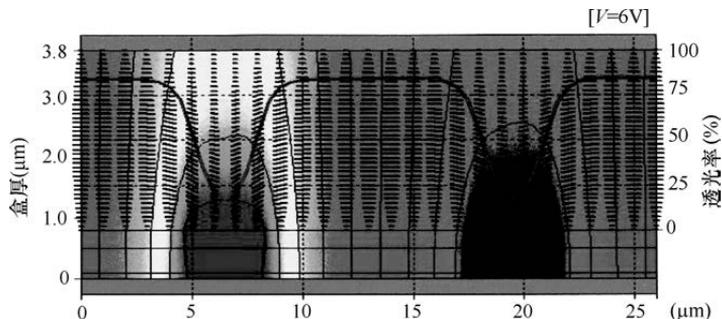


图 7-10 IPS 液晶工作时的二维仿真效果

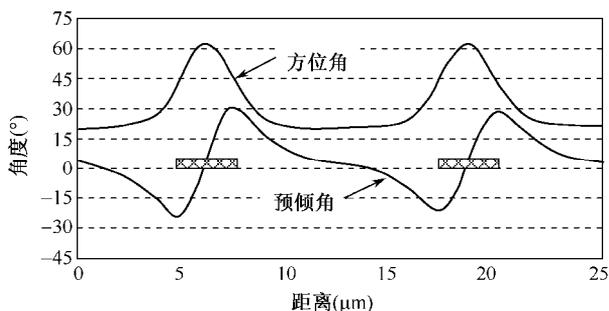


图 7-11 xz 平面上不同位置的液晶方位角和预倾角的面内分布

2. 视野角与对比度

视野角特性反映的是显示屏上 360° 空间范围内的对比度高低水平。单纯



的对比度反映的是显示屏正上方的静态对比度高低水平。

对比度高低主要取决于黑态显示时的亮度：黑态亮度越低，对比度越高。理论上，黑态显示时的 TN 液晶分子垂直“站立”，而 IPS 液晶分子沿着 CF 侧偏光板的偏光轴平行于显示屏表面。所以，理想的 TN 显示和 IPS 显示在黑态显示时的对比度都取决于 TFT 侧和 CF 侧偏光板的正交效果。正交偏光板的透光强度与视野角的关系如图 7-12 所示，对于正交分布的 TFT 侧偏光板和 CF 侧偏光板，对应显示屏正上方的中央十字形区域几乎没有光透过，对比度相当高。实际上，在黑态显示时，显示屏表面的 TN 液晶和 IPS 液晶都受到配向膜的强锚定力作用，以一定的预倾角维持原来的取向状态。维持预倾角取向状态的表层液晶，使显示屏在黑态显示时有轻微的漏光现象，从而降低了对比度。预倾角越大，漏光现象就越明显。IPS 液晶的预倾角虽然比 TN 液晶的预倾角小，但 IPS 液晶在电极附近的不规则排列和电极反光很容易引起黑态漏光现象，所以 IPS 正上方的对比度比 TN 的要低。

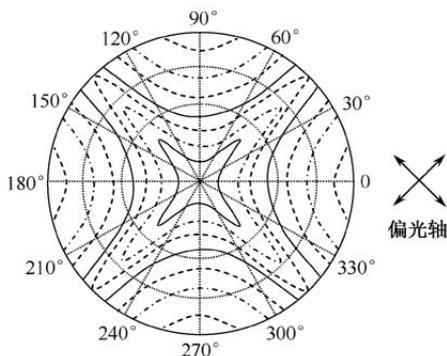


图 7-12 正交偏光板的透光强度与视野角的关系

但是，IPS 在全视野角范围内的对比度稳定性要比 TN 好。IPS 液晶和 TN 液晶的有效 Δnd 的视野角依存性比较如图 7-13 所示，因为 TN 的液晶是“站”起来的，所以从斜视野角看的有效 Δnd 的视野角依存性很大，相应的透过率变化也很大，特别是在 y 轴方向上，随着有效 Δnd 先减小后增大，会出现灰阶反转现象。而 IPS 液晶是在面内扭转，从斜视野角看的有效 Δnd 的视野角依存性很小，相应的透过率变化很小，不存在灰阶反转。在 y 轴方向，即 IPS 液晶指向矢方向，随着视野角增大， Δn 减小，与此同时有效光路长度增大，从两者的变化率看， Δn 减小得更快，所以有效 Δnd 慢慢减小，在 x 轴方向，即垂直 IPS 液晶指向矢方向，随着视野角增大， Δn 不变，而有效光



路长度增大, 所以有效 Δnd 慢慢增大。由于 IPS 液晶的有效 Δnd 的视野角依存性比 TN 液晶要小, 所以 IPS 在全视野角范围内, 特别是在上、下、左、右四个方向上的对比度稳定性要比 TN 好。

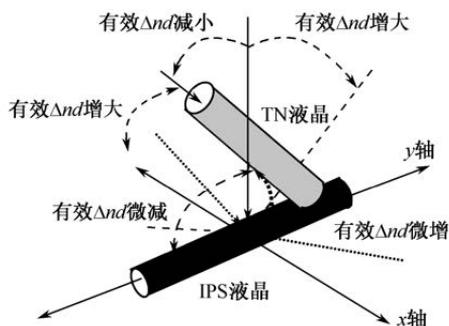


图 7-13 IPS 液晶和 TN 液晶的有效 Δnd 的视野角依存性比较

IPS 视野角与 TN 视野角的比较如图 7-14 所示。图 7-14 (a) 和图 7-14 (b) 分别用等对比度曲线给出了 TN 液晶的视野角特性与 IPS 液晶的视野角特性。与 TN 液晶相比, IPS 液晶可以在上、下、左、右四个方向获得 170° 以上的视野角范围。液晶显示在斜视野角方向的对比度下降还与图 7-12 所示的偏光板偏光特性有关: 视野角从正上方倾斜, 等效的上下偏光板偏光轴夹角大于 90° 时, 开始有部分光透过偏光片。这种效应在正交偏光片中间的 45° 方位最明显。

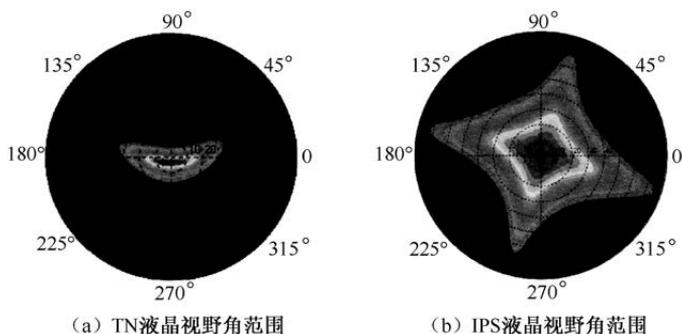


图 7-14 IPS 视野角与 TN 视野角的比较

7.1.3 IPS 显示的电学原理

IPS 显示的电学原理介绍的是与 IPS 液晶分子的介电各向异性 $\Delta\epsilon$ 有关的特性, 主要的指标有阈值电压和响应速度。



1. 阈值电压

外加电压产生的力矩是推动液晶分子转动的原动力，而黏弹性是抑制液晶分子转动的阻力。IPS 液晶分子的指向矢与玻璃基板平行且均匀取向，忽略配向后的锚定力影响，可以认为液晶分子在一个面上只有纯粹扭曲变形的转动，所受的弹性阻力只有扭曲弹性 K_{22} 引起的弹性力。这个弹性力和力矩平衡时的外加电压就是 IPS 的阈值电压 V_{th} 。力矩和弹性力的平衡公式如式 (7-3) 所示，考虑到边界条件 $\psi_0=\psi_d=\pi/2$ (实际上不使用)，根据连续介质弹性理论，可得 IPS 的阈值电场强度 E_{th} ，如式 (7-4) 所示。

IPS 的阈值电场强度 E_{th} 不仅和液晶的物理特性 K_{22} 、 $\Delta\epsilon$ 有关，还与液晶盒厚 d 成反比。作用于 IPS 的横向电场 $E=V/L$ ，其中 L 为相连两平行电极的间距。IPS 显示相关参数定义如图 7-15 所示。所以，可以近似得到引起 IPS 液晶分子扭曲变形的阈值电压 V_{th} ，具体如式 (7-5) 所示。与 TN 液晶的阈值电压相比，IPS 液晶的阈值电压 V_{th} 与盒厚 d 及电极间距 L 有关。其实，TN 液晶显示时的盒厚 d 就是电极间距 L ，即 $L/d=1$ 。

$$K_{22} \frac{d^2\psi}{dz^2} - \epsilon_0 \Delta\epsilon E^2 \sin\psi \cos\psi = 0 \quad (7-3)$$

$$E_{th} = \frac{\pi}{d} \sqrt{\frac{K_{22}}{\epsilon_0 |\Delta\epsilon|}} \quad (7-4)$$

$$V_{th} = \frac{\pi L}{d} \sqrt{\frac{K_{22}}{\epsilon_0 |\Delta\epsilon|}} \quad (7-5)$$

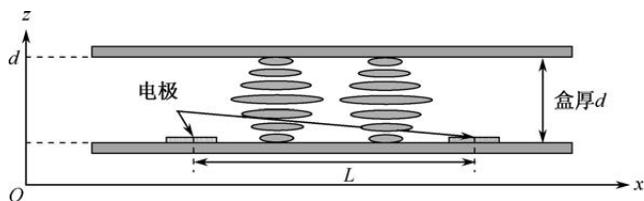


图 7-15 IPS 显示相关参数定义

虽然扭曲变形弹性系数 K_{22} 是液晶三个弹性系数中最小的一个，但 IPS 显示屏中，一般 $L/d > 2$ 。通过比较 TN 液晶的阈值电压公式 (6-14) 和 IPS 液晶的阈值电压公式 (7-5)，可以发现 IPS 液晶的阈值电压更大。根据式 (7-5)，可以通过增加 IPS 液晶的 $\Delta\epsilon$ 和盒厚 d ，或者降低电极间距 L 来降低阈值电压 V_{th} 。但如果 $\Delta\epsilon$ 过大，则容易引起残像等问题；如果增加盒厚 d 则会导



致液晶的响应时间增大。所以,一般通过调整电极间距 L 的设计来调节阈值电压 V_{th} 。

2. 响应时间

推动液晶转动的力是外加电压产生的力矩抵消液晶的弹性阻力后形成的力,这个合力促使液晶克服黏性发生转动。力矩和弹性阻力合成后的力平衡如公式(7-6)所示。

$$K_{22} \frac{d^2 \psi}{dz^2} - \varepsilon_0 \Delta \varepsilon E^2 \sin \psi \cos \psi = \gamma_1 \frac{d\psi}{dt} \quad (7-6)$$

其中, γ_1 表示液晶转动的黏度(单位 $\text{mPa}\cdot\text{s}$)。施加外加电压后,方位角 ψ 从 77° 的黑态向 45° 的白态转动时,对应开态响应速度。亮度从 0 上升到 90% 的时间间隔,就是开态响应时间 t_{on} 。撤掉外加电压后,方位角 ψ 从 45° 的白态向 77° 的黑态转动时,对应关态响应速度。亮度从 100% 下降到 10% 的时间,就是关态响应时间 t_{off} 。根据式(7-6)可以近似求出相应的 t_{on} 和 t_{off} ,如式(7-7)和式(7-8)所示。

$$t_{on} = \frac{\gamma_1}{\varepsilon_0 \Delta \varepsilon E^2 - \frac{\pi^2 K_{22}}{d^2}} = \frac{\gamma_1}{\varepsilon_0 \Delta \varepsilon (E^2 - E_{th}^2)} \quad (7-7)$$

$$t_{off} = \frac{\gamma_1 d^2}{\pi^2 K_{22}} = \frac{\gamma_1}{\varepsilon_0 \Delta \varepsilon E_{th}^2} \quad (7-8)$$

IPS 和 TN 的 t_{on} 和 t_{off} 公式在形式上相似,只是 IPS 的弹性系数为 K_{22} 。但是,施加于 IPS 液晶两端的电压 $V=EL$,而施加于 TN 液晶两端的电压 $V=Ed$ 。根据式(7-7)和式(7-8),IPS 的 t_{on} 和 t_{off} 都与液晶的转动黏度 γ_1 成正比。降低液晶黏度 γ_1 可提高 IPS 液晶的响应速度。 t_{on} 对应外加电压时的液晶转动状态,外加电压越大,产生的力矩越大,液晶转动越快。如果降低 IPS 液晶盒厚 d ,则阈值电压增大,但必须在白态时施加更大的外加电压,以形成更强的扭转力矩。降低盒厚 d 对减小 t_{on} 的作用不明显,但对减小 t_{off} 的作用非常明显。 t_{off} 和 $\gamma_1 d^2$ 成正比,如果把 IPS 液晶盒厚 d 设计得更小,则 t_{off} 会随着 d^2 的变化呈比例减小,即响应速度会随着 d^2 的变化呈比例提高。

7.2 IPS 技术的发展

1996 年发明的 IPS 显示技术,初衷是用于改善 TN 产品在视野角、色彩再现上的缺点。1998 年,为了改善 IPS 在斜视野角方向出现的色偏现象,发



明了 Super IPS 技术, 简称 S-IPS。2002 年, 为了提高 S-IPS 的透光率, 发明了采用有机膜和 ITO 透明电极的 Advanced Super-IPS 技术, 简称 AS-IPS。为了进一步提高透过率和对对比度, 发明并发展了 FFS 显示技术。

7.2.1 S-IPS 显示技术

IPS 的单畴结构如图 7-16 所示。但是采用单畴结构的 IPS 显示技术时, 会出现灰阶反转和色偏等问题。两条平行电极之间形成电场, 通过配向时的摩擦方向确定液晶的初始方位角 ψ_0 。TFT 侧和 CF 侧的偏光轴对应摩擦方向垂直正交。分别从图 7-16 中的①和②两个方向观察, 可以看到灰阶反转和色偏现象。

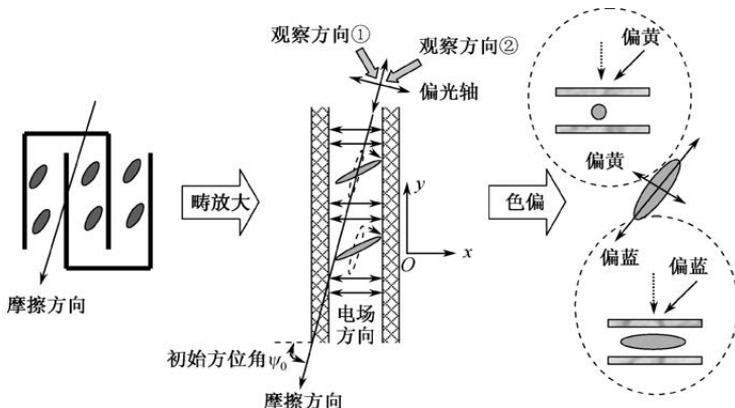


图 7-16 IPS 的单畴结构

从观察方向①的正面(对应图 7-1(a)的 z 轴)开始, 依次斜视, 直到斜视野角和正面法线形成 80° 角为止, 可以得到如图 7-17 所示的单畴结构对应观察方向①的灰阶和归一化透光率关系。随着斜视野角的增大, 液晶的 Δn 变化很小, 而光路(对应有效盒厚 d) 的增加相对很大, 所以有效 Δnd 变大, 画面变亮。根据图 7-4 中第一个波峰附近的 RGB 波形所示: 在波峰的左侧, Δnd 变大后, R、G、B 的透光率都变大; 在波峰处, 各自的透光率达到最大值; 在波峰的右侧, Δnd 变大后, BGR 的透过率依次降低。所以, 随着有效 Δnd 不断变大, R 和 G 的透光率比重增加, 画面在变亮的同时偏黄(红色比重大)。

从观察方向②的正面到斜视野角 80° 之间, 可以得到如图 7-18 所示的单畴结构对应观察方向②的灰阶和归一化透光率关系。斜视野角度变大后, 光路(对应有效盒厚 d) 随之增大, 但是液晶的 Δn 减小得更快, 所以有效 Δnd 变小。根据图 7-4 中第一个波峰附近的 RGB 波形所示, 随着有效 Δnd 减小,



B 的透光率比重增加, 画面偏蓝。与观察方向①不同的是, 观察方向②还存在灰阶反转现象。这是因为 Δn 的变化趋势根据液晶方位角 ψ 的不同 (对应不同的灰阶电压) 有所不同。在某个固定的斜视野角度观察, 有效盒厚 d 固定, 在液晶指向矢从初始方位角方向转动到观察方向的过程中, Δn 变小, 有效 Δnd 变小, 看到的灰阶画面逐渐变暗。然后, 随着液晶方位角的减小, Δn 开始变大, 有效 Δnd 变大, 看到的灰阶画面逐渐变亮。

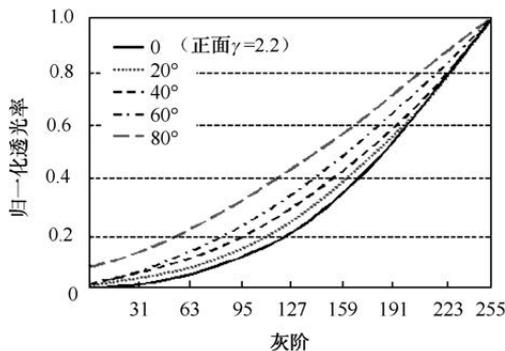


图 7-17 单畴结构对应观察方向①的灰阶和归一化透光率关系

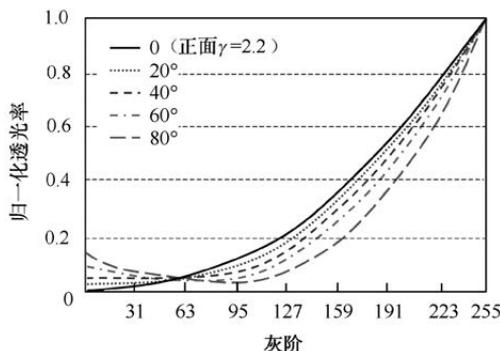


图 7-18 单畴结构对应观察方向②的灰阶和归一化透光率关系

多畴结构的本质就是通过畴和畴之间的互补作用, 抑制灰阶反转和色偏。IPS 的双畴结构如图 7-19 所示, 无论从观察方向①看, 还是从观察方向②看, 灰阶和透光率的关系效果都是图 7-17 和图 7-18 曲线补偿后的综合效果。双畴结构的灰阶和归一化透光率关系如图 7-20 所示, 双畴结构在低灰阶范围随着视野角变大, 画面有偏亮的趋势, 这是因为双畴结构主要补偿的是液晶 Δn 的变化, 有效盒厚 d 在视野角变大后总是变大, 使得液晶的 Δnd 有变大的趋势。

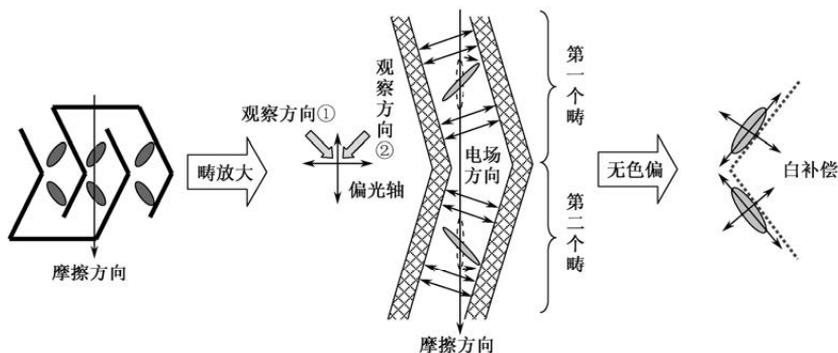


图 7-19 IPS 的双畴结构

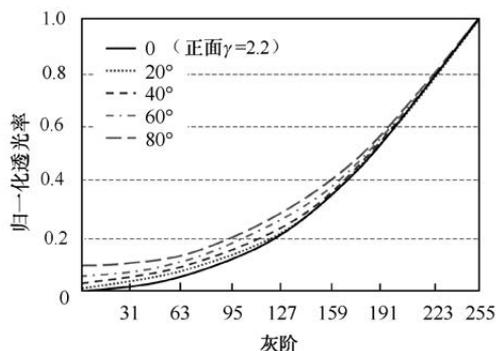
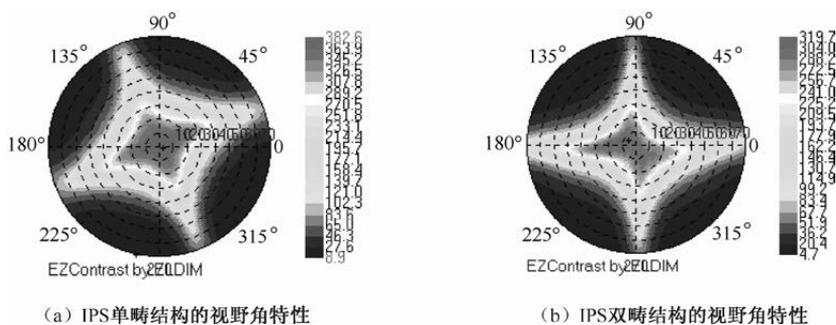


图 7-20 双畴结构的灰阶和归一化透光率关系

IPS 单畴结构和双畴结构的视野角特性对比如图 7-21 所示。通过比较可知, 采用双畴结构的 IPS 在上、下、左、右 4 个方向上都具有 80° 以上的视野角, 在 CIE xy 坐标系上具有良好的白平衡效果。所以, 真正实用的 IPS 产品都采用双畴结构。



(a) IPS 单畴结构的视野角特性

(b) IPS 双畴结构的视野角特性

图 7-21 IPS 单畴结构和双畴结构的视野角特性对比

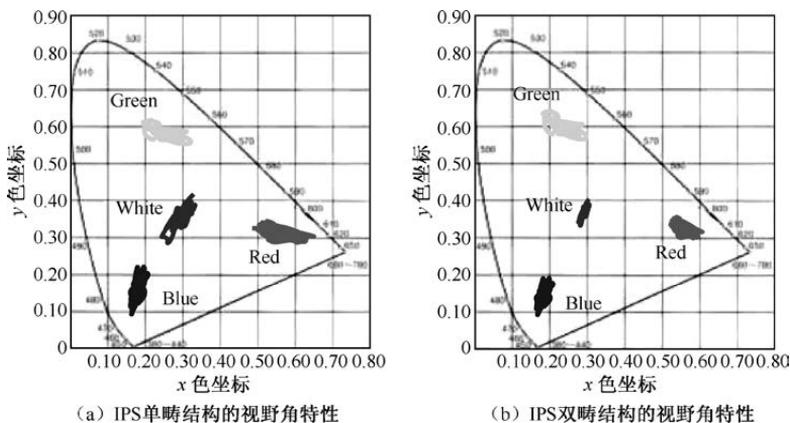


图 7-21 IPS 单畴结构和双畴结构的视野角特性对比 (续)

7.2.2 AS-IPS 显示技术

如图 7-22 (a) 所示, 采用金属电极的 S-IPS 结构, 由于金属电极不透光, 使得 S-IPS 的开口率不高, 同时 S-IPS 数据线两侧的 G 层 COM 电极还起着遮光线的功能。为了提升 S-IPS 像素的开口率, 采用了如图 7-22 (b) 所示的采用有机膜技术和透明电极的 AS-IPS 结构。AS-IPS 技术用厚厚的有机绝缘膜代替 S-IPS 中的 PA-SiN_x 层, 一方面可以使 TFT 侧的像素更加平坦, 另一方面可以有效降低像素电极与配线之间的寄生电容。

在图 7-22 (b) 中, 像素电极和 COM 电极都采用透明的 ITO 材料。采用透明 ITO 电极时, 电极上的液晶也能透过一定量的光。位于 TFT 基板最上层的 ITO 电极, 比金属层更靠近液晶材料, 相同电压下, 像素电极和 COM 电极施加给液晶分子的电场强度要比金属层的强一些。这就说明 AS-IPS 可以通过增大电极间隔来提高开口率。但要进一步加大电极间隔, 则需要额外提供高驱动电压的 IC。电极挨着配向膜时, 电极相关的一些寄生电场对配向膜及液晶层的干扰也相应地增大, 会引起显示品质的恶化, 如残像。解决这种机理的残像的对策一般是改进配向膜或液晶材料的特性。

如图 7-22 (b) 所示, AS-IPS 的 BM 宽度更小, BM 之间的开口部分更大。使用有机膜后, S-IPS 中原本遮光用的 COM 电极可以移到数据线上, 一方面, 相当于遮光线外移, 使开口部分变大, 另一方面, 数据线上方的 COM 电极可以有效屏蔽数据线对两侧像素电极上的像素电压的干扰, 避免了由于数据线干扰引起向错现象而不得不进行 BM 遮光的压力, 开口区域进一步增大。

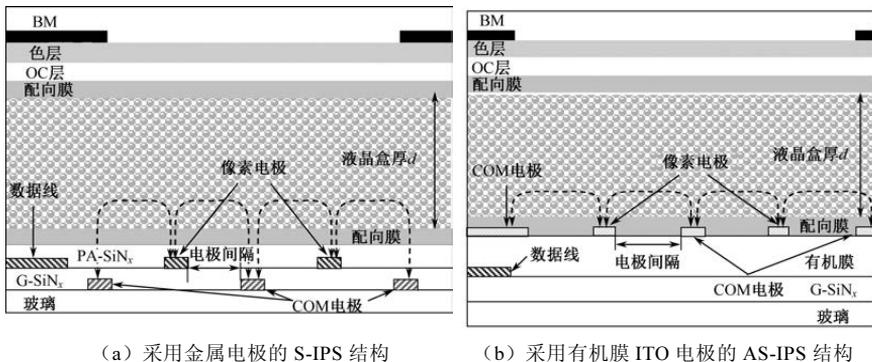


图 7-22 AS-IPS 结构与 S-IPS 结构的比较

有机膜是一种比普通光刻胶更透明的树脂材料。由于有机膜的质地较软，所以往往需要在生成较薄的 PA-SiN_x 层后，再进行有机膜的涂布和有机膜的 PR 工程。有机膜 PR 工程包含涂布、曝光和显影三部分，不需要像光刻胶那样进行剥离处理。对于整面涂布有机膜的工艺，有机膜 PR 用的曝光 MASK 就是接触孔曝光用的 MASK，即有机膜 PR 和 C-PR 属于同一个 PR 工程。有机膜的曝光节拍比光刻胶的曝光节拍长，对产能会有一些的影响。为了加强 ITO 和接触孔的接触能力，在 ITO 成膜前，一般会用接触孔的干刻设备对有机膜表面进行处理，表面处理的气体可以是 He 气。

有机膜厚度在设计时除应考虑绝缘效果外，还要考虑对透光率的影响。如果有有机膜的透明度不够充分，则穿过有机膜后的光会有着色现象。为了进一步提高开口率，改善着色现象，可以利用一张专门的掩模版，通过曝光工艺把开口区域的有机膜挖掉，只留下数据线、扫描线、COM 线等配线上方的有机膜。但是，挖掉开口区域的有机膜会破坏 TFT 侧像素的平坦性，使一些寄生效应的影响变得更加明显，从而很容易引起残像等不良问题。

7.2.3 FFS 显示技术

FFS 显示技术是一种通过 TFT 基板上的顶层条状像素电极和底层面状 COM 电极之间产生边缘电场，并使电极之间及电极正上方的液晶分子都能在平行于玻璃基板的平面上发生转动的技术。所以，FFS 技术也属于面内开关型的显示模式，相应的电光学原理与 IPS 显示技术的原理基本相似。

1. FFS 的高透光率原理

FFS 液晶分子也是一轴性媒质，并且在平行于玻璃基板的平面上发生转



动, 所以 FFS 的透光率也可以用式 (7-2) 表示, 并且 FFS 的响应时间也可以分别用式 (7-7) 和式 (7-8) 表示。

FFS 在黑态显示和白态显示时的液晶工作原理如图 7-23 所示。在 TFT 基板一侧, 条状 ITO 像素电极和块状 ITO COM 电极隔着 SiN_x 绝缘层垂直分布, 块状 COM 电极布满像素的整个开口区域。如图 7-23 左侧所示, 没有外加电压时, 液晶分子沿着同一个方向排列, 这时的显示状态与 IPS 黑态显示时的完全一致。所以, FFS 模式也是一种常黑显示模式。如图 7-23 右侧所示, 外加电压后, 像素电极和 COM 电极在液晶层内形成边缘电场, 在像素电极边缘的附近分布着很强的垂直电场 E_z , 在远离像素电极的 CF 基板一侧分布着很强的水平电场 E_x 。在边缘电场的作用下, 液晶分子转动, 液晶分子的光轴偏离 TFT 侧偏光板的偏光轴 (透光轴), 发生偏光现象, 这部分偏振光可以顺利透过 CF 侧的偏光板, FFS 呈白态显示。

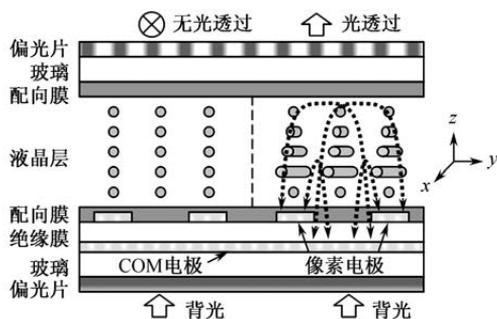


图 7-23 FFS 在黑态显示和白态显示时的液晶工作原理

图 7-24 给出了 FFS 在白态显示时的液晶转动与光透过效果。水平电场的强度随着像素电极的分布呈周期性交替分布, 液晶分子转动角度的大小也出现交替分布。在像素电极的边缘, 液晶分子的扭转角度最大, 在像素电极中央区域, 液晶分子的扭转角度较小。FFS 的边缘电场分布, 在 z 方向有较大的分量, 可以调控液晶分子的范围也较大。FFS 技术的像素电极边缘及像素电极上方在边缘电场的作用下, 都可以实现有效的光透过。FFS 采用透明的 ITO 电极, 有效提升了像素开口率。此外, FFS 的像素电极和面状 COM 电极重叠部分形成存储电容 C_s , 不影响光线透过, 可以获得更高的透光率。

2. FFS 像素的工作原理

FFS 不需要使用有机膜, 但在 G 层金属成膜前, 需要通过一道 ITO-PR



工艺, 在每个像素的底层形成块状 COM 电极。FFS 像素的结构如图 7-25 所示: G 层 COM 线的主要功能是向底层面状 COM 电极提供稳定的 COM 电压, 像素电极在四周连接成环状, 由 TFT 开关供电。顶层连接灰阶电压的 ITO 像素电极和底层连接 COM 电压的 ITO-COM 电极重叠形成像素的存储电容 C_s 。采用图 7-25 (a) 结构的 FFS 像素, 为了使液晶分子形成一个初始方位角 ψ_0 , 配向方向需要和像素电极形成一个夹角。为简化配向工艺, FFS 像素可以采用如图 7-25 (b) 所示的结构, 通过控制像素电极的倾斜角度来控制初始方位角 ψ_0 , 配向方向从左到右进行。在图 7-25 中, 初始状态的液晶分子沿着配向方向排列, 垂直像素电极的电力线和液晶分子排列方向之间形成的夹角就是液晶的初始方位角 ψ_0 。随着外加电压的增大, 液晶的方位角 ψ 越来越小, 液晶分子呈逆时针转动。

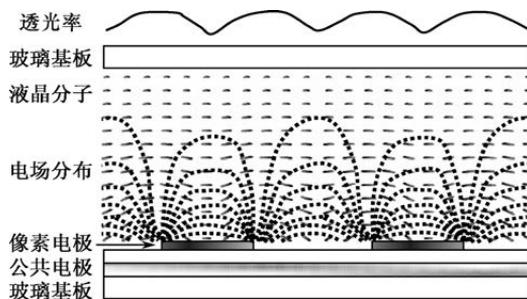


图 7-24 FFS 在白态显示时的液晶转动与光透过效果

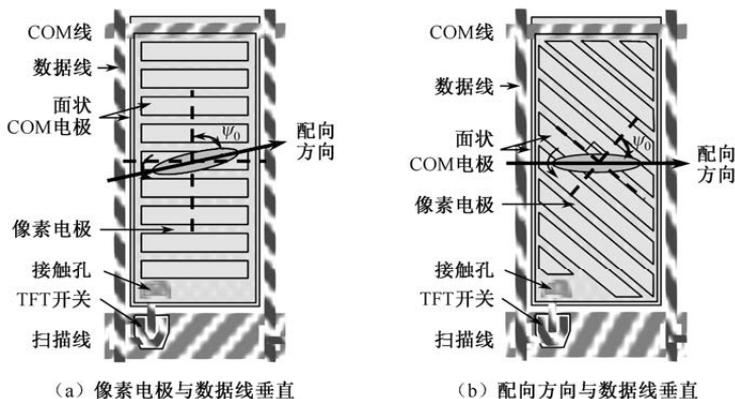


图 7-25 FFS 的像素结构

如图 7-25 所示的像素属于单畴结构, 这种结构容易出现色偏。不同观察方向上的 FFS 色偏现象如图 7-26 所示, 顺着液晶分子长轴方向观察, 会出



现偏蓝现象；垂直液晶分子长轴方向观察，会出现偏黄现象。从偏蓝的一侧观察还会出现灰阶反转。

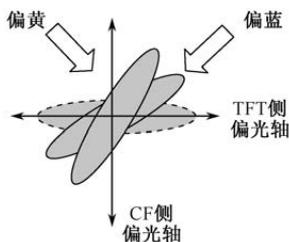


图 7-26 不同观察方向上的 FFS 色偏现象

FFS 同时存在水平电场 E_y 和垂直电场 E_z ，在不同的位置，其强弱规律不同，所以不同位置的液晶转动角度也不同。在预倾角 $\theta_0=2^\circ$ 、初始方位角 $\psi_0=80^\circ$ 的初始条件下，外加一定大小的电压后显示白态。对于像素电极边缘位置 L_0 、像素电极之间的中心位置 L_2 、 L_0 和 L_2 之间的中心位置 L_1 ，液晶分子的倾角 θ 和方位角 ψ 在盒厚 d 方向 (z 轴方向) 上的大小不同。像素电极之间不同位置的液晶倾角特性和方位角特性如图 7-27 所示。这里所分析的是正性液晶。如图 7-27 (a) 所示，在靠近 TFT 基板一侧，液晶的倾角较大，特别是位置 L_1 上方，由于受到强大的垂直电场 E_z 的影响，液晶的倾角很大，并且方向与预倾角的初始方向相反。如图 7-27 (b) 所示，越靠近像素电极和越靠近 TFT 基板一侧，液晶方位角 ψ 越小，说明像素电极附近的电场比其他地方的电场要强，相应地透光率比其他地方要大。

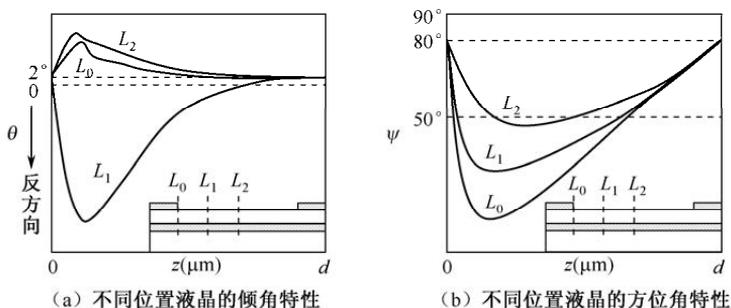


图 7-27 像素电极之间不同位置液晶的倾角特性和方位角特性

FFS 显示技术具有透光率高、盒厚范围大、平坦性好、配向性好、无须有机膜、 $V-T$ 特性对像素电极线宽依存性小等优点。通过缩短像素电极之间



的间隔、缩小 SiN_x 层的膜厚, 可以提高电场强度, 使驱动电压可以做得很低。但是, FFS 技术除色偏外, 还存在 $V-T$ 特性对 SiN_x 层的厚度依存性大、 C_s 对像素电极的线宽和 SiN_x 层的厚度依存性大等问题。

7.2.4 AFFS 显示技术

2003 年, 为了提高透光率, Hydis 发明了超级边缘电场转换 (Advanced Fringe Field Switching, AFFS) 技术。在 AFFS 基础上发展起来的 FFS 显示技术, JDI 公司称其为 “IPS-Pro”, LG 公司称其为 “e-IPS”。

为了改善 FFS 在斜视角方向的色偏现象, 需要采用双畴技术。根据像素电极屈曲方向的不同, 可以分为左右分割结构和上下分割结构。双畴结构的 FFS 像素示意图如图 7-28 所示。在如图 7-28 (a) 所示的双畴左右分割结构中, 配向方向与数据线垂直。通过控制像素电极的屈曲程度, 设定液晶分子的初始方位角 ψ_0 。外加电压后, 左侧畴内的液晶分子顺时针转动, 右侧畴内的液晶分子逆时针转动。通过左右两个畴内液晶分子的不同转动方向, 斜视角角状态下的液晶分子的有效 Δnd 变化可以得到很好的补偿, 从而改善了 FFS 单畴结构的色偏现象。同样, 色彩补偿原理也可以通过如图 7-28 (b) 所示的双畴上下分割结构得以实现。双畴结构的 FFS 液晶分子 Δnd 补偿原理如图 7-29 所示, 通过在不同观察方向上的色彩补偿, 可以获得真实的色彩显示。

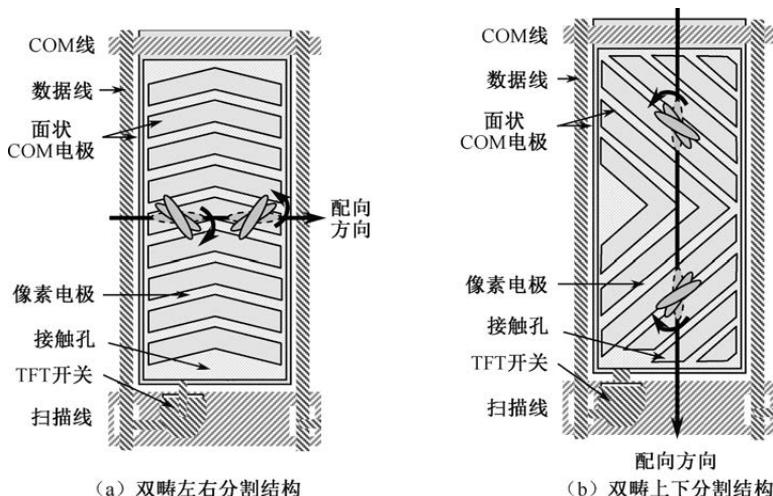
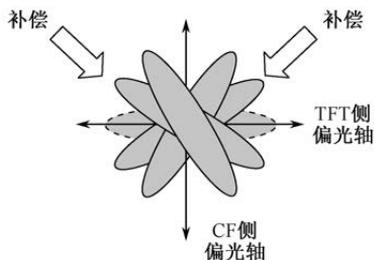


图 7-28 双畴结构的 FFS 像素示意图

图 7-29 双畴结构的 FFS 液晶分子 Δnd 补偿原理

在 FFS 像素中, 像素电极覆盖在面状 COM 电极上, 直接形成存储电容, 可以有效提高像素开口率。此外, 驱动电压的大小主要取决于像素电极与 COM 电极之间 $1\mu\text{m}$ 以下的绝缘层厚度, 受像素电极的间距影响相对较小, 能够有效降低显示屏功耗。为了进一步提高像素的开口率、降低功耗, 形成了 COM 电极覆盖数据线的高开口率 AFFS 像素结构。如图 7-30 (a) 所示的传统 FFS, 左右两侧的像素电极与数据线之间需要隔开一定的距离, 这段距离内没有光透过。为了缩小像素开口区与数据线之间的距离, 提高开口率, 开发了如图 7-30 (b) 所示的 COM 电极覆盖数据线的 AFFS 像素结构, 像素下方为面状像素电极的结构。由于该结构的 COM 电极覆盖了数据线, 屏蔽了数据线电场对开口区液晶状态的干扰, 使像素开口区可以进一步往数据线一侧拓展, 开口率得到进一步的提升。

在屏蔽数据线电场的前提下, 如果能进一步缩小左右两个像素开口区的间距, 那么像素开口率就能获得进一步的提升。为此开发了如图 7-30 (c) 所示的顶层梳妆 COM 电极的 AFFS 像素结构: 面状 COM 电极横跨多个像素, 大面积覆盖数据线和扫描线。在这样的面状电极上设计细条状的像素电极, 左右两个像素的像素电极间距可以进一步缩小, 从而进一步提升开口率。并且, 该结构能够使用适合实现低功耗的列反转驱动方式, 从而进一步降低功耗。

在图 7-30 (b) 和图 7-30 (c) 中, 覆盖在数据线上的 COM 线与数据线 (或扫描线) 之间隔着一层 $2\sim 3\mu\text{m}$ 厚度的有机绝缘膜。通过设计参数优化, AFFS 技术使数据线与像素电极之间的漏光可以得到有效抑制, 数据线上方的 BM 宽度可以设计得更细, 从而大大提升像素开口率。如果对比度的要求不是特别高, 那么数据线上方的 BM 可以省略。用于户外半透过型 TFT-LCD 产品的 AFFS 技术, 在数据线上省略了 BM 遮光图案。

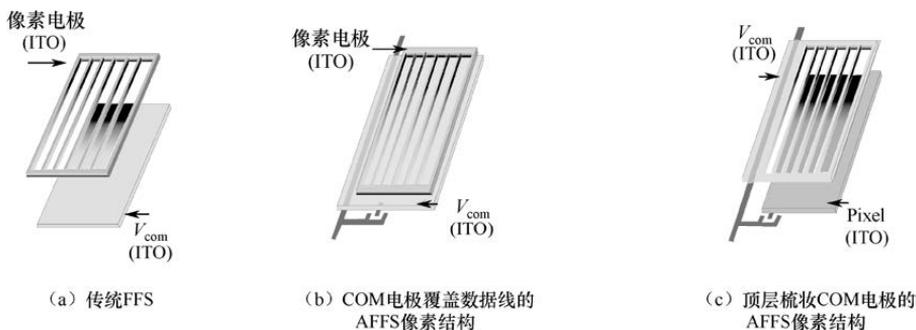
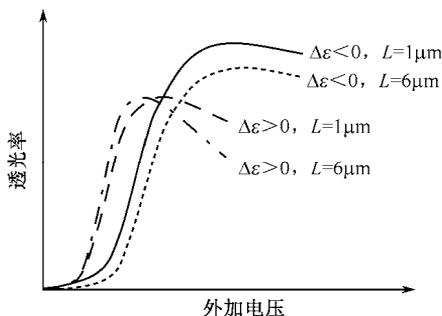


图 7-30 高开口率 AFFS 像素结构

AFFS 技术通过材料的改进和像素结构的优化,在透光率、对比度、可视角度、色差等方面均有明显的改善。FFS 原来使用负性液晶,虽然光的利用效率高,但是黏度较大,响应速度慢。AFFS 采用低黏度的正性液晶,具有高响应速度和低驱动电压的优点,但是光的利用效率不如负性液晶。使用正性液晶和负性液晶在不同电极间隔 (L) 条件下的 V - T 曲线,如图 7-31 所示。通过优化显示屏内的一些参数,可以使正性液晶的光利用效率达到负性液晶的 90%左右。这样可以同时获得高透光率和高响应速度。

图 7-31 正负性液晶在不同电极间隔下的 V - T 曲线

正性液晶和负性液晶在透光率上的差异,主要体现在像素电极间隔中心的液晶的透过效率上。因为,在像素电极间隔中心,正性液晶分子转动的弹性力量比负性液晶的要弱。如图 7-32 所示,使用正性液晶的 AFFS 要获得相同的光利用效率, Δnd 值要比负性液晶的大。正性液晶的 AFFS 透光率与初始方位角 ψ_0 密切相关,当方位角 ψ 从 78° 变化到 60° 时,最大透光率会出现明显变化,初始方位角与 V - T 曲线的关系类似 IPS。负性液晶的 FFS 初始方位角范围为 $70^\circ \sim 85^\circ$,最大透光率基本没有什么大的变化。

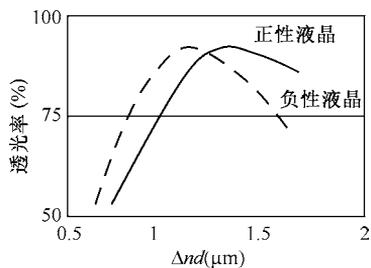


图 7-32 不同液晶的成盒参数与透光率的关系

7.3 32HD IPS 显示屏设计

IPS 是宽视野角中大尺寸 TFT-LCD 常用的显示模式。本节以 32 英寸 HD 显示为例,介绍 IPS 显示屏设计技术。

7.3.1 IPS 像素设计原理

常用的 IPS 像素结构有:使用金属电极的 S-IPS 像素结构和使用 ITO 电极的 SA-IPS 像素结构。

1. S-IPS 像素设计原理

S-IPS 素子的基本结构如图 7-33 所示, S-IPS 像素的 G 层金属用作 COM 电极, D 层金属用作像素电极。锯齿状的 COM 电极与 COM 线相连,与锯齿状的像素电极呈对偶配置。在像素电极上施加信号电压,与 COM 电极产生一定强度的横向电场。相连的像素电极和 COM 电极形成一条纵栏,如图 7-33 中长条虚线包围的区域所示。纵栏中,由同一方向的电力线驱动的小块空间称为畴,如图 7-33 中小块虚线包围的区域所示。连接像素电极的 D 层图案与上下 COM 线重叠,形成像素的存储电容。

除 COM 电极和像素电极外, S-IPS 像素还包含一些用于提高显示品质的结构,如屏蔽用 COM 电极、安定化电极、液晶逆转防止电极等。屏蔽用 COM 电极配置在数据线的两侧,同时拥有 COM 电极的功能、遮光线功能和屏蔽数据线上的电力线干扰像素电极的功能。为降低数据线和屏蔽用 COM 电极之间的耦合效应,数据线和屏蔽用 COM 电极之间的间距一般在 $2\mu m$ 以上。为提高屏蔽用 COM 电极的遮光效果,数据线离最近纵栏开口处的距离一般不小于 $6\mu m$ 。为降低数据线上的电力线对纵栏处液晶的干扰,随着数据线宽度的增加,需适当增加数据线离最近纵栏开口处的距离。

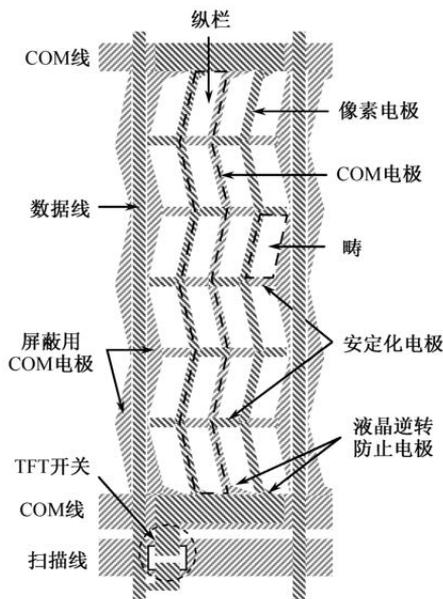


图 7-33 S-IPS 素子的基本结构

安定化电极配置在锯齿电极的屈曲部分。无安定化电极设计的液晶转动原理与效果如图 7-34 所示。如图 7-34 (a) 所示, 锯齿电极屈曲处的液晶分子同时受到上下两个畴的电力线作用, 既可能顺时针转动, 也可能逆时针转动, 处于不安定状态。如图 7-34 (b) 所示, 上下畴交界处的显示效果与畴内部的显示效果不同, 特别是在手指触压显示屏后, 畴的边界会发生移动, 留下异常的显示痕迹, 即向错现象。

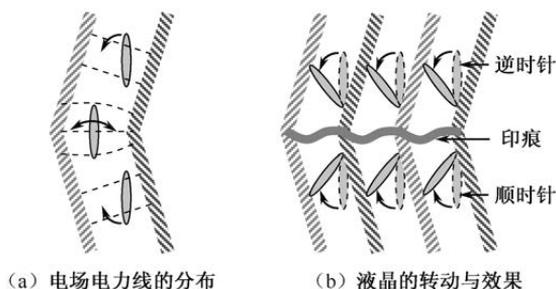


图 7-34 无安定化电极设计的液晶转动原理与效果

采用安定化电极设计的液晶转动原理与效果如图 7-35 所示。设计安定化电极后, 由于安定化电极带有电位, 上下两个畴交界处的液晶工作状态被区



别出来。在上一个畴的边界，液晶呈逆时针转动，而在下一个畴的边界，液晶呈顺时针转动。安定化电极上方可能存在的不安定状态液晶，被安定化金属电极有效遮光，以避免出现显示的异常痕迹。

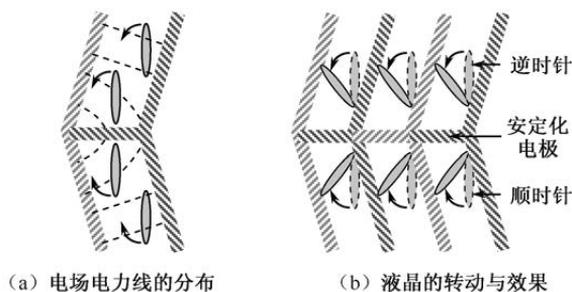


图 7-35 采用安定化电极设计的液晶转动原理与效果

液晶逆转区域及其形成的机理如图 7-36 所示，如果 S-IPS 像素结构中没液晶逆转防止电极，那么在像素电极钝角开口附近，COM 线上的电力线就会与像素电极之间形成一个不同方向的电场。这里的液晶分子在这个不同方向的电场作用下发生逆转，形成与畴内正常区域不同的显示效果，即向错现象。在图 7-33 中，液晶逆转现象也会出现在像素顶部的 COM 电极钝角开口附近。

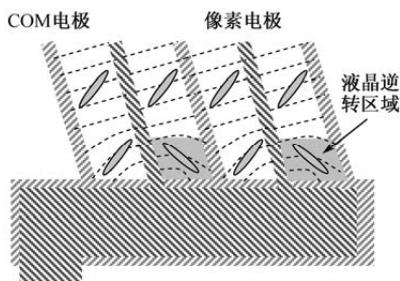


图 7-36 液晶逆转区域及其形成的机理

矫正图 7-36 中液晶逆转区域的电力线方向，可以防止液晶逆转现象的发生。图 7-37 (a) 采用了防止液晶逆转的平行状电极结构，通过覆盖像素电极钝角开口附近的 COM 线，可屏蔽 COM 电极锐角附近和 COM 线上的电力线对像素电极的影响，消除异常电场，避免液晶逆转现象。图 7-37 (b) 采用了防止液晶逆转的斜边状电极结构，消除液晶逆转现象的原理和 7-37 (a) 所示的结构一样。综合考虑开口率和信赖性，图 7-37 (b) 的结构更具应用价值。

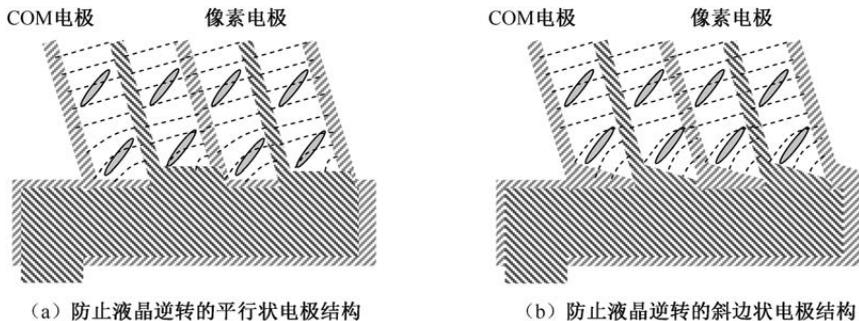


图 7-37 液晶逆转的防止电极

为了提高 S-IPS 像素的开口率,可以缩小锯齿电极宽度、拉大电极间隔、减小电极的屈曲数。增大电极间隔就是缩减纵栏数,需要使用高信赖性、低黏度的高 $\Delta\epsilon$ 液晶,并提高驱动电压。电极屈曲数表示锯齿电极弯曲的次数,如图 7-33 所示的锯齿电极屈曲数为 5 次。如果电极屈曲数降为 1,则数据线和屏蔽用 COM 电极呈曲折设计。

2. AS-IPS 像素设计原理

AS-IPS 像素的高开口率要素是采用有机膜作为绝缘层、ITO 层 COM 电极或像素电极。表 7-1 给出了 AS-IPS 像素的锯齿电极结构组合。结构 1 是基本的像素电极结构,同为 ITO 层的 COM 电极和像素电极分布在有机膜上。通过有机膜的平坦化处理,液晶盒厚 d 可以做到 $3\mu\text{m}$ 以下,配向处理后的面内均一性好。但是,有机膜的纯度没有 SiN_x 高,容易带入异物。在有机膜上溅射 ITO 金属,刻蚀形成 ITO 图案的难度相对较大。由于整面涂布有机膜,CF 基板上的 PS 接触到有机膜,有机膜的支撑力度欠佳,容易引起盒厚不均。在有机膜上形成的 ITO 层电极,厚度很薄,可以避免金属电极台阶处因配向不良带来的对比度下降问题。COM 电极和像素电极分布在同一层,电极的对称性高,残像等信赖性指标比较稳定,但电极线宽的面内均一性控制困难,容易出现 COM 电极和像素电极短路。

为克服有机膜材料引起的不良问题,提出了结构 2。为降低同层电极之间的短路概率,提出了结构 3 和结构 4。结构 3 用 D 层金属设计像素电极,金属像素电极和 ITO-COM 电极的透过效果不同,并且电极设计在不同层上会增加驱动电压的负担。结构 4 把 ITO 层的 COM 电极和 ITO 像素电极设计在不同层上,需要额外多出一道 ITO 相关的 PR 工序。结构 2、结构 3 和结构 4 都属



于开口部分不使用有机膜的 AS-IPS 结构, 需要进行一次有机膜 PR 工序。

表 7-1 AS-IPS 像素的锯齿电极结构组合

	结构 1	结构 2	结构 3	结构 4
示意图				
像素电极	顶层 ITO	顶层 ITO	D 层金属	下层 ITO
COM 电极	顶层 ITO	顶层 ITO	顶层 ITO	顶层 ITO
光利用率	高	高	一般	高
驱动电压	基准	+ 0 %	+ 4 %	+ 5 %
优点	驱动电压低	驱动电压低	电极间不易短路	电极间不易短路
缺点	电极间易短路	电极间易短路	电极透光率不对称, 驱动电压高	增加 PR 次数, 驱动电压高

AS-IPS 像素之所以能大幅提高开口率, 关键是用 ITO 层的 COM 线隔着有机膜覆盖在数据线上, 以屏蔽数据线的干扰。数据线屏蔽结构的设计方案还有很多, 如表 7-2 所示。由于有机膜不是很致密, 因此 D 层数据线和 ITO 层 COM 线之间容易发生短路。为进一步提升数据线两侧的遮光效果和屏蔽效果, 可以采用表 7-2 中的结构 6, 在数据线两侧保留 G 层 COM 电极。针对表 7-1 的结构 2、结构 3 和结构 4, 相应的数据线屏蔽结构可以采用表 7-2 中的结构 7 和结构 8。由于 ITO 层的 COM 线需要完全覆盖有机膜, ITO 层的 COM 伸出量离数据线比较近, 因此使得 D 层数据线和 ITO 层 COM 线之间的电容值增大。为了增加结构 7 的遮光效果, 又不至于加大 D-COM 电容值, 结构 8 在数据线的两侧设计了电位浮置的 G 层遮光线。

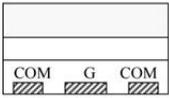
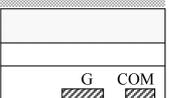
表 7-2 数据线屏蔽结构的设计

	结构 5	结构 6	结构 7	结构 8
示意图				
上层 ITO	接 COM 电位	接 COM 电位	接 COM 电位	接 COM 电位
两侧 COM	没有	有/接 COM 电位	没有	有/电位浮置
优点	高开口率	高开口率	高开口率	高开口率
缺点	D-COM 易短路	D-COM 易短路	D-COM 易短路, D-COM 电容大	D-COM 易短路, D-COM 电容大



扫描线屏蔽结构的设计如表 7-3 所示。如果在扫描线两侧都设计 G 层 COM 线,则可以有效屏蔽扫描线上的电力线对像素开口区液晶分子的干扰。结构 9 对应有机膜整面涂布,结构 10 对应只在数据线上留下有机膜。结构 11 和结构 12 既可以提高开口率,也可以有效屏蔽扫描线对开口区域液晶分子的干扰。但除 G 层金属形成的 COM 线外,顶层还有 ITO 形成的 COM 线,以屏蔽扫描线电力线。一般会在扫描线靠近 TFT 开关源极一侧留下 COM 线,去掉另一侧的 COM 线。结构 11 对应有机膜整面涂布,结构 12 对应有机膜只留在数据线上。在结构 11 中,由于 ITO 图案形成于有机膜之上,因此 ITO 图案的精确成型比较困难。结构 12 的 ITO 图案可以精确成型,但是没有有机膜的阻隔,扫描线和 COM 线的耦合电容很大。

表 7-3 扫描线屏蔽结构的设计

	结构 9	结构 10	结构 11	结构 12
示意图				
上层 ITO	没有	没有	接 COM 电位	接 COM 电位
COM 线	金属线两侧配置	金属线两侧配置	金属线单侧配置	金属线单侧配置
优点	COM 供给能力强	工艺负担轻	屏蔽效果好, 开口率高	开口率高
缺点	开口率低	开口率低	ITO 图案难成型	G-COM 电容大, G-COM 易短路

AS-IPS 像素结构的设计需要平衡开口率、品质、合格率等制约因素。比如,使用有机膜带来的合格率问题有 ITO 图案精度下降、异物残留、通过有机膜介质的漏电形成低频显示不均等。ITO 层 COM 线覆盖在数据线上,容易造成 D-COM 短路。

7.3.2 32HD 像素设计

通过预设计,可以明确 32HD 的(子)像素尺寸为 $170.25\mu\text{m}\times 510.75\mu\text{m}$,显示区的实际对角线为 31.51 英寸。32HD 像素采用 AS-IPS 像素结构。

1. 基本特性设计

像素正常工作的基本特性要求:①扫描线、数据线和 COM 线的时间常



数不能大于 $2\mu\text{s}$; ②TFT 开关的 $I_{\text{on}} / I_{\text{off}}$ 的比值不能低于 10^6 数量级。

AS-IPS 扫描线的设计在结构上与 TN 一样, 计算扫描线的 RC 时间常数时还要考虑扫描线和上方 ITO 层 COM 线的耦合电容。AS-IPS 数据线设计成屈曲状, 屈曲的角度和锯齿电极的屈曲角度一致。屈曲角度的设计如图 7-38 所示, 屈曲角度是锯齿电极与配向方向之间的夹角。IPS 阵列基板的配向方向垂直于扫描线方向, 所以液晶分子的初始排列状态垂直于扫描线。锯齿电极之间的电力线与液晶分子形成的锐角就是初始方位角 ψ_0 。屈曲角度的大小取决于初始方位角 ψ_0 。如果 ψ_0 设定为 80° , 那么屈曲角度就是 20° 。数据线的屈曲状设计, 延长了数据线的长度, 增加了数据线的 RC 时间常数。计算数据线的 RC 时间常数需要考虑数据线和上方 ITO 层 COM 线、两侧 G 层 COM 电极之间的耦合电容。

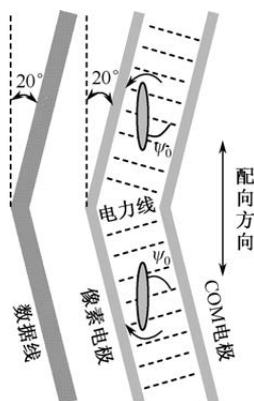


图 7-38 屈曲角度的设计

SA-IPS 的 G 层 COM 线设计与 TN 类似, 但 ITO 层 COM 线覆盖了所有的配线。ITO 层 COM 线在 G 层 COM 线上的作用是通过接触孔引出 COM 电位, 在数据线和扫描线上的作用是屏蔽数据线和扫描线上的电力线对开口区域液晶的干扰。ITO 层 COM 线相对数据线的伸出量定义如图 7-39 (a) 所示。调节 ITO-G 伸出量和 G-D 伸出量的大小, 可以控制数据线漏到开口区域的电场强弱。通过确定电场强弱的限制条件, 可以确定 ITO-G 伸出量和 G-D 伸出量。一般地, 电场强弱的判断标准是在最接近开口区的 ITO 层 COM 线边缘或 G 层 COM 电极边缘, 保证从数据线漏出来的电场电压不大于 0.5V 。仿真条件如图 7-39 (a) 所示: COM 层的电位为 0V , 数据线的电位为 6V ,



G 层 COM 电极和数据线之间的距离为 $2\mu\text{m}$ 。ITO 层 COM 线相对扫描线的伸出量定义如图 7-39 (b) 所示,也可以通过类似的仿真来确定。其中,扫描线和 G 层 COM 线的间距根据工艺要求进行设计,如设为 $8\mu\text{m}$ 。确定 ITO 层 COM 线的尺寸后,通过接触孔的设计,要同时确保 ITO 层 COM 线和 G 层 COM 线的 COM 电位供给能力。

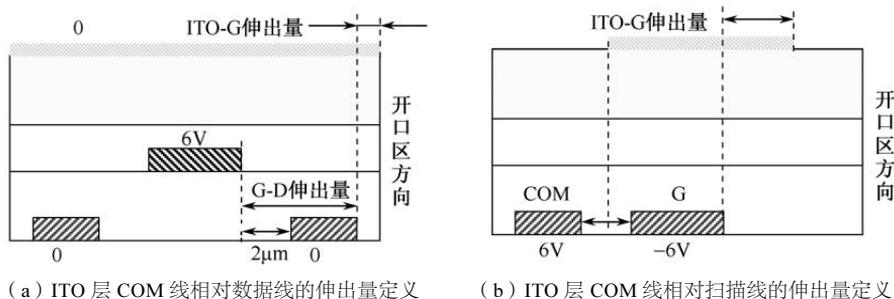


图 7-39 SA-IPS 像素结构中数据线和扫描线两侧的截面图

TFT 开关的 $I_{\text{on}}/I_{\text{off}}$ 比值设计,就是设计考虑负荷电容 ΣC_p 后的 $I_{\text{on}}/I_{\text{off}}$ 比值。生产线的工艺条件很少会有大的变动,为了满足 TFT 开关的 $I_{\text{on}}/I_{\text{off}}$ 比值要求,设计上需要平衡好 TFT 宽长比 W/L 与负荷电容 ΣC_p 这对矛盾体。在 IPS 负荷电容 ΣC_p 中,液晶电容 C_{lc} 属于边缘场电容,电容值相对较小。用很小一块面积进行存储电容的设计,就能满足存储电容比 C_s/C_{lc} 的要求。但为了保证显示品质,像素设计时还要满足寄生电容比 $C_{\text{GPI}}/\Sigma C_p$ 、 $C_{\text{DPI}}/\Sigma C_p$ 、 $C_{\text{DC}}/\Sigma C_p$ 等的要求。负荷电容越大,寄生电容比就越小,所以需要把 C_s 设计得尽可能大。

2. 纵栏设计

IPS 的纵栏设计是确定纵栏的数目和锯齿电极的屈曲数。屈曲数一定是奇数,这里采用屈曲数为 1 的 AS-IPS 像素结构。纵栏数一定是偶数,纵栏数影响 IPS 显示屏的 $V-T$ 曲线。图 7-40 给出了不同纵栏数的 $V-T$ 曲线。对于 32HD 的像素,纵栏数只能在 $170.25\mu\text{m}$ 的间距内设计,并且还要去掉数据线上 ITO 层 COM 线的宽度、锯齿电极的宽度。纵栏数的设计就成了锯齿电极间隔 L 的设计。从开口率角度看, L 越大越好,即纵栏数越少越好。限制 L 变大的因素主要是驱动电压和响应时间。

对于 IPS 常黑模式,最大的驱动电压是白态显示时的电压 V_w 。白态电压



的设计如图 7-41 所示,为了保证显示的稳定性, V_w 要比 $V-T$ 曲线的峰值电压 V_p 小。如果 V_w 取作 V_p ,则高灰阶的画面在受到电压扰动后很容易出现灰阶反转。锯齿电极的间隔 L 越大, V_p 就越大, V_w 也可以设计得越大。 V_w 比 V_p 小多少,则需要根据实际情况进行权衡。并且,数据驱动 IC 有一个耐压范围,正负极性的白态电压都不能超出这个耐压范围。相同的驱动电压下,电极间隔 L 越小,锯齿电极之间的电场强度 E 就越大,响应时间 t_{on} 也就越小。

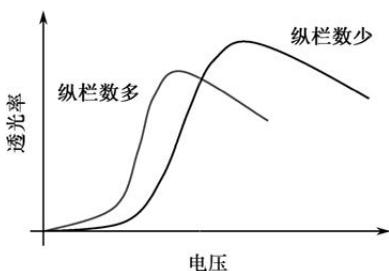


图 7-40 不同纵栏数的 V-T 曲线

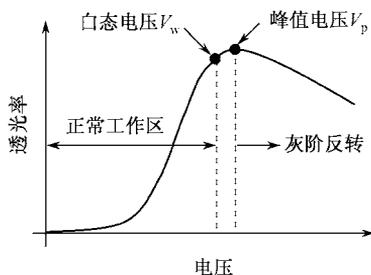


图 7-41 白态电压的设计

根据产品的规格要求,综合液晶的物性常数、液晶盒厚等工艺参数的模拟结果,以及驱动电压 V_w 的限制,最后确定电极间隔 L 的值。确定 L 后,就能确定纵栏数。电极间隔 L 一般在 $6 \sim 12\mu\text{m}$ 。

3. 设计案例

设计 32HD 像素的具体结构与尺寸前,需首先确定 AS-IPS 显示屏一些的基本设计参数:盒厚 $d=3.5\mu\text{m}$ 、 $\varepsilon_{//}=12.5$ 、 $\varepsilon_{\perp}=3.5$ 、 $V_{GH}=27\text{V}$ 、 $V_{GL}=-7\text{V}$ 、 $V_{dc}=6.7\text{V}$ 、 $t_a=21\mu\text{s}$ 、 $t_i=2.5\mu\text{s}$ 。

32HD 显示屏采用如图 7-42 所示的屈曲数为 1 的 AS-IPS 像素结构:锯齿电极设计采用结构 1,数据线屏蔽设计采用结构 6,扫描线屏蔽设计采用结构 11,锯齿电极的屈曲数设为 1 次。由于电极全部在 ITO 层设计,在安定化电极和液晶逆转防止电极的设计上存在一定的难度,所以省略了安定化电极。如果需要,则可以在屈曲处设计一些电位浮置的金属安定化电极,用作向错现象的遮光图案。可以在局部区域采用平行状的液晶逆转防止电极,在没有设计液晶逆转防止电极的地方,通过 CF 侧的 BM 设计进行有效遮光。

初步设计时先假定一个合理的扫描线、数据线和 COM 线的线宽,前



提是必须满足配线延迟的制约条件;然后,模拟出数据线两侧的 G 层 COM 电极和上方 ITO 层 COM 线的线宽,前提是数据线在最近开口处的寄生电压不超过 0.4V;接着,依次输入 8、10、12 等偶数,通过锯齿电极宽度的微调和数据线及其屏蔽结构伸出量的微调,确定电极间隔 L ;最后,对存储电容 C_s 、扫描线上方 ITO 层 COM 线的伸出量、TFT 开关宽长比 W/L 等在满足各自的制约条件下计算出合理的设计值。初步设计时,在进行结构尺寸的设定时,在满足各自的电学特性要求的情况下,要尽可能地获得最佳的透光率。电极间隔 L 的估算还要符合驱动电压和响应时间的要求。

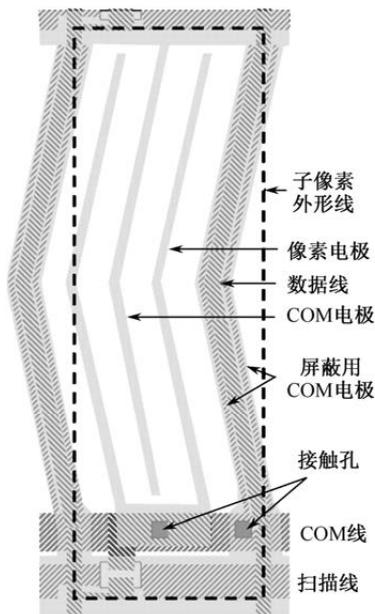
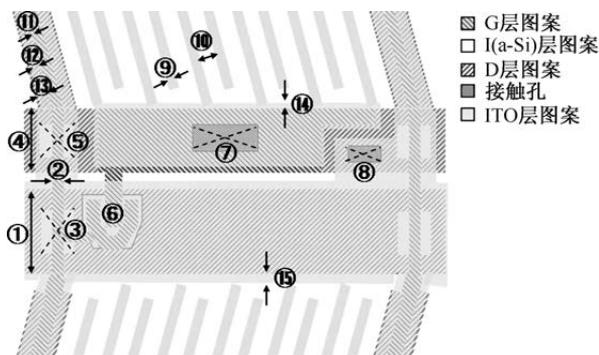


图 7-42 屈曲数为 1 的 AS-IPS 像素结构

完成初步设计后,像素结构和相应的尺寸基本确定。若要获得一个同时满足产品规格、电学特性、光学特性、合格率等要求的高品质设计,还需要进行详细设计。详细设计就是对各种尺寸进行微调,以提高开口率为重点,最终确定像素的结构和尺寸。32HD 的最终像素结构与尺寸如图 7-43 所示。

除了 TFT 侧像素设计外,还要完成 CF 侧像素设计。



- ①扫描线宽度；②数据线宽度；③扫描线交叉处挖孔长度×宽度；④G层COM线宽度；⑤G层COM线交叉处挖孔长度×宽度；⑥TFT开关沟道宽长比 W/L ；⑦像素电极接触孔长度×宽度；⑧ITO层COM线接触孔长度×宽度；⑨锯齿电极宽度；⑩锯齿电极间隔；⑪数据线和G层COM电极的间距；⑫G层COM电极的宽度；⑬ITO层COM线伸出数据线的量；⑭ITO层像素电极伸出COM线的量；⑮ITO层COM线伸出扫描线的量

图 7-43 32HD 的最终像素结构与尺寸

7.3.3 32HD 显示屏设计

32HD 的显示屏周边设计理念基本与 TN 相同，但作为 IPS 产品不需要进行 TFT 基板/CF 基板导通的设计。完成 32HD 显示屏的像素设计后，以 G6 生产线为例介绍 32HD 显示屏的整体设计。

1. 显示屏单体设计

把 $170.25\mu\text{m} \times 510.75\mu\text{m}$ 大小的 AS-IPS 像素，横向排列 1366×3 个，纵向排列 768 个，形成 $697.6845\text{mm} \times 392.256\text{mm}$ 大小的 32HD 显示屏的显示区。显示区外形线和 CF 外形线之间的边缘的上下左右四边都留有 10mm 的空间。边缘处的设计内容包括端子接口、UV 照射区域的周边、显示屏用标记等功能块的设计。因为 CF 侧没有 ITO 层的 COM 面，所以 32HD 的显示屏周边不需要进行 TFT 和 CF 导通设计。端子接口和 UV 照射区域的周边设计、显示屏用标记的设计，都与 TN 设计类似。在 CF 外形线和 TFT 外形线之间，设计 2.5mm 的距离，用于端子块的设计。32HD 的 D 端子块为 6 个，G 端子块为 3 个，即 6+3 的架构。D 端子和 G 端子之间的连接采用 WOA 设计。32HD 显示屏的整体外形及其相关尺寸如图 7-44 所示。

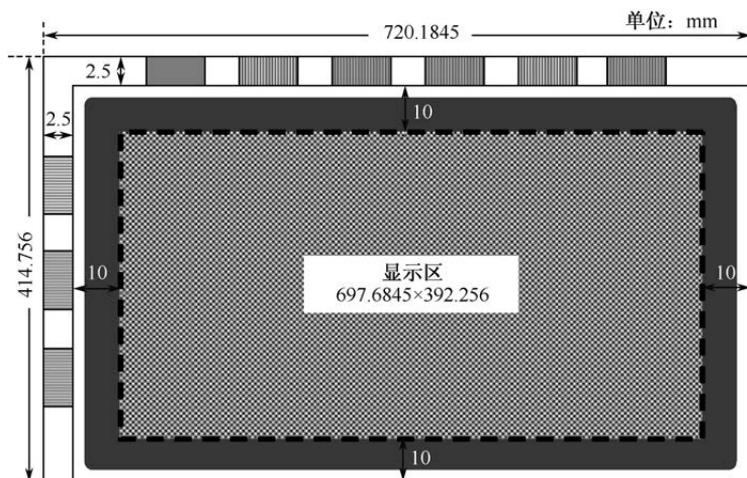


图 7-44 32HD 显示屏的整体外形及其相关尺寸

图 7-45 给出了从 CF 侧进行 UV 照射时的显示屏左上角周边设计。为了增加封框胶的 UV 照射强度，把 BM 边缘和封框胶内侧边缘之间的距离设计为 $600\mu\text{m}$ 。在 CF 外形线的角部用 BM 层设计切断位置确认标记，在封框胶外侧的空间用于放置 CF 侧的标记，如偏光板位置确认标记、嵌合对位标记、嵌合确认表尺等标记，这些标记也用 BM 层设计。如果 BM 遮光的宽度足够大，则还可以在 BM 上通过镂空的方式设计 CF 侧的各种标记。

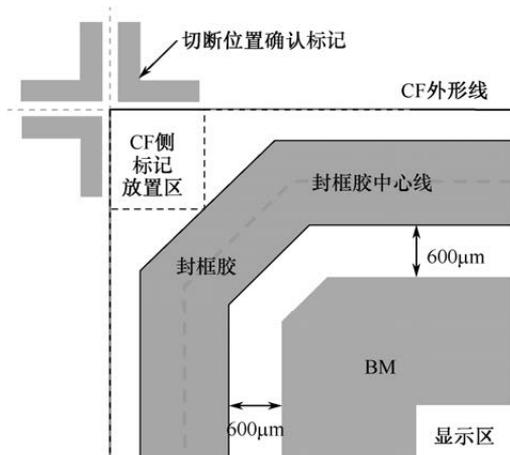


图 7-45 从 CF 侧进行 UV 照射时的显示屏左上角周边设计



2. 显示屏整体设计

G6 以上的高世代生产线都可以进行 32HD 的经济切割。下面以 G6 生产线为例介绍 32HD 的整体设计。32HD 在 G6 玻璃基板上的布局如图 7-46 所示, G6 生产线的玻璃基板尺寸为 1850mm×1500mm, 一张玻璃基板可以切割 8 片 32HD。用于 G6 生产线的掩膜版尺寸规格有 800mm×920mm 和 1000mm×1200mm。32HD 的掩膜版布局如图 7-47 (a) 所示, 一张 800mm×920mm 的掩膜版可以放置两片 32HD, C_x 和 C_y 分别表示在 CAD 图面上使用的 X 坐标和 Y 坐标。曝光时掩膜版和玻璃基板的关系如图 7-47 (b) 所示, 其中箭头表示曝光的顺序。

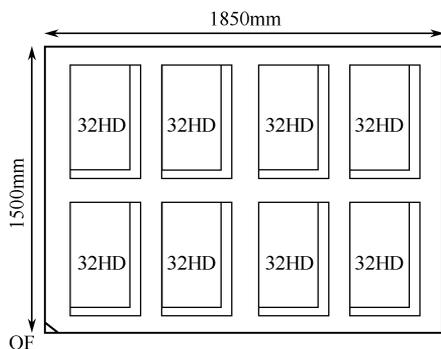
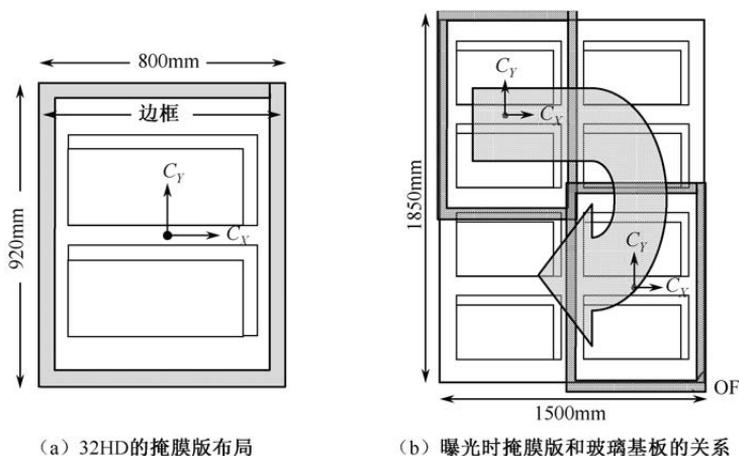


图 7-46 32HD 在 G6 玻璃基板上的布局



(a) 32HD 的掩膜版布局

(b) 曝光时掩膜版和玻璃基板的关系

图 7-47 32HD 的掩膜版设计与使用



7.4 32UHD FFS 显示屏设计

FFS 可以替代 IPS 用于所有尺寸的 TFT-LCD，特别适用于高分辨率的中小尺寸 TFT-LCD。本节以 32 英寸 UHD 显示为例，介绍 FFS 设计技术。

7.4.1 AFFS 像素设计原理

AFFS 显示技术是主流的边缘场显示技术。虽然，AFFS 与 IPS 同属平面控制模式的宽视野角技术，但它相对 IPS 又有本质的不同，IPS 与 FFS 工作机理的比较如图 7-48 所示，主要区别是在开态显示时，FFS 像素电极与 COM 电极位于不同的平面，液晶分子同时受到来自 y 方向和 z 方向的边缘电场作用，在 z 方向的边缘电场作用下，像素电极和 COM 电极上方的液晶分子也能在电场作用下发生转动，从而提升了像素的透光率。

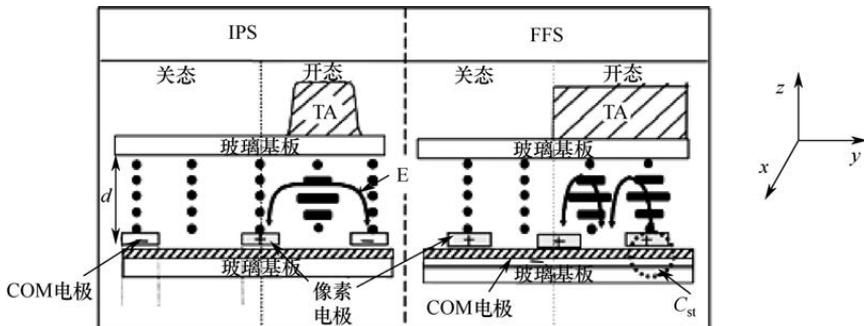


图 7-48 IPS 与 FFS 工作机理的比较

为了屏蔽扫描线和数据线对像素电极的影响，AFFS 像素会在数据线和像素电极之间设置整面的 COM 电极。为了改善数据线和扫描线的 RC 负载，一般在数据线上设置 $2 \sim 3\mu\text{m}$ 有机膜绝缘层，以有效降低数据线和扫描线的寄生电容，同时使 COM 电位更加稳定。

经典 FFS 一般采用如图 7-49 (a) 所示的竖畴像素结构，像素电极与数据线平行。竖畴像素边缘的 ITO 像素电极与 COM 电极形成的电场与此处液晶分子的极轴方向存在夹角，使此处液晶发生转动，像素边缘呈现亮态，所以竖畴像素的透光率会比较高。如果要体现透光率优势，竖畴像素则需要有 COM 电极覆盖数据线，否则像素存在暗态漏光的风险。如果要降低成本，则可以去除有机膜绝缘层，使用如图 7-49 (b) 所示的横畴像素结构，即像



素电极与扫描线平行。由于横畴像素边缘与配向方向平行,像素电极外侧电场无法让液晶分子偏转,其区域显示为黑色,所以在使用有机绝缘层的机种上,竖畴像素的透光率具有明显优势。

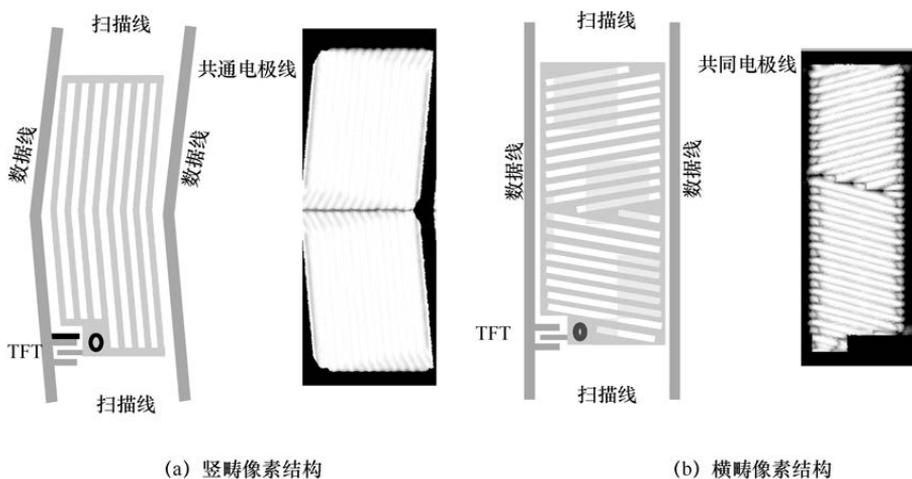


图 7-49 AFFS 像素亮态仿真结果

AFFS 像素设计需要考虑暗态漏光的影响。竖畴像素的暗态漏光仿真结果如图 7-50 (a) 所示,像素处于暗态时,竖畴像素电极会与数据线产生横向电场,导致液晶分子旋转产生漏光。横畴像素的暗态漏光仿真结果如图 7-50 (b) 所示,数据线边缘没有漏光问题。通常竖畴像素漏光区会有 $6 \sim 7\mu\text{m}$ 距离,所以竖畴像素需要较宽的 BM 来遮光数据线两侧的漏光区。而横畴像素数据线上 BM 仅需保证遮挡混色区或在 CF/TFT 基板贴合精度很高的情况,因此可以无须设计 BM 层。

对于中大尺寸 AFFS 面板而言,保持 COM 电位的稳定性很重要,因为采用 ITO 面状 COM 电极覆盖整个显示区,COM 电极可以有效屏蔽像素电极与扫描线、数据线之间的信号,降低信号串扰。当面板逐渐增大,电极的跨度同步增大,同时由于面板的配线负载增加,导致 COM 电位分布不均匀。 V_{com} 发生轻微的变化就会影响液晶的穿透率,导致闪烁等问题。为了改善这个问题,采用电阻率低的金属在显示区形成网状的走线结构,并以一定的节距在像素内用接触孔与 COM 电极连接,最终达到平衡 COM 电位的目的。AFFS 像素的金属 COM 线结构如图 7-51 所示。

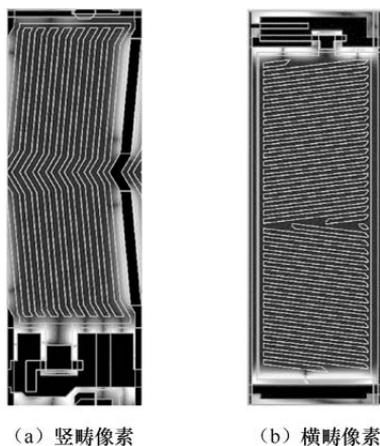


图 7-50 AFFS 像素暗态漏光仿真结果

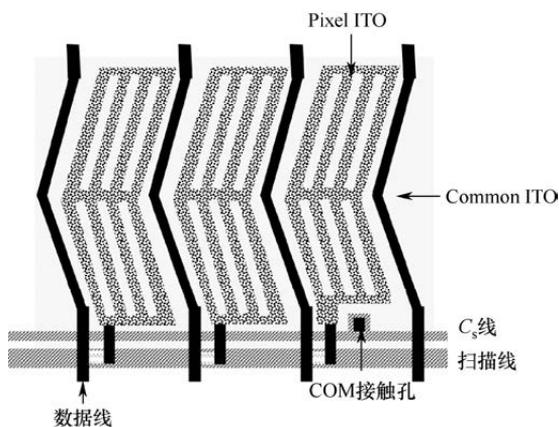


图 7-51 AFFS 像素的金属 COM 线结构

7.4.2 32UHD 像素设计

通过设计评估，可以明确 32UHD 的（子）像素尺寸为 $60.53\mu\text{m} \times 181.59\mu\text{m}$ ，显示区对角线为 31.5 英寸。32UHD 像素采用 AFFS 像素结构。

1. 基本特性设计

AFFS 像素的基本特性要求，以及扫描线的设计与 32HD 的像素设计一样。

AFFS 像素电极设计屈曲状，屈曲区分为两部分。AFFS 屈曲角度与屈曲区设计如图 7-52 所示，屈曲角度是锯齿电极与配向方向的角度。屈曲区分为



主屈曲区和 Kink 区, 主屈曲区角度为 $5^{\circ} \sim 15^{\circ}$, 屈曲角度越大则响应速度就越快, 但透光率会降低, 所以需要根据产品规格设置合理的屈曲角度。Kink 区角度比主屈曲区大, 一般设置为 $20^{\circ} \sim 30^{\circ}$ 。因为其对液晶的扭曲电场较大, 所以可以避免液晶在被按压时, 具有更强的定力, 从而避免按压黑纹的产生。和 AS-IPS 一样, 数据线的屈曲状设计, 延长了数据线的长度, 增加了数据线的 RC 时间常数。计算数据线的 RC 时间常数需要考虑数据线和上方 ITO 层 COM 线、两侧 G 层 COM 电极之间的耦合电容。

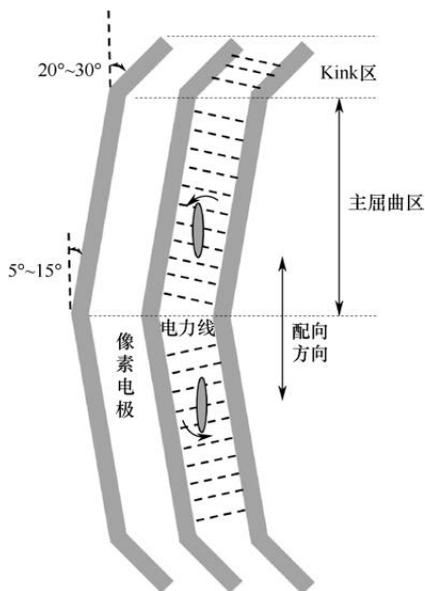


图 7-52 AFFS 屈曲角度与屈曲区设计

像素电极的个数与透光率正相关。ITO 像素电极个数与间距设定如图 7-53 所示, 对于已经确定的像素, 像素电极节距 P 越小, 则透光率越高, 根据产品的规格要求, 同时考虑工艺参数等限制, 最后确定 P 值。 P 值一般在 $5 \sim 10\mu\text{m}$ 。

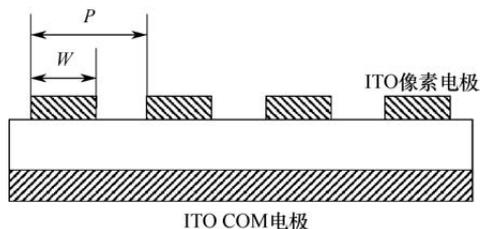


图 7-53 ITO 像素电极个数与间距设定



需要注意的是，像素电极宽度 W 也会进一步影响透光率，在保持 P 值不变下， W 越大，透过率就越小。ITO 像素电极宽度与透光率关系如图 7-54 所示，其中 ITO 像素电极宽度在 $1.6 \sim 2.0\mu\text{m}$ 会发生透光率突然下降，在设计时需要尽量避开此区域。

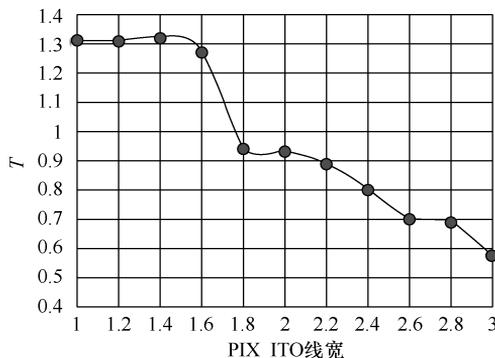


图 7-54 ITO 像素电极宽度与透光率关系

在确定像素电极宽度 W 和电极周期值 P 之后，可以确定锯齿电极的屈曲数。与 IPS 不同的是，AFFS 像素电极与 COM 电极之间存在较大的交叠面积，使 FFS 具有更大的存储电容，优势是其馈通电压相对较低，闪烁特性较好。但是在高频率下很难满足充电率要求。降低存储电容有以下两种方法：（1）增加 PAS 绝缘层的厚度，来降低存储电容的大小，同时需要考虑增加 PAS 膜厚引起的功耗增加问题；（2）共通电极设计成狭缝状，减少像素电极与 COM 电极的完全交叠面积。

2. 设计案例

设计 32UHD 像素的具体结构与尺寸前，首先需确定 AFFS 显示屏一些的基本设计参数：盒厚 $d=3.4\mu\text{m}$ 、 $\varepsilon_{//}=12.5$ 、 $\varepsilon_{\perp}=3.5$ 、 $V_{\text{GH}}=24\text{V}$ 、 $V_{\text{GL}}=-8\text{V}$ 、 $V_{\text{dc}}=4.5\text{V}$ 、 $t_{\text{a}}=5\mu\text{s}$ 、 $t_{\text{i}}=2\mu\text{s}$ 。

32UHD 显示屏采用如图 7-55 所示的竖畴 AFFS 像素结构：像素电极采用竖畴设计，数据线屈曲角度与像素电极一致，扫描线与 C_{S} 线平行，横向穿过数据线；COM 电极通过 PAS 层接触孔连接 C_{S} 线。COM 电极整面覆盖显示区，所以像素电极与数据线和扫描线之间无间隔要求。为防止接触孔位置漏光，BM 需要完全覆盖此区域。

初步设计时首先假定一个合理的扫描线、数据线线宽，和 IPS 像素一样，



必须满足配线延迟的制约条件。然后,根据产品规格,设置最佳数量的像素电极屈曲数和像素电极的宽度,完成初版像素的绘制。根据初版像素提取像素电容 C_p 、存储电容 C_{st} 、TFT 宽长比 W/L 、扫描线和数据线 RC 负载,并进行电学仿真,最终满足充电率要求。在初步设计时进行结构尺寸的设定时,在满足各自的电学特性要求的情况下,要尽可能地获得最高的透光率。在满足透光率和充电率要后,还要进行像素的优化,尽量加大工艺的余量,经过多次优化设计,确定最终版的像素尺寸。32UHD 的最终像素结构与尺寸如图 7-56 所示。

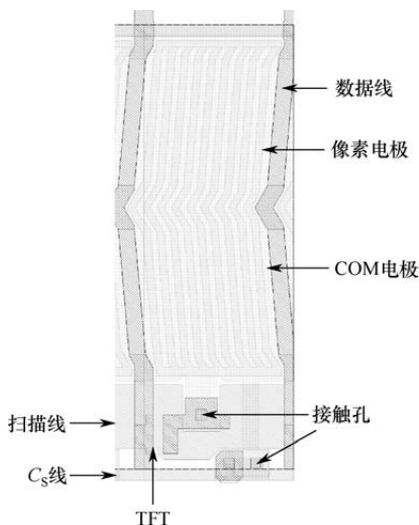
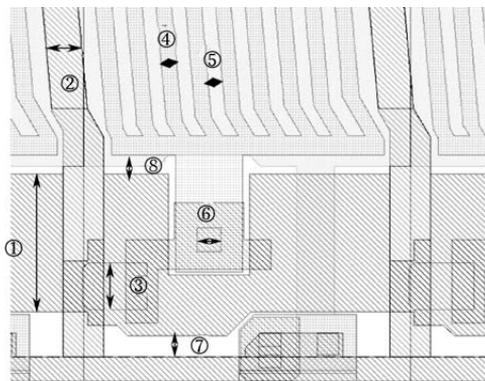


图 7-55 竖畴 AFFS 像素结构



①扫描线宽度;②数据线宽度;③TFT 沟道宽度;④像素电极宽度;⑤像素电极间隔;⑥接触孔宽度;⑦扫描线到 CS 线的距离;⑧像素电极到扫描线的距离

图 7-56 32UHD 的最终像素结构与尺寸



7.4.3 32UHD 显示屏设计

32UHD 的 AFFS 显示屏设计与 32HD 的 IPS 显示屏设计基本类似。本节结合 GOA 等技术介绍 32UHD 显示屏设计。

1. 显示屏单体设计

把 $60.53\mu\text{m}\times 181.59\mu\text{m}$ 大小的 AFFS 像素, 横向排列 3840 \times 3 个, 纵向排列 2160 个, 形成 $697.3056\text{mm}\times 392.2344\text{mm}$ 大小的 32UHD 显示屏的显示区。显示区外形线和 CF 外形线之间的边缘的上下左右四边都留有 5mm 的空间。边缘处的设计内容包括 GOA 电路、SW 开关、ESD 电路、端子接口、UV 照射区域的周边、显示屏用标记等功能块的设计。因为 CF 侧没有 ITO 层的 COM 面, 所以 32UHD 的显示屏周边无须进行 TFT 和 CF 导通设计。端子接口和 UV 照射区域的周边设计、显示屏用标记的设计, 都与 TN 设计类似。在 CF 外形线和 TFT 外形线之间, 设计 2.5mm 的距离, 用于端子块的设计。32UHD 的 D 端子块为 10 个, G 端采用 GOA 的电路设计。32UHD 显示屏的整体外形及其相关尺寸如图 7-57 所示。

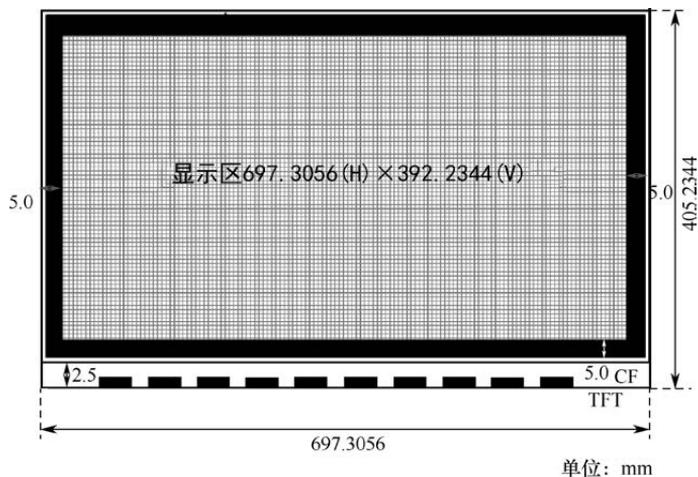


图 7-57 32UHD 显示屏的整体外形及其相关尺寸

在显示屏周边, 封框胶及各种标记和标尺的设计, 与 32HD 显示屏类似。32UHD 显示屏设计 GOA 机种边框区指的是面板显示区到玻璃边缘的区域, 主要包含分断领域、修复线及 COM 走线区、总线区, 以及 GDM 区域和虚



设像素区。图 7-58 给出了 32UHD 显示屏边框示意图。首先根据机种分辨率和频率信息，确定使用总线的数量，对于高分辨率和高频机种，为了降低总线延迟，一般需要使用 8CLK 信号输入，所以对于 32UHD 会使用 8CLK 总线驱动 GOA 器件。其次根据相似机种经验，初步确定总线线宽和 GDM 内部 TFT 的宽长比，并通过仿真确定是否满足充放电需求，当负载较大时需要增加总线线宽和 TFT 沟道宽度，此时对应 TFT 的尺寸也会相应地增大，会占用更大的边框。最终通过仿真确认总线区域宽度为 $1300\mu\text{m}$ ，GDM 区域为 $1200\mu\text{m}$ ，接着需要确定虚设像素区的宽度，其包含 CS 走线区、ESD 器件区和虚设像素单元，虚设像素单元为三分之一的像素宽度，CS 走线宽度一般为 $200\sim 500\mu\text{m}$ ，ESD 器件一般在 $100\mu\text{m}$ 以下，最终确定此区域的宽度为 $800\mu\text{m}$ 。分断区一般是固定尺寸，本机种设定为 $200\mu\text{m}$ ，主要考虑分断精度，避免金属线因为分断偏差出现缺损。最后确定 V_{com} 和修复线区域，根据产品需要设置修复线数量，并通过仿真确保修复线负载满足产品需求。32UHD 机种因为分辨率较高，线缺陷导致的不合格率增大，所以单边边框设置 6 根修复线，确定 V_{com} 线和修复线区宽度为 $1500\mu\text{m}$ 。同时需要注意的是，封框胶领域的金属线需要保证开口率大于 50%，以满足封框胶固化需要。

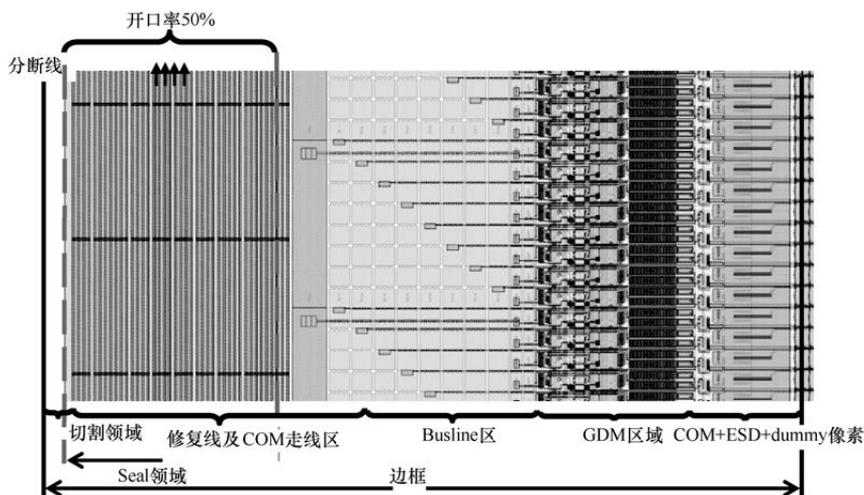


图 7-58 32UHD 显示屏边框示意图

同时，在显示屏单体设计阶段，需要同步考量显示屏成盒工艺。图 7-59 给出了 GOA 边框区断面图，主要包括 AA 到 Seal 领域边缘距离、封框胶领域、BM 空白区等尺寸设计。BM 空白区一般为固定值 $100\sim 200\mu\text{m}$ ，主要为



切割精度考量。封框胶领域根据机种尺寸不同会有明显差异，中大尺寸面板封框胶领域一般为 $1500 \sim 2000\mu\text{m}$ ，小尺寸一般小于 $1000\mu\text{m}$ 。显示区到配向膜边缘之间需要足够大，一般需求大于 $2000\mu\text{m}$ ，最小需要满足 $1000\mu\text{m}$ ，以保证 PI 可以完全覆盖显示区，对于 VA 机种配向膜到封框胶之间需要保持足够距离，一般要求大于 $1000\mu\text{m}$ ，若 PI 进入封框胶领域则会导致上下 COM 电极无法导通。AFFS 模式如果空间不足，则 PI 可以适当进入封框胶领域。对于需要使用 UV 固化的工艺，需要考虑 UV 掩膜版的放置位置，通常 UV 掩膜版边缘距离封框胶边缘需要大于 $1000\mu\text{m}$ ，以保证框胶充分固化。

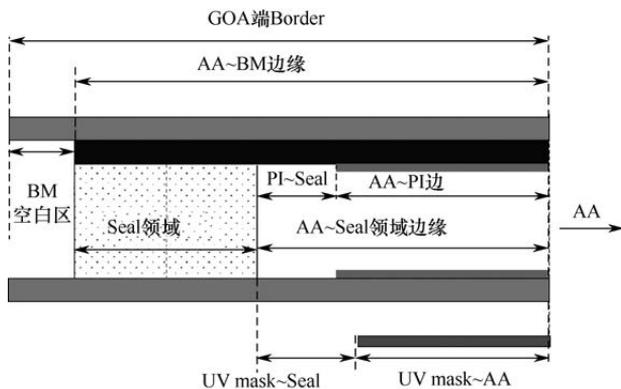


图 7-59 GOA 边框区断面图

显示屏目前已经进入无边框时代，主要特征是上偏光片会外扩玻璃，一般外扩 $0.2 \sim 0.4\text{mm}$ ，并通过涂胶的方式密封 CF 和 TFT 玻璃边缘。图 7-60 给出了无边框显示屏的边框区示意图，下偏光板会相应地内缩，留出 TFT 玻璃，通过双面胶的方式与背光模组粘黏。由于无前框遮挡，所以面板在设计上需要尽量避免因标记露出而导致的反光或漏光问题。

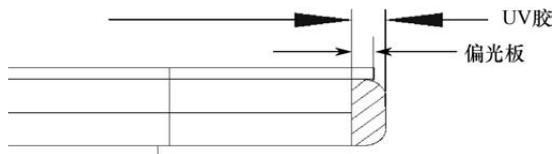


图 7-60 无边框显示屏的边框区示意图

2. 显示屏整体设计

下面以 G8.5 生产线为例介绍 32UHD 的整体设计。32UHD 在 G8.5 玻璃



基板上的布局如图 7-61 所示, G8.5 生产线的玻璃基板尺寸为 2500mm×2200mm, 一张玻璃基板可以切割 18 片 32UHD。用于 G8.5 生产线的掩膜版尺寸规格为 1200mm×1400mm。一张 1200mm×1400mm 的掩膜版可以放置三片 32UHD。曝光时掩膜版和玻璃基板的关系如图 7-62 所示, 其中箭头表示曝光的顺序。

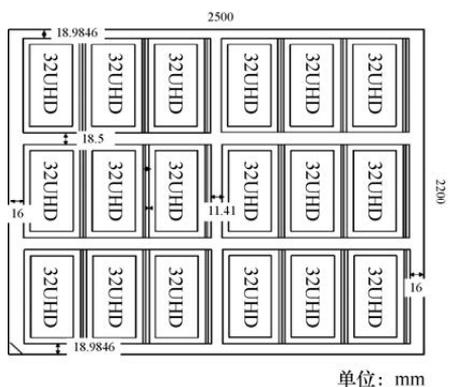


图 7-61 32UHD 在 G8.5 玻璃基板上的布局

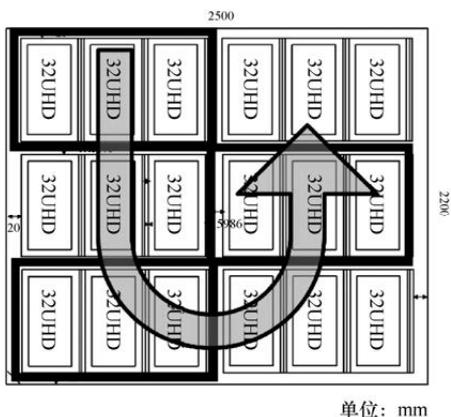


图 7-62 32UHD 曝光时掩膜版和玻璃基板的关系

7.5 IPS 残像的机理与对策

残像是长时间显示同一静止画面, 在改变显示内容后留下之前画面的现象。在所有的 TFT-LCD 显示模式中, 或轻或重地都存在残像问题。IPS 显示模式由于其特殊的平面电场结构, 残像问题相对其他显示模式更为突出。



7.5.1 IPS 残像的机理

残像评价画面与类别如图 7-63 所示。残像的评价一般采用棋格状画面，按照画面切换后出现的残像状态不同，分为面残像（Area Sticking）和线残像（Line Shape Sticking）两种。一般所说的残像指面残像。

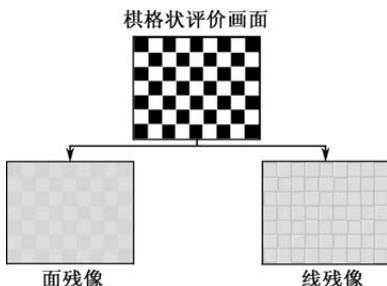


图 7-63 残像评价画面与类别

1. 残像的机理与分类

如图 7-63 所示的面残像，根据棋格状画面黑白显示区域残留部分相对亮度的不同，分为正残像和负残像。正负残像的定义如图 7-64 所示。全黑（第 0 灰阶）和全白（第 255 灰阶）区域因为驱动电压不同，分别形成大小不等的中心电压偏移量 b 和 c 。当两个区域的画面都显示第 51 灰阶时，原来黑白区域的电压偏移量分别和 51 灰阶的灰阶电压设计值 a 形成叠加。黑白画面区域的亮度可以分别用式（7-9）和式（7-10）进行定性表示。如果绝对值 $b > c$ ，则原来白画面区域的亮度更亮，形成正残像；如果绝对值 $b < c$ ，则原来黑画面区域的亮度更亮，形成负残像。

$$\text{原来黑画面区域亮度: } (a+c)^2+(a-c)^2=2(a^2+c^2) \quad (7-9)$$

$$\text{原来白画面区域亮度: } (a+b)^2+(a-b)^2=2(a^2+b^2) \quad (7-10)$$

形成残像的两个基本条件如图 7-65 所示：①驱动上存在直流偏置电压（简称 DC 偏置）；②显示屏内存在离子型不纯物。受到像素结构、工艺技术等限制，显示区会出现交流驱动不对称的地方，偏离对称中心的那部分电压就是 DC 偏置。由于显示屏内存在离子型不纯物，这个 DC 偏置就会吸引屏内的离子型不纯物，导致交流驱动不对称的地方形成残留 DC 偏置。这样，显示画面的部分区域中离子极性残留下来。取消显示画面后，由于残留 DC 偏置的作用，在显示下一个不同画面时，液晶分子受到离子的影响不能正确



保持设计所要求的排列状态, 看起来就像有前面显示画面的残留一样。只有经过很长时间, 等到电极上的残留极性散开后, 才能显示真实的下一个画面。残像会使新画面上出现重影, 从而降低对比度。

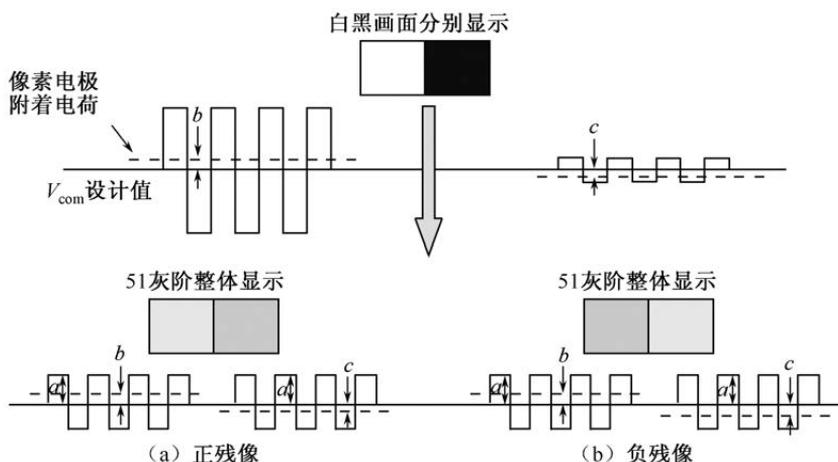


图 7-64 正、负残像的定义

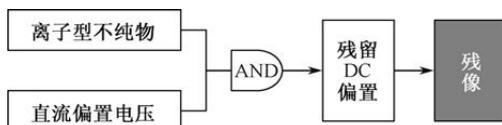


图 7-65 形成残像的两个基本条件

IPS 显示屏内离子型不纯物的来源如图 7-66 所示。在众多的离子型不纯物来源中, 最关键的是最终可能进入液晶层的各种离子型不纯物。IPS 的 CF 一侧没有像 TN 的 CF 那样具有一层可以屏蔽各有机层杂质进入液晶层的 ITO 薄膜, 因此 CF 有机层里的离子型不纯物比较容易进入液晶层。

IPS 显示屏内形成 DC 偏置的因素如图 7-67 所示。其中, 灰阶 DC 差和显示屏面内 DC 差的存在是各种显示技术的共同现象, 而结构 DC 差和 IPS 像素结构密切相关。不同灰阶显示时的液晶介电常数不同, TFT 开关的电流偏置不同, 所以在不同灰阶下的 DC 偏置就会有差异。在显示屏的不同位置上, 各种配线的信号延迟程度不同, 工艺不均引起的 TFT 开关特性不同。比如, 显示屏面内的馈通电压不同, 各处的 V_{com} (等效为交流驱动电压的中心值) 大小不同, 这些都是面内 DC 差的可能成分。在结构设计时, IPS 技术特有的像素电极、COM 电极的电极宽度和电极间距除要满足各种光学指标



外，还要考虑可能引起的残像问题。

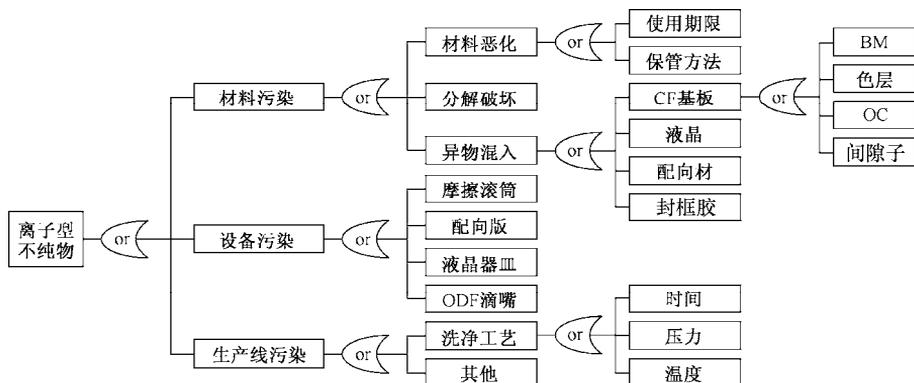


图 7-66 IPS 显示屏内离子型不纯物的来源

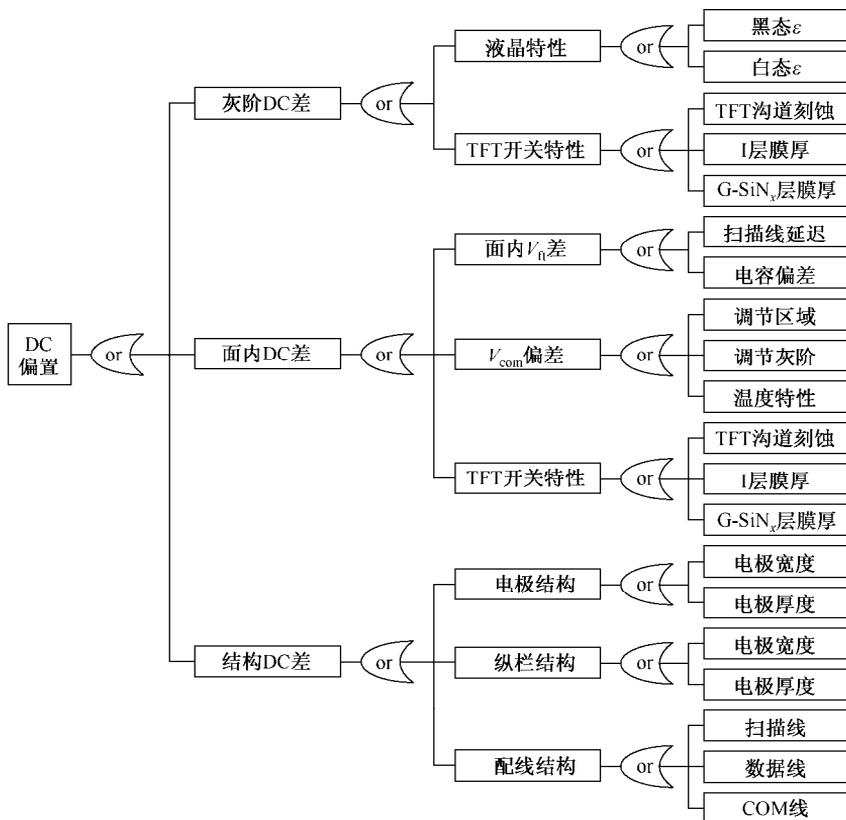


图 7-67 IPS 显示屏内形成 DC 偏置的因素



2. IPS 残像严重的原因

影响 IPS 残像的主要原因是横向电场结构和高 $\Delta\epsilon$ 液晶材料。

IPS 横向电场诱导正负离子的机理如图 7-68 所示。IPS 的电极在面内呈间隔分布, 电场在面内呈不均一分布, 很容易形成横向 DC 偏置。此外, IPS 的 CF 基板上没有 TN 那样的 ITO 屏蔽层, 如果在 CF 的有机层上存在电荷聚集, 那么这些电荷和 TFT 基板上的电极之间就容易形成纵向 DC 偏置。在一定的环境下, CF 有机层、配向膜、封框胶等材料所含的离子型不纯物都可能在这些 DC 偏置的影响下, 在显示屏内形成横向或纵向的残留 DC 偏置。

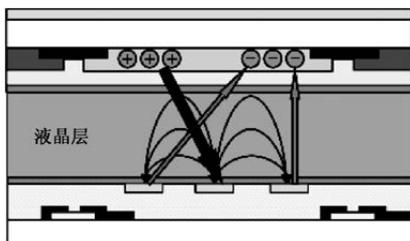


图 7-68 IPS 横向电场诱导正负离子的机理

为了不降低 IPS 像素的开口率, 像素电极和 COM 电极之间的距离不可能设计得很小。所以, 为了提高响应速度、降低驱动电压, IPS 一般采用高 $\Delta\epsilon$ 的液晶。从提高响应速度的角度考虑, $\gamma_1/\Delta\epsilon$ 比值越小越好。 $\Delta\epsilon$ 与 γ_1 关系如图 7-69 所示。虽然 CN 系的 $\gamma_1/\Delta\epsilon$ 比值相对较小, 但是 CN 系液晶存在污痕等缺点, 所以 IPS 不用 CN 系液晶。另外, 1F 系和 2F 系液晶的 $\Delta\epsilon$ 做不大, 3F 系液晶中带 (负) 极性的 -F 基较多, 液晶分子的极性较强 ($\epsilon_{//}$ 较大), 所以 IPS 选用 3F 系液晶。提高 IPS 液晶 $\Delta\epsilon$ 值的方法有: ①强化液晶两头的基团极性, 通过提高 $\epsilon_{//}$ 的值来提高 $\Delta\epsilon$; ②采用不同的液晶分子中心核, 从环己烷、苯环到嘧啶环, $\Delta\epsilon$ 依次增大。随着 $\Delta\epsilon$ 的增大, 液晶分子对显示屏内的残留 DC 就更加敏感。

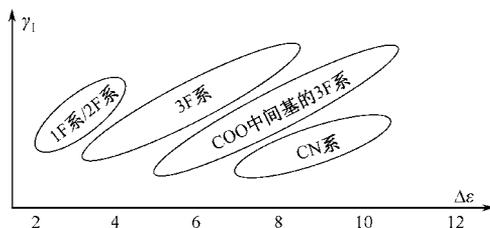


图 7-69 $\Delta\epsilon$ 与 γ_1 关系



此外, 高分辨率 IPS 显示屏需要更高的背光源亮度, 高背光源亮度会加重 TFT 开关漏电流, 加剧灰阶 DC 差和面内 DC 差。高背光源亮度还会激活更多的离子型不纯物移动到液晶层中, 从而更容易出现残像。

7.5.2 离子型不纯物分析

混入显示屏的离子型不纯物主要是设备和材料使用时引入的离子型不纯物。配向版、摩擦滚筒、盛液晶器皿等工具污染后容易引入离子型不纯物。容易混入离子型不纯物的显示屏材料主要是液晶、封框胶、彩膜的色层、配向膜等。材料的保管方法和使用期限不符合要求, 容易形成离子型不纯物; TFT 基板和 CF 基板在各自的洗净工程中由于时间、压力、温度等条件不合适, 容易引入离子型不纯物; 生产线时断时续也容易引入离子型不纯物。

1. 液晶的影响

液晶是有机物, UV 照射和高温环境会导致液晶分子的分解或破坏。液晶分子本身发生分解, 或者由于其他原因导致分子被破坏, 就会形成离子型不纯物。IPS 用-F 基化合物液晶分子, 分解后会生成 $-C_3H_7$ 基、 $-CH_2$ 基、-F 基等离子型不纯物。

液晶分解成离子的分析实验如图 7-70 所示。通过分析液晶内部的离子类型, 可以确认液晶分子是否发生分解或破坏。对残像不合格的显示屏与残像合格的显示屏分别进行高温加热与 UV 照射, 验证两块显示屏的液晶分子分解量是否不同。离子型不纯物的分析法有阴离子分析法和阳离子分析法。先分析液晶中含有的有机离子数量, 再分析与液晶分子有关的无机离子数量。液晶分子的分解程度可以通过选择不同温度和不同能量的 UV 光来设定。受破坏的速度可以通过测量 A、B、C 区域在不同时间(如 10 分钟、20 分钟、30 分钟)的分解量来分析。

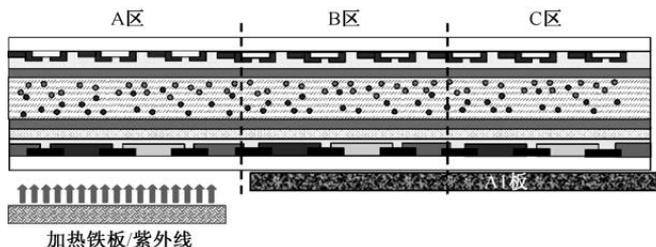


图 7-70 液晶分解成离子的分析实验



2. 封框胶的影响

封框胶是和液晶材料直接接触的有机物,封框胶内的离子型不纯物容易导入液晶层。对于 ODF 工艺所用的封框胶,需要具备如下条件:

- (1) 合适的黏度;
- (2) 较高的热寿命;
- (3) 没有大颗粒混入(封框胶材料不纯会直接引入离子型不纯物);
- (4) 对液晶的污染性小(需要检验封框胶与液晶的兼容性);
- (5) 合适的 UV 硬化性(UV 硬化不充分容易引入离子型不纯物);
- (6) 合适的热硬化性(热硬化不充分容易引入离子型不纯物);
- (7) 良好的接着性。

因此,封框胶要进行充分的 UV 硬化和热硬化,使封框胶分子充分结合,并形成紧密的网状结构。这样,封框胶中可能存在的离子型不纯物就很难进入液晶层里面。

3. CF 的影响

CF 中的覆盖层 OC、黑色矩阵 BM、RGB 色层都含有树脂成分。树脂,特别是掺杂了各种颜料的树脂(BM 和 RGB 色层),更容易引入离子型不纯物。

评价 CF 内离子析出的实验如图 7-71 所示:把显示屏解体后,使用 CF 侧的样品在甲基邻苯二酚溶剂中进行试验。首先通过控制加热温度控制离子型不纯物的析出速度,再通过分析不同时间(10 分钟、20 分钟、30 分钟)的析出量,可以分别对配向膜和 CF 中的离子进行指定析出分析。用阴阳离子分析方法,通过比较残像不合格显示屏与残像合格显示屏的析出速度,验

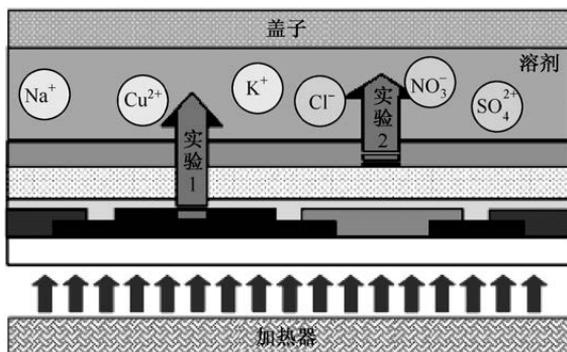


图 7-71 评价 CF 内离子析出的实验



证 CF 中不纯物析出性是否不同。除分析配向膜中含有的无机离子的数量外，还要分析从 CF 析出的无机离子的数量。

提高 CF 的后烘温度可以改善残像。利用颜料分散法制造的 CF，在树脂中分散着颜料。一开始，树脂和颜料没有进行键合反应，树脂的桥接键相互连接，把颜料“关”在树脂里面。如果后烘不充分而留下未反应的树脂桥接键，那么颜料中的金属元素或附着的不纯物就会从这些未充分反应的桥接键中“跑”到外面去。提高后烘温度或进行再一次烘焙，未反应部分的桥接键就会连上，从而减少不纯物的析出。后烘要把握好温度和时间，否则 RGB 色层的颜色会变淡。图 7-72 比较了强化 CF 后烘前后的颜料异物析出难易度。



图 7-72 强化 CF 后烘前后的颜料异物析出难易度

此外，CF 上的柱状间隙子经过配向膜涂布、摩擦等工程后可能发生机械损伤，以及在摩擦后会在周边掉渣，对液晶形成污染。所以，同样要明确柱状间隙子的工艺能力、材料强度等指标。

4. 配向膜的影响

配向膜是影响残像的关键因素。配向膜在 DC 偏置下会选择性地吸附液晶中的不纯物离子，形成残留 DC 偏置。IPS 用配向膜的配向规制力强、预倾角小于 2° ，电压保持率 V_{HR} 大于 90%，残留电压低。配向膜的膜质、膜厚、配向强度都会影响配向膜的工作效果。为提高电压保持率、改善残像，配向膜中不能有强极性基。如果配向膜的极性大、电阻率低、电压保持率低、带有强极性基，则将吸附更多的不纯物离子，形成更强的残留 DC 偏置。

配向膜吸附不纯物离子的程度，可以通过估算配向膜引入的不纯物离子占液晶分子总数的比重进行说明。配向膜吸附离子型不纯物原理如图 7-73 所示。根据电容公式 $C = \epsilon_0 \epsilon S / d$ 和电量公式 $Q = CV$ ，可得电容两端电压 $V = Qd / \epsilon_0 \epsilon S$ 。设定单位面积上的电量为 σ (C/m^2) $= Q/S$ ，把 σ 代入电压公式后得 $V = \sigma d / \epsilon_0 \epsilon$ 。设定配向膜厚度 $d = 8 \times 10^{-8}$ (m)，并且 $\epsilon_0 = 8.85 \times 10^{-12}$ ($CV^{-1}m^{-1}$)、 $\epsilon = 4.6$ ，则电压和单位面积电量的关系为 $V = 1.97 \times 10^3 \sigma$ 。假设 $V = 1.5V$ ，则



$\sigma=7.61 \times 10^{-4} \text{ (C/m}^2\text{)}$ 。假设离子等效为 1.5 价离子,这时的离子数为: $1.5 \times (\sigma/e) = 7.13 \times 10^{15} \text{ (ions/m}^2\text{)}$, 其中 $e=1.602 \times 10^{-19} \text{C}$ 。盒厚为 $4 \mu\text{m}$ 的液晶中, 聚集的离子数量为: $(7.13 \times 10^{15}) / (4 \times 10^{-6}) = 1.78 \times 10^{21} \text{ (ions/m}^3\text{)} = 1.78 \times 10^{15} \text{ (ions/cm}^3\text{)}$ 。液晶分子数若为 $1.0 \times 10^{21} \text{ (ions/cm}^3\text{)}$, 那么不纯物离子和液晶分子之比为 1.78ppm。

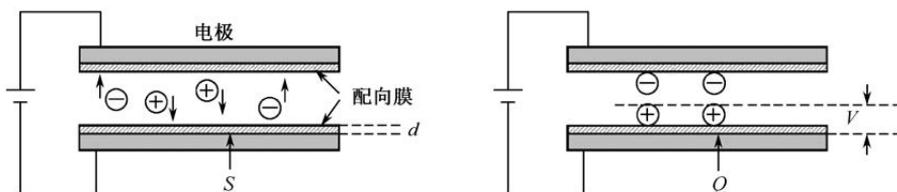


图 7-73 配向膜吸附离子型不纯物原理

精确把握配向膜对残像的影响程度, 可以通过配向膜亚氨化率分析实验、配向膜表面无机污染分析实验、配向膜离子吸附力分析实验进行评价。配向膜亚氨化率分析就是确定亚氨化数和聚酰胺酸中的苯环数之比。亚氨化率不同, 配向膜的组成就不同, 离子型不纯物透过配向膜的容易程度就不同, 从 CF 析出的不纯物通过配向膜渗到液晶层中的量就不同, 残像级别也就不同。亚氨化数就是生成亚氨 (C-N-C) 结合的数目。C-N-C 结合过程如图 7-74 所示。C-N-C 结合越充分, 配向膜中吸附离子的成分就越少。实验通常是把残像不合格的显示屏和残像合格的显示屏分别进行配向膜成分的亚氨化率比较分析。测定可用红外傅里叶分光测定装置 FT-IR, 检验可用红外检测器 DTGS, 测定方法称为反射/吸收光谱测定法。

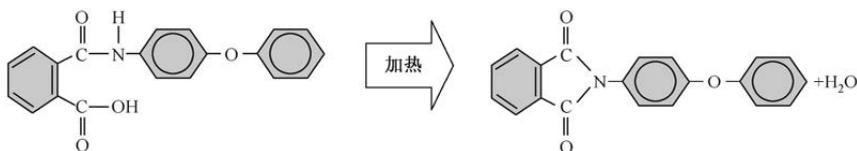


图 7-74 C-N-C 结合过程

信赖性实验后显示屏的污染会增加, 而残像和污染量有关。可以通过配向膜表面无机污染分析实验来验证信赖性实验与残像的关系: 残像不合格的显示屏对污染的屏蔽能力差, 残像合格的显示屏污染物析出困难。配向膜表面无机污染分析实验如图 7-75 所示: ①用阴阳离子分析方法, 把残像不合格的显示屏和残像合格的显示屏分别进行 24 小时的残像实验;



②把显示屏解体后，测量 TFT 基板和 CF 基板的配向膜表面和液晶中的无机离子的量；③通过比较显示屏内无机污染成分的量来验证信赖性实验与残像的关系。

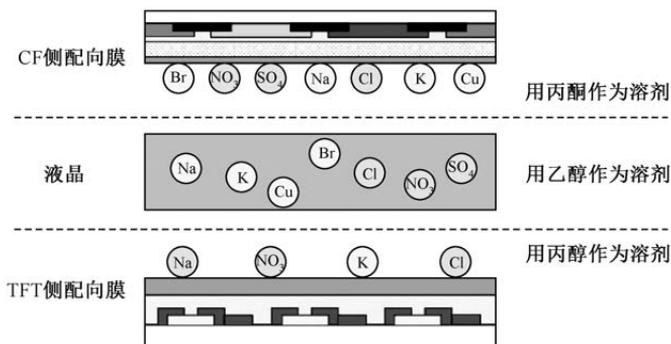


图 7-75 配向膜表面无机污染分析实验

受到污染的显示屏，在 DC 偏置的作用下会在配向膜上吸附一定量的离子型不纯物。解除 DC 偏置后，配向膜对这些离子的吸附能力影响残像残留时间的长短。为了确认残像与配向膜吸附能力的关系，可把残像不合格的显示屏和残像合格的显示屏分别进行配向膜离子吸附能力（用离子型不纯物的吸附率来表示）的比较分析。配向膜离子吸附能力分析步骤如图 7-76 所示，相应的配向膜离子吸附能力实验过程如图 7-77 所示。测得的吸附污染量和残留污染量的两者之比就是离子型不纯物的吸附率。

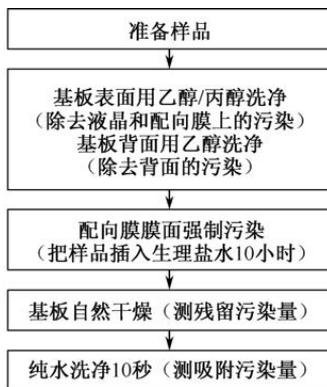


图 7-76 配向膜离子吸附能力分析步骤

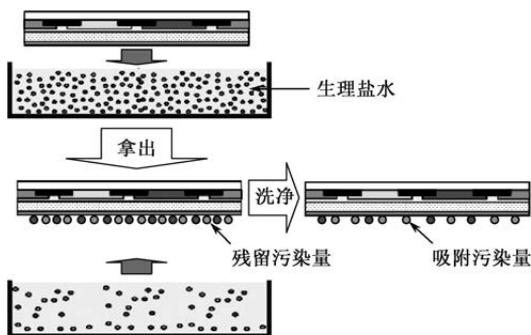


图 7-77 配向膜离子吸附能力实验过程

增加可溶性聚酰胺成分可以作为配向膜改善残像的对策。存在 DC 偏置的电场时,配向膜吸收不纯物离子而导致极化。聚酰胺酸吸收的离子,在 DC 偏置解除后难以分离,而可溶性聚酰胺吸附的离子,在 DC 偏置解除后容易分离。所以,采用可溶性聚酰胺成分大的配向膜,可以改善残像。可溶性聚酰胺是通过溶质析出的方式沉淀聚酰胺生成配向膜的。沉淀下来的成分 100% 是聚酰胺。但是,沉淀物很软、不结实、易受损。所以,配向膜需要设计合适的聚酰胺酸和可溶性聚酰胺的配比。

7.5.3 残留 DC 分析

引起残留 DC 的因素主要有馈通电压差、BM 和总线间的偏置电压、锯齿电极宽度、TFT 特性的影响等。

1. 馈通电压差

根据馈通电压公式,不同灰阶的液晶电容 C_{lc} 不同,显示屏面内不同位置的扫描线信号延迟差异引起 ($V_{GH}-V_{GL}$) 不同,所以在不同灰阶和面内不同位置都会出现馈通电压差 ΔV_{ft} 。

显示屏的 V_{com} 电压是在中间灰阶画面下调节的。由于不同灰阶的馈通电压不同,非中间灰阶显示时正负像素电压的中心和 V_{com} 发生偏离,形成灰阶 DC 偏置。从而导致残像、FRC 噪声等不良现象。改善灰阶 ΔV_{ft} 的方法包括使用 $\Delta\epsilon$ 小的液晶、增大 C_s 、灰阶补正。 $\Delta\epsilon$ 小的液晶,灰阶 ΔV_{ft} 小,液晶对各种 DC 偏置成分不敏感。液晶的 $\Delta\epsilon$ 小,响应速度慢,而 IPS 的响应速度规格往往比灰阶 ΔV_{ft} 的改善还要重要,所以要在保证响应速度的前提下采用改对策。根据馈通电压公式,如果分母中的 C_s 成分大,则不同灰阶的 C_{lc} 变化



对馈通电压值影响不大。灰阶补正只在黑灰阶和白灰阶的 ΔV_{ft} 超出一个容忍值时使用。图 7-78 给出了灰阶补正原理。如图 7-78 (a) 所示, 灰阶补正前, 灰阶电压对应的正负极性像素电压中心值 V_{dc} 依次偏小。对应的灰阶补正如图 7-78 (b) 所示, 依次增加接近 V_{dc} 的灰阶电压值, 把原本依次偏小的 V_{dc} 拉回到虚线所示的标准 V_{dc} 值。

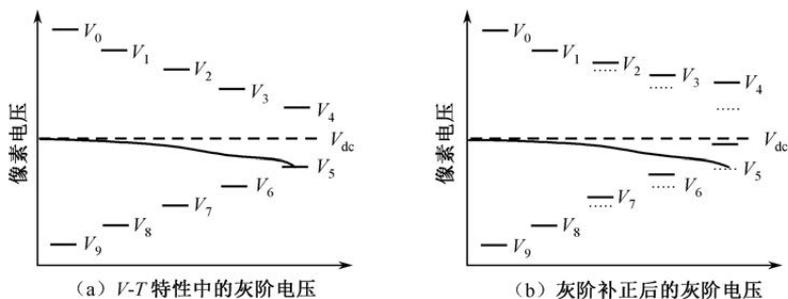


图 7-78 灰阶补正原理

随着扫描线延迟增大, 在设计好的关断时间点上, V_{GL} 并没有马上下降到理想的电压值, 而是停留在一个比较大的值上。这个值和 V_{GH} 的差值没有像显示屏左边的那么大。差值是从左到右依次减小。在寄生电容 C_{gs} 的作用下, 差值对像素电压 V_p 的影响依次减小。所以, 面内 ΔV_{ft} 从左到右依次减小, 形成面内 DC 偏置, 导致残像。面内 ΔV_{ft} 的改善措施与闪烁对策是一样的。

2. BM 和总线间的偏置电压

数据线上的有效电压 (又称均方根电压) 等效为像素电极的中心电压 V_{dc} , 理论上 $V_{dc}=V_{com}$ 。假设 $V_{dc}=V_{com}=6V$, 扫描线绝大部分时间工作在 $-6V$ 的关断状态。且信号线、扫描线和 COM 线 (包括 COM 电极) 的面积之比为 $1:2:2$, 整体而言, 信号线、扫描线和 COM 线三总线感应到 BM 层的电压值近似为 $-6V$ 。BM 层含有碳的成分, 总线在 BM 层上感应出的电荷会进一步在 RGB 色层上感应出极性相反的电荷。BM 和总线间的偏置电压形成纵向电场如图 7-79 所示。如图 7-79 (a) 所示, 在色层上积累的电荷会和 TFT 侧的 COM 电极或像素电极形成纵向 DC 电场, 对 IPS 横向工作电场的扰动明显。如图 7-79 (b) 所示, 纵向 DC 电场会把液晶中的离子吸附到配向膜, 形成残留 DC 偏置, 从而引起残像。

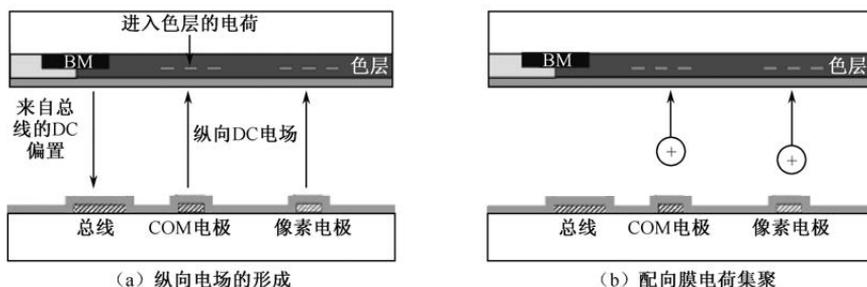


图 7-79 BM 和总线间的偏置电压形成纵向电场

用低电阻率的液晶来削弱如图 7-79 所示的纵向电场,可以改善残像。在液晶中添加特定的单体来降低液晶电阻率的技术叫液晶掺杂技术。掺入液晶的单体与液晶中的微小离子不同,单体的大小和液晶分子相近,所以不会对液晶的极性造成不利影响。低电阻率液晶削弱纵向电场的原理如图 7-80 所示,使用低电阻率液晶,可以增加流动的电荷,屏蔽 BM 处的纵向电场,减轻 BM 电势的影响,但液晶的电压保持率同时也下降。与 TN 相比,IPS 本身的电压保持率就高,因为 C_s/C_c 的比值较大。液晶电阻率在 $10^{11} \sim 10^{12} \Omega \cdot \text{cm}$,可以起到抑制(屏蔽)纵向电场的效果,同时,也不至于使 IPS 的电阻率太低。这项技术虽然可以在一定程度上改善 IPS 残像,但也会产生一些不良反应,比如闪烁和黑色污痕等会加重。

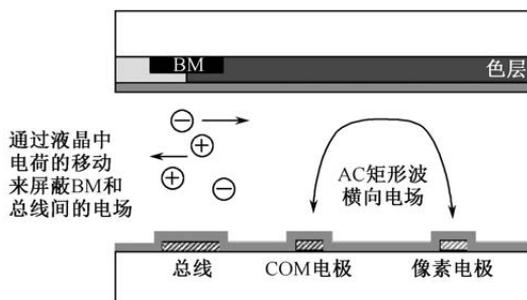


图 7-80 低电阻率液晶削弱纵向电场的原理

还可以用增厚 CF 侧的 OC 层来削弱纵向电场。增厚 OC 层有如下好处:①加强对色层中杂质离子的阻挡,减少离子对液晶的污染;②横向电场进入色层的强度减弱,使色层与 BM 层的离子移动减弱;③直接削弱纵向电场。



3. 锯齿电极宽度

IPS 像素的锯齿电极宽度影响残像，因为电极上聚集的离子型不纯物的量与电极宽度有关，并且锯齿电极的宽度和横向电场分布的均一性有关。减小锯齿电极的宽度，可以提高开口率，还可以改善残像。

受 IPS 显示屏内各种横向或纵向 DC 偏置的影响，TFT 基板侧的像素电极和 COM 电极上会聚集一定的离子型不纯物。聚集的电荷量 $Q=CV$ ， V 就是 DC 偏置电压。图 7-81 给出了锯齿电极宽度和电荷积累之间的关系。如图 7-81 (a) 所示，电极宽度大，则电容 C 大，从而导致聚集的电荷量 Q 较大，相当于在电极上方配向膜聚集的离子型不纯物多。离子型不纯物越多，DC 偏置解除后消散所需的时间就越长，残像越重。作为对比，如图 7-81 (b) 所示的窄锯齿电极上离子型不纯物积累的量就少，残像较轻。

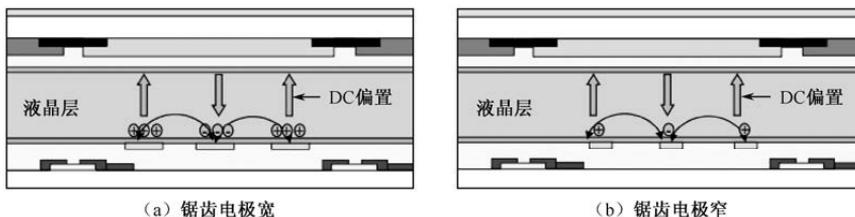


图 7-81 锯齿电极宽度和电荷积累之间的关系

IPS 是利用像素电极和 COM 电极之间的横向电场驱动液晶转动的。IPS 横向电场在面内呈不均匀分布。图 7-82 给出了锯齿电极宽度和电场均匀性之间的关系。如图 7-82 (a) 所示，IPS 像素内 A 和 B 处的电场分布不一样，容易在带电电极（或电荷聚积区域）的影响下，在显示屏内形成作用力不一样的 DC 偏置电场，从而更容易形成残像。如图 7-82 (b) 所示，减小锯齿电极的宽度，可以改善这种面内电场的均匀分布，有利于改善 IPS 残像。

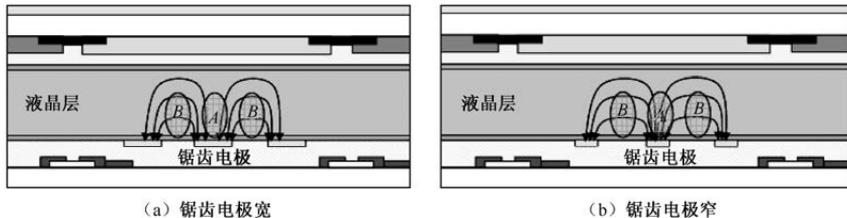


图 7-82 锯齿电极宽度和电场均匀性之间的关系



拉大锯齿电极的间距,可以改善 IPS 像素锯齿电极之间的电场分布均匀性,改善残像。因此锯齿电极间空栏大小的设计存在一个平衡问题。增大电极间距,可以改善 IPS 残像,还可以提高 IPS 开口率,但为了提高响应速度、降低驱动电压,则需要锯齿电极的间距小一点。所以,设计锯齿电极间距时,需要综合考虑响应速度、开口率和残像。

4. TFT 特性的影响

TFT 特性对残像的影响主要体现在 TFT 漏电流上。TFT 漏电流主要包括 TFT 沟道和背沟道本身存在的漏电流,以及光照引起的漏电流。

TFT 开关的源漏极金属相当于一个 DC 偏置,会把液晶中的离子型不纯物,特别是液晶掺杂技术中的单体,吸附在 TFT 背沟道上,形成背沟道效应。IPS 属于常黑模式,白灰阶的驱动电压比黑灰阶的驱动电压要大。因此,白灰阶所吸附的电荷比黑灰阶的要多,白灰阶对应的漏电流比黑灰阶的要大,白灰阶的 DC 偏置也比黑灰阶的要大。根据图 7-64 对正负残像的定义,由于白灰阶的 DC 偏置 b 大于黑灰阶的 DC 偏置 c ,所以形成正残像。正帧的像素电极电压比数据线上的有效电压要大,负帧的像素电极电压比数据线上的有效电压要小。同时,保持期间还会受到显示屏内各种 DC 偏置的影响,正负帧的保持电压上会施加新的不同 DC 偏置。这种正负帧保持不对称所引起的残像既可能是正残像,也可能是负残像。在漏电流大于设计目标时,正负帧保持不对称引起残像的可能性比较大。

改善漏电流的方法有增大栅极绝缘层厚度、减小 a-Si 层厚度、调节 V_{GL} 电压、改善背沟道刻蚀量、设计 TFT 开关屏蔽层、采用特殊 a-Si 岛图案等。

在 V_{GL} 工作范围内的漏电流大小和 TFT 的栅极绝缘层厚度有关。如果残像不合格的显示屏漏电流大,则可以通过调节栅极绝缘层的厚度加以改善。在 TFT 关态,无论是背沟道引起的电子导电,还是前沟道引起的空穴导电,都遵守公式 $I_{off}=V/R$ 。减少 a-Si 层厚度,使 a-Si 薄膜里的光生载流子数量变小,从而使漏电流相应变小。光照后的 TFT 特性曲线一般都是往左上方偏移,所以如果把关断电压 V_{GL} 往左调节,就可以改善 TFT 开关的工作特性。残像恶化时,还可检查 TFT 背沟道是不是刻蚀过浅,因为背沟道刻浅也容易引起大的漏电流。

在 TFT 开关上设计带有 COM 电位的 ITO 屏蔽层,可以消除不同灰阶下 TFT 背沟道吸附离子型不纯物的能力差异。屏蔽层虽然可以消除不同灰阶下



的漏电流差异,但 COM 电压的持续存在会使 TFT 开关特性 (I_{on}/I_{off} 之比) 恶化。对于不同起因的漏电流,可以采用如图 7-83 所示的特殊的 a-Si 岛图案。如图 7-83 (a) 所示的不遮光蝶状 a-Si 岛图案可以很好地控制 a-Si 岛边上的漏电流,但是见光部分的光照漏电流比较大。如图 7-83 (b) 所示的全遮光蝶状 a-Si 岛图案消除了光照漏电流,但不能有效控制 a-Si 岛边上的漏电流。如图 7-83 (c) 所示的半遮光蝶状 a-Si 岛图案在降低光照漏电流和控制 a-Si 岛边上漏电流方面可以有选择地进行设计。

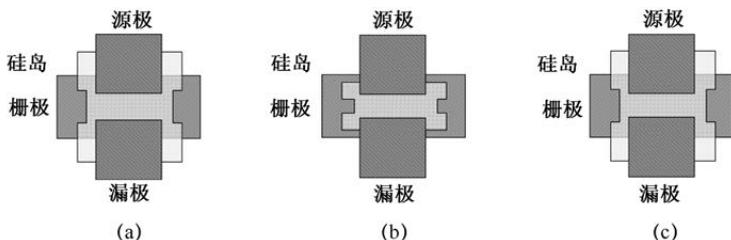


图 7-83 特殊的 a-Si 岛图案

5. 其他

扫描线整体来看呈负电势,并且负电势比较强,会干扰开口区域靠近扫描线一侧的液晶,引起边界液晶的向错现象,导致残像恶化。为屏蔽扫描线负电势的干扰,可采用如表 7-5 所示的结构 11 和结构 12,在扫描线的上方设计带有 COM 电位的 ITO 屏蔽层。

如果 V_{com} 在显示屏面内分布不一致,则直接影响面内像素电压上 DC 偏置的不一致。导致 V_{com} 面内分布不均的直接因素是 COM 延迟,导致 V_{com} 面内分布不均的间接因素是环境变化。例如,在信赖性实验或老化实验后, V_{com} 电压会发生变化。各种条件下引起的 V_{com} 变化量将直接影响残像的严重程度。因为 V_{com} 存在面内 DC 分布,所以使 COM 电压偏离了残像最轻时的 V_{com} 值。但是,把 V_{com} 重新调节到闪烁最小的位置时,残像明显得到改善。因此,需要进行最小 COM 线延迟的配线设计,甚至可以过滤某些图案的老化实验。

7.5.4 线残像的机理与对策

线残像的产生也必须具备 DC 偏置电压和离子型不纯物这两个必要条件。如图 7-63 所示,线残像发生在黑白图案的边界,是一种边界残像。一般地,在 IPS 常黑模式,线残像位置往往出现在黑白边界的黑色区域;在 TN



常白模式,线残像位置往往出现在黑白边界的白色区域。图 7-84 给出了线(边界)残像的透光率变化。如图 7-84 (a) 所示,开始时黑白显示边界的透光率变化很平稳,当调到如图 7-84 (b) 所示的中间灰阶时,边界的透光率发生波动。透光率波动的地方就是电压起伏的地方。

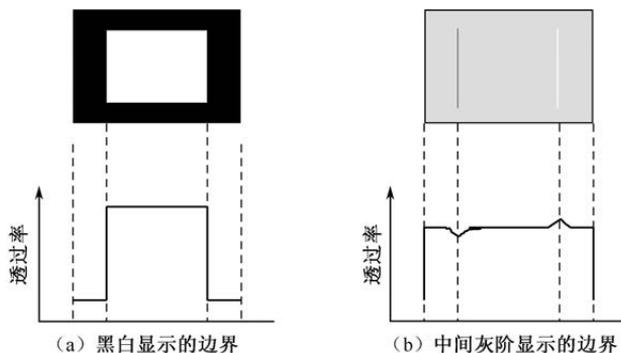


图 7-84 线(边界)残像的透光率变化

因为线残像发生在边界,所以说明黑白显示区域之间存在一个 DC 偏置电压。边界残留 DC 偏置形成机理如图 7-85 所示,DC 偏置电压的存在促使离子型不纯物向边界聚集,形成残留 DC 偏置。切换到中间灰阶后,残留 DC 偏置使边界处的像素电压发生起伏,从而改变这里的透光率,形成线残像。DC 偏置电压可能来自黑白灰阶之间的馈通电压差,也可能来自边界 TFT 特性差异带来的电压差,还可能来自边界处数据线等效电压差等。

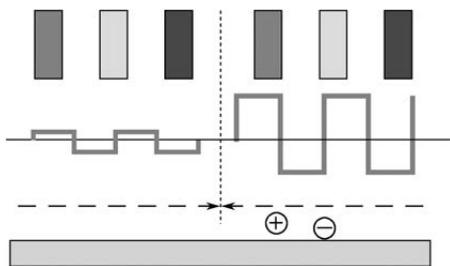


图 7-85 边界残留 DC 偏置形成机理

作为线残像的对策,除降低边界处的电压差外,还要选用电荷保持能力高的配向膜材料来加强 PA-SiN_x 层的绝缘能力,以及使用稳定性好的液晶材料等。通常,介电常数各向异性 $\Delta\epsilon$ 小的液晶材料,不容易出现线残像,分子结构稳定、不容易发生分解的液晶材料也不容易出现线残像。



本章参考文献

- [1] Lee, S. H, Lee, S. L, Kim, H. Y. Electro-optic characteristics and switching principle of a nematic liquid crystal cell controlled by fringe-field switching[J]. Applied Physics Letters, 1998, 73(20):2881.
- [2] Seung Hee Lee, Hyang Yul Kim, Seung Min Lee,et.al. Ultra-FFS TFT-LCD with super image quality, fast response time, and strong pressure-resistant characteristics[J]. Journal of the Society for Information Display, 2002, 10(2):117-122.
- [3] Seung-Won Oh, Jong-Min Baek, Jung-Wook Kim,et al. Dependence of image flicker on dielectric anisotropy of liquid crystal in a fringe field switching liquid crystal cell[J]. Japanese Journal of Applied Physics, 2016, 55(9):094101.
- [4] Zhibing Ge, Xinyu Zhu, Thomas X. Wu,et al. High - transmittance in - plane - switching liquid - crystal displays using a positive - dielectric - anisotropy liquid crystal[J]. Journal of the Society for Information Display, 2006, 14.
- [5] Yan Li, Zhibing Ge, Ruibo Lu,et al. Fast-response liquid-crystal displays using crossed fringe fields[J]. Journal of the Society for Information Display, 2008, 16(10):1069-1074.
- [6] M. S. Kim, Y. H. Jeong, S. M. Seen,et al. Study on Reverse Twist Depending on Rubbing Direction for Fringe-Field Switching Mode[J]. Japanese Journal of Applied Physics, 45(3):1749-1751.
- [7] Zhibing Ge, Shin-Tson Wu, Seong Su Kim,et al. Thin Cell Fringe-Field-Switching Liquid Crystal Display with a Chiral Dopant[J]. Applied Physics Letters, 2008, 92(18):181109-181109-3.
- [8] Jun-Hee Park, Seung-Won Oh, Jae-Won Huh,et al. Four-Domain Electrode Structure for Wide Viewing Angle in a Fringe-Field-Switching Liquid Crystal Display[J]. Journal of Display Technology, 2016, 12(7):667-672.
- [9] Oh-e Masahito, Kondo Katsumi. Electro-optical characteristics and switching behavior of the in-plane switching mode[J]. Applied Physics Letters, 1995, 67(26):3895-3897.
- [10] Je Hoon Song, Seung Hee Lee. A Single Gap Transflective Display using In-Plane Switching Mode[J]. Japanese Journal of Applied Physics, 2004, 43(9A-B): L1130-L1132.
- [11] Jin Seog Gwag, Kyunghwa Sohn, Young-Ki Kim,et al. Electro-optical characteristic of a chiral hybrid inplane switching liquid crystal mode for high brightness[J]. Optics Express, 2008, 16(16):12220-12226.



- [12] Cha Yun Jeong, Gim Min-Jun, Oh Kyunghwan, et al. In-Plane Switching Mode for Liquid Crystal Displays Using a DNA Alignment Layer[J]. *Acs Applied Materials & Interfaces*, 2015, 7(24):13627-13632.
- [13] Chiccoli C, Pasini P, Guzzetti S, et al. A Monte Carlo Simulation of an In-Plane Switching Liquid Crystal Display[J]. *International Journal of Modern Physics C*, 1998, 9(3):409-419.
- [14] Kajita, Daisuke. Wide-viewing angle in-plane switching liquid crystal displays for television applications using optical compensation technology[J]. *Journal of Electronic Imaging*, 2008, 17(1):013019.
- [15] Makoto Yoneya, Kishirou Iwasaki, Yasushi Tomioka, et al. Cell gap margin enlargement of in-plane switching mode liquid crystal displays using weak-anchoring effects[J]. *Applied Physics Letters*, 1999, 74(6):803-805.
- [16] Makoto Yoneya, Katsumi Kondo. Threshold behavior analysis of in-plane switching mode liquid-crystal cells with asymmetrical surface condition[J]. *Applied Physics Letters*, 1999, 74(23):3477-3479.
- [17] Lee G S, Kim J C, Yoon T. Optimization of Electrode Structure and Rubbing Angle in In-Plane-Switching Liquid Crystal Cell for Single-Gamma Transflective Display[J]. *Japanese Journal of Applied Physics, Part 1: Regular Papers and Short Notes and Review Papers*, 2007, 46(1):289-292.
- [18] Oka S, Kimura M, Akahane T. Electro-optical characteristics and switching behavior of a twisted nematic liquid crystal device based upon in-plane switching[J]. *Applied Physics Letters*, 2002, 80(10):1847.
- [19] Jiunn-Shyong Lin, Kei-Hsiung Yang, Shu-Hsia Chen. A high-aperture-ratio and low-crosstalk pixel structure design for in-plane-switching-mode TFT-LCDs[J]. *Journal of the Society for Information Display*, 2004, 12(4):533-537.
- [20] Kobayashi, Kazuya, Fujiwara, Taku, Oka, Shinichirou, et al. Amorphous In-Plane Switching Twisted Nematic Liquid Crystal Displays Fabricated without Rubbing Process Show a Wide Viewing Angle and Fast Response Characteristics[J]. *Japanese Journal of Applied Physics*, 2004, 43(4A):1464-1468.
- [21] Tadokoro T, Saiki T, Toriumi H. Two-Dimensional Analysis of Liquid Crystal Orientation at In-Plane Switching Substrate Surface Using a Near-Field Scanning Optical Microscope[J]. *Japanese Journal of Applied Physics*, 2003, 42(Part 2, No.1A/B):L57-L59.
- [22] Ken Sumiyoshi. Light Leakage Analysis of In-Plane-Switching Liquid Crystal Displays[J]. *Japanese Journal of Applied Physics*, 2009, 48(12):121601-121601-4.
- [23] Oka S, Kobayashi K, Toko Y, et al. Viewing Angle Characteristics and Cell Gap Tolerance of the In-plane Switching Twisted Nematic Mode[J]. *Japanese Journal of Applied Physics, Part 1: Regular Papers and Short Notes and Review Papers*, 2003, 42(5):2730-2734.



- [24] Yoneya, Makoto, Ohta, Masuyuki, Kondo, Katsumi. A robust design against comb electrode spacing variations for in-plane switching mode thin-film transistor liquid-crystal displays[J]. *Journal of Applied Physics*, 2005, 98(1):165.
- [25] Hsu J S , Lin Y H , Lin H C , et al. Thermally induced light leakage in in-plane-switching liquid crystal displays[J]. *Journal of Applied Physics*, 2009, 105(3):033503.
- [26] K. Kondo, S. Matsuyama, N. Konishi, et al. Material and component optimization for in - plane - switching (IPS) TFT - LCDs[J]. *Journal of the Society for Information Display*, 1998, 6(4):219-221.
- [27] K. T. Huang, Andy Chao, C. H. Yu. Image Sticking Analysis of Different Q-time LC Cell by Machine Vision[J]. *Sid Symposium Digest of Technical Papers*, 2007, 38(1):665-668.
- [28] Ye W , Yuan R , Dai Y , et al. Improvement of Image Sticking in Liquid Crystal Display Doped with γ -Fe₂O₃ Nanoparticles[J]. *Nanomaterials*, 2017, 8(5):1-13.
- [29] Kim H Y , Jeon Y J , Hwang J Y , et al. Residual DC characteristics in the IPS-LCD by capacitance-voltage hysteresis method on a polymer layer[J]. *Current Applied Physics*, 2002, 2(3):237-240.
- [30] Oh E Y , Baik S H , Sohn M H , et al. IPS - mode dynamic LCD - TV realization with low black luminance and high contrast by adaptive dynamic image control technology[J]. *Journal of the Society for Information Display*, 2005, 13(3): 215-219.
- [31] Seung Hee Lee, Hyang Yul Kim, Seung Min Lee, et al. Ultra-FFS TFT-LCD with super image quality, fast response time, and strong pressure-resistant characteristics[J]. *Journal of the Society for Information Display*, 2002, 10(2): 117-122.
- [32] Kim H Y , Jeon Y J , Hwang J Y , et al. Residual DC characteristics in the IPS-LCD by capacitance-voltage hysteresis method on a polymer layer[J]. *Current Applied Physics*, 2002, 2(3):237-240.
- [33] Oke R , Maruyama J , Murakoso T , et al. 8K4K IPS-LCDs with wide viewing angle, high frame frequency, wide color gamut, and stereoscopic[J]. *Optical Engineering*, 2018, 57(7):1-5.
- [34] Yamashita A , Toyotaka K , Oota M , et al. A 513-ppi FFS-mode LCD using technique for changing part of active layer of oxide semiconductor to transparent electrode[J]. *Journal of the Society for Information Display*, 2014, 22(4):216-227.
- [35] Kim Jung-Wook, Choi Tae-Hoon, Yoon Tae-Hoon, et al. Elimination of image flicker in fringe-field switching liquid crystal display driven with low frequency electric field[J]. *Optics Express*, 2014, 22(25):30586.



VA 显示原理与设计

VA 显示以其宽视野角和高对比度等优势，成为大尺寸 TV 用 TFT-LCD 的常见显示模式。根据结构和工艺的不同，形成了众多 VA 显示技术，但都存在斜视野角下的色偏现象。VA 色偏对策一般采用多畴像素结构。本章最后以 98 寸 QUHD 显示屏为例，介绍 VA 产品的基本设计理念。

8.1 VA 显示原理

VA 显示是一种垂直配向的常黑模式，像素受损时呈暗态，表现为一个“暗点”，对画面显示的影响小。VA 液晶和 IPS 液晶都是一轴性媒质，所以 VA 显示的许多光学原理和电学原理与 IPS 的一样。但 VA 显示采用负性液晶，在上下基板间施加一定电压后，从初始的垂直状态发生倾斜。所以，VA 显示具有一些与 IPS 不同的光学原理与电学原理。

8.1.1 VA 显示的透光率

VA 液晶分子属于一轴性媒质，透光率的影响因素和 IPS 显示一样，也是用式 (7-2) 表示。根据式 (7-2)，偏光板吸收轴与液晶分子长轴之间的方位角 $\psi=45^\circ$ 时，VA 显示的光利用效率最高。简化后的 VA 透光率公式如式 (8-1) 所示。根据式 (8-1)，对于单色光而言，影响 VA 透光率的只有液晶的 Δnd 值。VA 显示通过液晶分子在垂直方向上的转动改变液晶的 Δnd 值，VA 显示的液晶转动面与偏光板吸收轴之间的关系如图 8-1 所示。

$$T = \frac{1}{2} \sin^2 2\psi \sin^2 \frac{\pi \Delta nd}{2} = \frac{1}{2} \sin^2 \frac{\pi \Delta nd}{\lambda}, \quad \psi = 45^\circ \quad (8-1)$$

TFT-LCD 使用的是混合光源，根据式 (8-1)，不同波长光的透光率不同。



对于不同的 Δnd 值, VA 显示的透光率与波长的依存性关系如图 8-2 所示。在图 8-2 中, 除 $\Delta nd=0$ 的曲线外, 其他曲线都存在明显的起伏。随着 Δnd 的增大, 曲线的起伏越加明显, 即透光率与波长的依存性越明显。VA 在黑态显示时, 液晶分子直立, $\Delta nd=0$, 透光率与波长之间没有依存性, 黑态亮度理论上为 0。所以, VA 具有非常优秀的黑态, 对比度也非常高。但随着 Δnd 的增大, 透光率与波长的依存性增加。VA 显示经过 RGB 混色后的白平衡被打破, 显示效果存在不同程度的色彩偏差现象。

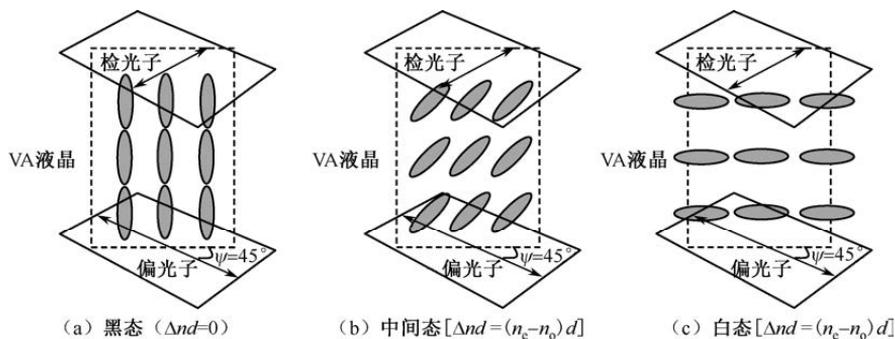


图 8-1 VA 显示的液晶转动面与偏光板吸收轴之间的关系

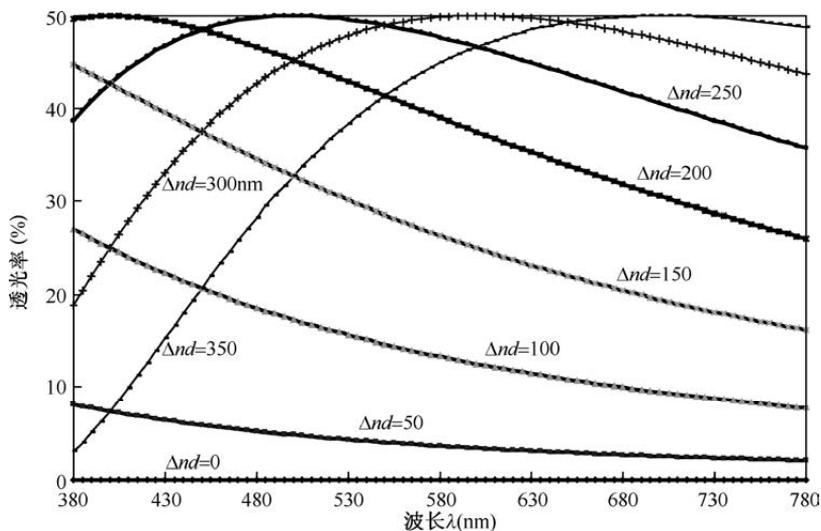


图 8-2 VA 显示的透光率与波长的依存性关系

从透光率角度考虑, Δnd 大一点好; 从色偏角度考虑, Δnd 小一点好。在平衡透光率与色偏后, 根据式 (8-1) 设定 VA 显示的最佳透光率参数。



8.1.2 VA 显示的光学原理

VA 显示的光学原理与 VA 液晶的 Δn 特性有关。基于 Δnd 特性, 分别说明亮度、对比度、视野角三个光学指标的光学原理。

1. 亮度

亮度是显示屏最大透光率与背光源亮度的乘积。通过 VA 的透光率分析, 可以设计产品亮度。但是, 单纯依靠透光率式 (8-1) 还不能确定 VA 产品的实际亮度。VA 显示在 TFT 侧和 CF 侧都采用透明的 ITO 电极, 像素中存在一些畴的边界结构, 会导致这些结构附近的透光率远低于式 (8-1) 推导出来的值。所以, 需要通过仿真获取 VA 像素的综合透光率, 或者根据经验进行透光率的修正, 然后再与背光源亮度相乘后, 设计产品的亮度指标。其中, VA 显示的光透光率与 Δnd 特性密切相关。

2. 对比度

VA 显示模式的配向膜起着垂直校准的作用, 在不加电压时液晶自然地垂直排列, 理论上液晶的 $\Delta nd=0$, 这时的液晶屏亮度完全取决于偏光子和检光子正交产生的黑态亮度。偏光板正交尼科尔 (Crossed Nicols) 配置时的透过亮度非常低, 保证了 VA 显示模式具有非常高的对比度。在 TN 显示模式和 IPS 显示模式中, 处在配向膜表面的液晶都有一个预倾角, 由于液晶具有双折射功能, 使得两种显示模式在黑态显示时都存在液晶的残留 Δnd 。所以, VA 的对比度在原理上就比 TN 和 IPS 显示模式的要高。

VA 显示虽然在显示屏的正面 (正视) 具有最高的对比度, 但对比度在视野角面上的分布均匀性不够好。衡量对比度分布均匀性的指标有半 CR 和 GTG CR。半 CR 表示正视对比度降到一半后的效果, GTG CR 表示较高灰阶与较低灰阶之间的亮度比。图 8-3 给出了 VA 与 IPS、TN 的对比度比较。如图 8-3 (a) 所示, VA 的半 CR 效果介于 IPS 和 TN 之间。如图 8-3 (b) 所示, 以 127 灰阶与 63 灰阶的对比度为例, VA 依然保持了最高的正视对比度。但是, 随着视野角的增加, VA 的 GTG CR 值不断下降, 下降的趋势与 TN 相似。通过图 8-3 的对比, 说明 VA 具有最佳的正视对比度, IPS 具有最佳的对比度面上分布均匀性。

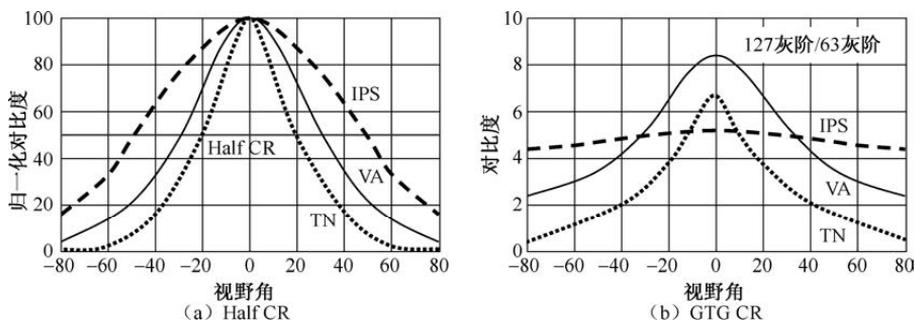


图 8-3 VA 与 IPS、TN 的对比度比较

3. 视野角

图 8-4 给出了单畴 VA 模式在关态和开态时左右视野角范围内的光传播效果。如图 8-4 (a) 所示, 在不加电压的关态时, 液晶屏正上方 (0° 方向) 呈暗态。往左右 45° 方向观察, 由于液晶的 Δnd 值依次增加, 使得这些方向看到的黑态亮度依次增加。左右 30° 方向时的黑态呈现灰暗状态, 而左右 45° 方向已经接近白色状态。图 8-4 (b) 给出了施加电压后液晶分子倾倒的开态, 液晶的视野角依存性, 由此可以看出, 从右边 45° 方向上看, 视线和液晶分子的长轴方向平行, 就像不加电压时液晶屏正前方所看到的效果一样, 呈暗态。往左依次观察, 视线和液晶的长轴方向形成一个夹角, 液晶的 Δnd 值依次增加, 亮度也随之依次增加。在液晶屏正上方, 液晶屏呈现淡灰色。到左边 45° 方向, 这时的视线和液晶分子的长轴呈现 90° 的夹角, 液晶的 Δnd 值最大 (n 最大), 液晶屏呈现全白状态。可见, 单畴结构的 VA 模式, 亮度的视野角依存性很大。

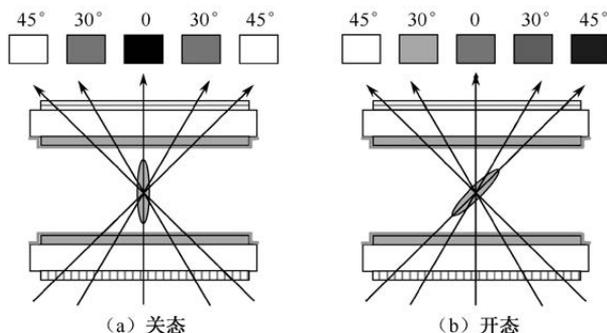


图 8-4 单畴 VA 模式在关态和开态时左右视野角范围内的光传播效果



VA 的视野角改善对策与 IPS 相似,就是把像素分割成两部分,以形成双畴互补结构。图 8-5 给出了双畴 VA 模式的视野角补偿效果。如图 8-5(a)所示,在不加电压的关态时,左右两个畴里的液晶工作状态和单畴 VA 模式时的液晶工作状态一样,相当于两个面积减半后的单畴在显示效果上的合并。但在施加电压后的开态,左右两个畴就呈现相反的工作状态,起到了视野角补偿的功能,使加电压后的液晶屏左右观察都呈现灰色状态的中间灰阶。如图 8-5(b)所示,从右边 45°方向往左边 45°方向依次观察,右边这个畴的液晶显示效果和图 8-4(b)中的结果是一样的,即从右到左亮度依次增加。同时,左边这个畴的液晶显示效果刚好相反,从右边 45°方向往左边 45°方向,亮度以同样的程度依次减小。由于每一个像素都呈微米级的大小,故两个畴的显示效果在人眼中合成、平均化后,从右边 45°方向往左边 45°方向都呈现出灰色状态,从而改善了单畴 VA 模式视野角依存性大的问题。

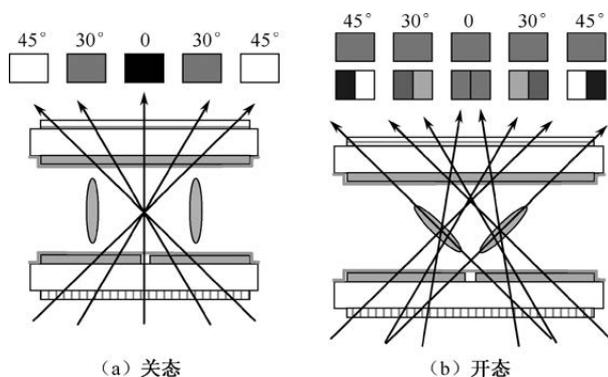


图 8-5 双畴 VA 模式的视野角补偿效果

如果双畴是左右方向上的互补,则左右视野角可以接近 90°。如果双畴是上下方向上的互补,则上下视野角可以接近 90°。模拟结果表明,在不同的视野角下要平衡亮度、对比度和色度,至少需要在像素的上下左右 4 个方向上进行分畴,以实现上下左右 4 个垂直方向的高视野角特性。对于非垂直方向的视野角,可以通过补偿膜的应用进行改善。

8.1.3 VA 显示的电学原理

VA 显示的电学原理与 VA 液晶的 $\Delta\epsilon$ 特性有关,和 $\Delta\epsilon$ 密切相关的两个指标是阈值电压和响应时间。



1. 阈值电压

外加电压后, VA 液晶分子在垂直于玻璃基板的方向上弯曲转动。传统 VA 显示不需要进行配向处理, 可以认为 VA 液晶分子在垂直面上只有纯粹弯曲变形的转动, 所受的弹性阻力只有弯曲弹性 K_{33} 引起的弹性力。这个弹性力和力矩平衡时的外加电压就是 VA 阈值电压 V_{th} 。力矩和弹性力的平衡如式 (8-2) 所示, 根据连续介质弹性理论求解可得如式 (8-3) 所示的 VA 阈值电场强度 E_{th} 。VA 液晶的电场方向就是显示屏的盒厚方向, 所以可得如式 (8-4) 所示的 VA 阈值电压 V_{th} 。

$$K_{33} \frac{d^2\psi}{dz^2} - \varepsilon_0 \Delta\varepsilon E^2 \sin\psi \cos\psi = 0 \quad (8-2)$$

$$E_{th} = \frac{\pi}{d} \sqrt{\frac{K_{33}}{\varepsilon_0 |\Delta\varepsilon|}} \quad (8-3)$$

$$V_{th} = \pi \sqrt{\frac{K_{33}}{\varepsilon_0 |\Delta\varepsilon|}} \quad (8-4)$$

VA 的阈值电场强度 E_{th} 公式在形式上与 IPS 的相同, 因为两者都是一轴性液晶。VA 液晶分子在垂直面上弯曲转动而采用弯曲弹性系数 K_{33} , IPS 液晶分子在水平面上扭曲转动而采用弹性系数 K_{22} 。VA 的阈值电压 V_{th} 公式在形式上与 TN 的相同, 都与盒厚 d 无关, 因为两者的电场强度方向都是盒厚方向。VA 液晶分子在盒厚方向上只有弯曲形变, 所以采用弹性系数 K_{33} ; TN 液晶分子在盒厚方向上呈 90° 夹角的螺旋状扭曲形变, 所以采用组合的弹性系数 $K_{11} + (K_{33} - 2K_{22})/4$ 。液晶的三个弹性系数中, K_{33} 最大, 并且负性液晶的 $\Delta\varepsilon$ 值比较小, 所以 VA 的阈值电压往往比 TN 和 IPS 的都要大, 因此要求 VA 显示采用更高的驱动电压。

2. 响应时间

和 IPS 液晶一样, 建立如式 (8-5) 所示的扭矩平衡方程式, 求解可得如式 (8-6) 所示的开态响应时间 t_{on} 。

$$K_{33} \frac{d^2\psi}{dz^2} - \varepsilon_0 \Delta\varepsilon E^2 \sin\psi \cos\psi = \gamma_1 \frac{d\psi}{dt} \quad (8-5)$$

$$t_{on} = \frac{\gamma_1}{\varepsilon_0 \Delta\varepsilon E^2 - \frac{\pi^2 K_{33}}{d^2}} = \frac{\gamma_1}{\varepsilon_0 \Delta\varepsilon (E^2 - E_{th}^2)} \quad (8-6)$$



撤掉外加电压后, VA 液晶分子只受到弹性力的作用, 相应地, 扭矩平衡方程如式 (8-7) 所示, 求解可得如式 (8-8) 所示的关态响应时间 t_{off} 。

$$K_{33} \frac{d^2 \psi}{d^2 z} = \gamma_1 \frac{d\psi}{dt} \quad (8-7)$$

$$t_{\text{off}} = \frac{\gamma_1 d^2}{\pi^2 K_{33}} = \frac{\gamma_1}{\varepsilon_0 \Delta \varepsilon E_{\text{th}}^2} \quad (8-8)$$

VA 显示的引流效应比较明显, 如果考虑引流效应对响应时间的影响, 则可以获得如式 (8-9) 所示的开态响应时间 t_{on} 和如式 (8-10) 所示的关态响应时间 t_{off} 。引流效应使 VA 液晶的实际黏度下降, 加快了液晶的响应速度。

$$t_{\text{on}} = \frac{\gamma_1 - \alpha_2^2 / \eta_2}{\varepsilon_0 \Delta \varepsilon E^2 - \frac{\pi^2 K_{33}}{d^2}} = \frac{\gamma_1 - \alpha_2^2 / \eta_2}{\varepsilon_0 \Delta \varepsilon (E^2 - E_{\text{th}}^2)} \quad (8-9)$$

$$t_{\text{off}} = \frac{(\gamma_1 - \alpha_2^2 / \eta_2) d^2}{\pi^2 K_{33}} = \frac{\gamma_1 - \alpha_2^2 / \eta_2}{\varepsilon_0 \Delta \varepsilon E_{\text{th}}^2} \quad (8-10)$$

在实际应用中, VA 的响应速度比 TN 和 IPS 的都慢, 根本原因有三点: ①VA 使用的负性液晶黏度比较大, 液晶分子转动的阻力较大; ②VA 液晶的多米诺转动机理如图 8-6 所示, VA 液晶是在线状凸条 (Protrusion 或 Bump) 和线状狭缝 (Slit) 的触动下开始转动的, 属于线控配向结构; 以 CF 侧小凸起的地方为基点, 以 TFT 侧的狭缝为界, 液晶分子在垂直电场作用下以多米诺效应依次“躺下”, 这个过程导致了整体液晶响应的延迟; ③VA 液晶从黑态时的垂直“站立”到白态时的水平“躺下”, 转动的角度为 90° , 相比 IPS 的液晶分子从黑态到白态所转动的角度只有 45° , 转动路程较长。

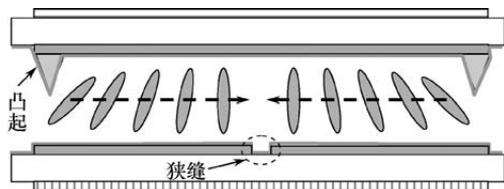


图 8-6 VA 液晶的多米诺转动机理

从黑态到白态的响应速度慢, 是 VA 技术固有的问题。VA 液晶垂直配向存在于未加电压的黑态, 加电压后, 电场强度取决于所加电压的大小、盒厚 d 、凸条和狭缝的间距。加电压后, 液晶分子的配向性消失, 最初的极性旋转迅速发生。但接下来的再配排列动作只能在低速方位旋转, 所需时间较长。

VA 显示特殊的电极排列让电场强度并不均匀, 而电场强度不够, 又会造



成灰阶显示不正确。因此需要把驱动电压增加到 13.5V，以便精确控制液晶分子的转动。在白态显示时，按压多畴结构的 VA 显示屏表面后，会出现“×”形的痕迹。这个痕迹不会马上消失，因为 VA 模式没有进行配向膜的配向处理，所以导致水平方向的能量缺失，造成 VA 白态显示的液晶复原力钝化。

8.2 VA 技术的发展

根据像素结构和液晶转动模式的不同，VA 技术分为多畴垂直配向 (Multi-domain Vertical Alignment, MVA) 技术、图像垂直配向 (Patterned Vertical Alignment, PVA) 技术、连续焰火状配向 (Continuous Pinwheel Alignment, CPA) 技术、聚合物稳定垂直配向 (Polymer Stabilization Vertical Alignment, PSVA) 技术和紫外光垂直配向 (UV Vertical Alignment, UV²A) 技术。

8.2.1 MVA 显示技术

MVA 是最早出现的广视角显示技术之一。MVA 技术通过不断改良，先后发展了 PMVA 技术、AMVA 技术、SMVA 技术、VAextreme 技术等。

1. 传统 MVA 技术

MVA 采用如图 8-7 所示的自动畴生成 (Automatic Domain Formation, ADF) 技术：在电极表面的配向膜植入线状的凸条，使液晶产生一个预倾角，以实现多畴排列。凸条顶角的角度越大，分子长轴的倾斜度就越小。如图 8-7 (a) 所示，未加电压时，凸条的作用是控制位于其表面的液晶分子沿着凸条的斜坡排列，其余液晶分子则是垂直电极排列。如图 8-7 (b) 所示，加电压后，凸条表面的液晶分子开始运动，带动畴内远离凸条的液晶分子向同一方向取向，保证整个像素都获得稳定的取向。不同畴内的液晶分子，其转动方向不同，以保证从不同角度观察都可以获得相应的补偿，从而改善视野角。

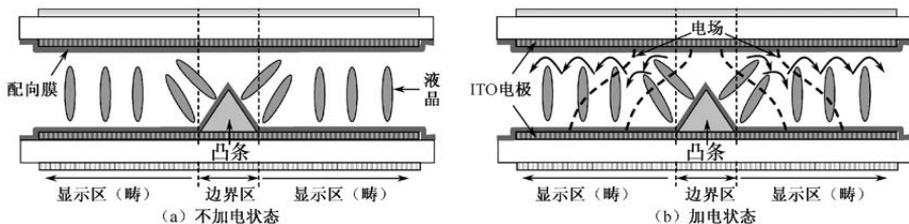


图 8-7 自动畴生成技术示意图



MVA 控制液晶倾斜方向的结构如图 8-8 所示。为有效控制液晶的倾斜转动效果,一般把凸条设计在上下两侧的基板上,如图 8-8 (a) 所示,在上下相连的两个凸条之间形成一个畴,畴内的液晶倾斜方向由这两个上下凸条决定。CF 侧的凸条和 TFT 侧的凸条分别需要一道专门的 PR 曝光工艺来实现。两次凸条形成过程,以及凸条的形状、电阻率和介电常数对畴的影响比较大。为降低凸条结构的影响,取消 TFT 基板一侧的凸条结构,在相应位置用蚀刻 ITO 的狭缝代替,作为虚拟的凸条结构。如图 8-8 (b) 所示,TFT 侧由狭缝代替凸条的结构,加电压时也能产生倾斜电场,与使用凸条产生的效果一样。

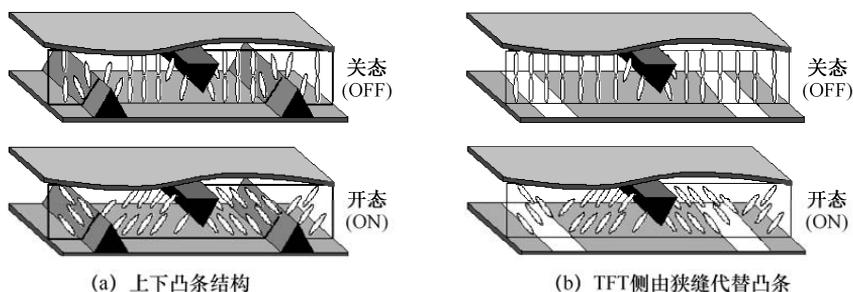


图 8-8 MVA 控制液晶倾斜方向的结构

凸条凸起结构上的液晶在黑态显示时不能完全垂直于上下基板,从而造成漏光现象。在 TFT 侧用狭缝代替凸条,可减少近一半的黑态漏光,有利于提高显示屏对比度。TFT 侧用狭缝代替凸条改善漏光的效果如图 8-9 所示。凸条区域在黑态的漏光比较明显,狭缝在黑态的漏光几乎看不到。

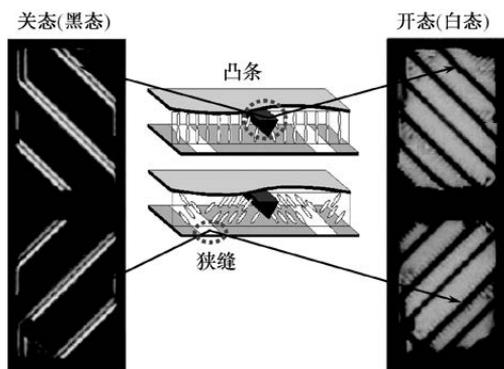


图 8-9 TFT 侧用狭缝代替凸条改善漏光的效果



如图 8-8 所示的液晶可以形成左右方向上的双畴结构。把双畴模式中的凸条和狭缝弯折成 90° 分布后，液晶分子就可形成 4 个畴。MVA 的四畴结构如图 8-10 所示。4 畴模式的液晶在加电后，A、B、C、D 各畴的液晶分子分别朝 4 个方向转动，对 TFT-LCD 显示屏的上下左右视野角同时进行补偿，因此 MVA 模式的 TFT-LCD 在这 4 个方向都有较好的视野角特性。在图 8-10 中，CF 侧的凸条在平面上呈肋骨状，所以凸条又称为肋条（Rib）。

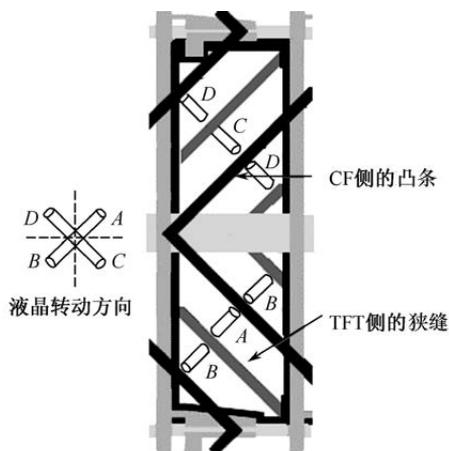


图 8-10 MVA 的 4 畴结构

2. PMVA（Premium MVA）技术

传统 MVA 技术从黑态画面切换到灰阶画面时，液晶的响应速度较慢。液晶的响应时间包含由凸条附近的液晶助推远处液晶形成多米诺效应的延迟时间。此外，传统 MVA 的液晶分子在加电压后，垂直排列在凸条和狭缝的正上方，像素的透光率较低。

为提高 MVA 产品的响应速度和透光率，发展了如图 8-11 所示的 PMVA 技术。PMVA 的像素电极，在狭缝两边采用改进的锯齿状像素电极，即细缝（Fine Slit）结构。细缝结构使狭缝附近的电场形状更均匀，液晶分子取向更整齐，转向控制精度更高，灰度控制更自然。白态显示时，在锯齿状像素电极上方的液晶可以直接有效地转到平行状态。根据图 8-11 右边的细缝结构局部放大图可知，锯齿状 ITO 的长度 L 越大，响应速度就越快；锯齿状 ITO 的间距 P 越小，像素的透光率就越大。



由于 MVA 特殊的电极排列方式会形成不均匀的电场强度, 所以会造成灰阶畸变。可以通过提高驱动电压精确控制液晶分子的转动而获得有效改善, 进而提高透光率。采用狭缝结构的 PMVA 技术, 提高驱动电压后可以更加精确地控制液晶在与偏光板偏光轴成 45° 的方向上转动, 从而降低无序方位角, 提高透光率。

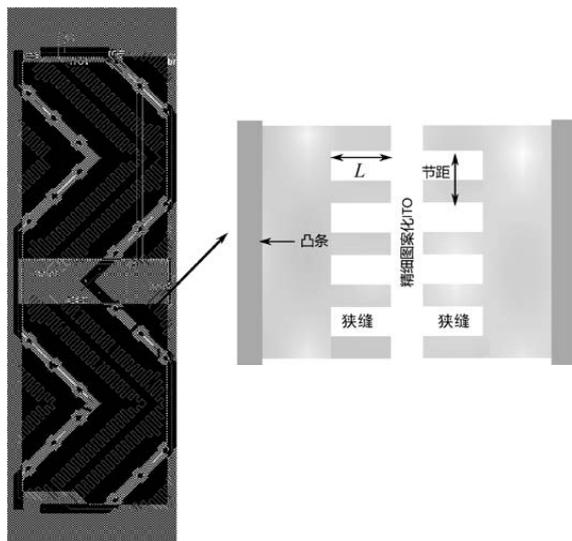


图 8-11 PMVA 技术示意图

3. AMVA (Advanced MVA) 技术

大视角的色偏现象是 MVA 显示屏的重要课题。色偏是随着视野角的改变, R、G、B 颜色变化量不同所致, 造成人眼看到的特定颜色在视野角增加时产生泛白现象。可通过提高驱动电压精确控制液晶分子的转动来改善灰阶畸变, 但效果有限。AMVA 采用附加刷新技术 (Additional Refresh Technology, ART), 实现每个 RGB 子像素达到 8 畴显示效果, 以解决大视野角色偏问题, 并且能同时达到上下左右 178° 的超广视野角。

8 畴子像素的液晶转动平面效果如图 8-12 (a) 所示: 8 个畴当中, 其中 4 个畴和另外 4 个畴的电压不同, 即 $V_1 \neq V_2$ 。8 畴子像素的液晶转动立体效果如图 8-12 (b) 所示, 电压 V_1 和 V_2 将一个子像素分为两个区域, 两个区域的液晶具有不同的倾斜角度 (Polar angle) θ_A 和 θ_B , 每个区域的液晶有 4 个不同的平面取向 (Azimuthal angle), 所以每个像素拥有 8 种不同的液晶转动状



态 (4Azimuthal \times 2Polar)。如图 8-12 所示的 8 畴子像素的液晶取向, 显示屏上下左右 4 个方向上的视觉补偿效果更加完美, 从而达到低色差、广视角的目的。

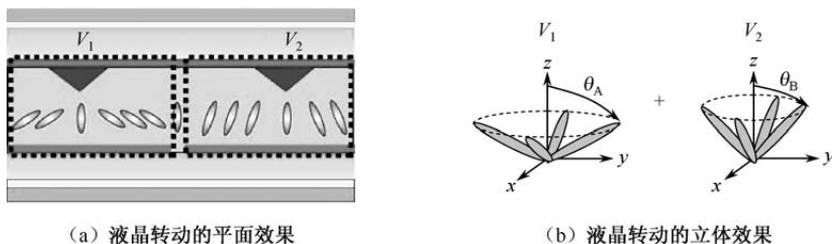


图 8-12 8 畴子像素的液晶取向示意图

除 PMVA 技术和 AMVA 技术外, 通过具体结构的优化、新型材料的使用, 以及驱动技术的改进, 又形成了 SMVA 技术、VAextreme 技术。这些技术在对对比度、视野角、响应速度上都有很大的提升。

8.2.2 PVA 显示技术

PVA 技术是三星公司在 1998 年提出的特有 VA 技术, 后来在此基础上又发展了 SPVA 技术。

1. PVA 技术

PVA 结构和 MVA 结构的差异如图 8-13 所示。PVA 技术是在 MVA 技术的基础上, 把 CF 侧的凸条去掉, 上下基板都采用 ITO 狭缝。在图 8-13 (b) 中, 缝隙之间是通过蚀刻工艺形成的 ITO 图案, 上下基板相邻狭缝之间可以形成电场分布, 所以 PVA 被称为图像垂直配向技术。PVA 技术省去凸条, 既简化工艺, 也降低了制造成本。

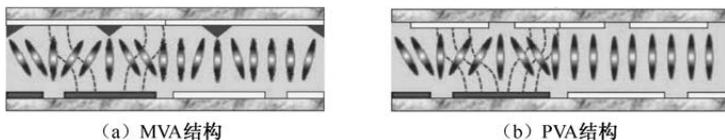


图 8-13 PVA 结构和 MVA 结构的差异

PVA 结构和 MVA 结构的差异, 决定了 PVA 技术具有比 MVA 技术更高的对比度和更慢的响应速度。如图 8-13 (a) 所示, MVA 凸条附近的液晶在



不加电压的黑态显示时,不是完全垂直配列,所以在凸条附近会出现黑态漏光现象。如图 8-13 (b) 所示, PVA 上下基板的 ITO 狭缝设计消除了凸条附近的黑态漏光现象,可以有效提高对比度。此外,由于 PVA 结构没有凸条,液晶分子就没有预倾角,所以 PVA 的本征响应速度比较慢。为了加快 PVA 产品的液晶响应速度,采用过驱动方式来缩短响应时间。

PVA 技术把 CF 侧的凸条改为狭缝结构,对透光率的影响并不明显。如图 8-13 所示, MVA 结构正对凸条的液晶分子和 PVA 结构正对狭缝的液晶分子,在加电的白态显示时,依旧呈垂直配列,基本呈不透光的暗态。

2. SPVA 技术

SPVA 的主要特征是采用像素分级显示的 8 畴结构。除显示技术升级外, SPVA 技术还搭配了新的材料技术和驱动技术;材料方面主要采用了新型偏光板和新型 CF;驱动方面主要采用了动态电容补偿 (Dynamic Capacitance Compensation, DCC) 技术和精确色彩捕捉 (Accurate Color Capture, ACC) 技术。

8 畴显示可以改善色偏。SPVA 技术的 8 畴显示采用双 TFT 开关结构,具体分为 2G1D 和 2D1G 两种结构。通过两个 TFT 开关分别向像素中的两个独立区域供电,形成大小不等的 V_1 电压和 V_2 电压,从而实现图 8-12 中的 8 畴结构的液晶取向效果。采用双开关结构的 8 畴显示,可以有效改善视野角变化带来的色偏。

新型偏光板和 CF 可以改善对比度与黑态均一性。SPVA 技术采用新的 CF 色素粒子,不易结块,可以有效抑制光的散乱、降低黑态显示时的漏光、提高对比度。SPVA 技术采用具有最佳补偿膜结构的偏光板,保证偏光板和补偿膜之间的方向性差异最小化,同时改善黑显示状态的均一性。在 PVA 技术中,使用两枚二轴性补偿膜补偿视野角带来的画质低下问题。二轴性补偿膜在两个方向进行拉伸,拉伸工艺容易受到机械振动的影响,导致光学补偿效果不彻底,SPVA 技术采用涂布型的偏光板,具有很广的相位延迟范围,可以更精确地补偿各个视野角上的视觉效果。采用这种新型的偏光板可以改善黑态画面斜视野角方向观察时的黑色画质,实现均一的黑态效果,改善画面对角方向的视野角性能。

ACC 技术结合新型偏光板和 CF,可以改善彩色显示性能。TFT-LCD



显示屏的透光率随光的波长不同而不同,透光率从高到低依次是蓝光、绿光、红光,所以中间调的相关色温 (Correlated Colour Temperature, CCT) 随着灰阶的增加而快速下降,存在图 8-14 中实线所示的变化。为了细致、自然地表现画面,有必要保持各个中间调的色温,实现白平衡。ACC 技术通过降低蓝光成分,增加红光成分,使 RGB 的 γ 特性曲线趋于一致,从而补偿不同中间调的色变化,使白平衡相对稳定。使用 ACC 技术前后的不同中间调 CCT 变化如图 8-14 所示。ACC 技术的第一步是数据扩展以实现最合适的 γ 特性变更,第二步是用 FRC 或抖动等技术消减数据驱动 IC 的 Bit 数。数据扩展阶段,用 8bits 数据输入和 6bits 驱动 IC 可以达到 9bits 的显示效果,用 8bits 数据输入和 8bits 驱动 IC 可以达到 10bits 的显示效果。

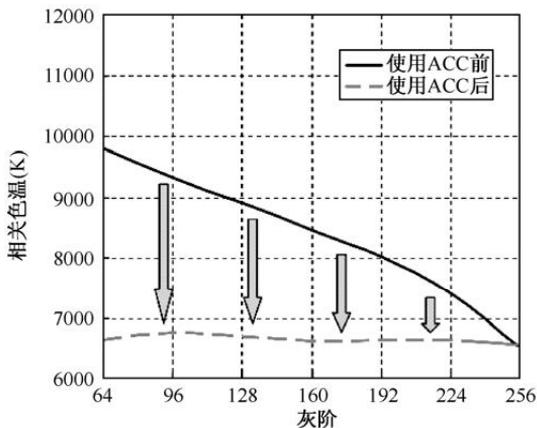


图 8-14 使用 ACC 技术前后的不同中间调 CCT 变化

DCC 技术可以改善动画模糊现象。为获得更快的响应速度,SPVA 技术搭载了 DCC-II 技术。DCC-II 技术的驱动和液晶响应如图 8-15 所示,DCC-II 技术先在 $N-1$ 帧加一个小电压,使液晶分子形成一个小小的预倾角。液晶分子从位置 1 到位置 2 就是形成预倾角的过程。预倾角不能太大,否则会降低对比度。液晶分子从位置 2 到位置 3 的过程是一个传统的过驱动过程。由于存在预倾角,所以通过单纯的极性旋转可迅速形成所需的配列。早期的 DCC-I 技术要使液晶分子从位置 1 转动到位置 3,速度较慢,而使用 DCC-II 技术可以加快液晶的转动。

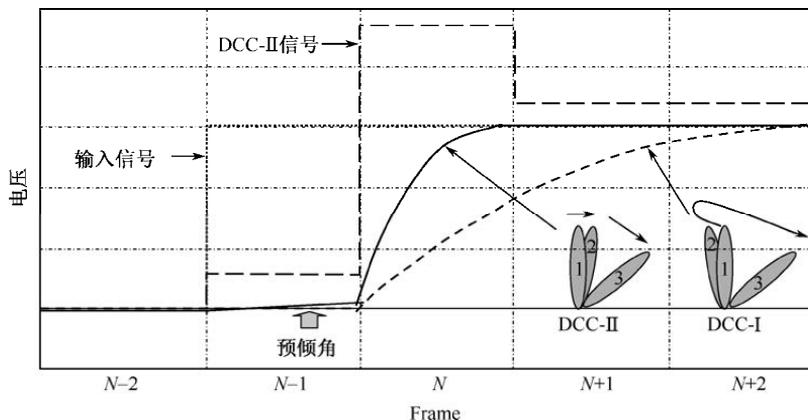


图 8-15 DCC-II 技术的驱动和液晶响应

8.2.3 CPA 显示技术

CPA 技术是夏普公司在 2001 年提出的广视角技术。CPA 的每个像素都具有多个倒圆角正方形电极,当电压加到 TFT 侧的像素电极和 CF 侧的 COM 面电极上时,形成一个对角的电场驱使液晶向电极中心倾斜。各液晶分子朝着电极中心呈放射的焰火状排列。

1. CPA 像素的结构与功能

典型的 CPA 像素结构如图 8-16 所示,CPA 像素在 TFT 侧除基本的扫描线、数据线、COM 线和 TFT 开关外,星形开口区(无 ITO 薄膜覆盖)和倒圆角正方形分割电极(有 ITO 薄膜覆盖)交替排列;在 CF 侧,以涂布 G(绿色)色阻层的子像素为例,分布着规则排列的圆点状凸起,称为凸点。

每个分割电极与周边的开口区共同形成一个液晶分子取向连续的液晶域。通过分割电极与开口区边界产生的倾斜边缘电场,液晶分子在液晶域内呈放射状倾斜的取向状态,根据所加驱动电压的不同显示不同的灰度等级。图 8-17 给出了 CPA 开关态的立体图和俯视图。如图 8-17(a)所示,在不加电压的关态,单个液晶域的液晶分子垂直排列,具有明显的 VA 模式的特点。由于 CPA 技术的上下基板没有凸条和狭缝结构,所以液晶分子在关态全部垂直配列,具有非常高的对比度。在外加驱动电压的开态,受到开口区边缘产生的倾斜电场的作用,具有负介电各向异性的液晶分子顺着电场的等电位线向分割电极的中心倾斜,液晶分子在 360° 范围内的倾斜方向实现均等的轴对称取向,能够获得优秀的广视野角特性。

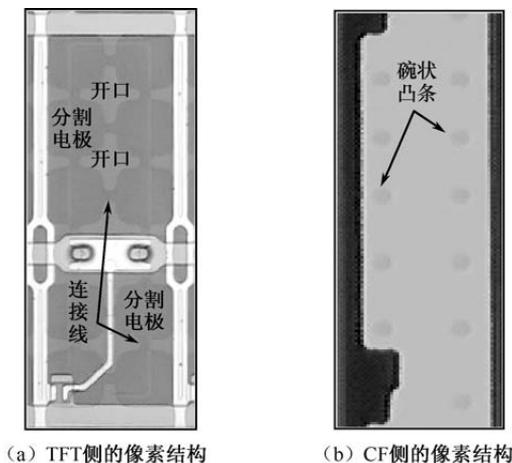


图 8-16 典型的 CPA 像素结构

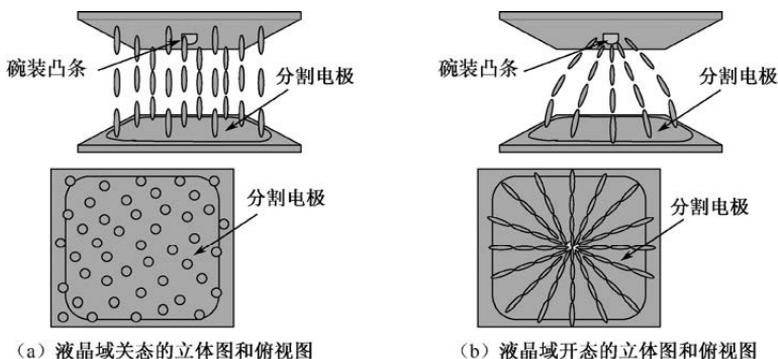


图 8-17 CPA 开关态的立体图和俯视图

图 8-18 给出了 CPA 像素的工作原理。CPA 像素在外加电压后的液晶分子取向效果如图 8-18 (a) 所示, 像素内形成交替起伏的等电位线(与电力线垂直相交)。如图 8-18 (b) 所示, 在分割电极和开口区上方, 液晶分子(对应位置②和位置③)平行于电场方向, 液晶分子的取向既可左偏也可右偏, 取向改变(倾斜或旋转)难以形成。在分割电极和开口区的边界, 倾斜等电位线表示的倾斜电场使负性液晶分子(对应位置①)沿着平行于等电位线的方向倾斜。受到位置①液晶取向的影响, 位置②和位置③处的液晶也发生相同方向的取向, 使液晶域内液晶分子的放射状倾斜取向连续。所以, 相邻液晶域之间不会形成旋转位移线, 消除了向错现象。

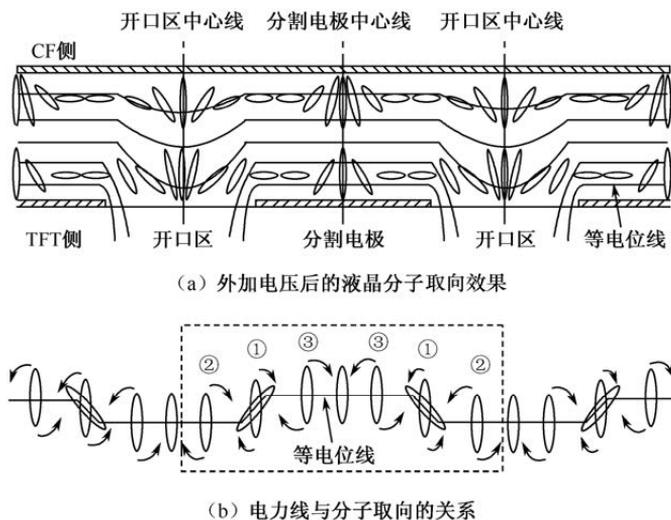


图 8-18 CPA 像素的工作原理

在图 8-18 中, 开口区中心的液晶分子所受到的电压很微弱, 往往保持垂直取向, 显示黑态。分割电极中心的液晶分子也保持垂直取向, 平衡始自边界液晶分子 (对应位置①) 的取向调节力。为把放射状倾斜取向的中心固定在分割电极的中心, 一般会在 CF 侧正对分割电极中心点上设计一个具有球形面的凸点, 以改善液晶域中液晶分子的取向稳定性。对于非圆形的分割电极, 凸点中心到分割电极边界之间的距离决定着液晶分子取向校准力的强度。

CPA 液晶分子的多米诺响应特性, 决定了 CPA 像素需要形成大量用来控制液晶分子取向的倾斜电场, 即形成尽量多的分割电极与开口区的边界, 以实现液晶分子的快速响应。所以, CPA 像素内需要形成一定数目的分割电极和开口区。为改善视野角特性, 还要求至少有一部分开口区的形状和尺寸必须一致, 以使液晶域高度对称排列, 从而确保整个像素内液晶分子的取向保持稳定。

为保证分割电极具有相同的电位, 分割电极之间要设计连接线。连接线的存在会缩短分割电极与开口区的边界, 削弱液晶域通过倾斜电场获得的取向调整作用。所以, 可以通过减少连接线的数量, 加强取向调整作用, 改善液晶分子的响应速度。同时, 把连接线设计得更窄也能提高响应速度。为保证所有分割电极都能获得稳定的电位, 可以像图 8-16 (a) 那样在像素的中间设计不透光的 COM 线, 两侧的透光区依然保持旋转对称排列, 并且分割电极电位分别从存储电容上方的接触孔中引出。



2. CPA 技术的设计基础

高透光率、高稳定性和快速响应是 CPA 技术的主要设计方向。

要获得高透光率，就要求像素的分割电极面积大于开口区面积。分割电极的面积越大，直接受到上下电极间电场控制的液晶层面积就越大，像素的透光率也就越高。理论上，分割电极宽大于 $25\mu\text{m}$ 时，分割电极最好近似圆形；像素节距小于 $25\mu\text{m}$ 时，开口区最好近似圆形。要获得高稳定性，就必须保证分割电极与开口区的边界够长、够光滑。要获得快速响应，除要有高稳定性外，分割电极面积越小越好。需要通过权衡取向稳定性和透光率，设计分割电极。

单元液晶域中的分割电极设计如图 8-19 所示。如图 8-19 (a) 所示，为了液晶域内的分子形成稳定的放射状倾斜取向，开口区和分割电极最好呈圆形，以使液晶分子的取向连续。此外，边间隙 s 越大，液晶层的厚度越小，边界倾斜电场对液晶分子的取向作用越强，取向越稳定。液晶分子的取向越稳定，动态画面的拖尾现象越弱。但为了提升像素的透光率，必须增加分割电极面积在单元液晶域中的比例。所以，要求采用如图 8-19 (c) 所示的正方形分割电极，并且边间隙 s 越小越好。综合考虑取向稳定性和透光率的要求，一般采用如图 8-19 (b) 所示的具有曲率半径 r 的圆角正方形分割电极。设计边间隙 s 值时要考虑像素节距。

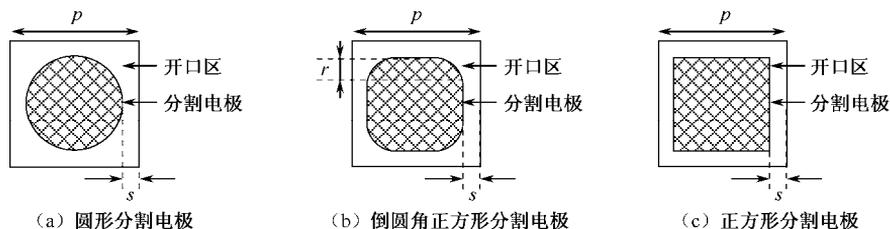


图 8-19 单元液晶域中的分割电极设计

分割电极之间的连接线越宽，像素内不同分割电极的电位就越稳定。但是，连接线越宽，分割电极与开口区之间的边界线越短，边界上形成的倾斜电场对液晶域内液晶分子的取向校准能力越低，因此降低了液晶的响应速度。连接线上液晶分子取向稳定趋势如图 8-20 所示。截面 V 的连接线中心，用来使环绕分割电极的液晶分子的取向保持连续的取向校准力，要比开口区边界上倾斜电场形成的取向校准力弱很多。并且，截面 V 和截面 H 连接线中心的液晶倾斜方向相反，作用于连接线上液晶分子的取向校准力平衡非常



不稳定。为了形成稳定的液晶分子取向, 连接线中心的液晶分子向连接线和开口区的边界移动。

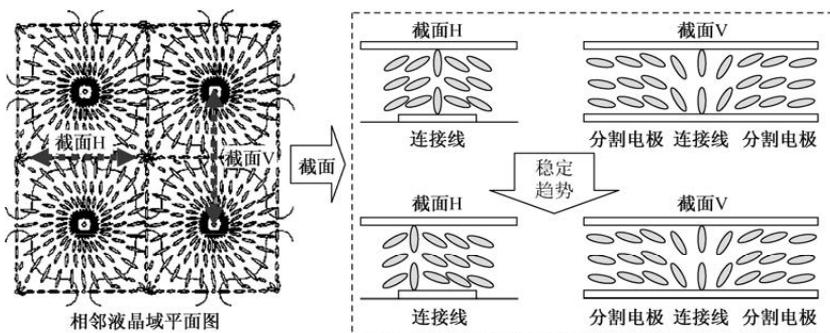


图 8-20 连接线上液晶分子取向稳定趋势

设定上下偏光板的偏光轴分别平行于 12 点方向和 3 点方向, 液晶分子取向平行于偏光轴的区域显示黑态。图 8-21 给出了连接线宽度对液晶分子取向的影响。如图 8-21 (a) 所示, 当连接线较宽时, 取向平行于偏光轴的液晶分子明显偏离 12 点和 3 点方向, 实现取向稳定所需的响应时间较长, 显示黑态的区域较宽。所以, 如果连接线较宽, 则响应速度慢, 透光率低。如图 8-21 (b) 所示, 当连接线较窄时, 取向平行于偏光轴的液晶分子稍微偏离 12 点和 3 点方向, 实现取向稳定所需的响应时间较短, 显示黑态的区域较窄。所以, 如果连接线较窄, 则响应速度快, 透光率高。

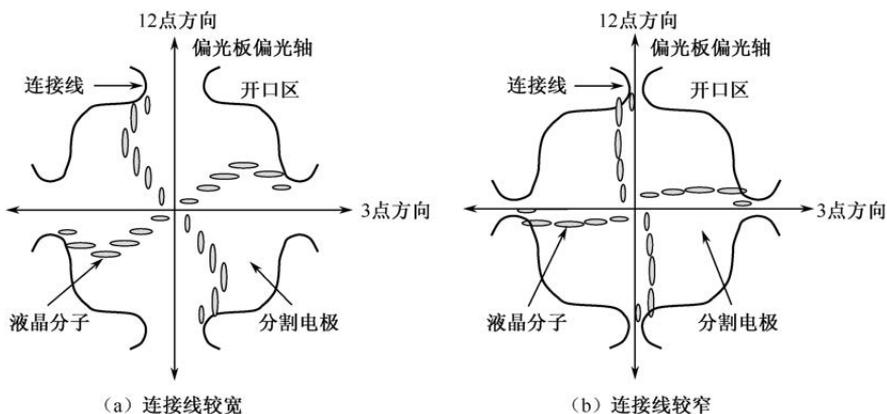


图 8-21 连接线宽度对液晶分子取向的影响

取向平行偏光轴的液晶分子发生如图 8-21 所示的取向偏移, 使得液晶域



实际显示的黑纹不是正“十字”，而是旋转后的“十字”。每个液晶域中除连续焰火状区域有光透过外，其他区域都是黑态。为了同时提升透光率、取向稳定性和响应速度，在负性液晶中加入手性剂。使用手性剂前后的像素显示效果如图 8-22 所示。由于整体扭转取向，液晶分子的取向会沿着液晶层厚度方向被螺旋形改变，形成螺旋放射状倾斜，使环绕着垂直显示表面取向的液晶分子的放射状倾斜旋转方向能够在所有的液晶域中保持一致，从而稳定取向状态，提高响应速度。对于取向不沿液晶层厚度方向螺旋变化的液晶分子，如果垂直或平行于偏光轴，则透过的光不产生相位差，显示为黑色。使用含手性剂的 VA 液晶，取向沿液晶层厚度方向螺旋变化的液晶分子垂直或平行于偏光轴，在旋光性的作用下，透过的光将产生相位差，实现灰阶显示。

偏光板偏光轴的方向设计如图 8-23 所示。当定位在液晶域中心显示表面 12 点方向的液晶分子沿着显示表面 12 点方向以 θ 角度倾斜时，把其中一张偏光板的偏光轴设定在与显示表面 12 点呈 2θ 角度内，可以获得较高的透光率。当偏光轴与 12 点方向呈 θ 角度时，透光率更佳。如果偏光轴与 12 点方向的夹角小于 θ ，还可以改善动态画面的拖尾现象。当偏光轴与 12 点方向的夹角呈 $\theta/2$ 时，动态画面的拖尾现象基本上被消除。

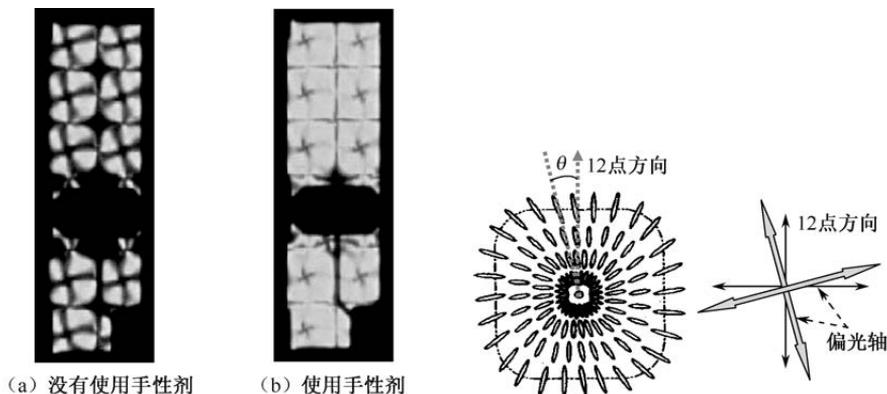


图 8-22 使用手性剂前后的像素显示效果

图 8-23 偏光板偏光轴的方向设计

在图 8-18 中，如果外加电压很小，则由倾斜电场引起的取向校准力非常微弱，一旦受到外力影响，放射状倾斜取向会由于液晶材料的浮动而破坏，只有外加足够强的电压时才能恢复放射状倾斜取向。为提高液晶分子取向的稳定性，在开口区整体光刻形成一个向上凸起的柱子，柱子的侧面与 TFT 基板形成一个锐角 θ 。开口区整面设计柱子的 CPA 显示原理如图 8-24 所示。



柱子被配向膜覆盖,柱子的侧面具有取向调节力,可以使液晶分子沿着倾斜电场的调节方向取向,从而加强放射状倾斜取向的稳定性。但是,柱子的存在会降低对比度和透光率。

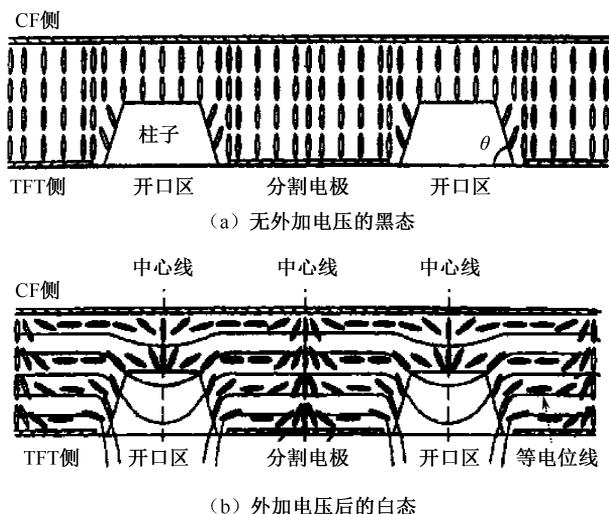


图 8-24 开口区整面设计柱子的 CPA 显示原理

8.2.4 PSVA 显示技术

在传统 VA 技术中,在 CF 侧都要设计凸条或狭缝,在增加成本的同时,还会降低显示屏的透光率。这些用来形成预倾角的结构,对液晶分子的取向起着点控 (CPA) 或线控 (MVA 和 PVA) 的效果,使液晶分子的转动存在一个多米诺效应,从而影响液晶的响应速度。如果把控制液晶分子取向的点控和线控模式改为 TN 显示一样的面控模式,即上下基板整面同时控制液晶分子的转动,则可以有效提升液晶的响应速度。基于对液晶分子取向实行面控的思想,产生了 PSVA 技术:CF 侧的设计与 TN 一样,没有凸条或狭缝结构。

PSVA 技术的最大特点是在配向膜上生成一层可以使 VA 液晶形成预倾角的聚合物层,所以又简称聚合物稳定配向 (Polymer Sustained Alignment, PSA) 技术。PSVA 技术的液晶配向过程如图 8-25 所示。如图 8-25 (a) 所示,首先在普通的 VA 液晶中掺入一定比例的高纯度反应型液晶 (Reactive Mesogen),这是一种趋光性单体。反应型液晶具有普通液晶分子的液晶核,末端带有一个或多个压克力基 (Acrylate Group) 之类的可反应官能基。可反应官能基经 UV 光照射后聚合成高分子网络,可以达到永久固定。由于所使用



的聚合起始剂多为 254~365nm 波长的 UV 感光型，故称为 UV 反应型液晶。

在 UV 照射前，首先在上下基板上外加一个电压，使液晶分子产生一个预倾角度。对应于像素中不同的畴，液晶分子的倾斜方向也不同。图 8-25 (b) 只表示一个畴的液晶倾斜方向。用外加电压确定好预倾角度后，进行特定 UV 光的照射。这时，反应型液晶聚合成高分子网络，吸引表层的液晶分子，使之形成固定的预倾角。不同于封框胶硬化用的 UV 光照射，这里的 UV 光照射只能从 TFT 一侧进行照射。如果从 CF 侧照射，则 CF 上 RGB 色阻层的存在不仅会吸收 UV 光的能量，还会打散 UV 光的方向。如图 8-25 (c) 所示，UV 照射结束后，撤去外加电压，上下基板表层的液晶分子依然保持 α 预倾角，而中间层的液晶分子则恢复为垂直排列。

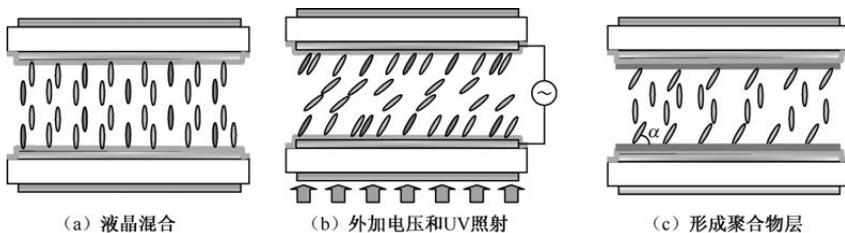


图 8-25 PSVA 技术的液晶配向过程

PSVA 技术在 TFT 侧保留了 ITO 狭缝结构。TFT 侧的像素结构既可以沿用 MVA、PVA 等的设计，也可以采用如图 8-26 所示的“米”字形像素电极结构。图中众多的细缝电极密集排列，电极分别在上下左右 4 个区域呈 45° 方向排列（呈 45° 方向排列是为了保证 VA 液晶分子的转动方位角保持 45° ，以获得最佳的透光率），上下左右 4 个区域的液晶转动方向不同，从而形成 4 个畴。

PSVA 技术可以实现同 MVA/PVA 类似的广视角显示模式。相比 MVA 技术和 PVA 技术，PSVA 技术 CF 侧不需要凸条或狭缝结构，简化 CF 工艺，降低 CF 成本的同时，提高了开口率，还可以获得更高的亮度。同时，由于没有凸条的漏光，因此可以获得更高的对比度。PSVA 和传统 VA 的黑白态显示效果比较如图 8-27 所示：PSVA 的白态更亮，黑态更暗。此外，由于整面的液晶都有预倾角，没有多米诺延迟现象，可以获得更快的响应速度。在 PSVA 像素中，由于细缝的众多密集分布电极，故如果电极宽度不能均匀分布，容易出现显示不均的问题。

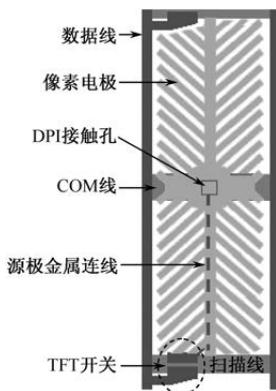
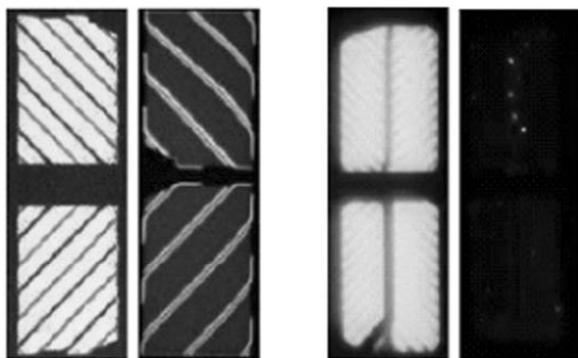


图 8-26 “米”字形像素
电极结构



(a) 传统VA的黑白态显示效果 (b) PSVA的黑白态显示效果

图 8-27 PSVA 和传统 VA 的黑白态显示
效果比较

8.2.5 UV²A 显示技术

UV²A 技术是采用线性偏振紫外光照射的光配向技术,使用添加了具有趋光性添加剂的独特光配向膜。UV²A 的光配向工艺如图 8-28 所示。如图 8-28 (a) 所示,UV 照射前,光配向膜中的高分子材料杂乱无章地散布着。如图 8-28 (b) 所示,在斜视野角方向以一定角度入射的 UV 光精确地照射在光配向膜上,光配向膜侧链的光反应结构,以皮米 (10^{-12}m , 符号 pm) 级的高精度,均匀地自动导向成 UV 光照射角度,进而使得液晶分子预倾角度自动导向成配向膜高分子方向,控制液晶分子(纳米级大小)沿着 UV 光方向倾斜排列。如图 8-28 (c) 所示,UV 照射后的光配向膜能对每个液晶分子施加有效的配向控制力,使整面的液晶有序排列。

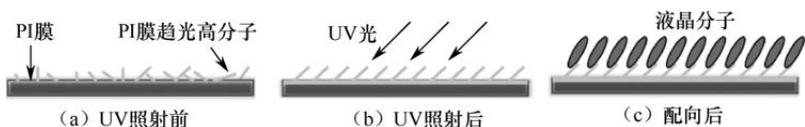


图 8-28 UV²A 的光配向工艺

UV²A 技术的 CF 侧不需要凸条或狭缝结构,TFT 侧可以和传统 TN 的像素结构一致。UV²A 技术的光配向工艺安排在配向膜涂布之后、ODF 工程之前。为了形成多个配向方向,并保证光照精度,光配向采用专用的 UV 掩模版,在 CF 基板和 TFT 基板上分别进行 UV 照射。UV²A 技术的配向方向定义如图 8-29 所示,以一个子像素为单位,TFT 基板一侧分上下两个方向分别



进行 UV 照射，CF 基板一侧分左右两个方向分别进行 UV 照射。CF 基板和 TFT 基板不同的 UV 照射方向，在一个子像素上形成了 4 个不同的液晶取向组合，呈逆时针方向有序排列，分别对应显示时的 4 个畴。在畴的边界，会存在如图 8-30 所示的卍型 UV²A 像素黑纹。

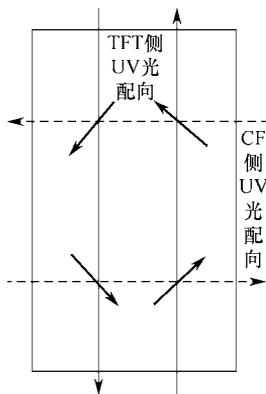


图 8-29 UV²A 技术的配向方向定义

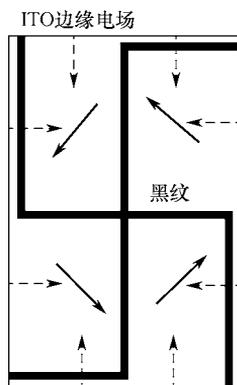


图 8-30 卍型 UV²A 像素黑纹

TFT 基板一侧分上下两个方向分别进行 UV 光配向，形成左右两个畴，在交界处需要重叠曝光。UV²A 像素畴边界的配向如图 8-31 所示，在重叠曝光区域，液晶分子无法沿着同一个方向排列，因此出现配向紊乱的向错现象，显示时对应一条纵向黑纹。同理，CF 基板一侧分左右两个方向分别进行 UV 光配向，显示时形成一条横向条纹。重叠曝光区域的宽度设计为 3 μm 左右，由于存在机台曝光精度、掩模版精度、曝光高度引起的光衍射等影响，实际产品的暗纹区域一般在 3~6 μm 。在图 8-30 中，4 个畴的边缘存在 4 段黑纹。在 TFT 侧像素电极边缘和 CF 侧 COM 面电极的边缘电场作用下，边缘附近的液晶分子顺着电场方向排列。如图 8-31 所示，如果边缘电场方向与畴内液晶分子的整体排列方向一致，不会出现黑纹。如果边缘电场方向与畴内液晶分子的整体排列方向相反，在边缘区域会出现配向紊乱的向错现象，显示时对应一条纵向黑纹。畴的边缘没有黑纹与出现黑纹的液晶分子排列状态，如图 8-32 所示。

为了提升像素透光率，需要控制光配向精度，缩小黑纹宽度。降低 VA 液晶的预倾角，可以减小黑纹宽度，提升透光率。液晶分子的预倾角越小，配向膜的锚定力就越弱，在重叠曝光区域或像素电极边缘区域，液晶分子更容易被正常转动的液晶分子带动，沿着设计方向转动，从而降低黑纹区域的宽度。

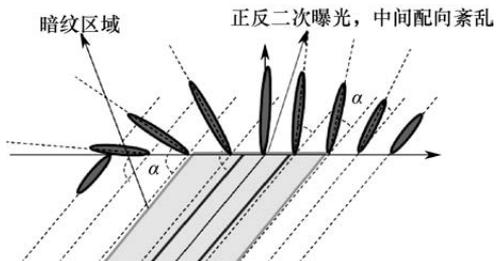


图 8-31 UV²A 像素畴边界的配向

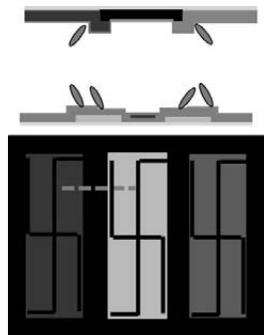


图 8-32 畴的边缘没有黑纹与出现黑纹的液晶分子排列状态

和 PSVA 技术一样, UV²A 技术的简单像素结构不仅可以提升生产效率, 而且还可以明显提升 TFT-LCD 的透光率(亮度)、对比度和响应速度。UV²A 不存在凸条和狭缝结构, 使得每个像素的开口率提高 20% 以上。并且, 由于没有凸条和狭缝结构引起的光散射, 因此可以有效降低漏光, 静态对比度可以达到 5000:1, 能显示出深邃的黑色。此外, 整面均匀地控制液晶分子的转动, 可以获得比传统 VA 快一倍左右的响应速度。与 PSVA 技术不同的是, 由于 UV²A 技术在 TFT 侧没有狭缝结构, 所以不会出现像素电极宽度不均引起的显示不均问题。

8.3 VA 的色偏机理与对策

不同的 TFT-LCD 显示同一彩色画面时, 会呈现颜色差异。同一 TFT-LCD 显示的彩色画面, 在不同视野角上看到的颜色也会有差异。这种颜色差异称为色偏。VA 显示在不同视野角下具有明显的色偏现象。最简单的低色偏技术是降低 VA 液晶的驱动电压, 但会明显降低 VA 显示屏的亮度。所以, 常用的低色偏技术还是像素 8 畴结构的显示技术。

8.3.1 VA 的色偏机理与评价

液晶分子垂直站立, 保证了 VA 具有非常高的正面对比度, 但造成了 VA 侧面对比度明显下降, 使画面颜色偏白。视野角特性是通过对比度进行定义的, 所以 VA 显示在不同视野角下出现明显的色偏现象。因为 TFT-LCD 的颜色是通过控制 RGB 亮度比例合成的, 所以评价 VA 色偏就是评价不同视野角下的亮度差异。引起不同视野角下的亮度差异的原因, 根本在于液晶分子折



射率的各向异性。表征色的参数有亮度、色坐标、色温等。VA 色差的评价方法是在不同视野角度下，测量 γ 偏移、 $\Delta u'v'$ 变化、色坐标变化等。

1. 色的亮度偏移

在 TFT-LCD 中，色的亮度是分等级的，可以用灰阶表示。图 8-33 给出了 VA 模式和 IPS 模式的 RGBW 四色的 8bits γ 曲线。其中，设定 255 灰阶的亮度为 100 个单位，观察角度为 0° 视野角，即显示屏的正上方。在图 8-33 (a) 中，VA 的 RGBW 四色 γ 曲线在高灰阶时，离散程度比较大。而在图 8-33 (b) 中，IPS 的 RGBW 四色 γ 曲线具有良好的近似效果。 γ 曲线越接近，离散性就越低，亮度对视野角的依存性就越低，色偏程度也就越低。

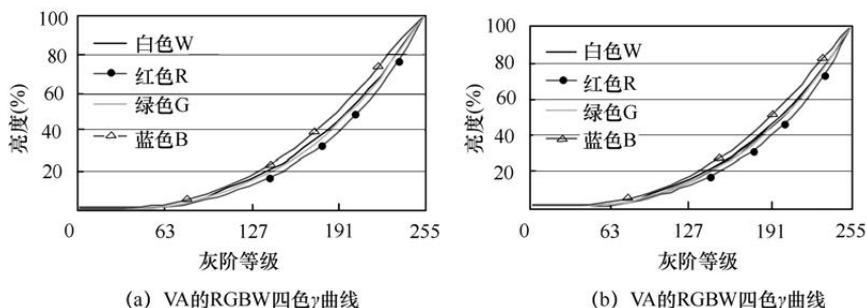


图 8-33 VA 模式和 IPS 模式的 RGBW 四色的 8bits γ 曲线

图 8-33 给出的是 0° 视野角的 γ 曲线，而实际的色偏需要评价不同视野角下的 γ 曲线。图 8-34 (a) 给出了 VA 模式 γ 偏移与视野角的关系。作为对比，图 8-34 (b) 给出了 IPS 模式 γ 偏移与视野角的关系。IPS 模式基本不存在 γ 偏移现象，而 VA 模式的 γ 偏移现象很严重。两种模式的 γ 偏移现象和各自的透光率设计有关。IPS 模式的 Δnd 固定，对应不同视野角，透光率变化因子 $\sin^2(2\psi)$ 随液晶方位角 ψ 从 $90^\circ \sim 45^\circ$ 依次变化。VA 模式的液晶方位角 ψ 固定，对应不同视野角，透光率变化因子 $\sin^2(\pi \Delta nd / \lambda)$ 随视野角的不同， Δnd 的变化趋势不一致，所以 VA 模式的亮度对视野角的依存性很大。

基于图 8-34 (a) 所示的 γ 特性，可以通过图 8-35 进一步说明 VA 模式色的亮度偏移原理。对于高灰阶画面，基本上是 0° 视野角的亮度最高，随着视野角的增大，亮度依次降低。但在中间灰阶画面，如显示 63 灰阶和 127 灰阶的画面， 0° 视野角的亮度并不是最高，随着视野角的增大，亮度先增加后降低。图 8-35 特别标识了 63 灰阶画面色的亮度偏移在 γ 曲线上的表现。

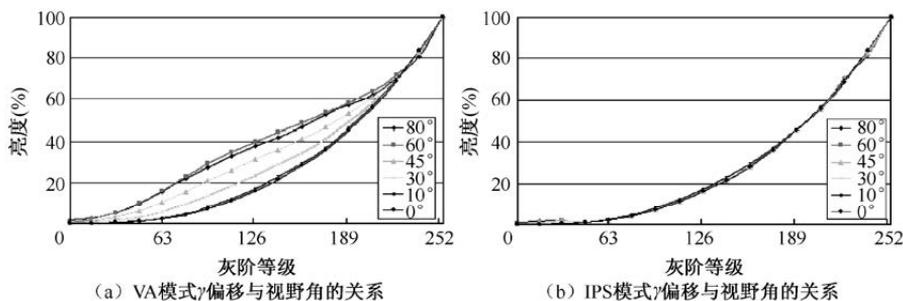
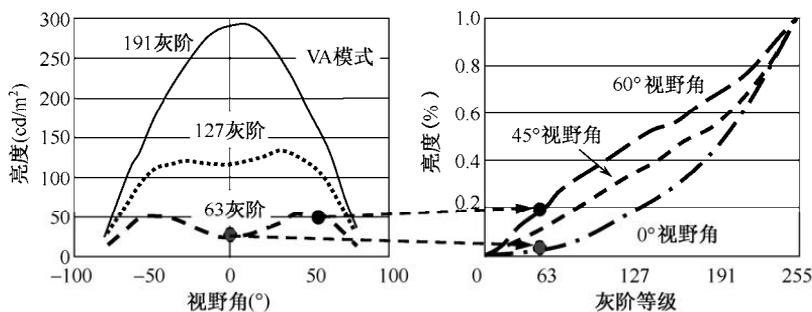
图 8-34 VA 模式和 IPS 模式在不同视野角下的 γ 偏移

图 8-35 VA 模式色的亮度偏移原理

2. 色的坐标偏移

TFT-LCD 常用的色坐标有 xy 色坐标和 uv 色坐标。VA 模式 RGBW 的 xy 色坐标如图 8-36 (a) 所示: RGBW 四色在不同灰阶等级下, 分别对应 xy 色坐标上的离散值。不同颜色的点越离散, 色偏就越严重。RGBW 四色中, 白色 W 的色坐标是由 RGB 三原色的色坐标决定的, W 的离散程度可以间接反映出 RGB 的离散程度。作为对比, 图 8-36 (b) 给出了 VA 模式和 IPS 模式在 xy 坐标系中 W 的离散程度。通过比较, 可以证明 VA 模式的色偏比 IPS 模式的严重。

uv 色坐标的 uv 值可以通过 xy 色坐标的 xy 值用式 (8-11) 和式 (8-12) 计算获得。为更直观地了解 uv 色坐标上各个点的差异, 利用式 (8-13) 求得 $\Delta u'v'$ 的大小, 来评价色在坐标上的偏离程度。在式 (8-13) 中, u_0 和 v_0 分别表示显示屏正上方的 uv 值, u_θ 和 v_θ 表示不同视野角下的 uv 值。

$$u = \frac{4x}{-2x+12y+3} \quad (8-11)$$

$$v = \frac{9y}{-2x+12y+3} \quad (8-12)$$



$$\Delta u'v' = \sqrt{(u_0 - u_\theta)^2 + (v_0 - v_\theta)^2} \quad (8-13)$$

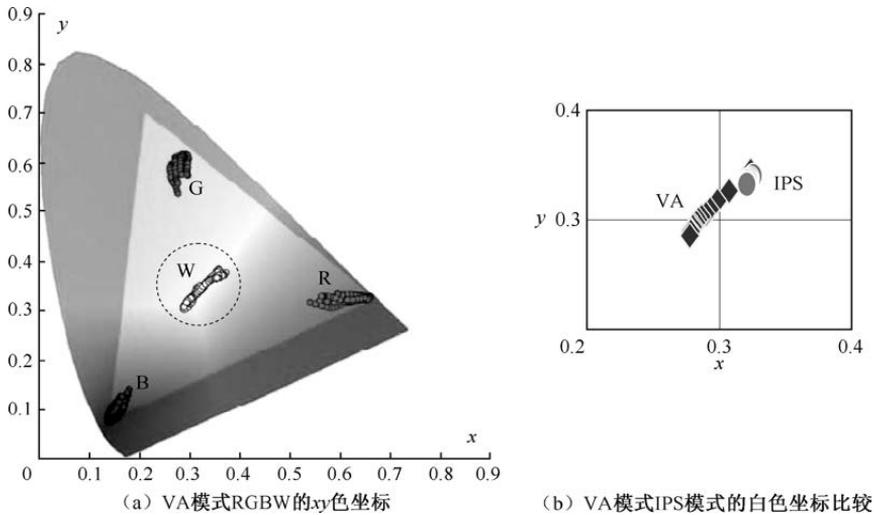


图 8-36 色偏在 xy 色坐标上的体现

VA 模式和 IPS 模式的人脸肤色与白色的 $\Delta u'v'$ 与视野角关系如图 8-37 所示。图 8-37 (a) 给出了白色 W 在左右各 80° 视野角内的 $\Delta u'v'$ 大小偏离曲线。VA 模式的曲线起伏大，色偏更严重。在人物图像显示时，一个重要的色彩评价指标就是人物脸部的肤色。图 8-37 (b) 给出了左右各 80° 视野角内人脸肤色的 $\Delta u'v'$ 曲线，可见 VA 模式的色偏程度相对较高。

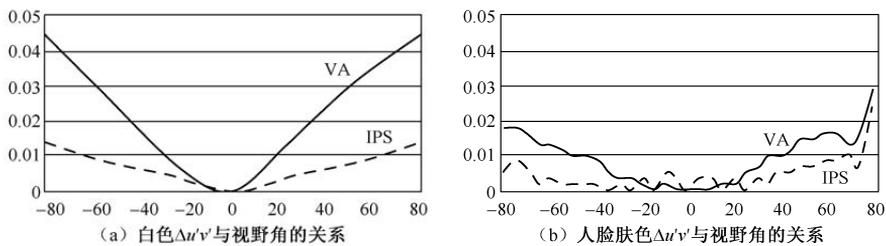


图 8-37 VA 模式和 IPS 模式的人脸肤色与白色的 $\Delta u'v'$ 与视野角关系

3. 色的温度偏移

色温是一个表征光源中各种单色光线混合比例的指标。蓝光成分越高则色温越高，红光成分越高则色温越低。不同用途的 TFT-LCD 产品所设计的色温不同。对于不同的色温，会有一个白平衡，就是各种成分的光基本等量



混合的结果。把一条黑灰白的色阶放在白平衡光线下,看到的是固定的黑灰白色彩,不会表现为其他色彩。如果不同灰阶等级下,色温发生偏离,白平衡被打破,就会发生偏色现象,TFT-LCD 不能真实还原物体的色彩。

图 8-38 给出了 VA 模式和 IPS 模式在不同灰阶等级下的相关色温(CCT)变化曲线。从 0 灰阶到 255 灰阶,VA 模式的相关色温变化比较明显。低灰阶画面相关色温高,显示偏蓝色。一般,相关色温偏差超过 100K 时,人眼就能感觉到。

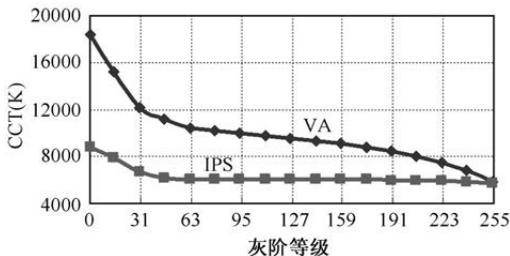


图 8-38 VA 模式和 IPS 模式在不同灰阶等级下的相关色温变化曲线

8.3.2 色偏的 8 畴改善技术

VA 模式在不同视野角下的液晶分子双折射率差异比较大,所以色偏现象严重。CPA 技术由于存在 360° 方向上的自补偿作用,色偏不严重。其他 VA 技术的色偏改善,一般采用 8 畴结构。在物理结构上,为了使液晶分子和正交的上下偏光板的偏光轴形成 45° 夹角,最多可以设计 4 个畴。8 畴设计基于电学原理,同一像素内分别设计不同液晶取向的 4 个主畴和 4 个辅助畴,主畴和辅助畴的液晶分子转动角度不一样,从而实现 8 畴显示。8 畴设计主要有电容耦合技术、双 TFT 技术、电荷共享技术、 V_{com} 电压调制技术。

1. 电容耦合技术

早期的电容耦合技术采用如图 8-39 (a) 所示的像素电极耦合结构,连接 TFT 开关的金属像素电极的一边经接触孔连接到 ITO 像素电极形成主畴,另一边通过介质层在电位浮置的 ITO 电极上耦合出更低的电位形成辅助畴。ITO 像素电极的电位受控于数据线输入电压的大小,而 ITO 浮置电极的电位与上下电容的比值有关。根据图 8-39 (a) 标示的电容,建立如图 8-39 (b) 所示的像素等效电路图。ITO 浮置电极耦合出来的电压 V_{sub} 可以通过式 (8-14) 求得。电容耦合分压出来的 V_{sub} 比 V_{main} 小,使辅助畴的



液晶透过效率达不到最大值，降低了子像素整体透光率。由于 V_{sub} 是耦合出来的，因此所驱动的液晶响应速度相对较慢。辅助畴区域的 ITO 电极电位浮置，使得电极上的电荷释放能力低下，容易出现残像。

$$V_{\text{sub}} = V_{\text{main}} \times \frac{C_X}{C_X + C_{\text{lc-sub}}} \quad (8-14)$$

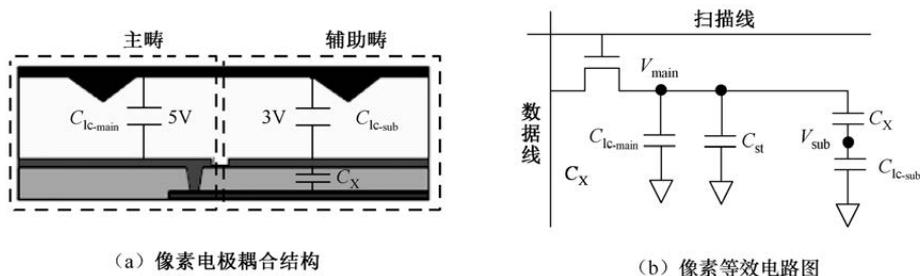


图 8-39 早期的电容耦合技术

为了克服早期电容耦合技术存在的响应速度慢、残像等问题，在辅助畴的 ITO 电极一端附加一个充放电通道。辅助畴附加充放电通道的像素等效电路如图 8-40 所示。相比图 8-39 (b) 的结构，在辅助畴区域增加了一个辅助 TFT 和一个 $C_{\text{st-sub}}$ 。该技术除通过电容耦合来分压外，还通过辅助 TFT 开关对辅助畴的 ITO 电极进行充放电。辅助畴的像素电压 V_{sub} 由这两部分电压同时决定，如公式 (8-15) 所示。辅助 TFT 通道一方面给辅助畴的液晶提供了自身过驱动的功能，从而提高了液晶响应速度；另一方面可以快速释放辅助畴像素电压上的电荷，以改善残像。 $C_{\text{st-sub}}$ 既可以稳定辅助畴像素电压，也可以提高液晶响应速度。此外，增加充放电电压后，可以提高辅助畴液晶的最佳透光率。

$$V_{\text{sub}} = V_{\text{coupled}} + V_{\text{charging}} = V_{\text{main}} \times \frac{C_X}{C_{\text{st-sub}} + C_{\text{lc-sub}} + C_X} + \int_0^T \frac{I_{\text{sub}}(t)}{C_{\text{st-sub}} + C_{\text{lc-sub}} + C_X} dt \quad (8-15)$$

TFT 开关 C_{gs} 耦合引起的馈通现象会降低像素电极上的电压，利用这个原理形成主畴和辅助畴像素电压的差异，可以实现 8 畴显示。这种非对称栅极耦合技术的工作原理如图 8-41 所示。在图 8-41 (a) 所示的像素等效电路图中，辅助畴的存储电容采用 MIS 结构。其中，金属为 G 配线层，绝缘膜为 G-SiN_x 层，半导体为 a-Si/n+ a-Si 积层，在半导体层上面的是 D 配线层。如图 8-41 (b) 所示，正帧显示时，MIS 结构的 a-Si 层为电子导电层，a-Si 层的电容成分消失，等效为关态，对应的馈通电压 ΔV_1 如式 (8-16) 所示。



负帧显示时, MIS 结构的 a-Si 层为绝缘层, 形成电容, 等效为开态, 对应的馈通电压 ΔV_2 如式 (8-17) 所示。作为对比, 主畴的馈通电压 ΔV 如式 (8-18) 所示。设定电压使 $|V_{p2}-V_{com}| > |V_{p1}-V_{com}|$ 、 $|\Delta V-\Delta V_1| = |\Delta V_2-\Delta V|$, 可实现 8 畴显示。这种非对称栅极耦合技术对 C_{gs} 电容和 V_{com} 的控制要求都比较高。

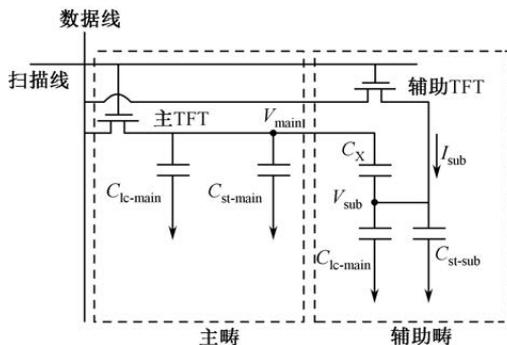


图 8-40 辅助畴附加充放电通道的像素等效电路

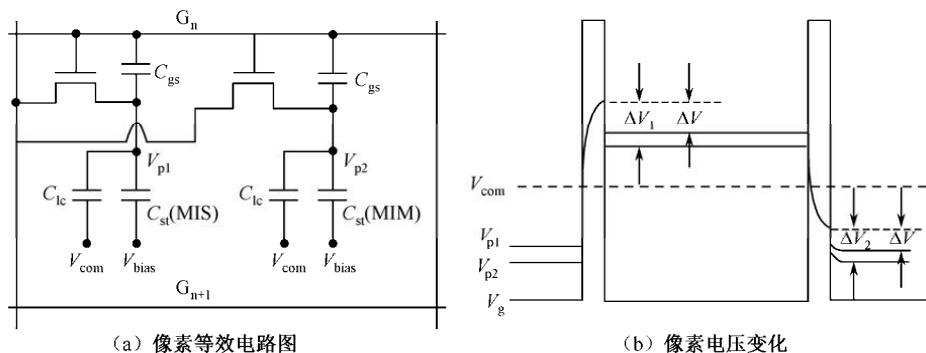


图 8-41 非对称栅极耦合技术的工作原理

$$\Delta V_1 = (V_{gh} - V_{g1}) \times \frac{C_{gs-sub}}{C_{st-sub-off} + C_{lc-sub} + C_{gs-sub}} \quad (8-16)$$

$$\Delta V_2 = (V_{gh} - V_{g1}) \times \frac{C_{gs-sub}}{C_{st-sub-on} + C_{lc-sub} + C_{gs-sub}} \quad (8-17)$$

$$\Delta V = (V_{gh} - V_{g1}) \times \frac{C_{gs-main}}{C_{st-main} + C_{lc-main} + C_{gs-main}} \quad (8-18)$$

2. 双 TFT 技术

双 TFT 技术是指用两个 TFT 分别独立控制 A 和 B 两个区域。按 TFT 连



接方式的不同分为共用一根扫描线的 2D1G 结构和共用一根数据线的 2G1D 结构。8 畴显示采用的双开关结构如图 8-42 所示。两种结构除多出一个 TFT 外, 还多出一根数据线或一根扫描线, 都会降低像素开口率。

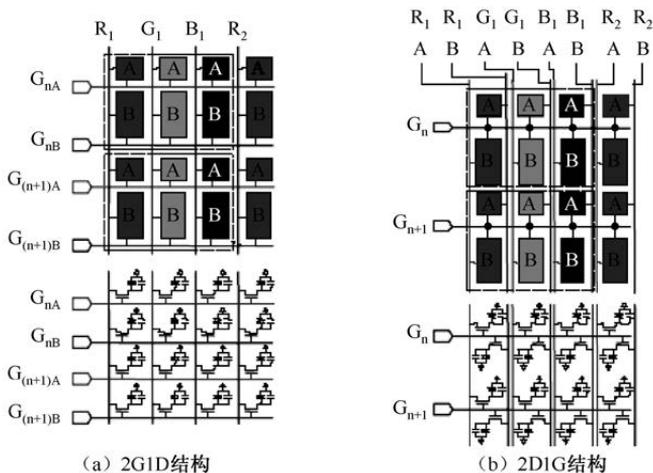


图 8-42 8 畴显示采用的双开关结构

2D1G 结构是当同一根扫描线同时打开两个 TFT 时, 连接 A 和 B 的两条数据线同时输入所需的信号电压, 分别控制 A 和 B 两个区域的电压, 可以实现液晶分子转动角度不一样, 实现 8 畴显示。

2G1D 结构需要数据线信号在一个寻址时间内, 分前后两段电压值分别输入到 A 和 B 两个像素电极。连接 A 和 B 的 TFT 三端电压关系如图 8-43 所示, A 和 B 的写入时间相同。为了使 B 像素电压 V_{pB} 和 A 像素电压 V_{pA} 大小不同, 数据线信号在寻址时间的后期有一个提升 (正帧) 和下拉 (负帧) 的动作。 G_{nA} 和 G_{nB} 信号依次扫描, 但存在一个重叠的预充电时间。控制 V_{pA} 和 V_{pB} , 可以实现液晶分子转动角度不一样, 实现 8 畴显示。2G1D 结构由于扫描线数增加一倍, 因此要求扫描驱动 IC 的频率也增加一倍。

3. 电荷共享技术

电荷共享技术是一项具有 3 个 TFT 结构的电容耦合技术, 像素等效电路如图 8-44 所示。当 G_n 输出高电平时, 通过 TFT1 向 A 区的液晶电容 C_{lc-A} 、存储电容 C_{st-A} 、电荷共享电容 C_{cs-A} 和 C_{cs-B} 进行充放电, 通过 TFT2 向 B 区的液晶电容 C_{lc-B} 、存储电容 C_{st-B} 进行充放电, 最后达到基本相同的像素电压



V_{pA} 和 V_{pB} 。充放电结束后, TFT1 和 TFT2 关断, G_{n+1} 输出高电平, TFT3 打开, 通过电荷分享电容 C_{cs-A} 和 C_{cs-B} 的电容耦合分压, 在节点 C 形成的电压就是 B 区域最后的像素电压 V_{pB} 。利用 V_{pB} 和 V_{pA} 的电压差异, 可以实现液晶分子转动角度不一样, 从而实现 8 畴显示。

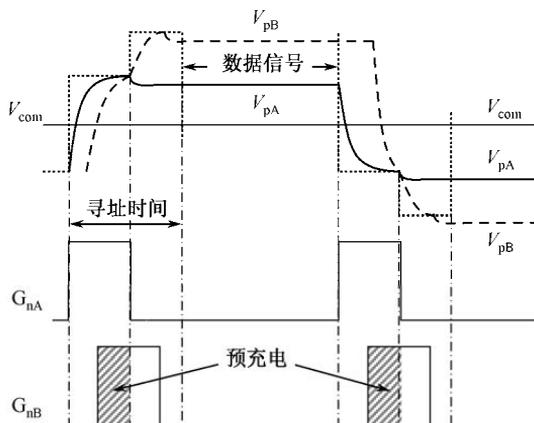


图 8-43 连接 A 和 B 的 TFT 三端电压关系

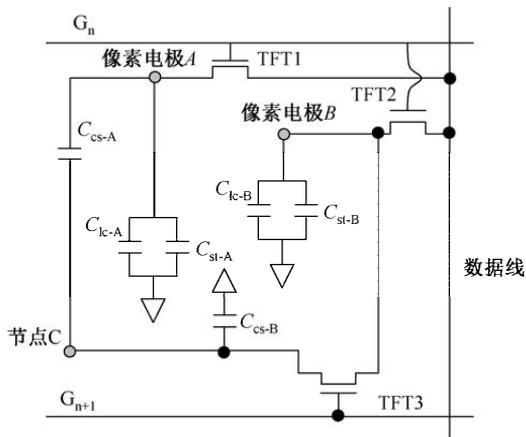


图 8-44 电荷共享技术的像素等效电路

4. V_{com} 电压调制技术

V_{com} 电压调制技术固定 CF 基板侧的 V_{com} 电压, 调节 TFT 基板侧的 V_{com} 电压。 V_{com} 电压调制技术原理如图 8-45 所示。在图 8-45 (a) 中, 子像素内的 A 和 B 两个区域具有完全相同的电路结构, 开始首先写入一个相等的像素



电压, $V_{pA}=V_{pB}$ 。 V_{com} 电压调制对 V_{pA} 和 V_{pB} 的影响如图 8-45 (b) 所示, V_{com-A} 和 V_{com-B} 的不同大小使 V_{pA} 和 V_{pB} 分别有一个大小不同的电压变化值, 最终形成 V_{pB} 和 V_{pA} 的电压差异, 使液晶分子转动角度不一样, 从而实现 8 畴显示。 V_{com} 电压调制技术所需的 COM 线比扫描线多一根。

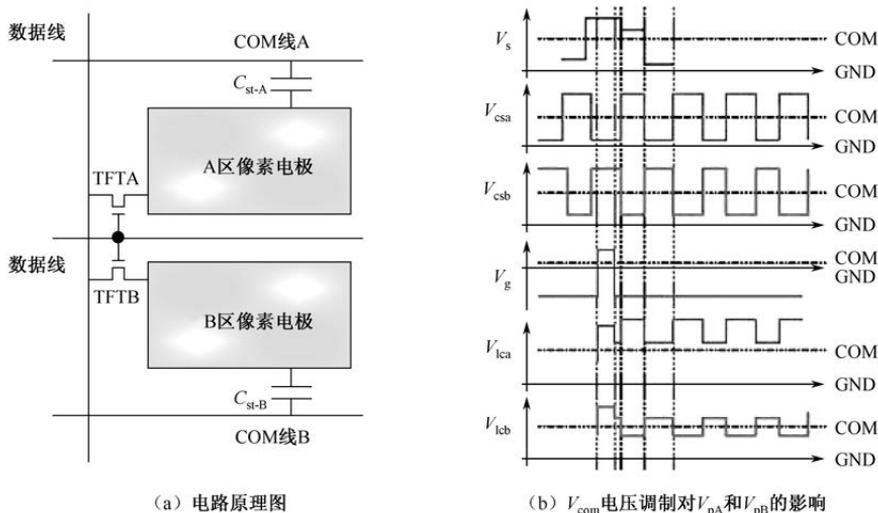


图 8-45 V_{com} 电压调制技术原理

8.3.3 色偏的其他改善技术

改善 VA 色偏的根本是形成尽量多的畴, 通过伽马补偿混成两组以上的伽马曲线, 实现不同视野角下的伽马曲线相近。由于物理上最多只能形成 4 个畴, 因此多余的畴往往是通过电学控制实现的。如果一高一低两个等级的电压分别控制相连的两个像素, 就是双像素渲染技术。如果两个等级的电压先后控制同一个像素, 就是插灰 (阶) 技术。

1. 双像素渲染技术

双像素渲染技术的本质是采用像素分割法进行空间混色, 其原理如图 8-46 所示。在图 8-46 (a) 中, 用作空间混色的两个 RGB 像素, 一个 RGB 像素输入显示高亮度的高电压 V_H , 另一个 RGB 像素输入显示低亮度的低电压 V_L 。为了不同像素的色彩不容易被分辨出来, 相邻像素采用如图 8-46 (b) 所示的马赛克排列方式。在双像素渲染技术中, 混色所用不同色彩的面积比固定为 1:1, 所以色偏的优化很难实现。因为, 混色的效果取决于每部分的亮度



与相应面积比率相乘的结果。严格地讲,双像素渲染技术不是完整意义上的 8 畴显示,而是一种模拟近似。

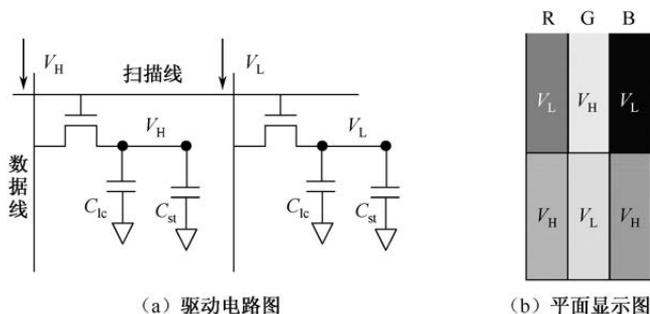


图 8-46 双像素渲染技术的原理

双像素渲染技术不需要变更现有的像素结构,就可以实现像素的高开口率设计。但是,相邻像素色彩渲染后实现一种色彩,使显示屏分辨率降低一半。

2. 插灰技术

插灰技术的本质是采用时间分割法进行时间混色,其原理如图 8-47 所示。以 120Hz 为例,在图 8-47 (a) 中,在同一个像素内,第一帧先输入一个对应高亮度的驱动电压 V_H ,第二帧再输入一个对应低亮度的驱动电压 V_L 。不同等级的电压对应不同程度的液晶倾斜角度,对应不同的亮度。前后帧的亮度平均就是 60Hz 内人眼感觉到的亮度。色偏改善的效果如图 8-47 (b) 所示,如果正上方和斜视野角的均一化亮度呈线性关系,那么显示就不存在色偏,这条直线称为理想线。采用插灰技术可以使原来偏离理想线的关系曲线更加接近理想线,从而达到改善色偏的目的。

插灰技术也不需要变更现有的像素结构,就可以实现像素的高开口率设计。因为共用一个像素,前后不同色彩的中和所用的面积比为 1 : 1,所以色偏的优化不容易实现。与双像素渲染技术不同的是,插灰技术所需驱动频率要增加至少一倍(如 120Hz),这对像素的设计及液晶响应速度都提出了更高的要求。不过,通过驱动频率的增加,对闪烁、拖尾等现象都有改善。

通过色偏改善,保证了斜视野角的色彩最大限度地逼近正视野角的色彩。画面的色偏程度可以用一些色彩丰富的画面进行主观评价,如肤色(亚洲人的黄肤色)、国旗红(深红色)、草绿色和天蓝色。特别是图像中人物的



肤色，主要是手部和脸部的颜色，要接近普通人的颜色。不同色偏改善技术在特殊色彩下的改善效果比较如图 8-48 所示。图中每个圆球表示 360° 全方位角上在倾斜角 $0\sim 80^\circ$ 范围内的 CIE1976 (L^* , u^* , v^*) 坐标值。不同的 $\Delta u^*v'$ 值用不同的颜色表示，一般认为 $\Delta u^*v' < 0.02$ 就基本上使人感觉不到色偏。通过图 8-48 的对比，发现 8 畴技术在关键的黄肤色上，对色偏具有优秀的改善效果，双像素渲染技术和插灰技术对色偏的改善并不明显。

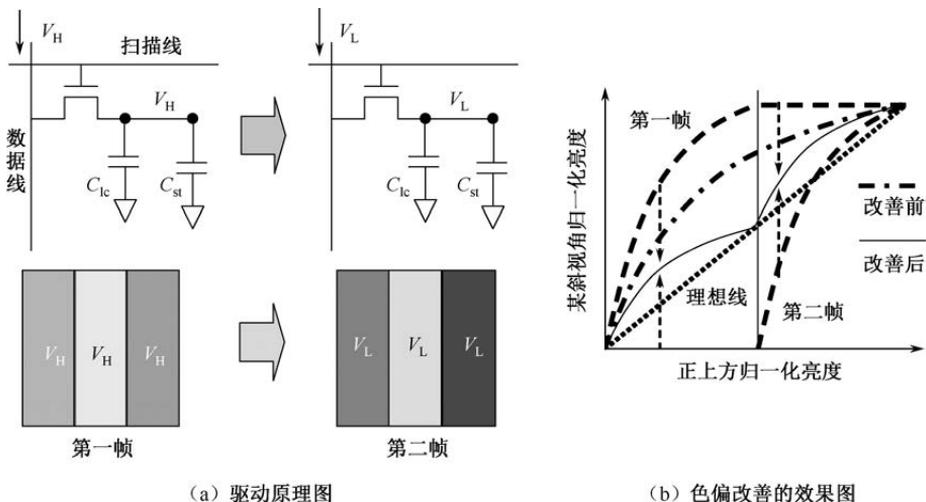


图 8-47 插灰技术的原理

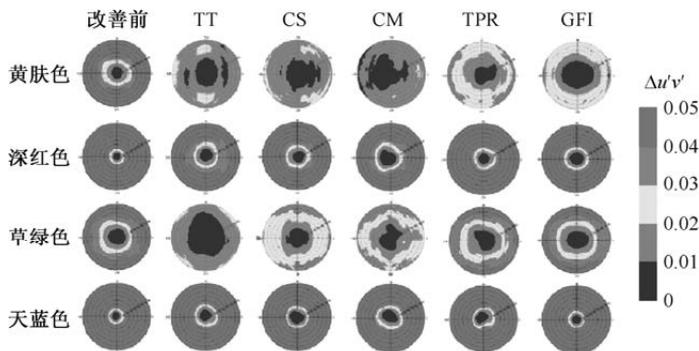


图 8-48 不同色偏改善技术在特殊色彩下的改善效果比较

8.4 98QUHD 显示屏设计

VA 显示技术常用于需要宽视野角和高对比度的大尺寸 TFT-LCD 中。为



了进一步提高响应速度, PSVA 和 UV²A 显示技术代替了 MVA 显示技术。本节介绍基于 G8.5 生产线的 98QUHD 显示屏设计。

8.4.1 98QUHD 的传统 VA 像素设计

典型的传统 VA 像素是 MVA 像素。MVA 像素设计的难点是减少黑纹、提高响应速度、改善色差和视野角。采用 8 畴结构可以改善色差和视野角。采用细缝可以提高响应速度, 细缝设计涉及液晶电容 C_{lc_Main} 和 C_{lc_Sub} 的变化。在 CF 侧设计侧条可以减少黑纹。

1. 像素基本结构与尺寸的设计

MVA 像素的 CF 侧凸条和 TFT 侧狭缝把像素分割出一块块类似 IPS 纵栏结构的显示区域。VA 液晶分子的方位角 $\psi=45^\circ$ 时可获得最佳透光率, 所以 MVA 的纵栏结构, 即凸条和狭缝的结构都呈 45° 的 \sphericalangle 型分布。MVA 像素结构的基本参数如图 8-49 所示, 狭缝和凸条的宽度 w 、狭缝与凸条之间的距离 s 、盒厚 d , 这 3 个参数都会影响 MVA 的透光率和响应速度。

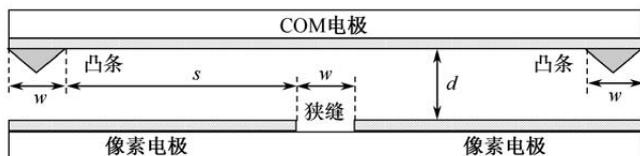


图 8-49 MVA 像素结构的基本参数

如果狭缝和凸条的宽度 w 很小, 则 s 对应区域的电场方向性不明显, 因此液晶分子倾倒的角度小于设计值, 透光率低于设计值。增加 w 可以提升透光率, 但狭缝和凸条上方的电力线密集程度没有 s 对应的区域强, w 增大到一定程度后, w 越大, 透光率就越小。所以, w 有一个最佳值, 以对应最大的透光率。通过仿真软件的模拟, 可以明确 w 和透光率的关系: 在 $s=30\mu\text{m}$ 、 $d=3.5\mu\text{m}$ 的条件下, 最佳的 w 值在 $10\mu\text{m}$ 左右。凸条的功能是明确液晶的转动方向, 强化 s 对应区域的电场方向性。凸条的高度 h 越大, 液晶转动的方向性越明显, 透光率更高。为了保证基板贴合后的液晶流动性, h 一般不超过 $1.5\mu\text{m}$ 。

s 对应的区域是主要的光透过区域, 这个区域的面积越大, 对应的狭缝和凸条面积越小, 整个像素的透光率越高。但是, s 大到一定程度时, s 对应



区域的电场方向性减弱，液晶转动引起的透光率下降部分会逐渐抵消狭缝和凸条面积减小带来的透光率上升部分。而且，受到 VA 液晶分子转动时的多米诺延迟效应的影响， s 越大，VA 液晶的响应速度就越慢。平衡透光率和响应速度的限制，98QUHD 像素的 s 一般不会超出 $40\mu\text{m}$ 。

根据式 (8-1)，在 $\psi=45^\circ$ 时， Δnd 值越大，透光率就越大。液晶的 Δn 固定后， d 越大，透光率就越大。但根据公式 (8-8)， d 越大，响应时间 t_{off} 就越大。根据式 (8-6)， d 越大 t_{on} 就越小，但 d 变大对 t_{off} 的增加程度远超过对 t_{on} 的减小程度，所以 d 越大， $(t_{\text{on}}+t_{\text{off}})$ 就越大。综合考虑透光率、合格率等因素，98QUHD 的盒厚 d 设为 $3.5\mu\text{m}$ 。

无细缝结构和带细缝结构的比较如图 8-50 所示。在图 8-50 (b) 中，像素电极边缘设计了许多有规律的挖入空隙，这些梳状结构称为细缝。为了区别于细缝，把图 8-50 (a) 所示的像素电极之间的狭缝称为主缝。细缝的设计不会改变主缝宽度，因此 98QUHD 像素的主缝宽度还是 $10\mu\text{m}$ 。细缝结构对提升液晶响应速度的原理，类似通过缩小狭缝和凸条之间的距离 s ，通过强化液晶分子转动的方向性，以实现高速响应。如图 8-50 (b) 所示，像素电极边缘被挖空后，相当于主缝的延伸空间更加靠近凸条，像素电极上方的电场方向性更明显，液晶的响应速度更快。

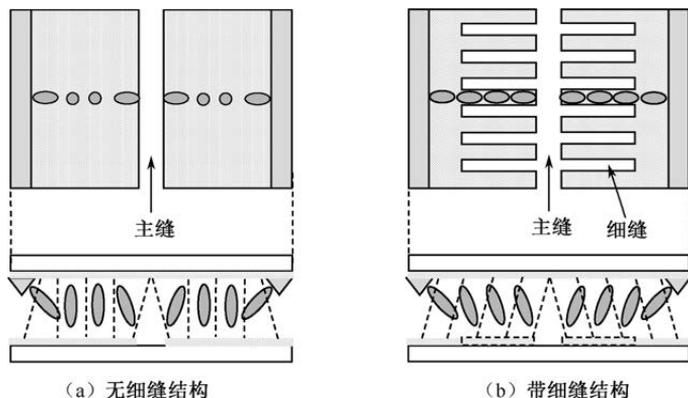


图 8-50 无细缝结构和带细缝结构的比较

细缝设计不能降低透光率。所以，主缝的宽度不变，并且细缝的深度不能无限大。细缝太深，梳状电极的宽度均匀性管控不好就容易出现显示不均。通过光学模拟，可以确定细缝的深度一般在 $10\sim 20\mu\text{m}$ 。98QUHD 像素的细缝深度设定为 $15\mu\text{m}$ 。为了不降低透光率，细缝的宽度要小到曝光精度的边界



尺寸, 如 $3.5\sim 4\mu\text{m}$ 。作为细缝之间的 ITO 层像素电极, 和细缝一样, 宽度一般也控制在 $3.5\sim 4\mu\text{m}$ 。

2. 使用附加刷新技术的 8 畴设计

98QUHD 像素采用如图 8-51 所示的 8 畴显示技术。通过主 TFT 和辅助 TFT 两个供电通道, 把像素分为主畴和辅助畴, 每部分各含 4 个畴, 一共 8 个畴。在 98QUHD 像素结构中, 关键电容有主畴的 $C_{\text{gs-main}}$ 、 $C_{\text{st-main}}$ 、 $C_{\text{lc-main}}$ 和辅助畴的 $C_{\text{gs-sub}}$ 、 $C_{\text{st-sub}}$ 、 $C_{\text{lc-sub}}$, 以及主畴和辅助畴之间的耦合电容 C_X 。98QUHD 像素的 8 畴设计主要是主 TFT 和辅助 TFT 的宽长比 W/L 设计, 以及主畴和辅助畴关键电容的比例设计。

对于主 TFT 的宽长比, 要求 $W/L_{\text{Main}} \geq 2$ 。对于辅助 TFT 的宽长比, 要求 $W/L_{\text{Sub}} \leq 1$ 。在 98QUHD 像素中, W/L_{Main} 初步设计为 $50\mu\text{m}/5\mu\text{m}$ 。 W/L_{Sub} 设计需要结合式 (8-15) 进行辅助畴的写入特性和保持特性的设计。为简化设计, 一般把式 (8-15) 中的 C_X 电容比设为 $1:2$, 如式 (8-19) 所示。通过仿真确定辅助畴和主畴像素电压之比 $V_{\text{sub}}/V_{\text{main}}$ 的理想值 (如 0.7), 以方便 W/L_{Sub} 的设计和其他关键电容的设计。这样, 式 (8-15) 就简化为式 (8-20)。式 (8-21) 的意义是主畴在写入时间 t 内的充电电压要保持为辅助畴充电电压的 5 倍。从式 (8-20) 中推导出 W/L_{Sub} 前, 需要明确 $C_{\text{st-sub}}$ 、 $C_{\text{lc-sub}}$ 和 C_X 的大小。一个限制 $C_{\text{st-sub}}$ 、 $C_{\text{lc-sub}}$ 和 C_X 大小的要求如公式 (8-21) 所示, 即辅助畴和主畴的馈通电压必须一致, 否则会造成 98QUHD 显示屏的闪烁。通过辅助 TFT 的电流公式, 可初步确定 W/L_{Sub} 的比值为 $4\mu\text{m}/5\mu\text{m}$ 。

$$\frac{C_X}{C_{\text{st-sub}} + C_{\text{lc-sub}} + C_X} = \frac{1}{2} \quad (8-19)$$

$$V_{\text{main}} = 5 \int_0^T \frac{I_{\text{sub}}(t)}{C_{\text{st-sub}} + C_{\text{lc-sub}} + C_X} dt \quad (8-20)$$

$$\frac{C_{\text{g-Main}}}{C_{\text{gs-Main}} + C_{\text{st-Main}} + C_{\text{lc-Main}}} = \frac{C_{\text{gs-sub}}}{C_{\text{gs-sub}} + C_{\text{st-Sub}} + C_{\text{lc-sub}}} \quad (8-21)$$

确定了 98QUHD 像素的 w 、 s 、 d 参数值, 主畴和辅助畴的关键电容 $C_{\text{gs-main}}$ 、 $C_{\text{st-main}}$ 、 $C_{\text{lc-main}}$ 、 $C_{\text{gs-sub}}$ 、 $C_{\text{st-sub}}$ 、 $C_{\text{lc-sub}}$ 、 C_X , 及 W/L_{Main} 和 W/L_{Sub} 后, 再结合配线延迟设计和负荷电容设计的基本理念, 可以确定 98QUHD 像素扫描线、数据线、COM 线的尺寸和各种电容的面积。根据这些结果, 可以获得如图 8-51 所示的 98QUHD 像素结构: ①②③④四个畴为主畴, ⑤⑥⑦⑧四个畴为辅助畴, 虚线表示 CF 侧的凸条位置。为了分别给主畴和



辅助畴的像素电极充电, 在连接 COM 电位的 G 层遮光线上设计了 D 层像素电极引线, 并在相应的 ITO 像素电极上设计引出电位的接触孔。

如果 CF 侧的凸条只设计在如图 8-51 所示的位置上, 会出现如图 8-52 所示的黑纹位置与现象。在像素电极的边缘、凸条的拐角处、主畴和辅助畴的边界处、TFT 侧数据线或扫描线附近最容易出现电场混乱。黑纹形成的机理如图 8-53 所示, 在图 8-53 (a) 中, 在靠近数据线一侧的像素电极边缘, 狭缝和凸条之间的电场受到外界电场的干扰后, 方向性不明显, 液晶分子的取向混乱, 形成向错, 表现为黑纹现象。如图 8-53 (b) 所示, 黑纹位置的液晶分子没有明显倾倒的趋势, 显示呈暗态。

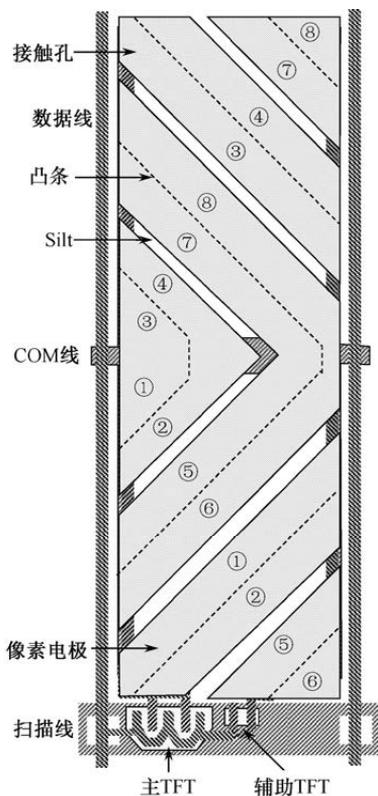


图 8-51 98QUHD 像素结构



图 8-52 黑纹位置与现象

类似 A-IPS 像素中的安定化电极的作用, 把 98QUHD 像素 CF 侧凸条的边缘分别平行于扫描线、数据线和 COM 线并进行延伸, 以割断这些配线上的电场对开口区内液晶分子的干扰。这种凸条延伸结构称为侧条。侧条抑制黑纹的机理如图 8-54 所示。在图 8-54 (a) 中, 设计侧条后, 像素电极边缘上方的



液晶排列方向不会出现反转, 向错区域消失, 抑制了黑纹现象。如图 8-54 (b) 所示, 在侧条附近, 液晶分子明显倾倒, 对应的显示效果和正常区域的液晶显示效果相同。

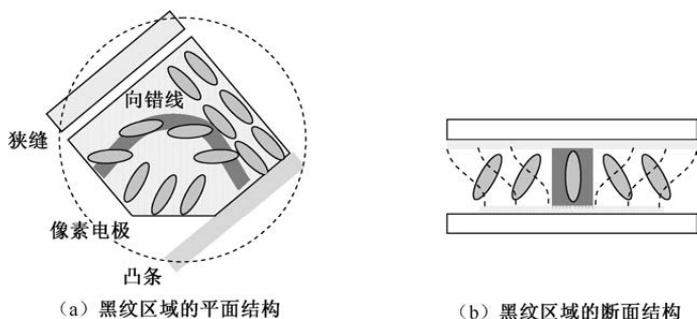


图 8-53 黑纹形成的机理

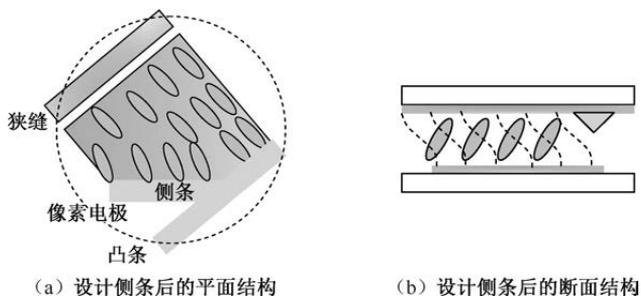


图 8-54 侧条抑制黑纹的机理

在图 8-51 中, 畴①②③④相连的像素电极呈三角形。图 8-55 给出了 VA 液晶分子在三角形像素电极不同角度斜边的综合受力结果。在图 8-55 (a) 中, 当像素电极的斜边在 90° 方向时, 在 0° 方向上的液晶分子受到的畴内电场方向不明显, 液晶取向的混乱导致这里会出现向错现象。如图 8-55 (b) 所示, 在 0° 方向上设计侧条, 可以把原来的三角形像素电极分成斜边为 135° 和斜边为 45° 的两个小三角形电极, 这些小三角形电极上的液晶分子, 在畴内电场作用下具有明确的排列取向。可以消除如图 8-55 (a) 所示的向错现象。实际设计时, G 层 COM 线会设计在 0° 方向上。黑纹位置还可以进行 BM 充分遮光设计。

98QUHD 像素的结构与尺寸如图 8-56 所示。为了获得足够高的写入能力, 98QUHD 像素的 TFT 开关采用了 U 形结构。98QUHD 像素 TFT 侧和 CF 侧贴合效果如图 8-57 所示, 为了方便看图, 只标识 CF 一侧的 BM 结构、凸



条和侧条的结构。凸条的宽度为 $10\mu\text{m}$ ，高度为 $1.5\mu\text{m}$ 。

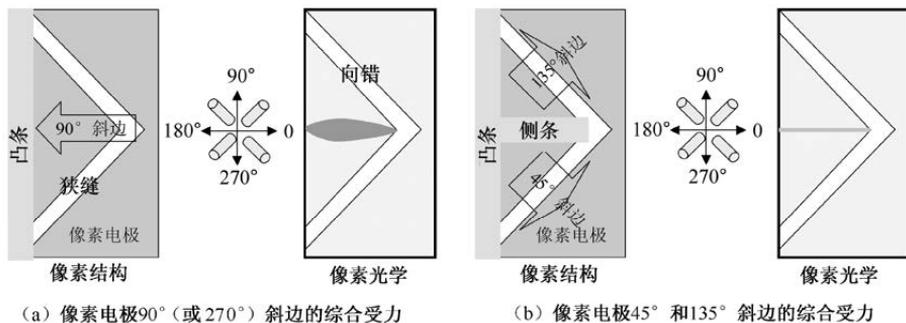


图 8-55 VA 液晶分子在三角形像素电极不同角度斜边的综合受力结果

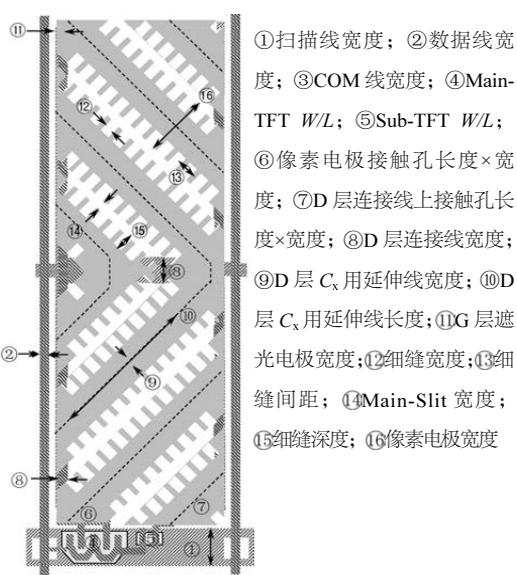


图 8-56 98QUHD 像素的结构与尺寸

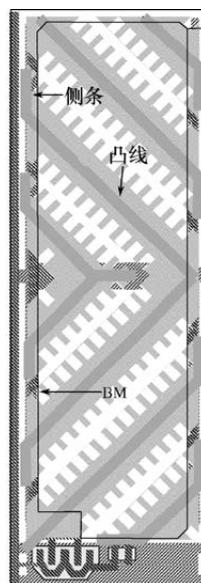


图 8-57 98QUHD 像素 TFT 侧和 CF 侧贴合效果

8.4.2 98QUHD 的光配向 VA 像素设计

光配向 VA 像素主要有 PSVA 像素和 UV^2A 像素。 UV^2A 像素在光的利用效率上更具优势。

在开口率优先的场合，采用 4 畴模式；在画质优先的场合，采用 8 畴模式。98QUHD 的 UV^2A 像素设计采用如图 8-58 所示的 8 畴模式，上面半个区域和下面半个区域的液晶都有 4 个不同的平面取向，所以每一个子像素共



有 8 个不同的液晶取向, 即用 8 畴来互相补偿亮度。因为两个区域有不同的亮度, 所以就有两个不同的伽马电压曲线, 它们对角度的变化有不同的依存性, 可以互相补偿使总的伽马电压随角度的变化不大。

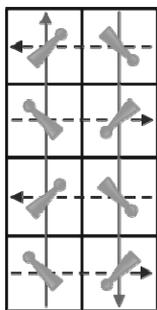


图 8-58 UV^2A 像素 8 畴模式的光配向俯视图

高分辨率显示屏主要面临的问题是 RC 负载随着解析度提高而负载加重, 但是显示屏像素有效充电时间与解析度关系正好相反, 随着解析度提高而充电时间缩短。对于 98 寸 QUHD 显示屏, 像素最大充电时间不到 $3.8\mu s$, 同时大尺寸显示扫描线和数据线 RC 负载较大, 易出现 RC 延迟导致的画面不均。对高分辨率大尺寸 TFT-LCD, 需要使用铜互连工艺和氧化物 TFT 驱动技术。

随着分辨率提高, 像素尺寸也会随之快速地缩小。如果采用相同的设计规则, 则 UHD 像素的开口率远小于 FHD 像素。如图 8-59 所示, 如果 98QUHD 像素采用 a-Si TFT, 则 a-Si TFT 的宽长比为 50:3.8; 如果 98QUHD 像素采用 IGZO TFT, 则 IGZO TFT 的宽长比只有 8:8。a-Si 半导体迁移率大约为 $0.5\text{cm}^2/\text{V}\cdot\text{S}$, 远小于 IGZO 的 $10\text{cm}^2/\text{V}\cdot\text{S}$, 如果 98QUHD 像素使用 IGZO TFT, 则开口率可以提升 20%以上。

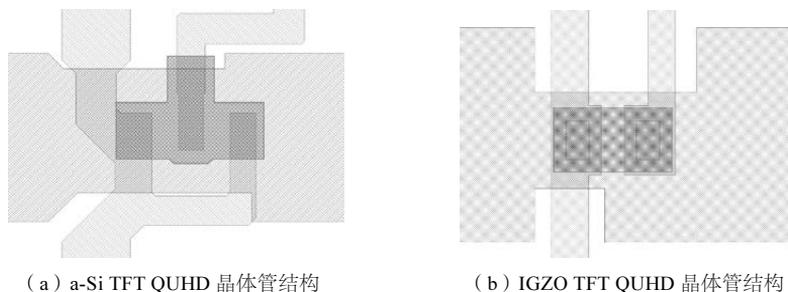


图 8-59 98QUHD 像素的晶体管尺寸对比



对于 RC 负载较大的问题,除使用铜互连降低电阻外,还可以采用 JAS 膜技术,以降低导线间电容。JAS 膜是一种有机材料的绝缘膜,具有高透光率、附着力高、介电常数较小的性能特性。图 8-60 为采用 JAS 有机膜结构的 TFT 截面图,即在原第二绝缘层 PAS 上增加了一层有机绝缘层。在 TFT 制作时,有机绝缘层等效于第二绝缘层的光刻胶,因此,使用该 JAS 结构并没有增加光罩数目及工艺流程。有机绝缘层的厚度一般为第二绝缘层的十倍,极大地降低了像素电极与数据线之间的耦合电容,因此数据线可以直接设置在像素电极的正下方,从而增大了像素的开口率及穿透率。

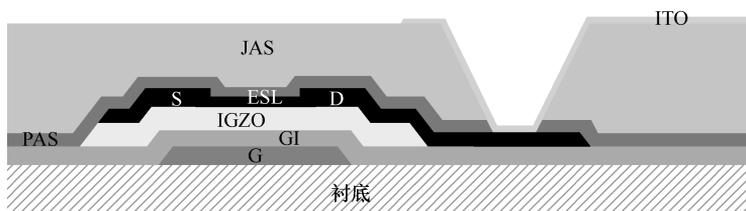


图 8-60 使用 JAS 有机膜的 TFT 结构截面图

98 QUHD 像素使用氧化物 TFT 作为充电开关, TFT 宽长比为 $8/8\mu\text{m}$, 迁移率为 $9.5\text{cm}^2/\text{V}\cdot\text{s}$, IGZO TFT 的充电能力要明显好于 a-Si TFT, 在相同开口率 $3.8\mu\text{s}$ 时间内, IGZO TFT 像素充电率可以达到 99.9%, 而 a-Si TFT 的充电率只有 97.6%。显示屏采用全铜线工艺, 扫描线 RC 可减少至 $1.5\mu\text{s}$, 数据线 RC 减少至 $1.6\mu\text{s}$ 。本像素采用了 $C_{s\text{-swing}}$ 8 畴技术。每颗子像素都包含孙像素 A 与孙像素 B, 如图 8-61 (a) 所示, 当栅极打开时, 孙像素 A 与孙像素 B 分别通过 TFT A 与 TFT B 充入同等电位的电压; 然后不同的 C_{s1} 及 C_{s2} 电压分别对孙像素 A 与孙像素 B 进行电压耦合, 从而使孙像素 A 与孙像素 B 产生不同的电压。如此, 孙像素 A 与孙像素 B 区域的液晶分子会产生不同的倾斜角度, 原本液晶分子经光配向后沿 4 个方向排列, 所以子像素为 8 畴显示。这样的 8 畴像素结构结合光配向技术, 可以更进一步补偿及最小化在不同视野角下的色偏现象。如图 8-61 (b) 所示, 像素光学仿真图片无异常黑纹出现。

为了改善大尺寸 TFT-LCD 显示屏的 COM 电位的稳定性, 采用了 C_s 网状结构。 C_s 与扫描线金属同层, 扫描线金属层与源漏极金属层通过接触孔直接连接, 而不需要通过传统的 ITO 跨接, 因此不影响像素开口率。另外, 为降低 C_s 跨接处, 扫描线电极与 C_s 跨接电极交叠处发生静电破坏等问题, 需要特别设计 C_s 跨接的重复单元。当显示屏尺寸及解析度不断提升到 98 英寸



QUHD 级别时, $C_{s-Swing}$ 所用的 C_s 线是显示屏设计一大难题, 其电阻电容信号延迟变得更加严重。 C_s 线为交流电压信号, 这样的信号延迟直接影响到显示屏的显示质量。通过采用网状结构的 C_s 线设计, 增强了 C_s 信号的稳定性, 克服了其信号延迟的不利因素。图 8-62 示意了 C_{s1} 、 C_{s2} 、 C_{s3} 、 C_{s4} 的连接方式, 整个显示屏上设计从 C_{s1} 至 C_{s16} , 共计 16 组 C_s 。

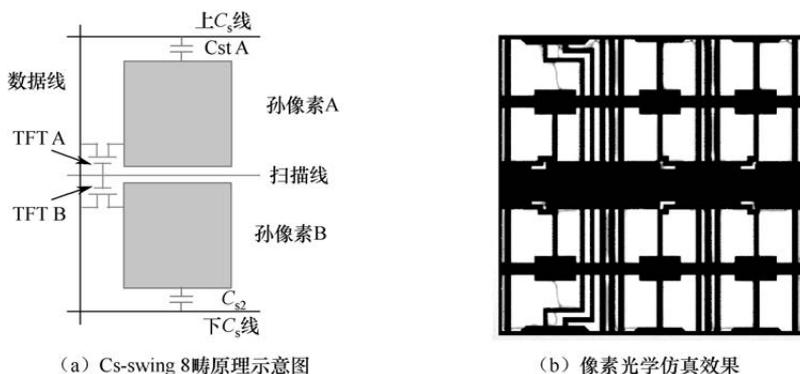


图 8-61 98 QUHD 像素的 8 畴方案与光学仿真效果

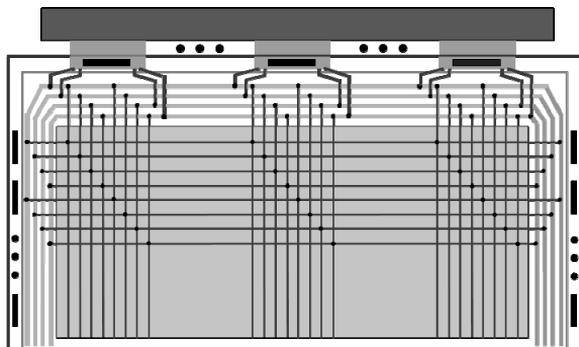


图 8-62 C_s 线网状结构

8.4.3 98QUHD 显示屏设计

1. 显示屏驱动

为了驱动 98 英寸 QUHD 显示屏, 采用了符合最新 USI-T 接口协议的驱动芯片。98 英寸 QUHD 显示屏的驱动电路架构如图 8-63 所示, QUHD 画面转换为 32 条通道的 V-by-One 信号传输到时序控制芯片, 时序控制芯片接收到信号后处理生成 48 个接口的 USI-T 接口协议信号, 每一个驱动芯片接收 2



个接口的 USI-T 信号，显示 320×4320 个像素。

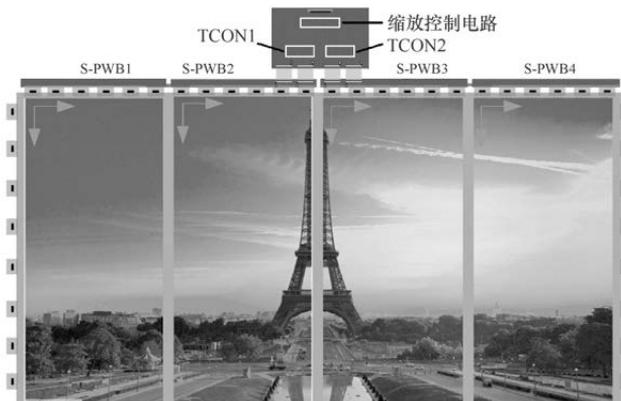


图 8-63 98 英寸 QUHD 显示屏 60Hz 驱动电路架构

传统 1G1D 驱动结构中，扫描线隔行打开，上一行像素充电完再打开下一行像素，如图 8-64 (a) 为传统 1G1D 显示屏扫描线时序，对于 QUHD 60Hz 显示屏每行充电时间小于 $3.8\mu\text{s}$ ，像素充电时间严重不足，图 8-64 (b) 为使用预充电的 1G1D 扫描线时序，在上一行像素充电过程中，也会对下一行像素充电，由于采用列反转的像素驱动方式，因此在下一行数据信号输入后，像素可以较快地充电至目标电位。

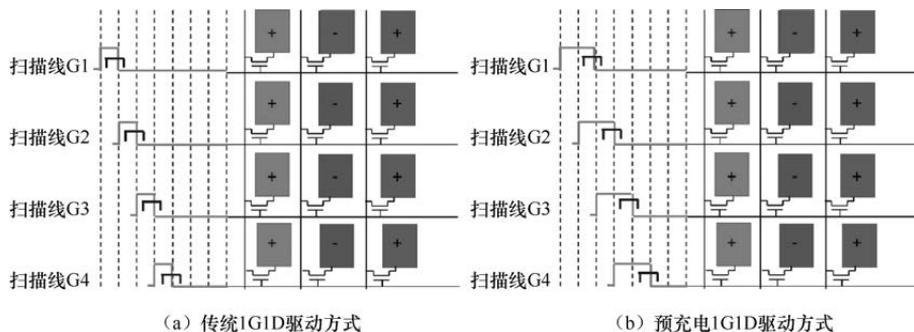


图 8-64 60Hz 下 1G1D 扫描线时序

扫描线信号在显示屏内经过传输线阻抗后会失真，其失真波形会导致像素上 TFT 开关延迟关闭，因此会导致像素存在误写入电压的问题。为了避免 TFT 开关出现延迟关闭，通常会使扫描线提前关闭，此时的充电时间将被进一步压缩。如图 8-65 所示，把靠近行扫描驱动电路一侧表示为 A 区域，远离行扫描驱动电路的一侧表示为 C 区域，

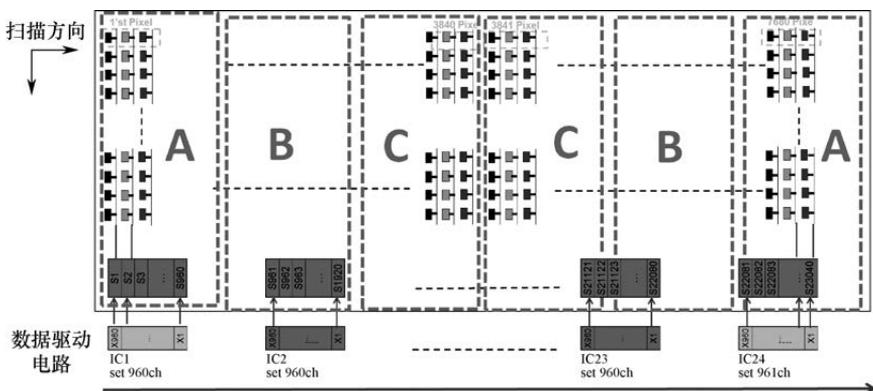


图 8-65 98 英寸 1G1D 像素架构

如图 8-66 所示的扫描线波形中, A 区域的扫描线波形失真轻微, 而 C 区域的波形失真严重。传统源极驱动电路会同一时间将一条水平线上的数据输出至显示屏的数据线, 此时 A、B、C 三个区域中的实际充电时间将不一样, A 区域由于扫描线的提前关闭, 加上其波形失真轻微, 故充电时间最低, 如图 8-66 (a) 所示的阴影部分即代表充电时间, 充电时间 $A < B < C$ 。在这种情况下, 采用新的驱动方式来增加扫描线近端的充电时间。新式的驱动方案依据 ABC 不同的区域, 控制数据信号的延迟程度。如图 8-66 (b) 所示, A 区域的信号线上升沿会比较提前, A 区域的充电时间将得到提升, 提升

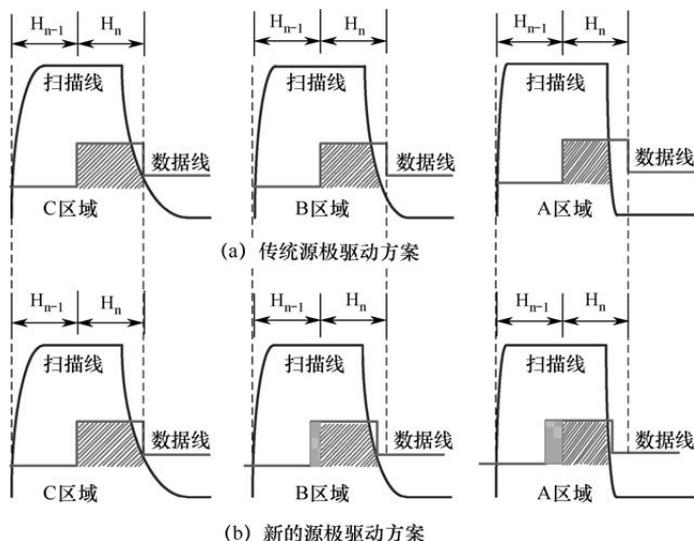


图 8-66 驱动波形示意图



量如阴影部分, 此时的 A、B、C 三个区域的充电时间将会比较一致, 该驱动方式不仅增加了 A、B 区域充电时间, 同时也补偿了显示屏 A、B、C 区域由于驱动波形失真所导致的显示不均问题。

对于 120Hz 显示屏, 因为频率加倍, 每行的充电时间缩小一半, 若采用 1G1D 的驱动方式, 则每行的充电时间不足 $2\mu\text{s}$, 使像素充电率难以保证需要。解决此问题的第一种方法是使用 hG-2D (half gate, two data) 像素结构, 并搭配新的驱动电路。一列 R、G、B 子像素对应两列数据线, 每行像素的 TFT 均为左右隔行设置, 虽然两行扫描线同时打开, 但是这两行的像素分别充入左右对应数据线的电压。奇数行及偶数行同时打开, 使每行像素的充电时间增大一倍。例如, Gate1 和 Gate2 同时打开一次, 下一时刻, Gate3 和 Gate4 同时打开一次, 以此类推。这样的 QUHD 显示屏将具备与 UHD 显示屏同等的充电时间。

需要注意的是, 第一种方法的每个子像素增加一条数据线, 会额外占用像素开口率。为了解决此问题, 另一种方法是使用 G 线双向扫描的方式, 如图 8-67 所示, 显示屏分为上下左右 4 块区域独立驱动, 每一行的驱动时间也会增加一倍。但是此种方式也有其缺陷, 第一是在因为显示屏分为上下两块驱动, 在显示屏中间位置 G 线和 S 线在此处延迟都是最大的, 极容易出现分界线, 需要使用 Demura 功能消除此现象; 第二是由于上下两边都设置数据线驱动 COF, 故无法使用预备配线的修复方式, 显示屏内出现不良问题只能通过阵列基板段修复或使用面内跳层的修复方式。



图 8-67 98 QUHD 显示屏的 120Hz 驱动架构

2. 曝光及显示屏设计

由于掩膜版的曝光领域 ($1320\text{mm}\times 1108\text{mm}$) 小于 98 QUHD 显示屏的面积 ($2169.848\text{mm}\times 1230.352\text{mm}$), 无法完成整片显示屏一次曝光, 所以必须



采用拼接曝光技术。一般的拼接曝光技术中,需要在图案对接的两侧分别进行马赛克处理,以模糊化拼接区域的界限,并消除 Shot Mura。可以利用 Nikon 曝光机的 VFS (Variable Field Stop) 系统,省去了烦琐的马赛克处理的光罩设计。图 8-68 显示了 VFS 的基本工作原理。VFS 是一种精度很高的挡板机构,在拼接位置,即二重曝光区域, VFS 将分别挡住相邻的一次曝光的光线。经验证,采用 VFS 技术制作的 98 QUHD 显示屏,未观察到有曝光 Mura 现象,且拼接区域的图形线宽与其他区域也未见明显差异。

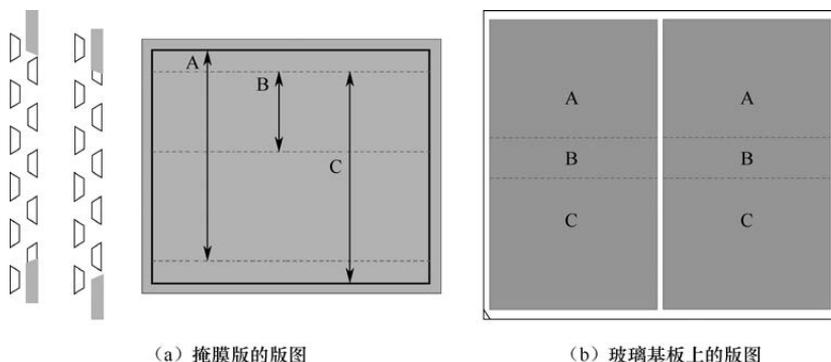


图 8-68 VFS 的基本工作原理

如图 8-69 所示,彩膜基板的 BM 层每片显示屏分 3 次拼接曝光,拼接处采用 VFS 设计;彩膜基板的 R、G、B、PS 层每片显示屏分 6 次拼接曝光,拼接处采用马赛克设计,以避免产生曝光 Mura。

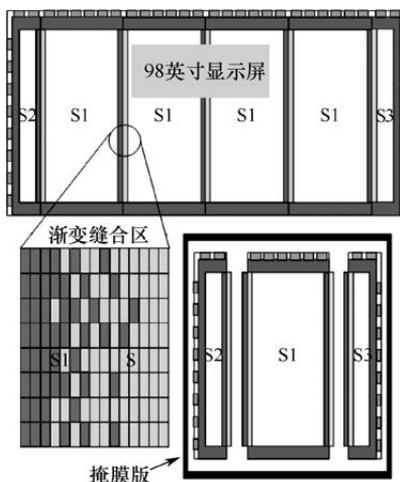


图 8-69 显示屏彩膜曝光示意图



本章参考文献

- [1] Chia - Hsuan Pai, Ting - Yi Cho, Shih - Chi Tsai, et al. Fast - response study of polymer - stabilized VA - LCD[J]. Journal of the Society for Information Display, 2010, 18(11):960-967.
- [2] Kawakami R , Niiyama S , Nakagawa Y , et al. Improvement of Display Performance for PSVA-LCD Based on Novel RM Monomer with Short Alkyl Spacer[J]. IEICE Transactions on Electronics, 2011, E94-C(11):1749-1754.
- [3] Park S B , Song J K , Um Y , et al. Pixel-Division Technology for High-Quality Vertical-Alignment LCDs[J]. IEEE Electron Device Letters, 2010, 31(9):987-989.
- [4] Ma J , Yang Y C , Zheng Z , et al. A multi-domain vertical alignment liquid crystal display to improve the V-T property[J]. Displays, 2009, 30(4-5):185-189.
- [5] Lee J H , Oh K , Kim H S , et al. Novel Surface-Stabilized Vertical Alignment Mode for Fast-Response Liquid Crystal Display[J]. Journal of Display Technology, 2012, 8(5):296-298.
- [6] Lu R , Wu S , Lee S H . Reducing the color shift of a multi-domain vertical alignment liquid crystal display using dual threshold voltages[J]. Applied Physics Letters, 2008, 92(5):51114.
- [7] Ma J , Sun R , Liu X , et al. Analysis of display defects in the multi-domain vertical alignment mode liquid crystal display[J]. Displays, 2012, 33(4-5):186-190.
- [8] Yoshida H , Seino T , Koike Y . Four-Domain Divided Inclined Vertical Alignment by Irradiation of Unpolarized Ultra Violet Light[J]. Japanese Journal of Applied Physics, 1997, 36(Part 2, No. 11A):L1449-L1452.
- [9] Mortensen P . Multidomain vertical alignment enhances LCDs[J]. Laser Focus World, 1997, 33(12):36-37.
- [10] Po-Sheng Shih, Wei-Hsin Wang, Hsuan-Lin Pan, et al. A new pixel design and a novel driving scheme for multi-domain vertically aligned LCDs[J]. Journal of the Society for Information Display, 2007, 15(2):145-150.
- [11] Zhibing Ge, Ruibo Lu, Thomas X Wu, et al. Extraordinarily wide-view circular polarizers for liquid crystal displays[J]. Optics Express, 2008, 16(5):3120-3129.
- [12] Ma J , Yang Y C , Zheng Z , et al. A multi-domain vertical alignment liquid crystal display to improve the V-T property[J]. Displays, 2009, 30(4-5):185-189.
- [13] Peng C C , Hsu K C , Wu J J , et al. High transmittance of a twisted-vertical aligned liquid crystal display[J]. Journal of Applied Physics, 2010, 108(11):113103.



- [14] Cho Y , Park C , Kim J M , et al. A Behavioral Circuit Model of Active-Matrix Liquid Crystal Displays for Optical Response Simulation[J]. IEEE Transactions on Electron Devices, 2012, 59(5):1430-1438.
- [15] Chi-Huang Lin. Optically compensated circular polarizers for liquid crystal displays[J]. Optics Express, 2008, 16(17):13276-13286.
- [16] Kim J M , Cho Y , Lee S H , et al. Behavioral Circuit Model of Active-Matrix Liquid Crystal Display With Charge-Shared Pixel Structure[J]. IEEE Transactions on Electron Devices, 2013, 60(5):1673-1680.
- [17] Chen C , Bos P J , Kim J , et al. Improved liquid crystals for vertical alignment applications[J]. Journal of Applied Physics, 2006, 99(12):123523.
- [18] You-Jin Lee, Young-Ki Kim, So In Jo,et al. Fast vertical alignment mode with continuous multi-domains for a liquid crystal display[J]. Optics Express, 2009, 17(26):23417-23422.
- [19] Lu R , Wu S , Lee S H . Reducing the color shift of a multidomain vertical alignment liquid crystal display using dual threshold voltages[J]. Applied Physics Letters, 2008, 92(5):51114.
- [20] Jiao M , Ge Z , Wu S T . Broadband Wide-View LCDs With Small Color Shift[J]. Journal of Display Technology, 2009, 5(8): 331-334.
- [21] Ruibo Lu, Qi Hong, S.-T. Wu,et al. Quantitative comparison of color performances between IPS and MVA LCDs[J]. Journal of Display Technology, 2007, 2(4):319-326.
- [22] Koichi Miyachi. UV2A LCD panel with photo-alignment technology[C]// 2014 21st International Workshop on Active-Matrix Flatpanel Displays and Devices (AM-FPD). IEEE, 2014.
- [23] Li Xiang, Hsieh Chung-Ching, Zhao Yong-Chao,et al. P-116: The Investigation of Recovery Time of Ultraviolet Induced Multi-domain Vertically Aligned (UV2A) LC Mode[J]. Sid Symposium Digest of Technical Papers, 2016, 47(1):1560-1562.
- [24] Zhang Y , Song Y J , Li X , et al. Using 1Domain Pixel Design to Improve the Transmittance Rate of UV2A[J]. SID Symposium Digest of Technical Papers, 2017, 48(1):1900-1902.
- [25] Deng Z , Zhao F , Chung Y C , et al. The Fabrication of Novel PSVA Pixel Structure by GTM Technology[J]. SID Symposium Digest of Technical Papers, 2015, 46(1):386-389.
- [26] 久保真澄, 山本明弘, 大上裕之, 等. 液晶显示器件:, CN1670582[P], 2001.
- [27] T Kim, B H Shin, H S Nam, et al. Advanced impulsive-driving technique for Super-PVA panel[J]. Journal of the Society for Information Display, 2008, 16(1):177-182.



- [28] S S Kim, B H You, J H Cho, et al. An 82 - in. ultra - definition 120 - Hz LCD TV using new driving scheme and advanced Super PVA technology[J]. Journal of the Society for Information Display 2012, 17(2):71-78.
- [29] S B Park, J Lyu, Y Um, et al. A novel charge-shared S-PVA technology[J]. Sid Symposium Digest of Technical Papers, 2007, 38(1):1252-1254.
- [30] H S Moon, B J Jun, J W Jeong, et al. Enhanced Oblique Viewing Angle Color Performance for S-PVA Panels[J]. Sid Symposium Digest of Technical Papers, 2008, 39(1):204-207.
- [31] J K Song, K E Lee, H S Chang, et al. DCCII: Novel Method for Fast Response Time in PVA Mode[J]. Sid Symposium Digest of Technical Papers, 2004, 35(1): 1344-1347.
- [32] Sang S Kim, B H. B, J H Park, et al. New era for TFT-LCD size and viewing-angle performance[J]. Journal of the Society for Information Display, 2006, 14(2):127-134.
- [33] S S Kim, B H You, J H Cho, et al. 82" Ultra Definition LCD Using New Driving Scheme and Advanced Super PVA Technology[J]. SID Symposium Digest of Technical Papers, 2008, 39(1): 196-199.
- [34] Lim Y J , Jeong E , Chin M H , et al. Viewing angle switching of patterned vertical alignment liquid crystal display[J]. Journal of Physics D: Applied Physics, 2008, 41(8):085110.
- [35] Kim S S. World's First 240Hz TFT-LCD Technology for Full-HD LCD-TV and Its Application to 3D Display[J]. Sid Symposium Digest of Technical Papers, 2009, 40(1):424-427.
- [36] P S Shih, W H Wang, H L Pan, et al. A new pixel design and a novel driving scheme for multi-domain vertically aligned LCDs[J]. Journal of the Society for Information Display, 2007, 15(2):145-150.
- [37] Yang S L , Yang T C , Chen C M , et al. Advanced Transflective Multi-Domain Vertical Aligned Liquid Crystal Display (ATR-MVA LCD) with Micro Bump Technology[J]. Sid Symposium Digest of Technical Papers, 2012, 39(1):1928-1930.
- [38] J Ma, Y C Yang, Z G Zheng, et al. A multi-domain vertical alignment liquid crystal display to improve the V-T property[J]. Displays, 30(4-5):185-189.
- [39] R B Lu, X Y Nie, S T Wu. Color performance of an MVA-LCD using an LED backlight[J]. Journal of the Society for Information Display, 2008, 16(11):1139-1145.
- [40] Kuo C L , Wei C K , Suzuki M , et al. Invited Paper:, Large-area TFT-LCD using MVA-LCD Mode for TV Applications[J]. Sid Symposium Digest of Technical Papers, 2012, 34(1):1200-1203.
- [41] Lin C H . Optical Compensation of a High Transmittance MVA - LCD[J]. Sid Symposium Digest of Technical Papers, 2012, 37(1):1075-1078.



- [42] C H Lin, R L Chen, K Y Huang. Invited Paper: Extraordinarily Wide-View and High-Transmittance MVA-LCD[J]. Sid Symposium Digest of Technical Papers, 2007, 38(1):1168-1170.
- [43] Emoto M , Sugawara M . Viewers' optimization of preferred viewing distance by spatial resolution of TV display[J]. Displays, 2016, 45(4):1-5.
- [44] Kim S G, Kim S M, Kim Y S, et al. Stabilization of the liquid crystal director in the patterned vertical alignment mode through formation of pretilt angle by reactive mesogen[J]. Applied Physics Letters, 2007, 90(26):3895.



TFT-LCD 驱动技术与设计

TFT-LCD 显示的彩色画面由在一定时序下输入显示屏的驱动信号定义。TFT-LCD 驱动电路处理的内容是在什么时候、在什么像素上、写入什么样的电压信号。本章首先从基本的驱动原理入手，初步建立 TFT-LCD 驱动的概念，然后介绍 TFT-LCD 驱动的基本电路功能块及其工作原理，最后详细介绍 TFT-LCD 驱动电路的设计。

9.1 TFT-LCD 驱动原理

TFT-LCD 驱动的核心是电压和透光率的关系。驱动控制下的显示，是 TFT-LCD 电光学效应的本质所在：驱动电压决定子像素透过的亮度；不同的 RGB 子像素亮度组合形成各种颜色；不同像素上的不同颜色最后组合形成五颜六色的画面。

9.1.1 驱动原理简介

以一个简单的显示模式为例，简要介绍 TFT-LCD 的驱动原理。

1. 伽马调节与伽马校正

作为 TFT-LCD 驱动核心的 $V-T$ 曲线是一种非线性响应曲线，这种非线性所产生的指数曲线称为伽马。驱动的一项重要工作是进行伽马调节与伽马校正。伽马的概念源自 CRT 时代。CRT 电子枪所加电压与屏幕发光强度之间的变换近似乘幂函数 $Y=X^\gamma$ 的非线性关系，称为 CRT 伽马响应。其中， Y 表示亮度、 X 表示输出电压、乘幂值 γ 为伽马值。CRT 伽马值的取值范围为 2.2~2.5，常用 2.2。CRT 伽马响应与伽马响应曲线如图 9-1 所示。CRT



伽马响应使显示亮度存在一种固定的失真：伽马值越大，低灰阶的亮度就越低。巧合的是，人眼对低灰阶（较暗）的光亮变化最为敏感，这种非线性视觉响应与 CRT 伽马响应的反转曲线相似。通过对视频信号进行如图 9-1 所示的反伽马($1/\gamma$)校正可补偿 CRT 系统的非线性，使眼睛感受到一致的亮度变化，从而实现 $\gamma = 1$ 的无失真效果。

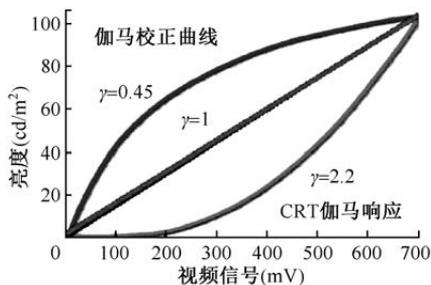


图 9-1 CRT 伽马响应与伽马响应曲线

TFT-LCD 的输入电压与输出亮度之间也是一种非线性的伽马响应。作为继 CRT 后实现产品化的 TFT-LCD，要设计成和 CRT 相近的伽马值，一般取 $\gamma = 2.2$ 。TFT-LCD 伽马调节的主要原因有：①利用人眼对亮度的本能响应；②历史上所有视频信号都经过 CRT 伽马校正；③统一不同液晶材料、不同厂家生产的 TFT-LCD 可视效果。

TFT-LCD 分常白模式和常黑模式，以灰阶对应乘幂函数 $Y = X^\gamma$ 中的 X ，归一化 ($0 < X \leq 1$) 的输入电压和对应的亮度之间也具有如图 9-1 所示的伽马响应曲线。TFT-LCD 也是以反伽马 ($1/\gamma$) 的形式进行伽马校正的，即对画面进行非线性色调编辑。TFT-LCD 的伽马校正过程如图 9-2 所示。直接输入如图 9-2 (a) 所示的黑白画面信号，TFT-LCD 固有的失真将使画面的中间灰阶偏暗，形成如图 9-2 (b) 所示的失真画面。如果输入的是彩色画面信号，这种失真除使显示的画面偏暗外，还会使画面的色调发生偏移。 γ 值就是这种失真的度量参数。如图 9-2 (c) 所示，首先在驱动系统中将原始画面的电压信号向 TFT-LCD 失真的相反方向调整，伽马校正的值小于 1，将该电压信号的中间灰阶调亮（画面的高亮部分被扩展，而低暗部分被压缩），再输入显示屏，然后经过 TFT-LCD 的伽马变换，即可以获得没有失真的显示画面。

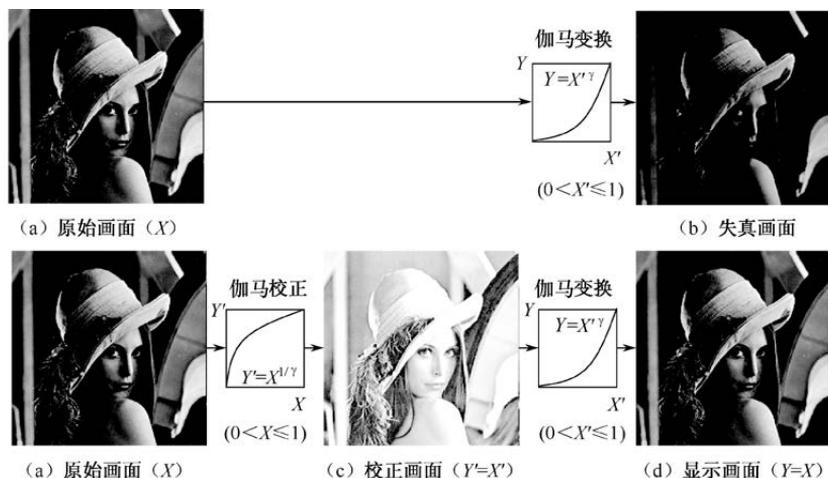


图 9-2 TFT-LCD 的伽马校正过程

2. 理想的驱动模型

TFT-LCD 要真实还原物体或画面的视觉信息, 就要求显示画面和真实画面之间存在逐一对应的线性关系。为了简化说明, 设定一款只有 4 个像素的理想 TFT-LCD。理想的 TFT-LCD 的驱动参数如表 9-1 所示, 理想 TFT-LCD 的驱动原理如图 9-3 所示: 一幅从白到黑有 4 个灰阶的真实画面分别经过①、②、③、④四个过程, 最终在显示屏上显示出来。

表 9-1 理想的 TFT-LCD 的驱动参数

项 目	规 格	备 注
分辨率	2×(RGB)×2	4 个像素
色彩深度	2bits	4 个亮度等级, RGB 以相同亮度显示
反伽马	1/2	目标伽马为 2.0
伽马参考	4 个	GMA1、GMA2、GMA3、GMA4
显示模式	常白模式	TN 显示模式
黑态电压	3V	数据线中心电压 $V_{dc} = V_{com} = 3.3V$
驱动信号	$V_{ri} = 0$	正负特性对称

在图 9-3 所示的驱动过程①中, 针对伽马 2.0 的响应曲线, 首先在系统上进行一个 1/2 反伽马的伽马校正。真实画面中 4 个像素对应的 4 个灰阶经过反伽马处理后, 可以用图中的二进制代码分别表示。反伽马处理后, 中间两个灰阶的亮度存在失真, 这些失真的数据代码作为视频信号, 如过程②



所示,由系统依次传入 TFT-LCD。因为 RGB 以相同亮度显示,所以每个灰阶的 RGB 数据相同。

传入 TFT-LCD 的数据需要通过过程③进行还原。为了还原 4 个像素的灰阶,根据 TFT-LCD 显示屏的 $V-T$ 曲线,对应 4 个灰阶的透光率分别设定 4 个驱动电压值,简称灰阶电压。通过 $V-T$ 曲线和伽马曲线 ($L-T$ 曲线)的对应关系,可以确立每个灰阶与相应灰阶电压之间的关系 ($L-V$ 曲线),简称伽马特性曲线。因为 TFT-LCD 采用正负特性对称的交流驱动方式,所以每个灰阶都有两组灰阶电压逐一对应,这些灰阶电压值如过程③右下角的表内数据所示。设定好灰阶电压后,如过程④所示传到定点的像素上,分别控制各个像素的液晶转动。通过像素的电光转换,在显示屏上还原出真实的画面,即过程④的显示画面和过程①的输入画面所表现的灰阶与亮度逐一对应,呈线性关系。

9.1.2 驱动方式

理想的 TFT-LCD 驱动模型中,驱动信号以 V_{com} 为基准呈正负对称分布。实际上,驱动信号的中心电压 V_{dc} 往往会与 V_{com} 存在一定的偏移。为了解决正负像素电压不对称带来的问题,形成了许多具体的驱动方式,如点反转、2H1V 反转、1H2V 反转、列反转、行反转等。

1. 交流驱动的背景

液晶分子如果一直工作在某一固定的电压,那么液晶分子的特性会固化。取消这个固定电压后,液晶分子将无法再响应外加电压的变化。所以,驱动液晶工作的信号电压 V_d 不能是直流电压,而应该是交流电压。故显示一个固定画面时,加在液晶两端的像素电压 V_p 具有两种极性,像素电极上的信号电压 V_d 大于 COM 电极电压 V_{com} 时,称为正极性,反之称为负极性。只要液晶两端的像素电压 V_p 的绝对值相同,就能显示出具有相同亮度的灰阶画面。交流驱动改变的是液晶分子的电偶极距方向,液晶分子并不会随着交流驱动而不停地转动。

用交流驱动保证了长时间显示一个固定画面时,液晶的物理特性不被破坏。但是,使用交流驱动容易引起 TFT-LCD 画面的闪烁。1 个像素的液晶驱动电压和光学响应(常白模式)如图 9-4 所示。单独一个像素的理想光学响应波形应该是一个 60Hz 的波动形状。但实际的 TFT-LCD 存在 V_{com} 电压



偏移、液晶漏电等现象, 这些现象所引起的 V_p 电压偏移会导致实际的光学响应波形是一个 30Hz 的波动形状。对人眼而言, 50Hz 以下的波动形状很容易被识别出来。单纯的像素设计改变不了这个问题。

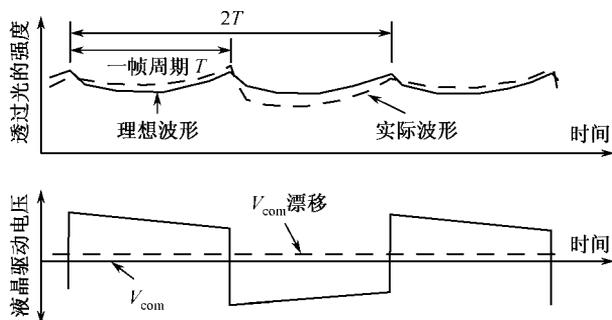


图 9-4 1 个像素的液晶驱动电压和光学响应 (常白模式)

不同产品、不同像素的 30Hz 波动形状如果有差异, 也只是正负极性对应的波形差异程度的高低不同。在 TFT-LCD 中, 抑制闪烁的方法是利用空间融合法来消除闪烁成分。抑制闪烁的空间融合法如图 9-5 所示。让相邻的像素保持相反的驱动极性, 使相邻像素的光学响应波形存在 $\pi(180^\circ)$ 相位差, 从而使相邻像素的波形在空间上实现融合, 人眼就分辨不出具体每个像素中存在的闪烁成分。这种方法是通过“欺骗”人眼实现闪烁抑制, 而不是在本质上消除闪烁。所以, 可以用特殊的显示画面让闪烁“现出原形”。

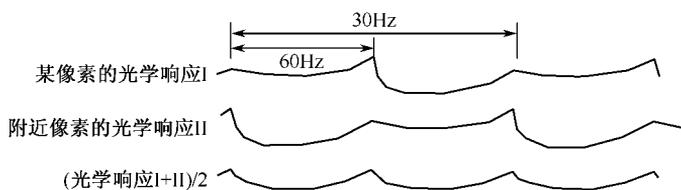


图 9-5 抑制闪烁的空间融合法

除通过相邻像素波形的空间融合来抑制闪烁外, 还可以通过提高驱动频率来抑制闪烁。比如, 把原来 60Hz 的驱动信号改为 120Hz 驱动, 光学响应波形就成为一个 60Hz 的波动形状, 从而可以有效地降低画面的闪烁。提高驱动频率的副作用是像素的写入时间减少、写入能力下降, 因此需要通过增加配线宽度等手段来保持原有的写入能力, 进而导致像素的开口率降低。此外, 提高驱动频率不仅会增加驱动电路的复杂程度, 而且还会增加驱动电路的功耗。



2. 交流驱动方式

利用空间融合法消除 TFT-LCD 闪烁时，要求相邻像素的驱动电压保持极性相反。能够实现相邻像素极性相反的驱动方式主要有点反转、2H1V 反转、1H2V 反转、列反转、行反转五种。在 TFT-LCD 产品设计时，无论选择哪种驱动方式，都要综合考虑每种驱动方式的显示品质、功耗、驱动电压大小、伴随的不良现象等因素。表 9-2 汇总了这五种交流驱动方式的定义和优缺点。

表 9-2 五种交流驱动方式的定义和优缺点

驱动方式	像素电压极性图	驱动信号波形	显示品质	功耗	驱动电压	备注
点反转			优	高	9~15V 点反转	常用
列反转			一般	低	9~15V 点反转	纵向串扰
行反转			一般	高	4~5V 线反转	横向串扰 COM 反转
列 2 点反转			优	中等	9~15V 2 点反转	常用
行 2 点反转			良	低	9~15V 点反转	常用

在同一帧画面下，每个子像素与自己相邻的上下左右的四个子像素保持相反的极性，这种驱动方式就叫点反转。在接下来的一帧画面中，所有子像素的电压极性同时反转，相邻子像素继续保持相反的极性。点反转驱动方式在闪烁的空间融合上细化到每个子像素，具有最佳的闪烁抑制效果。点反转用的驱动波形以一个寻址时间（1Hsync 信号周期）为单位，属于高频率反转，相应的数据线功耗与驱动频率的平方成正比。所以，点反转驱动方式的数据线功耗最大。

列反转驱动方式表现为，相邻数据线上对应的子像素以列为单位正负极性反转。相邻两列的闪烁波形之间存在 $\pi(180^\circ)$ 相位差，一定程度上起到了抑制闪烁的作用。但是，每一列上所有子像素的闪烁波形之间没有相位



差, 很容易引起纵向的线闪烁。列反转用的驱动波形以一帧时间 ($1V_{sync}$ 信号周期) 为单位, 属于低频率反转, 相应的功耗是最低的。

与列反转相对的是行反转, 表现为相邻扫描线上对应的子像素以行为单位正负极性反转。根据行反转像素电压的极性图所示, 相邻两行的闪烁波形之间也存在 $\pi(180^\circ)$ 相位差, 在一定程度上起到了抑制闪烁的作用。但是, 每一行上所有子像素的闪烁波形之间没有相位差, 很容易引起横向的线闪烁。行反转的驱动信号的电压频率与点反转一样, 在功耗上没有优势。

列 2 点反转是列反转和点反转的合成, 表现为在每一列上以两个子像素 (2 点) 为单位正负极性反转, 相邻的两列子像素则以列为单位正负极性反转。邻近几个子像素的闪烁波形产生的相位差使得列 2 点反转驱动方式的闪烁效果可以接近点反转驱动方式的闪烁效果。从驱动波形上看, 数据驱动电路以两个寻址时间 ($2H_{sync}$ 周期) 为单位, 反转驱动信号电压。驱动信号的频率介于点反转和列反转之间, 所以列 2 点反转驱动方式的功耗高于列反转驱动方式, 但比点反转驱动方式的功耗低。

行 2 点反转是行反转和点反转的合成, 表现为在每一行上以两个子像素 (2 点) 为单位正负极性反转, 相邻的上下两行子像素则以行为单位正负极性反转。因为行 2 点反转既有行反转的效果, 也有点反转的效果, 所以行 2 点反转驱动方式的闪烁效果介于点反转和行反转之间。从驱动波形上看, 数据驱动电路以一个寻址时间 ($1H_{sync}$ 周期) 为单位, 反转驱动信号电压。驱动信号的频率和点反转一样, 所以行 2 点反转驱动方式的功耗较高。

3. COM 驱动方式

作为像素电压的基准电压, COM 电极的电压驱动也存在直流驱动和交流驱动两种方式。下面以常白模式显示屏的驱动技术为例进行说明。

COM 直流驱动的原理如图 9-6 所示: 信号电压 V_d 根据灰阶的不同, 在固定的 COM 电极电压 V_{com} 上下不停变动。256 (8bits) 灰阶的信号电压从低到高分别是 $V_0 \sim V_{255}$ 。每个灰阶电压的绝对值在前后两帧呈小于 V_{com} 电压和大于 V_{com} 电压依次变化。小于 V_{com} 电压时, 像素呈负极性; 大于 V_{com} 电压时, 像素呈正极性。前后两帧的灰阶电压和 V_{com} 电压之差的绝对值是一样的, 从而保证画面显示的灰阶不变。在 256 个灰阶中, V_0 灰阶对应的驱动电压最大。如果 V_{com} 电压固定为 5.5V, 则 V_0 灰阶对应的驱动电压至少要达到 11V。

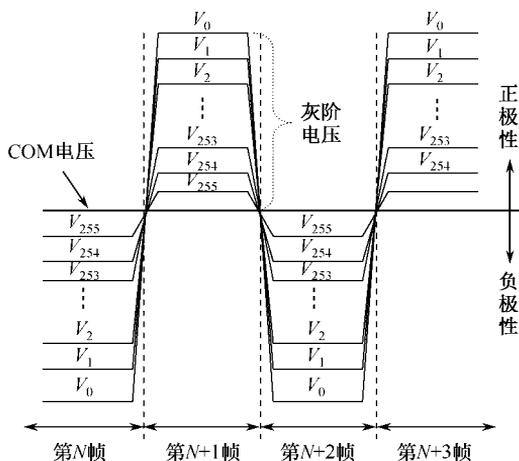


图 9-6 COM 直流驱动的原理

COM 交流驱动的原理如图 9-7 所示：在每一帧时间内， V_{com} 电压是固定的，根据灰阶的不同，信号电压 V_d 大小不同，从 0 灰阶到 255 灰阶的信号电压 V_d 依次是 V_0 到 V_{255} 。当同一灰阶对应的像素需要呈正极性状态时， V_{com} 电压就输出一个极小值，所有灰阶电压都比这个极小值要大。当同一灰阶对应的像素需要呈负极性状态时， V_{com} 电压就输出一个极大值，所有灰阶电压都比这个极大值要小。各个灰阶电压在前后帧时间中，随着 V_{com} 电压的反转而反转。灰阶电压 $V_0 \sim V_{127}$ 在 V_{com} 电压输出极小值时呈高电平状态，在 V_{com} 电压输出极大值时呈低电平状态。灰阶电压 $V_{128} \sim V_{255}$ 的高低电平反转和 $V_0 \sim V_{127}$ 相反。这样的电压反转方式可以保证前后两帧的灰阶电压和 V_{com} 电压之差的绝对值不变，从而保证画面显示的灰阶不变。在 256 个灰阶电压中， V_0 对应的驱动电压最大。如果 V_{com} 电压在 $0 \sim 4.5\text{V}$ 反转，那么 V_0 这个灰阶对应的驱动电压不会超过 4.5V 。

点反转、列反转、列 2 点反转、行 2 点反转属于 COM 直流驱动方式，数据驱动电路的最大输出电压一般在 $9 \sim 15\text{V}$ 。行反转的优势在于，可以采用 COM 交流驱动方式，数据驱动电路的最大输出电压可以降低到 $4 \sim 5\text{V}$ 。低电压输出不仅功耗低，而且还可以降低驱动电路的成本，所以手机等便携式 TFT-LCD 可采用 COM 反转的驱动方式。COM 反转的缺点是容易产生横向串扰，因为水平横向排列的 COM 电极的负载很大，COM 反转会有一定的延迟。

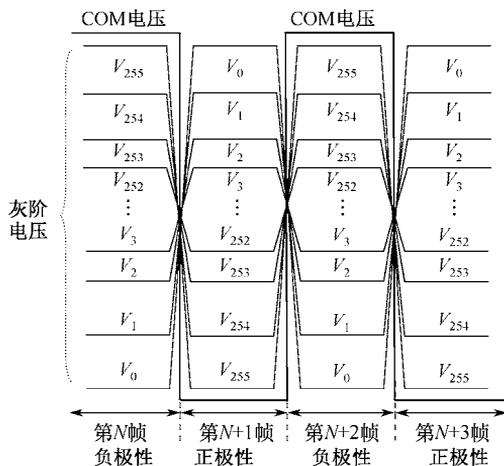


图 9-7 COM 交流驱动的原理

9.1.3 灰阶增强技术

通过增加 TFT-LCD 显示的灰阶数, 可以更加平滑细腻地显示逼真的画面。如果输入的数据信号是模拟信号, 即施加在液晶上的像素电压是模拟信号, 那么原则上可以显示无限多的灰阶。但是 TFT-LCD 采用的是数字信号, 数据 bit 数、灰阶数和色数的关系如表 9-3 所示。传输的数据 bit 数越大, 则驱动电路的成本越高。每增加 1bit, 物理传输线就要增加一倍。除物理传输外, 还可以通过算法来增加灰阶数。实现灰阶增强的技术有帧频控制 (Frame Rate Control, FRC) 和像素抖动 (Pixel Dithering, PD) 两种, 其中 FRC 技术的使用较为普遍。

表 9-3 数据 bit 数、灰阶数和色数的关系

bit 数	6	7	8	9	10
灰阶数	64	128	256	512	1024
色数	26 万	200 万	1670 万	134 百万	1073 百万

1. FRC 技术

FRC 技术主要是利用人眼的视觉惰性, 即人眼的亮度感觉并不会随着物体亮度的消失而立即消失。FRC 技术采用不同的亮度 (真实灰阶) 来实现亮度的融合 (感应灰阶)。用 FRC 技术实现的感应灰阶亮度都在真实灰阶的亮度之间。



FRC 技术原理如图 9-8 所示。用黑白 2 个真实灰阶通过 FRC 技术，可以生成 3 个感应灰阶，从而把画面能显示的灰阶数扩大到 5 个。FRC 技术的关键是控制两个真实灰阶出现的次数，每一次对应一帧时间。如果前后四次出现的都是黑态真实灰阶（设定为 0/4 灰阶），那么最终人眼感觉到的依然是黑态真实灰阶；如果前面三次出现的是黑态真实灰阶，最后一次出现的是白态真实灰阶（设定为 4/4 灰阶），那么最终人眼感觉到的是一个比黑态真实灰阶稍微亮一点的 1/4 灰阶；如果第一次和第三次出现的是黑态真实灰阶，第二次和第四次出现的是白态真实灰阶，那么最终人眼感觉到的是一个比 1/4 灰阶还要稍微亮一点的 2/4 灰阶；如果前面一次出现的是黑态真实灰阶，后面三次出现的是白态真实灰阶，那么最终人眼感觉到的是一个比 2/4 灰阶还要稍微亮一点，但是比白态真实灰阶稍微暗一点的 3/4 灰阶。

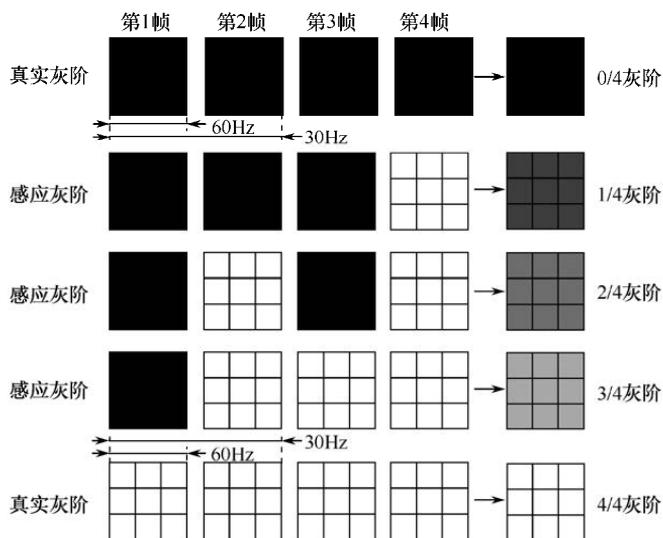


图 9-8 FRC 技术原理

根据图 9-8 所示，以 4 帧画面为一个单位，可以增加 2bits 的灰阶显示能力。也就是说，在真实的 n 灰阶和 $n+1$ 灰阶之间可以再分解出 3 个感应灰阶。真实灰阶出现的次数是由时序控制电路 TCON 实现的。把每个灰阶对应颜色后，通过适当地控制帧速率，再加上对相邻帧之间的颜色进行一定的控制，就可以看到 TFT-LCD 本来不能显示的颜色。比如，原来 6bits 的数据驱动电路，加上 2bits FRC 后就能显示 8bits 数据、256 个灰阶、1670 万色数。

采用 FRC 技术增强灰阶数，必须延长每个画面（对应每个像素）的显示



时间。在图 9-8 中, 真实灰阶需要出现四次, 第一次和第三次每个画面 (对应每个像素) 的极性相同, 但是与第二次和第四次的画面极性相反, 这样在人眼感觉上就出现了以第一次和第二次为单位的 30Hz 光学响应波形。这么小的频率内, 画面每个像素的亮度变化很容易被人眼识别, 感觉起来就是闪烁现象。改善 FRC 闪烁的办法如图 9-9 所示, 就是错开每个像素亮度变化出现的时序, 类似把面反转改为点反转, 把整个画面同时进行亮度变化改为同一画面不同像素的亮度交错变化, 在一定程度上改善整个画面出现的 FRC 闪烁。



图 9-9 改善 FRC 闪烁的方法

用图 9-9 所示的方法虽然可以改善整个画面出现的 FRC 闪烁, 但是每个像素不同亮度交替出现还是客观存在的, 微小像素的这种亮度变化也容易被识别出来, 表现为细密的画面扰动, 称为 FRC 噪声, 这是一种人眼识别力的波动。影响人眼识别力波动的三大要素是速度、亮度和密度。速度包含亮度变化的周期与响应速度两个层面。亮度变化的周期越大则波动就越容易被识别。例如, 用 4 帧真实灰阶实现 2bits FRC 的亮度变化周期, 比用两帧真实灰阶实现 1bit FRC 的亮度变化周期要大, 相应的波动就更容易被识别。亮度是指各种和灰阶相关的亮度差异, 包含真实灰阶之间的亮度差、像素正负极性之间的亮度差、显示灰阶和周围环境之间的亮度差等。亮度差异越大, 则相应的波动就越容易被识别。密度主要指像素的大小, FRC 不同亮度像素的排列, 以及人眼视线的移动幅度。如果前后帧画面在视网膜上的成像不一致, 则会出现 FRC 算法外的亮度, 从而被人眼“筛检”出来。

改善 FRC 噪声的前提是消除 FRC 像素的不同亮度差, 消除亮度差一般会采用灰阶校正技术。但是, 把所有灰阶一个一个都进行校正, 很难做到最佳的设定。加上 TFT-LCD 显示屏面上不同位置的亮度会有差异, 不同显示屏之间的亮度受工艺等影响也会存在个体差异, 使得灰阶校正更难实现。此外, TCON 的算法也存在限制。所以, 由灰阶增强技术制造出来的感应灰阶要满足所有 TFT-LCD 使用者的人眼感度是一件很困难的事。

2. PD 技术

PD 技术采用不同的亮度 (真实灰阶) 实现亮度的融合 (感应灰阶)。



用 PD 技术实现灰阶增强的原理如图 9-10 所示, 由 4 个小框组成的大框作为一个整体显示各种灰阶, 每个小框对应 1 个像素。PD 技术就是控制 2 个真实灰阶在 4 个像素上出现的个数不同, 以实现空间上融合成亮度介于 2 个真实灰阶之间的感应灰阶。



图 9-10 用 PD 技术实现灰阶增强的原理

如果 4 个像素出现的都是黑态真实灰阶 (设定为 0/4 灰阶), 那么最终人眼感觉到的依然是黑态真实灰阶。如果 4 个像素出现的都是白态真实灰阶 (设定为 4/4 灰阶), 那么最终人眼感觉到的依然是白态真实灰阶。如图 9-10 所示, 通过 4 个像素中出现黑白像素数的不同, 可以在 0/4 灰阶和 4/4 灰阶之间形成 3 个感应灰阶: 1/4 灰阶、2/4 灰阶和 3/4 灰阶。感应灰阶与黑白态真实灰阶的亮度关系类似 FRC 技术, 可以通过图 9-11 所示的灰阶增强技术中的灰阶等级与相对亮度之间的关系进行直观表示。

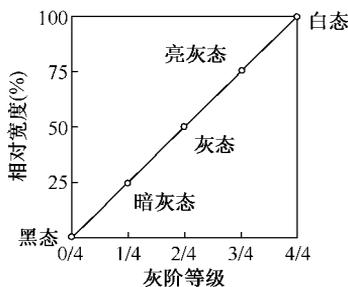


图 9-11 灰阶增强技术中的灰阶等级与相对亮度之间的关系

使用 PD 技术实现灰阶增强的好处是不会发生类似 FRC 噪声的现象。但是由于需要将 4 个像素当作一个灰阶显示单元, 因此会造成解析度降低。作为对策, 可以采用诸如误差扩散法等来缓解解析度降低的程度。

9.2 TFT-LCD 电路技术

TFT-LCD 驱动电路的基本结构如图 9-12 所示, 包括电源电路、时序控制电路 (TCON)、灰阶电路、数据驱动电路 (Source Driver IC)、扫描驱



动电路 (Gate Driver IC) 和系统接口。来自整机主板的系统信号, 通过系统接口向 TFT-LCD 驱动电路提供各种显示数据和时序控制信号。这些数据和信号的一部分传输给电源电路后, 生成其他电路工作所需的电源电压, 以及液晶偏转参考电压 V_{com} 。这些数据和信号的一部分传输给时序控制电路后, 生成数据驱动电路、扫描驱动电路的工作时序, 以及 TFT-LCD 全体时序。此外, 数据驱动电路把来自 TCON 与显示数据有关的信号变换为模拟电压, 输出到像素电极以形成液晶偏转所需的电压。扫描驱动电路生成高低电平的数字电压, 输出到 TFT 开关的栅极, 以控制每一行像素的开关状态。灰阶电路生成数据驱动电路所需的参考电压, 即伽马基准电压。

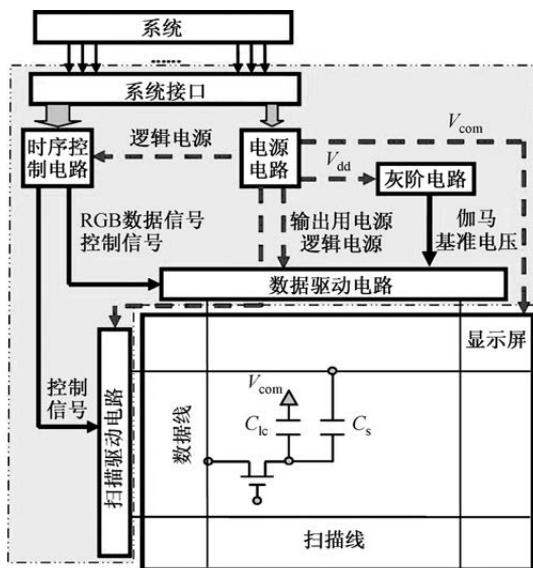


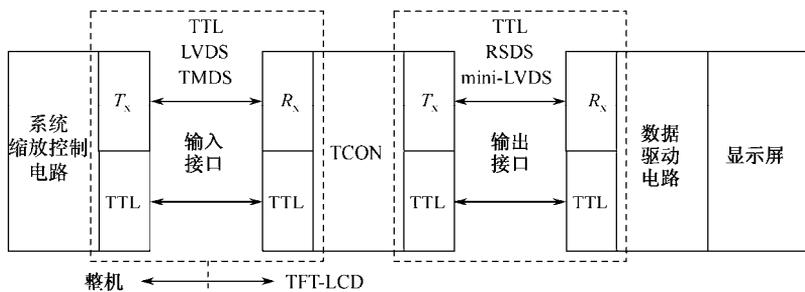
图 9-12 TFT-LCD 驱动电路的基本结构

9.2.1 接口电路

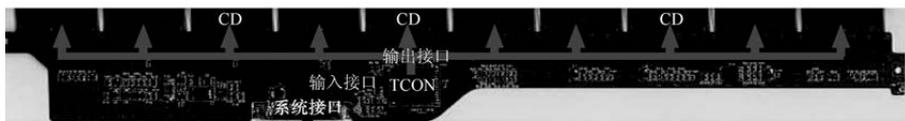
如图 9-12 所示, 从系统输入的信号, 通过系统接口, 其中的电源信号输入到电源电路, 数字信号输入到时序控制电路 TCON。从系统输入到 TFT-LCD 的数字信号中, 除 RGB 数据和数据采样时钟 DCLK 外, 还包括三个控制信号, 分别为数据使能信号 (Data Enable, DE)、行同步信号 (Hsync, HS)、场同步信号 (Vsync, VS)。这些信号经 TCON 处理后, 输送到数据驱动电路, 控制数据驱动电路以一定的时间, 向显示屏输入一定的灰阶电压。把系统和 TCON 之间的接口称为输入接口, 把 TCON 和数据驱动



电路之间的接口称为输出接口。接口电路在 TFT-LCD 驱动系统中的位置与结构如图 9-13 所示。常用的输入接口有晶体管-晶体管逻辑 (Transistor Transistor Logic, TTL)、最小转换差分信号 (Transition Minimized Differential Signaling, TMDS)、低压差分信号 (Low Voltage Differential Signaling, LVDS) 等。常用的输出接口有 TTL、低摆幅差分信号 (Reduced Swing Differential Signaling, RSDS)、mini-LVDS 等。TTL 接口以并行方式传输数字信号, TMDS、LVDS、RSDS 和 mini-LVDS 接口以串行方式传输数字信号。串行接口的发送端简称 T_x , 接收端简称 R_x 。



(a) 输入接口和输出接口的关系示意图



(b) 输入接口和输出接口的实物参考图

图 9-13 接口电路在 TFT-LCD 驱动系统中的位置与结构

1. TTL 接口

TTL 接口电路以并行方式经电缆线直接传输 RGB 数据, 不进行任何转换。TTL 电路常用电源电压为 5V, 电压高、连线多、传输电缆长, 导致电路的抗干扰能力比较差, 容易产生电磁干扰 (Electromagnetic Interference, EMI)。TTL 接口分单通道和双通道两种类型。单通道 6bits TTL 接口简称 D6T, RGB 信号分别采用 6bits 数据 ($R_0 \sim R_5$, $G_0 \sim G_5$, $B_0 \sim B_5$) 传输, 总共传输 18bits 数据。D6T 并行传输方式如图 9-14 所示, 除了图中最基础的 22 个引脚外, 再加上若干电源 VCC 的引脚和地电位 GND 的引脚, TTL 接口的引脚形成 31 脚和 41 脚两种。为对应更高分辨率的 TFT-LCD, 需要采用双通道



6bits TTL 接口(S6T), RGB 信号分奇数通道 6bits($OR_0 \sim OR_5$, $OG_0 \sim OG_5$, $OB_0 \sim OB_5$)和偶数通道 6bits($ER_0 \sim ER_5$, $EG_0 \sim EG_5$, $EB_0 \sim EB_5$)传输, 总共传输数据为 36bits。TTL 接口一般不用于 8bits 显示数据的传输, 所以 D8T 和 S8T 都很少见。TTL 接口曾用来驱动小尺寸或低分辨率的 TFT-LCD。

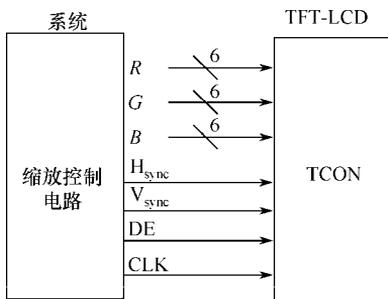


图 9-14 D6T 并行传输方式

2. LVDS 接口

为了克服 TTL 接口功耗大、EMI 大等缺点, 提高数据的传输速度, 发展了低压差分信号 LVDS 接口技术。LVDS 接口的 T_x 单元和 R_x 单元电路如图 9-15 所示, T_x 内部有一个约 3.5mA 的电流源, 通过在差分线上改变方向来表示“0”和“1”, 通过靠近 R_x 的 100Ω 匹配电阻, 转换为 $\pm 350 \sim \pm 400mV$ 的差分电平。在一个差分对内, 电流形成回路, 形成的耦合电场可以有效避免 EMI 的影响。采用 LVDS 接口传输数据, 可以实现数据的高速率(几百 Mbits/s)、低噪声、远距离、高准确度的传输, LVDS 接口无论传输数据还是传输时钟, 都采用差分对的形式进行传输, 即每一个数据传输通道或时钟信号传输通道都对应两个信号, 每个信号对应一个引脚, 两个引脚组合为正负端 P/N。

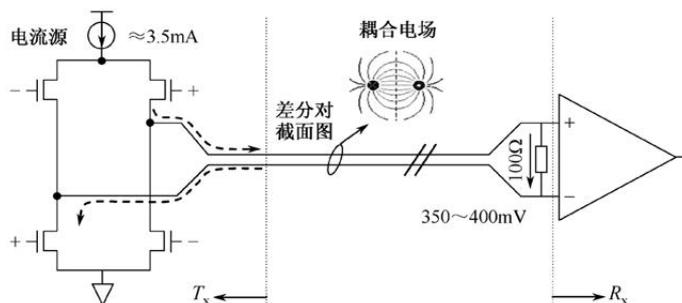


图 9-15 LVDS 接口的 T_x 单元和 R_x 单元电路



LVDS 接口在系统一侧，先用专门的功能电路把 TTL 信号编码成 LVDS 信号。6bits 数据用 4 组差分对（1 组 CLK + 3 组 Data），8bits 数据用 5 组差分对（1 组 CLK + 4 组 Data）。LVDS 接口在 TFT-LCD 一侧，再把 LVDS 信号转换成 TTL 信号，TCON 内最终使用的是 TTL 信号。图 9-16 给出了 6bits 显示数据的 LVDS 信号传输与转换的电路原理。

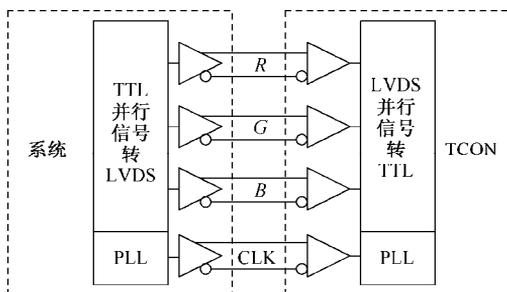


图 9-16 6bits 显示数据的 LVDS 信号传输与转换的电路原理

与 TTL 接口一样，LVDS 接口也分为 4 种样式：D6L（单路 6bits LVDS）、S6L（双路 6bits LVDS）、D8L（单路 8bits LVDS）、S8L（双路 8bits LVDS）。20 引脚的 D6L 信号传输方式如图 9-17 所示，用 4 组差分对来传输数据和 CLK 信号。对于分辨率在 SXGA 以上的 TFT-LCD，由于信号的码率很高，LVDS 一般使用双路传输方式，以降低每一路 LVDS 的信号码率。30 引脚的 S6L 信号传输方式如图 9-18 所示，用奇偶各 4 组差分对来传输数据和 CLK 信号。对比图 9-17 和图 9-18 可以发现，LVDS 的差分对数量和像素深度没有关系，时钟 CLK 的频率与输入时钟信号（像素时钟信号）频率相同。LVDS 差分对信号中包含了 DE、HS、VS。通常，双路传输中的 DE、HS、VS 信号不被使用。

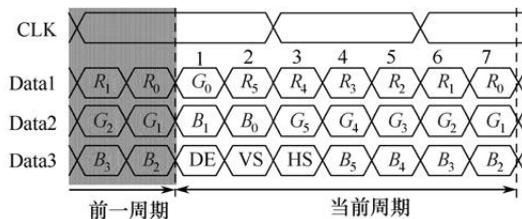


图 9-17 20 引脚的 D6L 信号传输方式

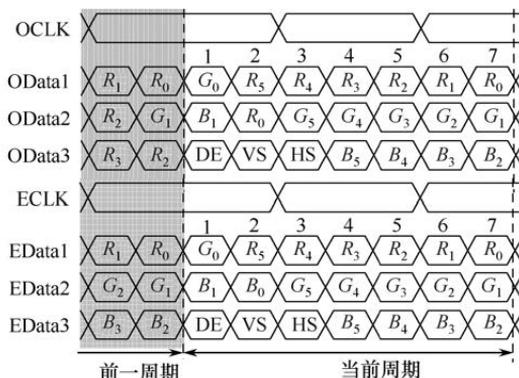


图 9-18 30Pin 的 S6L 信号传输方式

3. RSDS 接口

RSDS 接口和 LVDS 接口在原理上相似，电路也基本相同，主要区别在于应用的不同。LVDS 和 RSDS 应用原理如图 9-19 所示：LVDS 接口应用在系统和 TCON 之间，RSDS 接口一般应用在 TCON 与数据驱动电路之间。

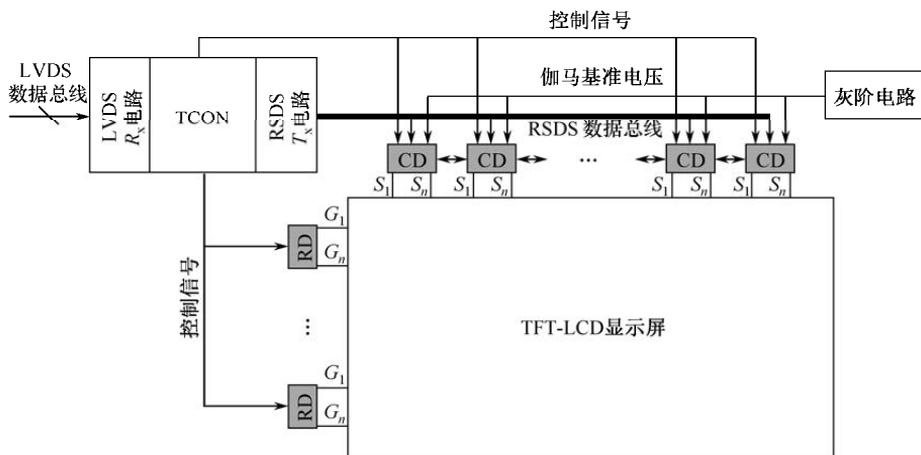


图 9-19 LVDS 和 RSDS 应用原理

RSDS 数据差分对的数目是像素深度的一半，数据传输所用的引脚数比 LVDS 多。RSDS 信号传输方式如图 9-20 所示，对于 R、G、B 各 6bits 的 18 位像素，因为 RSDS 是 CLK 上升和下降双沿采样，每个时钟周期采样 6bits 数据，所以一个像素深度需要 9 组差分对，即 R、G、B 各需 3 组差分对。

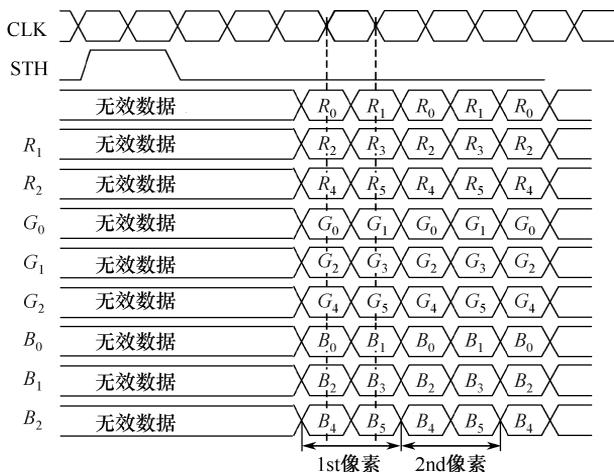


图 9-20 RSDS 信号传输方式

因为 RSDS 数据差分对数量和像素深度保持一致，所以 RSDS 的 CLK 频率和像素时钟的频率始终保持相同。RSDS 串行传输数据，在 R_x 端要像图 9-16 所示的那样进行信号的串并行转换，并与 TCON 一起将数据处理成 TFT-LCD 能够接收的格式以进行显示。RSDS 差分对信号只包含 CLK 和 RGB 数据，DE、HS 和 VS 信号通过 TTL 方式进行传输。

4. mini-LVDS 接口

为了传输高分辨率、高灰阶数、高驱动频率所需的大量数据，开发了低电压差动信号 mini-LVDS 技术。mini-LVDS 具有 LVDS 像素数据连续高速传输的特点，也具有 RSDS 纯数据传输和 CLK 双沿采样的特点。

与 LVDS 一样，mini-LVDS 的数据差分对数量和像素深度没有关系，因此信号线数目可以减少六成，可以根据实际需要设定为 3 对、4 对、6 对等。与 RSDS 一样，mini-LVDS 的 CLK 频率和像素频率之间存在一定的倍数关系，这个倍数关系可以根据像素深度和差分对数量计算出来。图 9-21 给出了用 3 对差分对传输 6bits 显示数据的波形。用 3 对差分对传输像素深度为 18bits 的数据信号，通过 CLK 双沿采样，每个 CLK 周期采样 6bits 数据，所以 mini-LVDS 的 CLK 频率是像素频率的 3 倍。

mini-LVDS 数据传输的配置灵活性很大，因此对高频 PCB 版图的要求较高。用 6 对差分对传输 8bits 显示数据的波形如图 9-22 所示。除数据和时钟之外，mini-LVDS 还传输两个信号：行结束信号和行极性信号。



mini-LVDS 传输的数据经过处理可以给数据驱动电路使用。

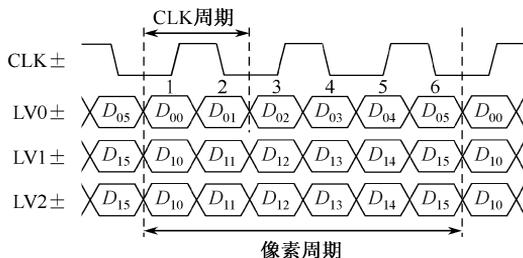


图 9-21 用 3 对差分对传输 6bits 显示数据的波形

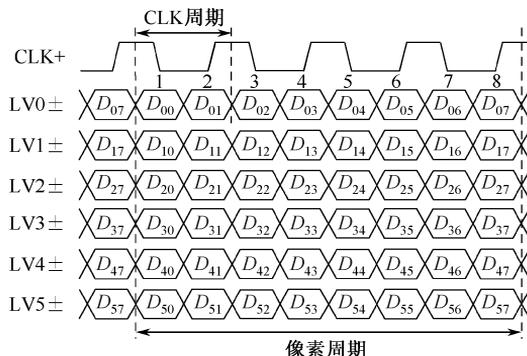


图 9-22 用 6 对差分对传输 8bits 显示数据的波形

5. 接口电路的比较与发展

使用差分对的信号传输方式，传输的功耗要比并行传输方式的低。信号传输的功耗如式 (9-1) 所示：

$$P = \alpha C V^2 f \propto V^2 \quad (9-1)$$

式中， α 为一个系数， C 为传输线的负载电容， V 为传输信号的均方根电压， f 为传输信号的频率。

并行传输和串行传输的 CLK 信号比较如图 9-23 所示，采用 3.3V 电源电压的 LVTTTL，CLK 的均方根电压为 1.65V，而使用差分对传输的 CLK 均方根电压，即差分对的共模电压 $V_{CM} = 1.2V$ 。所以，使用差分对传输的 LVDS、RSDS、mini-LVDS 接口，功耗要比并行传输的 TTL 接口低。使用差分对传输信号的 LVDS、RSDS、mini-LVDS 接口，需要比较正负端引脚上的信号。时钟信号分为 CLKP 和 CLKN，通过相减的方式比较 CLKP 和 CLKN，生成内部移位时钟。R 像素数据信号分为 RxP 和 RxN，通过比较



RxP 和 RxN, 生成内部 R 像素的 6bits/8bits 数据。同理, 生成 G 像素和 B 像素的内部 6bits/8bits 数据。

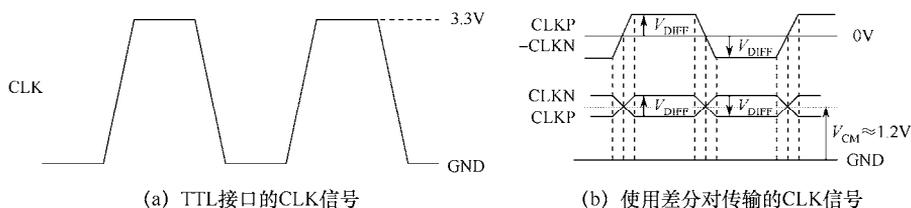


图 9-23 并行传输和串行传输的 CLK 信号比较

为驱动更高分辨率的 TFT-LCD, 发展了一些新型接口电路。DP (Display Port) 接口本来是系统与系统之间的接口, 作为 TFT-LCD 的输入接口, 开始取代 LVDS。另外一种取代 LVDS 的输入接口是 V-by-One。V-by-One 接口的每对信号线 (每个通道) 最大数据传输速度能达到 3.75Gbps。输出接口方面, 除提升现有 RSDS、mini-LVDS 的传输速度与带宽外, 下一代高带宽接口有点对点差分信号传输 (Point to Point Differential Signaling, PPDS)、点对点 mini-LVDS (Point to Point mini-LVDS, PPM L) 接口等, 都能够以较低的工作频率达到相同的带宽。

9.2.2 电源电路

电源电路利用经系统接口输入的电压生成五种工作电压。①各种逻辑 IC 电路的工作电压 V_{DD} , 3.3V 左右。这种输入电压和输出电压差值小的情况, 一般采用低压差线性稳压器 (Low Dropout Voltage Regulator, LDO) 的电压转换方式。②数据线上像素电压用的伽马主电压 AVDD, 在 5~16V。这种输入电压和输出电压差值大的情况, 一般采用升压转换器的电压转换方式。③扫描线上用于打开 TFT 的最大开态电压 V_{GH} 约为 20V, 最高可达 40V。这种输入电压和输出电压差值特别大的情况, 电压转换一般采用正电荷泵。④扫描线上用于关断 TFT 的最低关态电压 V_{GL} 约为 -5V, 最高可达 -40V。这种由正性输入电压转为负性输出电压的情况, 一般采用负电荷泵的电压转换方式。⑤TFT 基板或 CF 基板上的公共电极电压 V_{COM} , 其范围为 5~6V。这个电压一般采用电阻分压电路, 从 AVDD 高电压上分压获得。经系统接口输入的外界电压, 笔记本电脑用的一般为 3.3V, 监视器用的电压一般为 5V, 电视用的一般为 12V。



1. LDO 电路 (生成逻辑电压)

典型 LDO 降压电路的原理与应用如图 9-24 所示, 方框内是一个低压差线性稳压 IC, 方框外的 R_1 、 R_2 、 C_{in} 和 C_{out} 是 PCB 板上的分立元件。工作在线性区的 NMOS 相当于一个可变电阻, R_1 和 R_2 构成一个取样电路。取样电压 V_{ADJ} 与基准电压 V_{REF} 比较后的差值经误差放大器 A 放大后, 根据差值的增加或降低调整 A 输出电流的增加或降低, 控制 NMOS 的压降, 从而稳定输出电压 V_{DD} 。并联的输入电容 C_{in} 用于减少噪声注入, 输出电容 C_{out} 用于滤波。

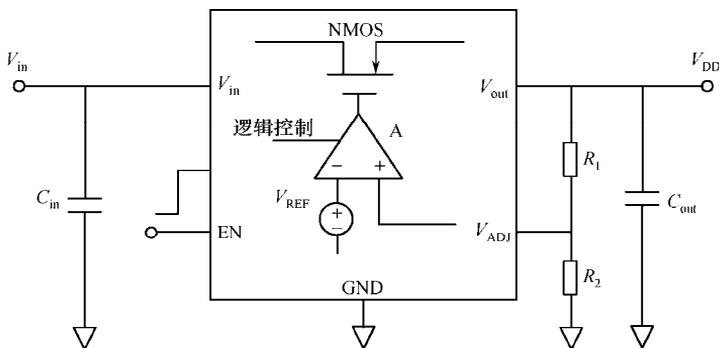


图 9-24 典型 LDO 降压电路的原理与应用

LDO 电路设计的重点是调节 R_1 和 R_2 的值。 R_1 和 R_2 的关系满足式(9-2)。 V_{REF} 是一个 LDO 的规格值, 如为 1.25V; V_{DD} 是一个 TFT-LCD 的目标值, 如为 3.3V。根据式(9-2), R_1 和 R_2 的值可以有許多组合。 R_1 和 R_2 大小的选择涉及 LDO 最大输出电流 I_{max} , I_{max} 越大成本越高。如果 R_1 和 R_2 的值太小, 流过 R_1 和 R_2 的电流就大, 虽然取样电压更稳定、更准确, 但是 LDO 的输出电流 I_{max} 太小会导致负载能力下降。所以, R_1 和 R_2 的值要根据负载能力的要求进行合理设计。分压电阻 R_2 一般为 100k Ω 左右。

$$\frac{R_1}{R_2} = \frac{V_{DD}}{V_{REF}} - 1 \quad (9-2)$$

2. 升压转换器 (生成 AVDD 电压)

升压转换器基本电路及开关态等效电路如图 9-25 所示。NMOS 工作在开态时, 电感 L 阻止电流的变化, 电感电流上升, 吸收并存储能量。NMOS 工作在关态时, 电感 L 提供能量, 电感电流通过二极管 D 流向 RC 负载。这时, 输入电压和存储了能量的电感共同向负载 RC 充电。最后, 负载 RC 上



的输出电压 V_{out} 等于输入电压 V_{in} 和电感电压之和再减二极管 D 的压降。

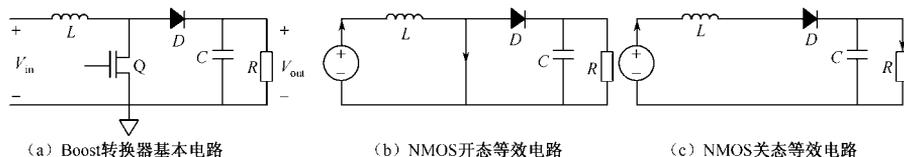


图 9-25 升压转换器基本电路及开关态等效电路

根据能量守恒原理，输出电压 V_{out} 被放大，输出电流小于输入源电流。图 9-25 (c) 放电时形成的电压取决于电流的变化率。升压转换器的输出电压 V_{out} 和输入电压 V_{in} 之间的关系如式 (9-3) 所示：

$$\frac{V_{out}}{V_{in}} = \frac{1}{1-D} \quad (9-3)$$

式中， D 表示一个转换周期内的开关信号占空比。根据式 (9-3)，输入电压 V_{in} 固定为 5V 后，控制占空比 D ，就可以调节输出电压 V_{out} 。

升压转换器的原理与应用如图 9-26 所示。升压转换器的开关功能由 IC 内的电路功能块实现，通过脉宽调制 (Pulse Wavelength Modulation, PWM) 来控制每个转换周期的能量传递，以产生稳定的输出电压 AVDD。内部时钟在上升沿置位触发器，使 NMOS 导通。当电压误差信号、斜坡补偿信号和电流反馈信号之和超出多路输入比较器的门限电压时，触发器复位，在下一时钟周期之前 NMOS 处于断开状态。改变输出电压的误差信号将改变开关电流的门限值，从而调节 NMOS 的导通与关断时间，即调节占空比 D 。

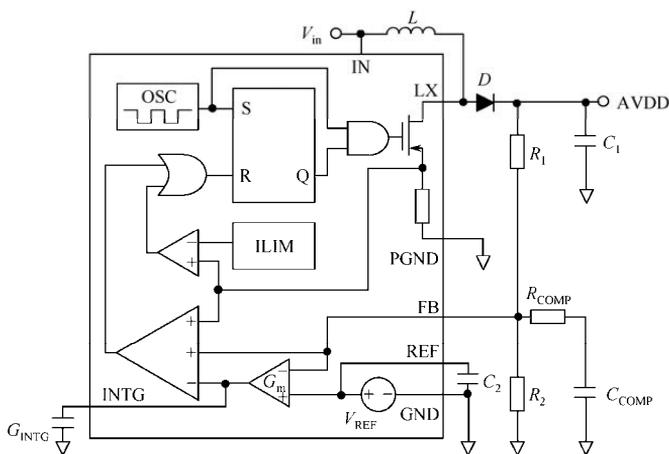


图 9-26 升压转换器的原理与应用



升压转换器的设计重点是 R_1 和 R_2 值的设定。 R_1 和 R_2 的关系满足式 (9-4) :

$$\frac{R_1}{R_2} = \frac{AVDD}{V_{REF}} - 1 \quad (9-4)$$

式中, V_{REF} 是一个升压转换器的规格值, 如 1.25V; $AVDD$ 是一个目标值, 如 13V。选择较大的分压电阻 R_1 和 R_2 有利于改善升压转换器的转换效率, 但连接 FB 引脚的反馈输入偏置电流会增大输出电压的误差。 R_2 一般为 10k Ω 。

3. 正电荷泵 (生成 V_{GH} 电压)

正电荷泵的原理如图 9-27 所示。如图 9-27 (a) 所示的 1 倍压正电荷泵, 在前半周期输入电压源 (V_{in}) 对飞电容 C_f 充电, 使其电压升至 V_{in} 。在后半周期, 二极管 D_1 导通, 使 C_f 的电压增加 V_A , 升至 $(V_A + V_{in})$ 。在 D_2 关闭之前, 电荷从 C_f 传递到储能电容 C_o , 最后输出电压 $V_o = V_A + V_{in}$ 。设定 $V_A = V_{in}$, 则 $V_o = 2V_{in}$ 。如图 9-27 (b) 所示的 2 倍压正电荷泵, 通过正电荷泵的级联实现电压增加 2 倍: 第一级电压泵进行 1 倍压处理后的电压 ($V_{in} + V_A$) 供给第二级电压泵, 第二级电压泵再加上 V_{in} 电压, 最后输出电压 $V_o = V_A + 2V_{in}$ 。

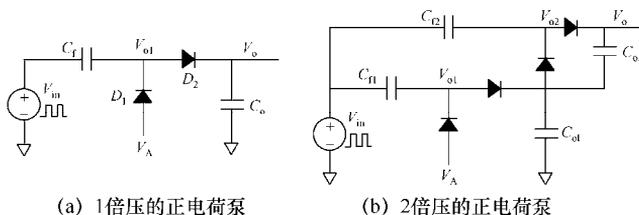


图 9-27 正电荷泵的原理

TFT-LCD 中的正电荷泵设计如图 9-28 所示。前半周期, NMOS 导通, C_f 初始充电值由 NMOS 沟道可变导通电阻控制。后半周期, NMOS 关断, PMOS 导通。增加 C_f 的容值会降低输出电流的驱动能力。 C_f 通常选用 0.1 μ F 的陶瓷电容, 小电流在应用中可以更小。增加输出电容的容值, 或者降低等效串联电阻有助于降低输出纹波电压和瞬态电压峰值。正电荷泵的设计重点是 R_1 和 R_2 值的设定, R_1 和 R_2 的关系满足式 (9-5)。 R_1 和 R_2 的设计理念与升压转换器相似。 V_{REF} 一般为 1.25V, V_{GH} 一般在 20V 左右, R_2 一般在 10k Ω 以上。

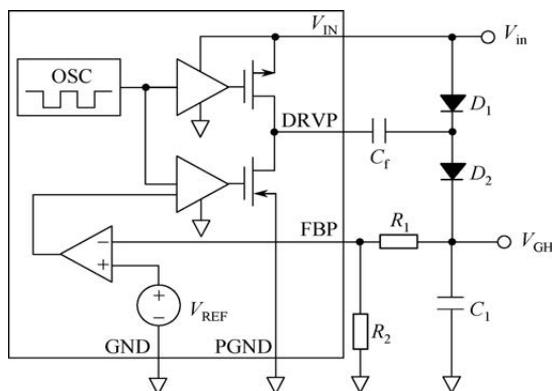


图 9-28 TFT-LCD 中的正电荷泵设计

$$\frac{R_1}{R_2} = \frac{V_{GH}}{V_{REF}} - 1 \quad (9-5)$$

4. 负电荷泵（生成 V_{GL} 电压）

负电荷泵的原理如图 9-29 所示。图 9-29 (a) 所示的 1 倍压负电荷泵，在前半周期输入电压源对飞电容 C_f 充电，电压升至 V_{in} 。在后半周期， C_f 输入端接地电位，使 C_f 电压反向至 $-V_{in}$ 。在 D_2 关闭之前，电荷从 C_f 传递到储能电容 C_o ，最后输出电压 $V_o = -V_{in}$ 。图 9-30 (b) 所示的 2 倍压负电荷泵通过负电荷泵的级联实现反向电压增加两倍，最后输出电压 $V_o = -2V_{in}$ 。

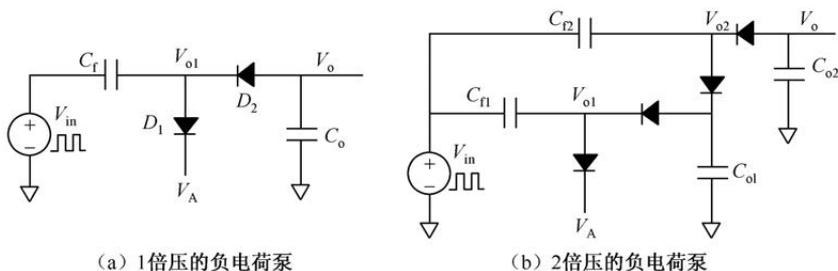


图 9-29 负电荷泵的原理

TFT-LCD 中的负电荷泵设计如图 9-30 所示。前半周期，PMOS 导通；后半周期，PMOS 关断，NMOS 导通。传输到输出端的电荷由 NMOS 的沟道可变导通电阻控制。飞电容 C_f 和输出电容的选择、 R_2 阻值的设定与正电荷泵电路类似。由 R_1 和 R_2 构成的电阻分压器，以及控制的输出电压 V_{GL} 之间的关系，如式 (9-6) 所示。

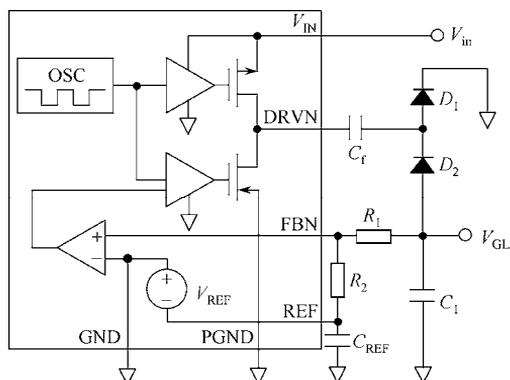


图 9-30 TFT-LCD 中的负电荷泵设计

$$\frac{R_1}{R_2} = \frac{V_{GH}}{V_{REF}} \quad (9-6)$$

5. 可调电阻分压电路 (生成 V_{COM} 电压)

在 TFT-LCD 中, 为了调整产品的闪烁, 需要在模块检查时调节 V_{COM} 电压。电路设计时, 一般用可调电阻分压电路来生成 V_{COM} 电压。如图 9-31 所示的可调电阻分压电路, 在 AVDD 标准电压和地之间串联了固定电阻 R_1 、可调电阻 R_V 和固定电阻 R_2 。根据电阻分压原理, 调节 R_V 值可调整 V_{COM} 电压。为了稳定 V_{COM} 的输出电压, 还会在输出端设计一个输出电容 C_o 。

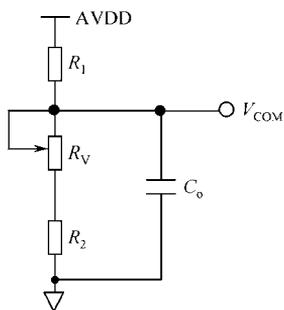


图 9-31 可调电阻分压电路

9.2.3 时序控制电路

TCON 电路的基本结构如图 9-32 所示, 除输入接口的 R_x 电路和输出接



口的 T_x 电路外, 还有三大功能块: ①驱动 IC 控制功能块; ②数据处理功能块; ③显示屏特殊技术功能块。控制信号发生器属于驱动 IC 控制功能块, 包含伽马校正和 FRC 的数据处理, 属于数据处理功能块, I2C 主器件和内建自测试 (Built-in Self Test, BIST) 发生器等属于显示屏特殊技术相关功能块。

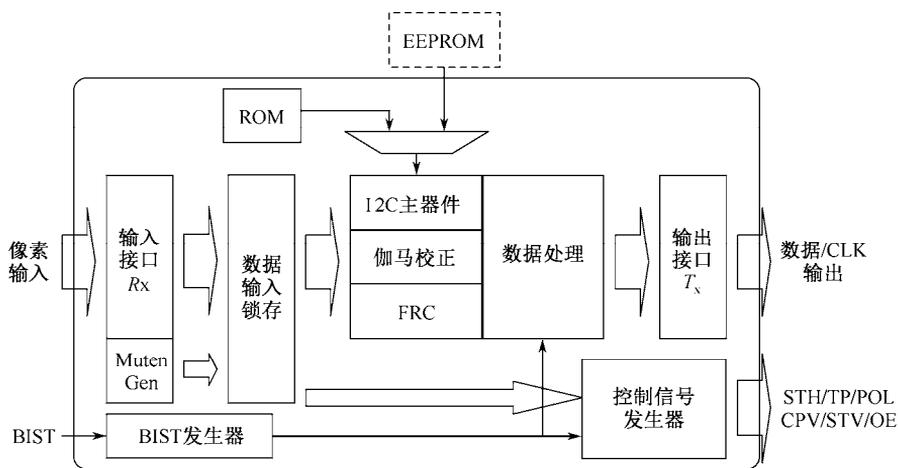


图 9-32 TCON 电路的基本结构

1. 驱动 IC 控制功能块

驱动 IC 控制功能块的作用是把输入接口 R_x 接收的控制信号 DE、HS、VS 转换成数据驱动电路和扫描驱动电路能够识别的控制信号。用于数据驱动电路的控制信号有 STH、TP、POL 等; 用于扫描驱动电路的控制信号有 STV、CPV、OE 等。控制信号 DE、HS、VS 之间的时序关系如图 9-33 所示。DE 用于控制行显示的有效时间 HVD, DE 为高电平的时间就是行有效数据输出时间。HS 高电平有效, 周期性控制每一行像素的数据输入信号。HS 的周期包括一行时间 HVD, 以及由 HS 的低电平脉冲宽度 HSW (HS Width)、显示前段空余时间 HBP (Horizontal Back Porch)、显示后段空余时间 HFP (Horizontal Front Porch) 三部分组成的 DE_{HB} 时间, 如式 (9-7) 所示。

$$HT = HVD + HSW + HBP + HFP = HVD + DE_{HB} \quad (9-7)$$

VS 高电平有效, 周期性控制每一帧像素显示的数据信号。VS 周期为一帧, 每相邻两帧间有一段回扫时间, VS 有一段低电平时间, 在此期间行扫



描信号不起作用, 数据输出为无效状态。一帧内所有能有效控制数据输出的 HS 信号组成垂直同步信号的有效时间 VVD。VS 一帧的时间 VT, 除 VVD 外, 还包括由 VS 的低电平脉冲宽度 VSW (VS Width)、显示后段空余时间 VBP (Vertical Back Porch)、显示前段空余时间 VFP (Vertical Front Porch) 三部分组成的 DE_VB 时间, 具体关系如式 (9-8) 所示。

$$VT = VVD + VSW + VBP + VFP = VVD + DE_VB \quad (9-8)$$

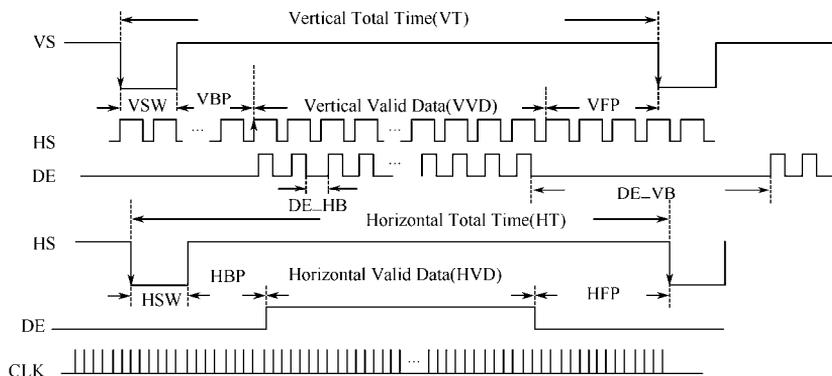


图 9-33 控制信号 DE、HS、VS 之间的时序关系

TCON 输出控制信号的时序关系如图 9-34 所示。对应 TCON 输出接口 CLK 的行时钟信号 HCK、对应 TCON TP1 的数据锁存器脉冲信号 STB、极性反转信号 POL, 以及用于扫描驱动电路的帧起始脉冲 STV、对应 TCON CPV 的行扫描时钟 VCK、输出数据使能信号 OE 等的脉冲宽度可以通过 ROM 烧入或通过外置 EEPROM 设置。

数据驱动电路的时钟信号 HCK 是由 DCK 分频得到的, 每个 HCK 对应一个显示数据 D_{xx} 。HCK 上升沿触发, D_{xx} 数据输出到数据驱动电路。用于数据驱动电路的行起始脉冲信号 STH, 在有效数据输出前一个 HCK 时钟周期开始上升沿触发。STH 和 HCK、 D_{xx} 的时序关系如图 9-35 所示。只有 STH 触发为高电平, 下一个 HCK 时钟周期才可以输出有效数据。STH 的设定时间和保持时间根据数据驱动电路而定, 不能提前或滞后, 否则就会造成显示的数据向左或向右移动数列。例如, 提前 2 个 HCK 周期触发, 屏幕的左侧一列就会出现一条黑线, 造成显示不良问题。mini-LVDS 接口是在差分对数据中传输 STH 信号的。

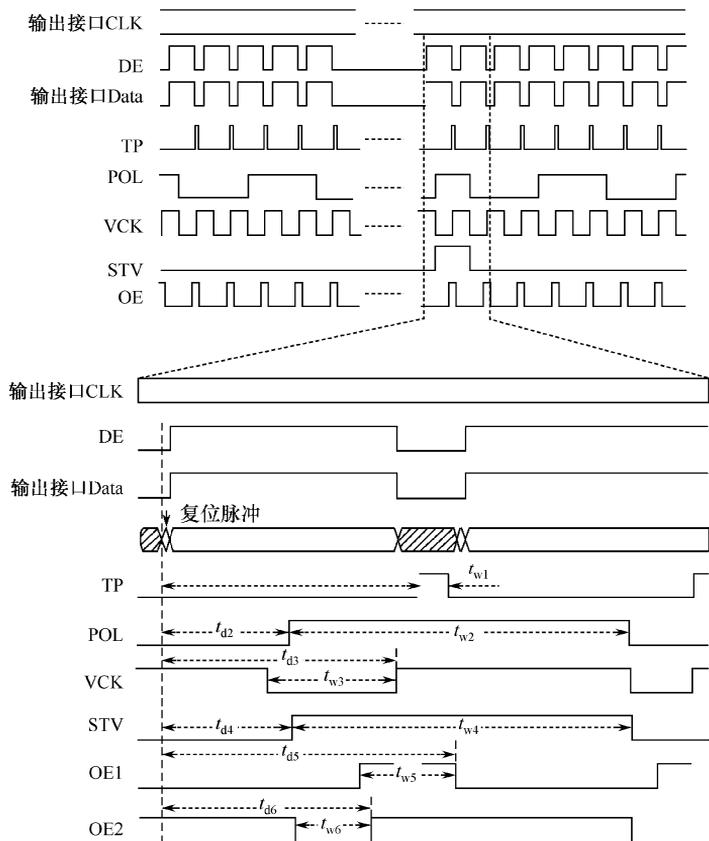
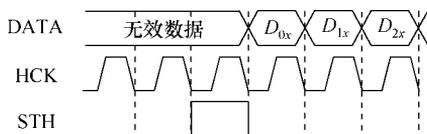


图 9-34 输出控制信号的时序关系

图 9-35 STH 和 HCK、 D_{xx} 的时序关系

TP1 信号为控制数据锁存器的脉冲信号，TP1 信号时序如图 9-36 所示。要在最后一个数据输出后延迟 T_1 时间后开始上升沿触发，并且规定其脉冲宽度为 B 。一般 T_1 、 T_2 的值至少为 2 个 HCK 时钟周期。之所以设定 T_2 保持时间，就是要使数模转换电路（Digital Analog Converter, DAC）处于高阻态，使像素电压相互中和，接近基准电位。一方面，使两次施加的电压差减小，从而减小电流，节省能量；另一方面，下次加像素电压时加快液晶的响应速度。

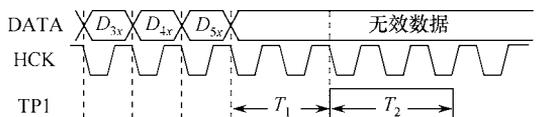


图 9-36 TP1 信号时序

极性反转信号 POL 是确保每行的输出数据的正负极性, 如果偶数帧和奇数帧的 POL 反相, 则可以使每一行在前后两帧之间的极性相反。对于 COM 电压一定的驱动方式, 可以通过 POL 实现点反转、帧反转、行反转和列反转。POL 信号时序如图 9-37 所示, POL 信号要在 TP1 信号触发前一段时间触发为高电平或者低电平, 当 TP1 下降沿开始显示数据输出时, 确认 POL 信号的电平, 若 POL 为高电平, 则此行数据正极性输出; 反之, 数据负极性输出。扫描驱动电路的时钟信号 VCK 的上升沿与 TP1 信号之间也有一段时间 T_3 , 即根据 TP1 信号来确定 VCK 信号的触发时间。其中, T_3 的大小是由 TFT 极板上线电阻和电容等参数来决定的。

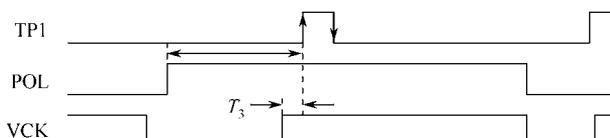
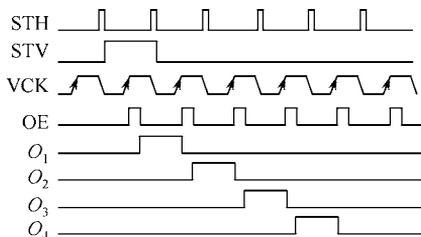


图 9-37 POL 信号时序

为确保 TP1 下降, 数据驱动电路输出数据时, 整行的驱动信号都保持高电平, 必须设定时间 T_3 来预先给出行扫描信号。在此期间, 扫描驱动电路的输出使能信号 OE 为高电平。一般, OE 与 VCK 信号同步上升, 下降沿与 TP1 信号的下降沿同步。信号 OE 和 VCK、STV、STH、输出信号 O_x 之间的关系如图 9-38 所示。其中, 扫描驱动起始脉冲信号 STV 以第一行的 STH 信号为基准开始上升为高电平, 保持时间为一个 STH 信号周期, 即一个行周期。

图 9-38 信号 OE 和 VCK、STV、STH、输出信号 O_x 之间的关系



2. 数据处理功能块

数据处理功能块主要包括伽马校正和 FRC 抖动处理两部分。伽马校正的原因有两点：①人眼感觉的亮度与物体亮度之间呈非线性，近似成幂指数关系；②TFT-LCD 的电光特性呈非线性。伽马校正的目的是让人眼感觉到的亮度与输入的灰阶呈线性关系，使 TFT-LCD 真实地还原物体的色彩。伽马校正主要由灰阶电路和数据驱动电路共同完成。TCON 中的伽马校正对象是 FRC 控制的数据，用 6bits/8bits 数据模拟 8bits/10bits 性能，或者扩展输入数据的位数用于替代特殊情况下的数据输出。用 6bits 数据模拟 8bits 性能的 TCON 数据处理过程如图 9-39 所示。相对 6bits 输入数据进行伽马校正，形成 8bits 的灰阶等级。然后进行抖动处理，分解 8bits 的灰阶等级，其中的 6bits 用于灰阶电压的调制，2bits 用于 FRC 输出。

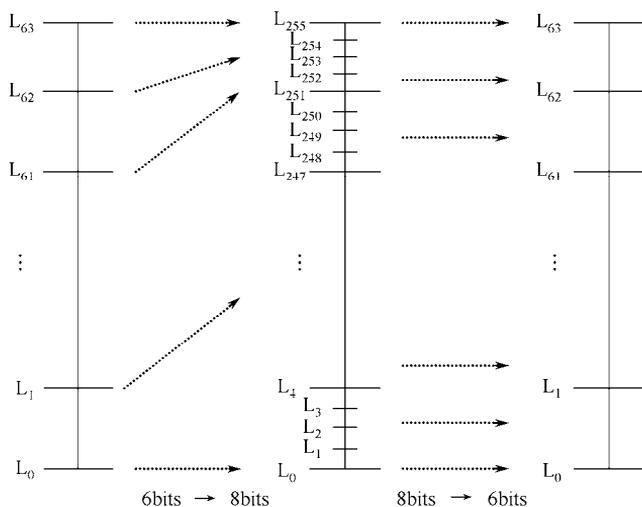


图 9-39 用 6bits 数据模拟 8bits 性能的 TCON 数据处理过程

在灰阶增强技术中，FRC 属于时间抖动技术，PD 属于空间抖动技术。TCON 中一般采用如图 9-40 所示的空间抖动和时间抖动的组合处理。局部黑白交替的格子在 Time1 显示后，在 Time2 显示相反的黑白交替格子，从而可以获得黑白亮度平均后的局部亮度。

3. 显示屏特殊技术功能块

TFT-LCD 显示屏需要的特殊处理不同，相应的 TCON 功能块不同。常



用的显示屏特殊技术相关功能块有数据交换 (Data Swap)、故障安全模式、ROM/串行总线、老化功能、插入黑画面、过驱动等。

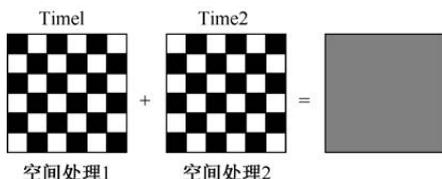


图 9-40 空间抖动和时间抖动的组合处理

在 TCON 内部进行数据交换处理的目的是方便 PCB 布局布线。数据交换的原理如图 9-41 所示。TFT-LCD 受环境干扰会产生错误的控制信号，从而导致 TCON 输出错误的指令，形成错误的画面，甚至会损坏显示屏或驱动电路。故障安全模式的作用就是在识别输入的信号异常时，显示固定的画面。ROM/串行总线结构的作用是增强 TCON 内调节参数的灵活性，如可以用于驱动电路的控制时序调节、老化图案调节、数据交换调节等。ROM/串行总线结构一般采用内置 ROM 和外置 EEPROM，ROM 烧入固定的参数值，EEPROM 用于调节除错或者验证时的参数值，使 TCON 具有更强的兼容性，即图 9-32 中的 I2C 功能块。

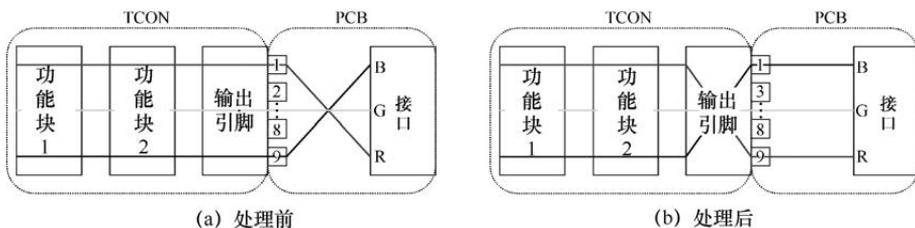


图 9-41 数据交换的原理

为了简化老化时的预烧 (Burn in) 工艺，TCON 内采用了内建自测 (Built-in Self Test, BIST) 技术。进行老化或其他可靠性试验时，在没有时钟信号输入的情况下，利用 BIST 结构保证 TFT-LCD 自动进行画面的切换。利用 BIST 技术切换的 TFT-LCD 评价画面如图 9-42 所示。通常，输入接口的 DCLK 信号或 DE 信号无效时，BIST 图案就自动切换，直到检测到 DCLK 信号或 DE 信号为止。

插入黑画面和过驱动功能块都是用于改善 TFT-LCD 动态画面模糊的技术。插入黑画面就是把 TFT-LCD 保持型显示模式近似为 CRT 的脉冲型显示模



式。过驱动是通过加大电压以加快液晶的转动速度。插入黑画面和过驱动的数据处理是在 TCON 内完成的，具体原理将在本书后续章节中详细介绍。

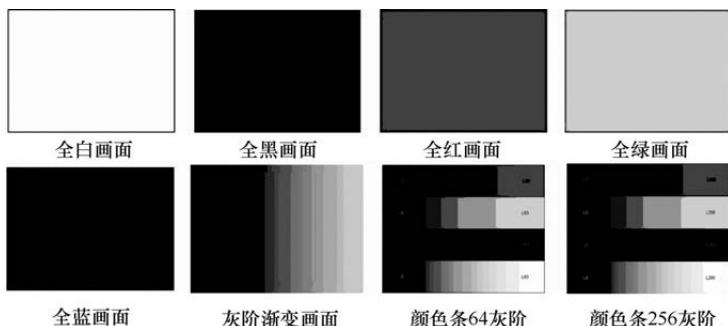


图 9-42 利用 BIST 技术切换的 TFT-LCD 评价画面

9.2.4 数据驱动电路

数据驱动电路的功能是在 TFT 开关打开后，向数据线提供信号，把像素电极充电到相应的灰阶电压。因为数据驱动电路输出的信号穿过 TFT 开关的源漏极，所以数据驱动电路也叫源极驱动电路。数据驱动电路一般设计在显示屏的上下两侧，所以又称行驱动电路。

1. 数据驱动电路概述

数据驱动电路的关键指标包括接口电路类型、引脚数目、输入 bits 数、伽马基准电压个数、驱动方式、最大工作频率、电压摆幅、IC 封装等。接口电路要求低功耗、低失真。通道数目越高，使用芯片就越少，成本就越低，设计难度就越大。输入数据越大，画质就越好，成本就越高。伽马基准电压个数越多，生成的灰阶电压就越精细，成本就越高。最大工作频率、电压摆幅和 IC 封装的选择与产品的用途有关。

数据驱动电路的输出信号是 $S_1 \sim S_n$ 。输出信号的顺序由时钟信号 CLK (HCK) 和同步信号 STHR/STHL 共同决定，输出信号的移位方向由 R/L 信号决定。二进制码数据信号 D_{xx} 经过数模转换电路处理后，选择对应的伽马基准电压 V_{xx} 为产生 S_n 输出信号的原始电压。数据驱动电路的基本输入信号还有锁存器控制用信号 STB、数据极性选择信号 POL 和电源电压 V_{DDDD} 、 V_{DDA} 。某些特殊的输入信号还包括①驱动能力切换信号；②常白模式和常黑模式输入数据反转控制信号；③不同驱动方式选择信号；④电荷回收（分享）控制信号等。数据驱动电路的基本信号与功能如表 9-4 所示。



表 9-4 数据驱动电路的基本信号与功能

	信号名	信号功能描述
输入 信号	STHR/STHL	移位寄存器 S/R 的输入输出信号; 控制扫描开始的水平同步信号
	R/L	控制水平同步信号在 S/R 中的移位方向
	CLK(HCK)	水平时钟信号; CLK 上升沿时写入水平同步信号, 保持在锁存器中; CLK 下降沿时同时从锁存器输出信号
	D_{xx}	以某一 bit 数传输的二进制码数据信号
	V_{xx}	灰阶电压, 经 DAC 处理后作为模拟信号 S_n 传递给数据线
	STB	控制数据锁存信号的输出和输入寄存器信号的门锁
	POL	极性反转信号, 选择灰阶电源的基准电压来定义极性 POL=0 时, S_{2n-1} 和 S_{2n} 分别输出正、负极性基准电压 POL=1 时, S_{2n-1} 和 S_{2n} 分别输出负、正极性基准电压
	V_{DDD}/V_{SSD}	逻辑运算电路用的电源电压和地电压
	V_{DDA}/V_{SSA}	模拟驱动电路用的电源电压和地电压
输出 信号	S_1	传输给第 1 根数据线的信号
	S_2	传输给第 2 根数据线的信号

	S_n	传输给第 n 根数据线的信号

数据驱动电路的结构分数字部分和模拟部分两大块, 如图 9-43 所示。数字部分包括双向移位寄存器 (Bi-directional Shift Register, S/R)、数据锁存器、电平转换器 (Level Shifter, L/S)。模拟部分包括数模转换电路、输出缓冲电路、电荷分享电路。下面分别介绍这些电路功能块的工作原理。

2. 数字部分功能电路

双向移位寄存器 S/R 的作用是输出移位脉冲, 依次选通每个输入寄存器, 把从接口电路输入的二进制码数据信号传送到对应的输出通道上。如果数据驱动电路的输出通道为 480 根, 而二进制码数据信号的输入为两个像素 (2Pixel) (6 位同时输入), 则 S/R 为 $480/6 = 80\text{bits}$ 。除要确定数据信号和输出通道的位置排序外, 还要确定数据信号的传输方向。左右 (或右左) 传输方向可以由控制信号 R/L 设定。当 $R/L = 1$ 时, 单颗 IC 的传输方向为 $\text{STHR} \rightarrow S_1 \rightarrow S_2 \rightarrow \dots \rightarrow S_n \rightarrow \text{STHL}$, 且从第 1 颗 IC 到第 12 颗 IC 连续传输,



对应的画面如图 9-44 右上角所示。当 $R/L = 0$ 时, 单颗 IC 的传输方向为 $STHL \rightarrow S_n \rightarrow \dots \rightarrow S_2 \rightarrow S_1 \rightarrow STHR$, 并且从第 12 颗 IC 到第 1 颗 IC 连续传输。 R/L 信号和画面显示效果如图 9-44 左下角所示。

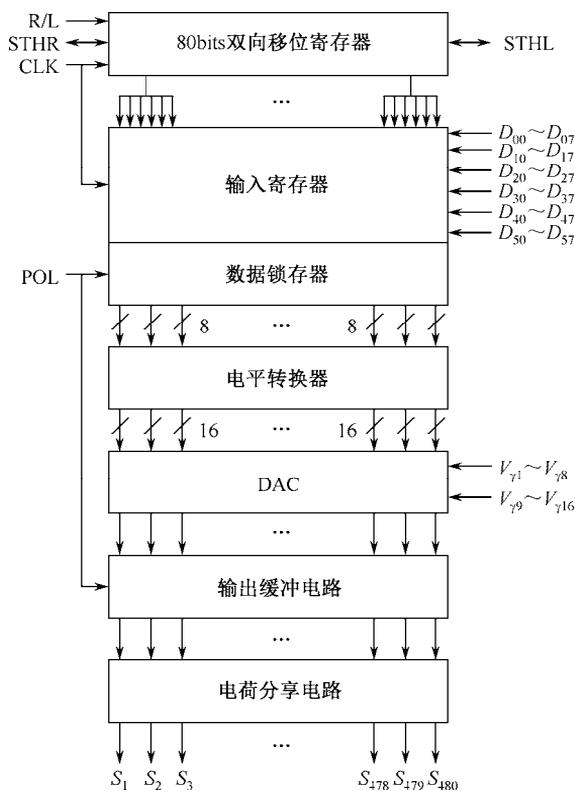


图 9-43 数据驱动电路的功能块示意图

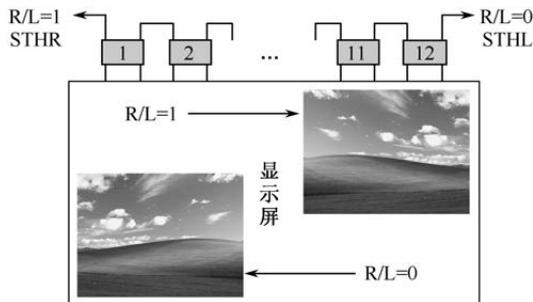


图 9-44 R/L 信号和画面显示效果

数据驱动电路需要在驱动第 $n-1$ 行像素的同时, 接收第 n 行的像素数



据。图 9-43 所示的数据驱动电路为 8bits 输入 ($D_{x0} \sim D_{x7}$)，所以每个输出通道对应 8bits 的输入寄存器，每个输入寄存器存储的就是 0 或 1 中的一个二进制编码。6 根数据总线 ($D_{0x} \sim D_{5x}$) 上的数据传送到指定通道，需要在 S/R 的控制下有序进行，并由对应的输入寄存器抓取。当所有的输入寄存器依序取好第 $n-1$ 行像素的数据后，在 STB 信号控制下，把这些数据同时送入数据锁存器。数据锁存器存储好第 $n-1$ 行像素的数据后，经后续电路功能块的处理，把数据输出给第 $n-1$ 行像素。与此同时，输入寄存器接收第 n 行像素的数据。输入寄存器和数据锁存器并行工作，可以提高数据驱动电路的工作效率。

输入寄存器和数据锁存器都是数据暂存器。在图 9-43 中，输出通道为 480 根，传输的是 8bits 信号，所以共需 $480 \times 8 \times 2$ (组) = 7680 个数据暂存器。对于分辨率为 1920×1080 的 FHD 产品，需要 12 颗这样的驱动 IC。这就需要所有 12 颗 IC，共 5760 根通道所对应的 46080 个输入寄存器都抓取数据后，再送入对应的 46 080 个数据锁存器，然后输出给电平转换器 L/S 进行升压处理。输入寄存器和数据锁存器的采样时钟是 8bits S/R 所产生的移位 CLK，一般为上升沿和下降沿分别采样。时钟频率如式 (9-9) 所示。其中，水平扫描次数大于水平分辨率，垂直扫描次数大于垂直分辨率。以 60Hz 帧频率和 5 传输线组数为例，FHD 产品的数据驱动电路时钟频率大于 298.6MHz ($1920 \times 3 \times 8 \times 1080 \times 60 / 5 / 2$)。

$$\text{时钟频率} = \frac{\text{水平扫描次数} \times 3 \times \text{bit 数} \times \text{垂直扫描次数} \times \text{帧频率}}{\text{传输线组数} \times 2} \quad (9-9)$$

把数据锁存器输出的 3.3V 低电压转换成 15V 左右的高电压，由 L/S 功能块完成，以便将输入的显示数据转换成模拟电路能处理的信号。L/S 处理后的信号用作 DAC 中 MOS 晶体管的开关信号。这些 MOS 晶体管的源漏极传输的是模拟信号电压，考虑正负极性的因素，这些信号电压最大值可以高达 15V 左右。这就要求 MOS 晶体管的开关信号电压也要达到 15V 左右。通常，TN 模式的 V_{DDA} 值在 13V 左右，VA 模式的 V_{DDA} 值在 15V 左右，IPS 模式的 V_{DDA} 值在 18V 左右。L/S 电路功能块的工作原理如图 9-45 所示，输入 3.3V 的电压 A 后，将输出 OUT_1 和 OUT_2 两个电压。所以，每个通道的数据锁存器输出 8bits 的数据后，将通过 L/S 电路输出 16bits 的数据。L/S 电路中，在电平转换的时间内，每个 MOS 晶体管的工作偏压点都要跟着变化，这时的耗电很大。有的电路误动作可能和 L/S 耗电大有关系。



3. 模拟部分功能电路

从 L/S 输入的数据经 DAC 处理后, 从伽马功能块生成的模拟灰阶电压中选出一路, 传给输出缓冲器, 驱动连接数据线的负载。DAC 结构如图 9-46 所示。DAC 的本质就是一个译码电路, 从 2^N 路中选出一路。图 9-46 (a) 所示的 DAC 结构需要一个占地面积很大的译码器, 电阻串的每个节点和输出之间只有一个开关, 输出延时小。图 9-46 (b) 所示的 DAC 结构采用二进制开关树的方式, 不需要专门的译码电路, 电阻串的每个节点和输出之间有 2^N 个开关。考虑到 DAC 的延时远小于输出缓冲器驱动负载的延时, 所以数据驱动电路的 DAC 一般采用如图 9-46 (b) 所示的结构。

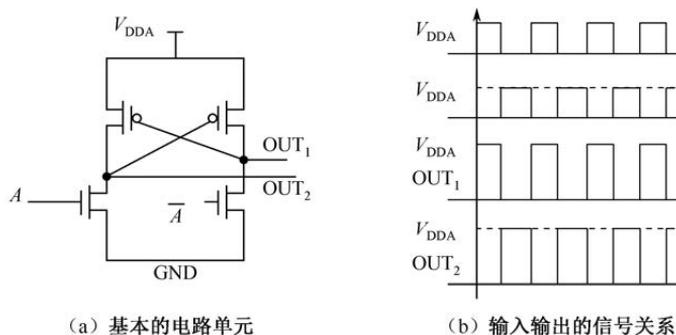


图 9-45 L/S 电路功能块的工作原理

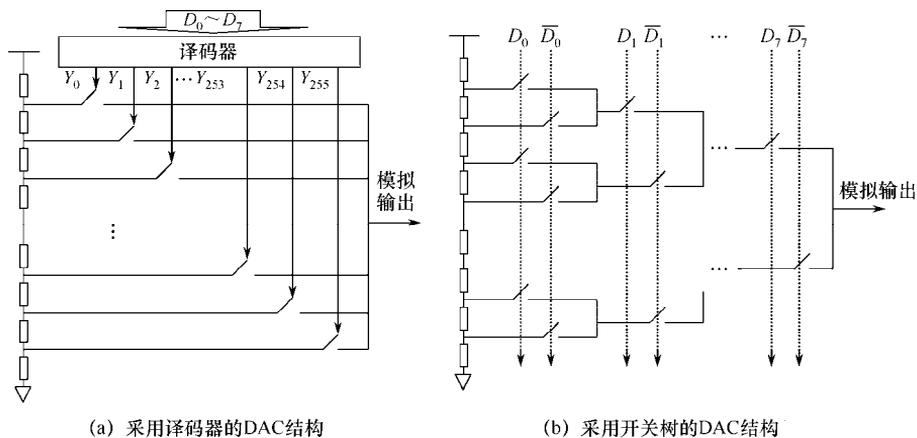


图 9-46 DAC 结构

DAC 的开关如果采用 CMOS, 则开关面积倍增。如果采用 PMOS 或



NMOS 单管, 则 NMOS 传输高电压或 PMOS 传输低电压时会有阈值损失, 即输出和输入会差一个 V_{th} 。因为 TFT-LCD 像素电压分为正极性和负极性, 所以可以把选出负极性灰阶电压的开关用 NMOS 单管形成 N-DAC 结构, 把选出正极性灰阶电压的开关用 PMOS 单管形成 P-DAC 结构。这样既降低了电路面积, 也避免了 PMOS 和 NMOS 的阈值损失。如图 9-43 所示的数据驱动电路, 对应如图 9-47 (a) 所示的 8bits 的 DAC 结构。利用 L/S 输出的 16 (2×8) 位高低电平信号, 从 512 (2×2^8) 个电压中选择对应的一个电压给输出缓冲器。采用颜色深度为 6bits + 2bits FRC 的显示模式, 对应图 9-47 (b) 所示的 6bits 的 DAC 结构。

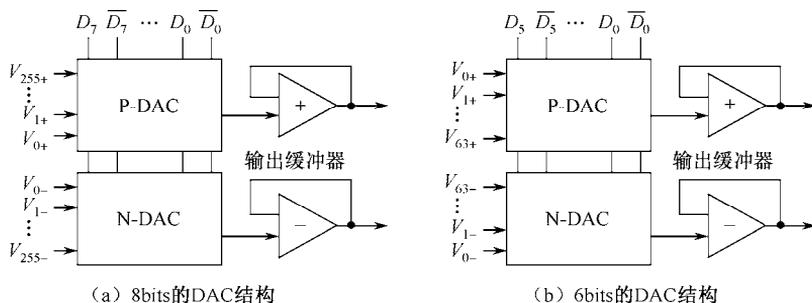


图 9-47 N-DAC 和 P-DAC 的组合结构

不同的显示模式或不同的产品, 液晶的 $V-T$ 曲线不同, 采用的显示 bit 数也不同。为了数据驱动电路具有通用性, 由外部灰阶电路和 DAC 内部 R-string 共同组成的电阻分压电路生成所需的正负极性灰阶电压 (2×2^N 个)。如图 9-46 中的左侧串联电阻也是一组 R-string, 通过电阻分压形成大范围的伽马基准电压。对于 8bits 显示, 灰阶电路一般形成正极性和负极性各 9 组或 11 组伽马基准电压。对于 6bits 显示, 灰阶电路一般形成正极性和负极性各 5 组或 7 组伽马基准电压。伽马基准电压输入 DAC 后, 由内部 R-string 分压形成精细的灰阶电压。利用 R-string 电阻分压形成 6bits 灰阶电压的原理如图 9-48 所示。

DAC 作为一个电压选择功能块, 根据 L/S 输出的数字“密码”(对应灰阶等级)选择所需的模拟电压(对应灰阶电压)。DAC 的输入输出关系就是一条灰阶和灰阶电压之间的伽马校正特性曲线, 简称 $G-V$ 曲线。图 9-49 给出了 6bits 显示的 $G-V$ 曲线。

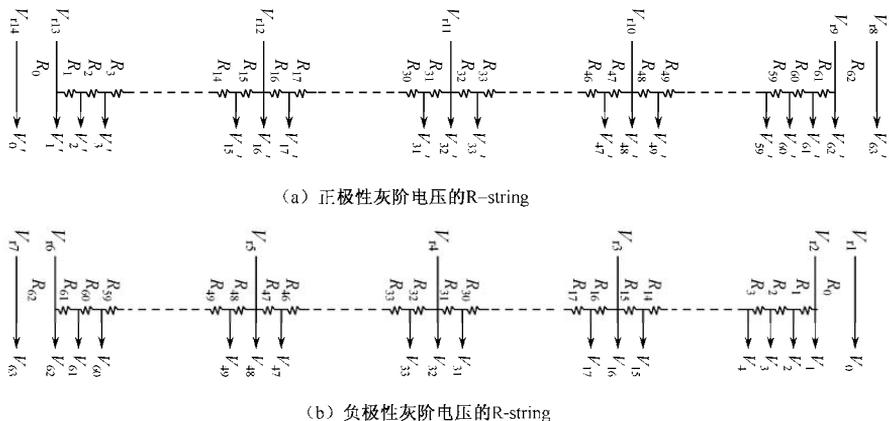


图 9-48 利用 R-string 电阻分压形成 6bits 灰阶电压的示意图

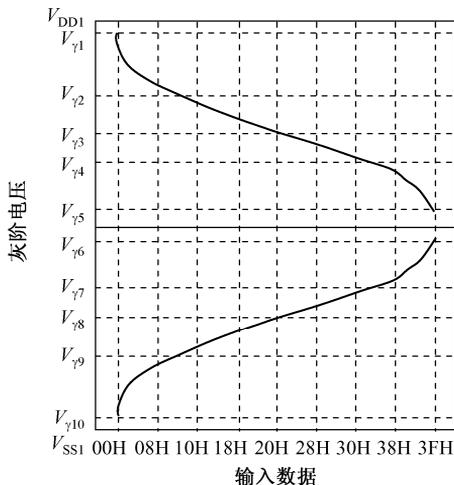


图 9-49 6bits 显示的 G-V 曲线

DAC 的输出负载能力很低，输出的电压需要通过输出缓冲器放大后，才能用来驱动 TFT-LCD 数据线上 10^2pF 量级的大容性负载。输出缓冲器放大的是类比信号，用运算放大器来充当类比放大器。在点反转驱动方式的 TFT-LCD 中，相连奇偶数据线上的输出信号极性相反。所以，如图 9-47 所示的输出缓冲器分成负责正极性输出和负责负极性输出两种形式。数据驱动电路中，输出缓冲器最耗电，直接关系到显示的正确和画质的好坏。输出缓冲器一般是两级运放结构，第一级为差动放大器，第二级为输出运放。这两级运放都有一个偏压电路，会一直消耗电流。偏压电流越大，输



出缓冲器的驱动能力就越强。

4. 输出选通电路

在图 9-43 中, 数据驱动电路有 480 根通道用于灰阶电压的输出。对于相连通道灰阶电压呈正负极性交替出现的驱动, 如图 9-47 所示, 负责正负极性输出的输出缓冲器为一组, 每个输出缓冲器只负责一根通道的输出。对于同一根通道上灰阶电压极性反转的驱动, 需要采用如图 9-43 所示的 POL 信号, 并按照图 9-50 所示的灰阶电压正负极性输出的选择结构进行输出。

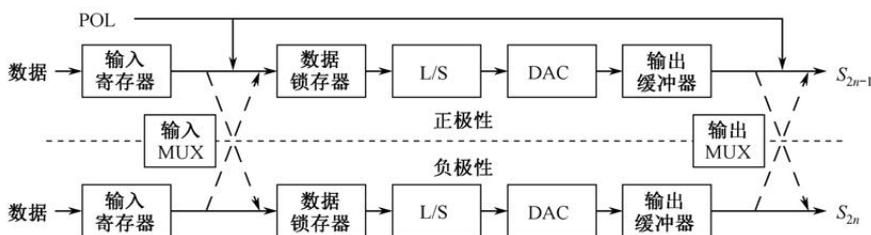


图 9-50 灰阶电压正负极性输出的选择结构

当 $POL = 0$ 时, 第 $2n-1$ 根通道输入正极性的数据电压信号, 输出的电压为正极性灰阶电压。与此同时, 第 $2n$ 根通道输入负极性的数据电压信号, 输出的电压为负极性灰阶电压。第 $n-1$ 行的数据电压输出后, 后续的第 n 行数据电压的极性是相反的。当 $POL = 1$ 时, 第 $2n-1$ 根通道上输入的负极性数据电压信号经输入 MUX 开关传送到负极性通道进行数据处理, 处理好后再经输出 MUX 开关传送回第 $2n-1$ 根通道, 输出负极性灰阶电压。与此同时, 第 $2n$ 根通道上输入的正极性数据电压信号经输入 MUX 开关传送到正极性通道进行数据处理, 处理好后再经输出 MUX 开关传送回第 $2n$ 根通道, 输出正极性灰阶电压。在 POL 切换时, 需要 STB 信号同时控制数据锁存器信号的输出和输入寄存器信号的锁存。STB、POL 和输出信号极性的关系如图 9-51 所示。其中, $V_{\gamma 1} \sim V_{\gamma 9}$ 和 $V_{\gamma 10} \sim V_{\gamma 18}$ 分别对应 8bits 灰阶电压的负极性伽马基准电压和正极性伽马基准电压, Hi-Z 表示高阻状态。

TFT-LCD 一般采用直流 COM 驱动方式, 正负极性灰阶电压的差值较大, 在几百 MHz 的高频作用下, 数据驱动电路的动态功耗很大。采用如图 9-52 所示的点反转驱动方式的电荷分享技术, 可以减小功耗。在图 9-51 所示的 STB 高电平期间 (高阻状态), 相连奇偶通道上的灰阶电压发生极性反转前后, 利用电荷分享开关 SW_3 将相连的通道短路。在这段时间, 前一帧呈正负极性



的灰阶电压通过中和，各自恢复到 COM 电位附近。等到下一帧的灰阶电压反转时，正负极性的灰阶电压都只需要从 COM 电位附近充放电到目标电压即可。

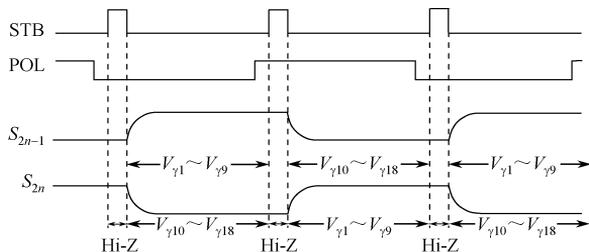


图 9-51 STB、POL 和输出信号极性的关系

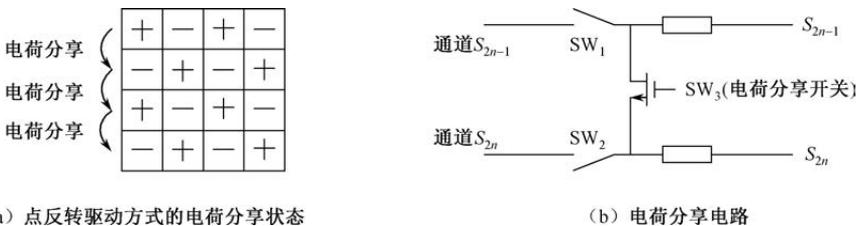


图 9-52 点反转驱动方式的电荷分享技术

电荷共享只是复用了存储在输出端的能量，输出缓冲器的偏置电流保持不变。电荷分享的持续时间由 STB 控制，无须另外采用专门的硬件，所以电荷分享不会让数据驱动电路的驱动能力下降。对于图 9-53 所示的列 2 点反转驱动方式的电荷分享原理，还需要设计一个 LP 控制信号。LP = 0 是默认状态，以控制数据驱动电路进行电荷分享。对于如图 9-53 (a) 所示不需要电荷分享时，图 9-53 (b) 中的 LP 转为高电平 1。

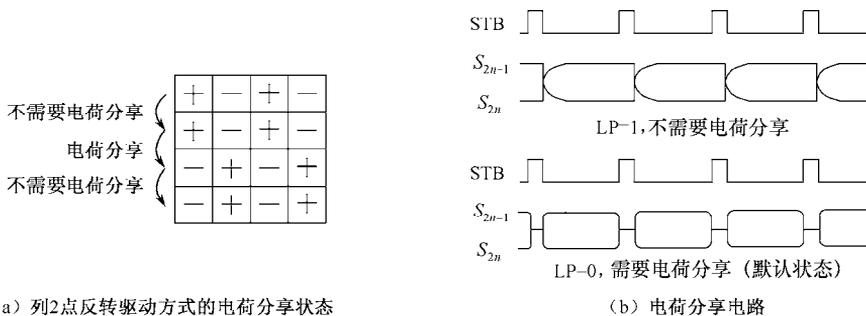


图 9-53 列 2 点反转驱动方式的电荷分享原理



9.2.5 扫描驱动电路

扫描驱动电路的功能是一行一行地有序输出 TFT 器件的开关态电压。扫描驱动电路输出端与 TFT 的栅极连接, 所以也叫栅极驱动电路。通常, 扫描驱动电路设计在显示屏的左右纵方向上, 所以也称列驱动电路。

1. 扫描驱动电路概述

扫描驱动电路的关键指标包括引脚数目、最大工作频率、驱动方案、电压摆幅, IC 封装等。相比数据驱动电路, 扫描驱动电路的项目指标较少, 所以电路功能也相对简单。扫描驱动电路的最大工作频率比数据驱动电路低 3 个数量级左右, 电压摆幅 ($V_{GH}-V_{GL}$) 是数据驱动电路的 2 倍以上。除实现基本的电路功能外, 还可以设计补偿电压、消除关机残像等特殊功能电路。

扫描驱动电路的输出信号是 $G_1 \sim G_n$ 。输出信号的顺序由时钟信号 CLK (V_{CK}) 和同步信号 STVR/STVL 共同决定, 输出信号的移位方向由 U/D 信号决定。TFT 器件的开态电压由输出使能信号 OE 和开态高阶电压 V_{GH} 共同决定, TFT 器件的关态电压由输出使能信号 OE 和关态低阶电压 V_{GL} 共同决定。 V_{GH} 和 V_{GL} 是扫描驱动电路输出的最大电压和最小电压, 而 V_{gon} 和 V_{goff} 是 TFT 开关打开和关断过程中的一段电压范围。扫描驱动电路的输入信号还包括控制扫描线全打开的 AH 信号, 控制输入数据复位的 RESET 信号, 以及其他一些控制工作模式的信号。扫描驱动电路的基本信号与功能如表 9-5 所示。

表 9-5 扫描驱动电路的基本信号与功能

	信号名	信号功能描述
输入 信号	STVR STVL	移位寄存器 S/R 的输入输出信号; 控制扫描开始的垂直同步信号; 在 OE 上升沿写入开始脉冲, 在 OE 下降沿输出
	U/D	控制同步信号在 S/R 中的移位方向
	CLK(VCK)	垂直时钟信号, 在上升沿写入 STVR/STVL 信号
	V_{DD}/V_{SS}	逻辑运算电路用的电源电压和地电压
	OE	输出使能信号, 高电平时输出 V_{GH} , 低电平时输出 V_{GL}
	V_{GH}	对应 TFT 器件开态的最大电压
	V_{GL}	对应 TFT 器件关态的最小电压
	AH	控制所有输出端子同时输出 V_{GH}
	RESET	控制 S/R 中所有数据复位到低电位



(续表)

	信号名	信号功能描述
输出 信号	G_1	传输给第 1 根扫描线的信号
	G_2	传输给第 2 根扫描线的信号

	G_n	传输给第 n 根扫描线的信号

扫描驱动电路的功能块结构如图 9-54 所示,从输入端到输出端依次是双向移位寄存器 S/R、电平转换器 L/S 和输出缓冲器 BUF。扫描驱动电路的结构比较简单,属于纯数字电路。可以把扫描驱动电路用 TFT 器件集成在阵列基板上,形成阵列基板栅极驱动 (Gate Driver on Array, GOA) 技术。S/R 和 L/S 的电路和功能与数据驱动电路一样。扫描驱动电路和数据驱动电路使用双向的 S/R 是为了让 TFT-LCD 的结构设计更有弹性,在不变更结构设计的情况下,可以让显示屏从上下不同的方向进行扫描。

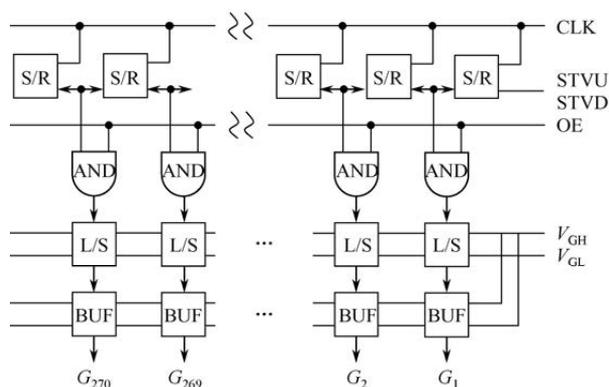


图 9-54 扫描驱动电路的功能块结构

2. 基本功能电路

双向移位寄存器 S/R 在时钟脉冲 CLK 的作用下,生成有序输出的脉冲信号。S/R 用 D 触发器和 3.3V 的逻辑电源处理逻辑信号。扫描驱动电路的时钟频率如公式 (9-10) 所示。垂直扫描次数大于垂直分辨率。以 60Hz 频率为例, FHD 产品的扫描驱动 IC 时钟频率大于 64.8kHz (1080×60)。开始扫描前首先给出一个垂直同步信号 STVU/STVD, 在垂直时钟信号 CLK 的下降沿作用下输入第一级 S/R。后续的垂直时钟信号控制每个 S/R 输出信号的时间。每个 S/R 输出端引出的逻辑信号将用来产生对应通道的 V_{GH}/V_{GL} 电压。



以 G_1 作为第一级 S/R 还是以 G_{270} 作为第一级 S/R, 取决于控制信号 U/D。不同方向扫描对应的画面状态如图 9-55 所示。U/D=1 时, 以 G_1 作为第一级 S/R, 信号顺序是 STVD \rightarrow $G_1\rightarrow G_2\rightarrow\cdots\rightarrow G_{270}\rightarrow$ STVU, 相应的显示画面如图 9-55 左下角所示。U/D=0 时, 以 G_{270} 作为第一级 S/R, 信号顺序是 STVU $\rightarrow G_1\rightarrow G_2\rightarrow\cdots\rightarrow G_{270}\rightarrow$ STVD, 相应的显示画面如图 9-55 右上角所示。

$$\text{时钟频率} = \text{垂直扫描次数} \times \text{帧频率} \quad (9-10)$$

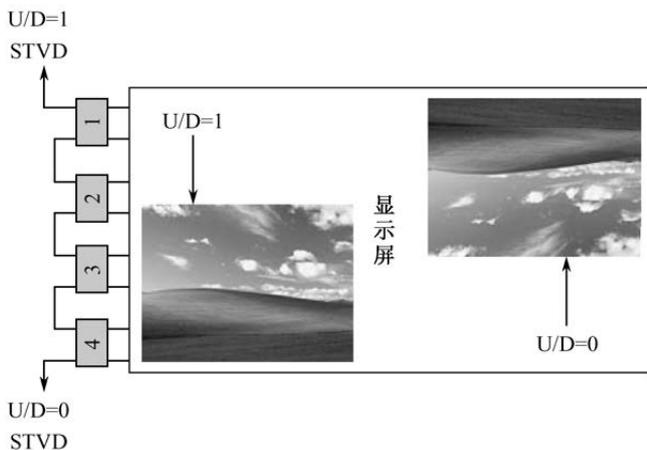


图 9-55 不同方向扫描对应的画面状态

从 S/R 连续输出的信号如图 9-56 所示, 上下两个通道的信号紧贴着输出。为了避免上下通道的信号重叠输出而引起上下扫描线上的开关同时打开, 造成灰阶电压的误写入, 需要用 OE 信号进行调整。OE 处理后的输出信号如图 9-57 所示, 形成了一个 G-D 延迟时间。从 S/R 输出的逻辑信号和 OE 使能信号进行 AND 逻辑处理后, 可以控制每条扫描线上 TFT 打开时间。OE 低电位的占空比越大, TFT 打开的时间就越短, 每个像素的充电时间也就变得越短。

从双向移位寄存器输出的信号是 3.3V/0V 的逻辑电压, 而扫描驱动电路最终输出的 V_{GH} 高电压可达 30V, V_{GL} 低电压也可达 -20V。扫描驱动电路中, 所有逻辑信号的高电压都小于等于 V_{DD} , 所有逻辑信号的低电压都大于等于 V_{SS} 。把低摆幅的逻辑电压 V_{DD}/V_{SS} 转换成高摆幅的电压 V_{GH}/V_{GL} , 是通过电平转换器 L/S 的升压动作实现的。L/S 功能块是扫描驱动电路中最关键的部分, L/S 信号升压前后的波形关系如图 9-58 所示。在 L/S 电路中, 首先会把低摆幅逻辑信号降到整个 IC 的最低电压, 因为 IC 衬底连接的是整个电路的最低电压 V_{GL} , 然后再由 L/S 提升到高摆幅电压 V_{GH} 。

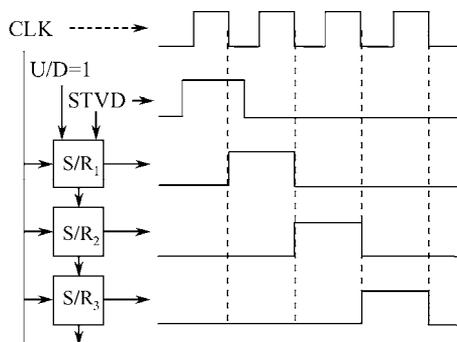


图 9-56 从 S/R 连续输出的信号

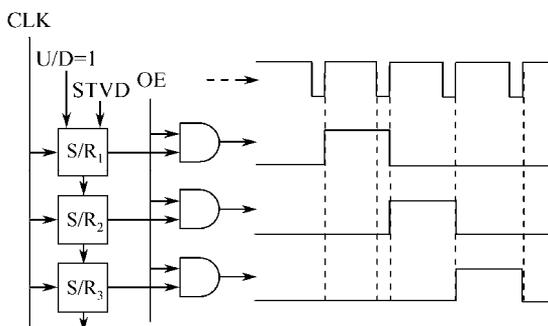


图 9-57 OE 处理后的输出信号

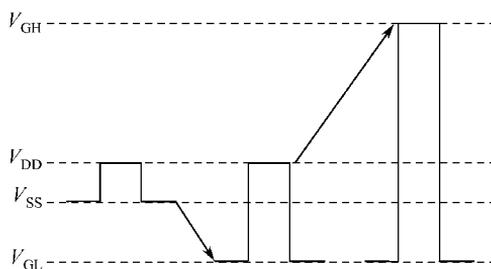


图 9-58 L/S 信号升压前后的波形关系

从 L/S 出来的高电压摆幅信号驱动能力有限，输出的电压需要通过输出缓冲器放大后才能用来驱动 TFT-LCD 扫描线上 10^2pF 量级的大容性负载。因为 L/S 输出的是只有高电压和低电压的数字信号，所以可以用偶数级的数字反相器来放大扫描线驱动信号的负载能力。图 9-54 所示扫描驱动电路的输出和输入信号之间的时序关系如图 9-59 所示。其中，STVU 的输出信号将作为下一级扫描驱动电路 STVD 的输入信号。

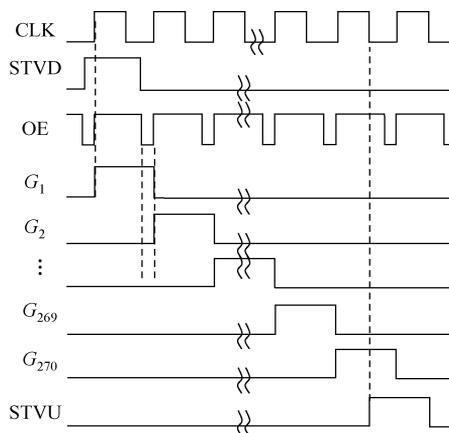


图 9-59 图 9-54 所示扫描驱动电路的输出和输入信号之间的时序关系

3. 特殊功能电路

在扫描驱动电路中, 根据需要会设计一些特殊的功能电路模块, 如用于改善 TFT-LCD 关机残像的打开所有输出的电路, 以及用于补偿像素电压失真的多阶驱动电路等。

TFT-LCD 关机后, 在像素上残留的电荷将导致显示屏上出现残留影像。在关机时, 打开所有像素的 TFT 开关, 把残留在像素上的电荷瞬间放电到数据线上, 以保证画面整体像素具有相同的电压和相同的灰阶, 从而消除电荷残留的影响。这项工作由扫描驱动电路中的输入信号 AH (All-Hi) 来完成。通常设定 AH 工作在低电平时, 向所有扫描线上输入 V_{GH} 电压。AH 信号输入电路和扫描驱动电路相应的输出信号如图 9-60 所示。当逻辑电源电压 V_{CC} 低于阈值电压时, 复位 IC 就向扫描驱动电路的 AH 输入端输送低电平, 在扫描驱动 IC 的所有输出端输出 V_{GH} 高电平。AH 信号的工作时序如图 9-61 所示。这样的功能也可以应用于开机状态。开机时将像素上的残留电荷瞬间清除, 从而消除可能出现的残留影响。同时, 可以将像素电压充电到正负极性中间的电压状态, 使开机后的第一个画面能及时准确地显示出来。

图 9-59 中的扫描信号只有 V_{GH} 和 V_{GL} 两个电压, 属于二阶驱动信号。对于 Gate- C_s 像素结构, 当 C_{gs} 引起的馈通电压使像素电压发生失真后, 虽然可以通过调整 COM 电压进行失真补偿, 但是由于液晶电容 C_{lc} 不是一个固定的值, 使得即使通过调整 COM 电压也不容易准确地补偿像素电压的失真。所以, 有的扫描驱动电路采用三阶驱动, 在不进行 COM 电压调整的情况下,



补偿像素电压的失真。三阶驱动的基本原理是利用扫描线上 C_s 的电容耦合电压，补偿经由 C_{gs} 引起的馈通电压。三阶驱动电压波形如图 9-62 所示，扫描驱动电路需要多一组负电压②。当 G_{n-1} 信号从最大正电压①下降到最大负电压②时， G_{n-1} 和 G_n 之间的像素馈通电压如式 (9-11) 所示。等到 G_n 信号从电压①下降到电压②时， G_{n-1} 的电压再从最大负电压②上升到负电压③，以补偿 G_n 电压变动引起的像素电压失真值 ΔV_p 。补偿 ΔV_p 要求电压 V_{GE} 和电容 C_s 的关系如式 (9-12) 所示。根据式 (9-12) 可以发现，通过三阶驱动的方式， C_{lc} 的影响不见了。

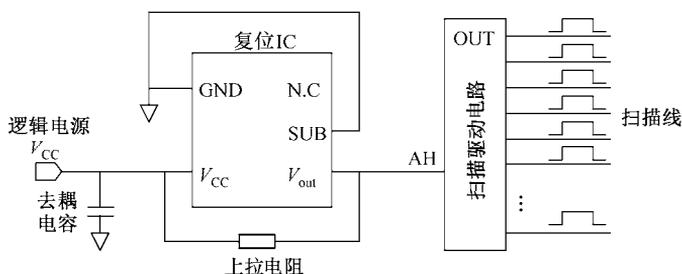


图 9-60 AH 信号输入电路和扫描驱动电路相应的输出信号

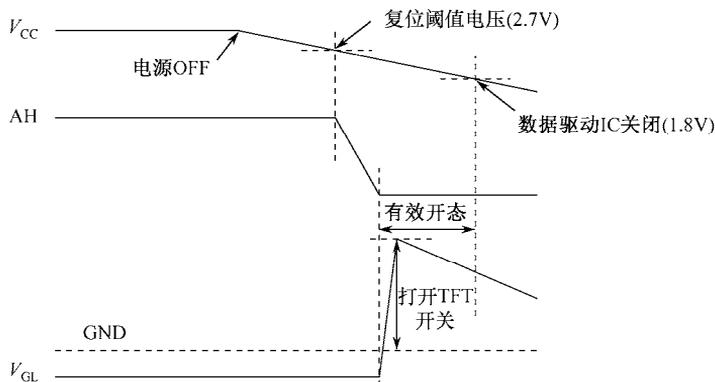


图 9-61 AH 信号的工作时序

$$\Delta V_p = \frac{C_{gs}}{C_{gs} + C_{lc} + C_s} V_{GHI} \quad (9-11)$$

$$V_{GE} = \frac{C_{gs}}{C_s} V_{GHI} \quad (9-12)$$

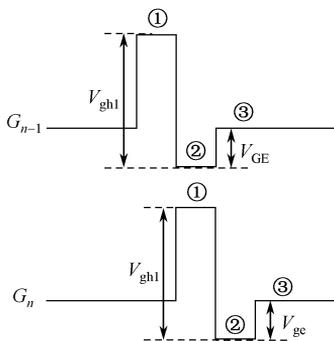


图 9-62 三阶驱动电压波形

除采用三阶驱动外,还可以采用更精确的四阶驱动。扫描驱动电路的特殊功能电路的设计还可以根据实际产品的需要融入各种功能,如本书后续介绍闪烁对策时还会用到削角功能。在分辨率较高的产品中,扫描驱动电路还可以设计成双脉冲输出,以用于快速准确地输出所要显示的画面。

9.3 TFT-LCD 电路设计

TFT-LCD 电路设计包括电路原理图设计、PCB 和 COF 版图设计、伽马设计与调节。PCB 和 COF 的外形尺寸和位置等内容需要和显示屏设计、结构设计整合后才能确定。TFT-LCD 电路设计涉及各种电路功能块的应用。设计完成后,需要通过 TFT-LCD 模块点灯确认驱动效果。其中,最关键的是伽马电路的调节。

9.3.1 电路原理图设计

电路原理图设计是在明确所有电路元件的数目及其规格后,按不同的功能块完成元件之间的连线和相关的标识工作。功能块主要分为接口功能块、电源功能块、TCON 功能块和伽马功能块。

1. 接口功能块

下面以 LVDS 输入接口和 mini-LVDS 输出接口为例,详细介绍接口功能块的电路原理图设计。

图 9-63 给出了 LVDS 输入接口的元件组成及其连线关系。系统接口的连接器负责把系统信号输送到 TFT-LCD 驱动电路中。图 9-63 中的 LVDS 接口采用 S6L 方式传输驱动信号。每组差分信号在进入 TCON 的 R_x 之前,需



要串联一个阻值为 100Ω 的终端电阻。每组差分线的驱动电流大部分直接流过这个 100Ω 的终端电阻，电阻精度控制在 1% 以内。

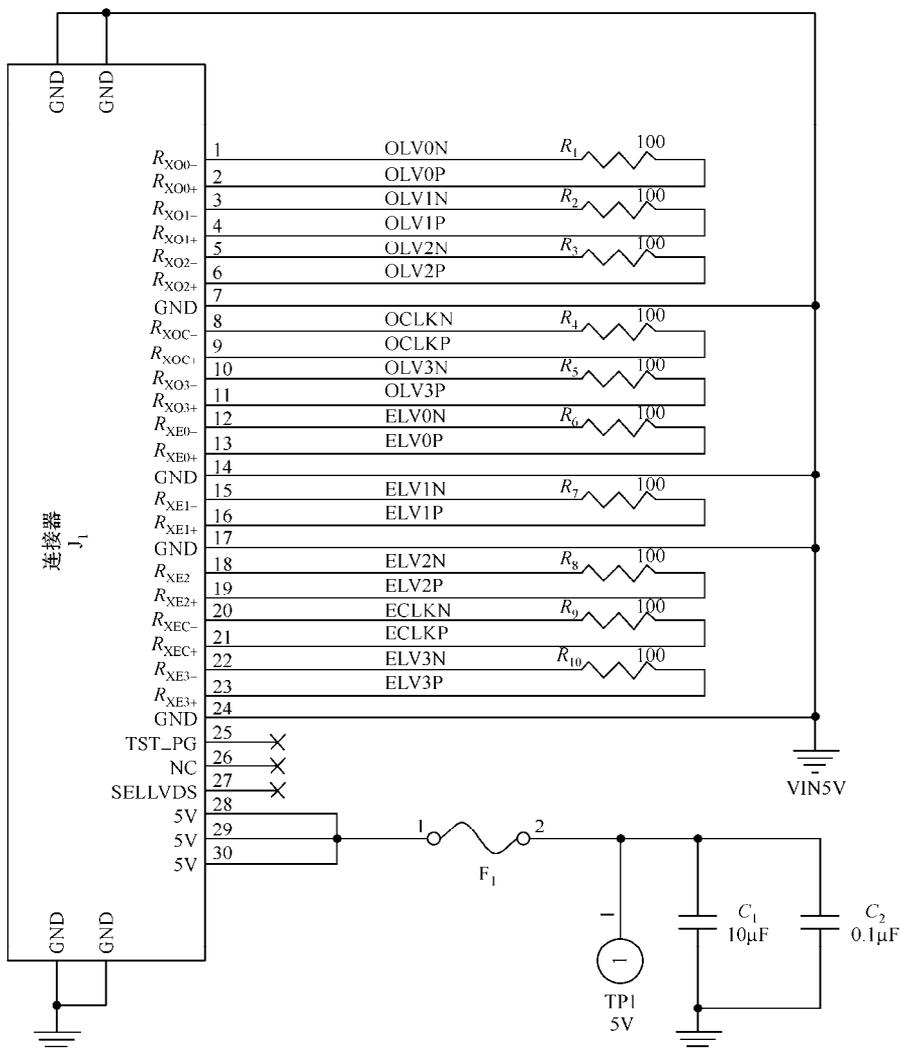


图 9-63 LVDS 输入接口的元件组成及其连线关系

如图 9-63 所示，连接器的 GND 引脚全部接地，不用的引脚打“×”。电源引脚 V_{IN} 引入 TFT-LCD 电路内部前，需要串联一个直流分断熔丝 F_1 。符合 UL 规格的熔丝，需要同时满足式 (9-13) 和式 (9-14) 的要求。其中， $75\%I_n$ 是持续负载， $78\%I_n$ 是 80°C 温度对延时熔丝的影响。 $0.66\text{A}^2\text{S}$ 是脉冲



I^2t , 即熔丝受到脉冲电流触动下正常工作所需的能量值。 V_{IN} 通过 F_1 后需要在传输线上并联一组滤波电容, 并且配置一个测试点 (Test Point, 标示为 TP_x)。除 V_{IN} 外, 还要在所有的 LVDS 差分线上设计测试点 TP_x 。

$$\text{额定电流 } I_n \geq \frac{\text{名义电流}}{75\% \times 78\%} \quad (9-13)$$

$$\text{熔断热能值 } I^2t \geq \frac{0.66A^2S}{n \text{次脉冲 } I^2t} \quad (9-14)$$

mini-LVDS 输出接口的 T_x 在 TCON 内, R_x 在数据驱动电路内。输出接口的 mini-LVDS 连接关系如图 9-64 所示。单独的 mini-LVDS 电路原理图设计只需要在每组差分线之间串联一个阻值为 100Ω 的终端电阻, 并在每条差分线上设计测试点 TP_x 即可, 以方便后续的电价评价。

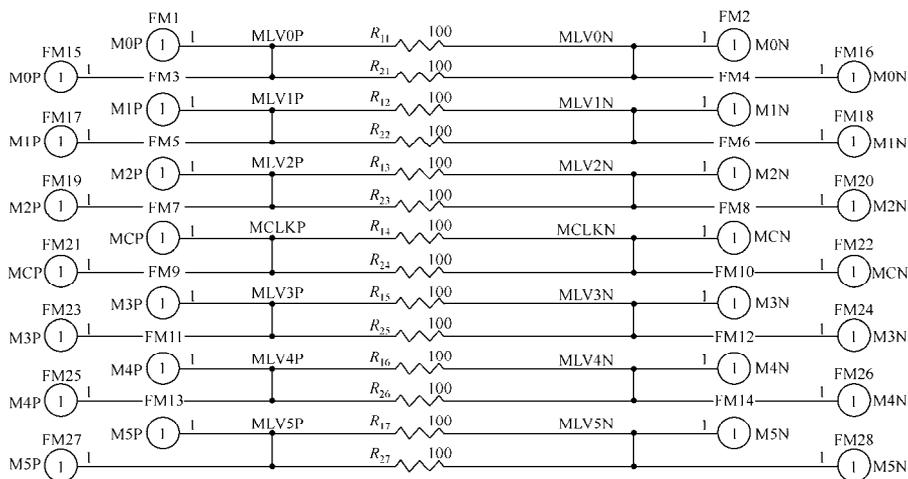


图 9-64 输出接口的 mini-LVDS 连接关系

2. 电源功能块

TFT-LCD 的电源电路包括 LDO 电路、升压转换器、正电荷泵、负电压泵和可调电阻分压电路。 V_{IN} 经过熔丝 F_1 后, 进入如图 9-65 所示的稳压器 LDO 电路, 把 $5V$ 输入转换为稳定的 $3.3V$ 输出。在图 9-65 中, V_{DD} 、 V_{DDA} 和 V_{DDM} 上并联的电容起滤波的作用, 串联的 0Ω 电阻 R_{31} 、 R_{32} 、 R_{33} 用于提醒 PCB 上要预留一定的电阻元件放置空间。

升压转换器、正电荷泵、负电压泵和可调电阻分压电路的原理图设计如图 9-66 所示。在升压电路中, 为了获得 $12.8V$ 的 $AVDD$ 输出, 电阻 R_{47}



和 R_{48} 分别设计为 $82\text{k}\Omega$ 和 $8.8\text{k}\Omega$, $V_{\text{IN}1}$ 设计为 1.25V 。在正电荷泵电路中, 为了获得 22.5V 的 V_{GH} 输出, 电阻 R_{43} 和 R_{44} 分别设计为 $182\text{k}\Omega$ 和 $10.7\text{k}\Omega$, $V_{\text{IN}3}$ 的范围为 $1.25\text{V}\pm 20\text{mV}$ 。在负电荷泵电路中, 为了获得 -6V 的 V_{GL} 输出, 电阻 R_{45} 和 R_{46} 分别设计为 $115\text{k}\Omega$ 和 $16.2\text{k}\Omega$, $V_{\text{IN}2}$ 的范围为 $1.25\text{V}\pm 15\text{mV}$, V_{REF} 的范围为 $1.25\text{V}\pm 12\text{mV}$ 。在可调电阻分压电路中, 为了获得可调节的 V_{COM} 电压, 设计了两个可调电阻 $R_{\text{V}1}$ 和 $R_{\text{V}2}$ 。其他一些元件的连接及规格值可以参考相关规格书。

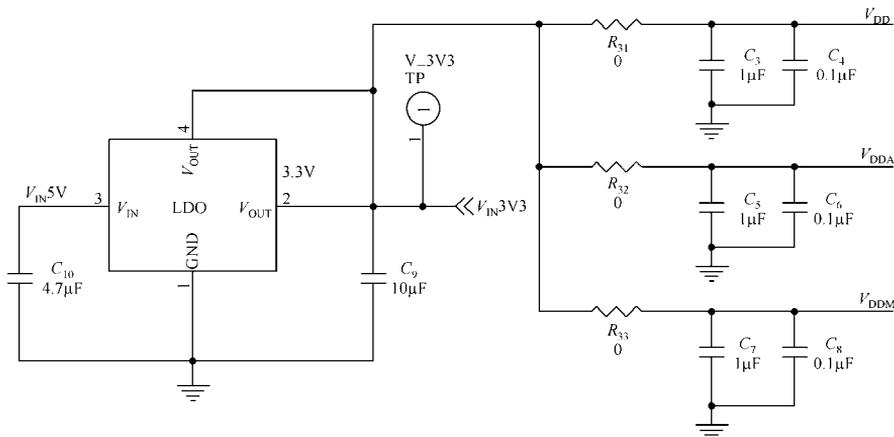


图 9-65 稳压器 LDO 电路

3. TCON 功能块

TCON 是一个生成控制信号与数据信号的电路。信号处理的原始数据由 LVDS 输入接口传送到 TCON, 生成的信号由 mini-LVDS 输出接口直接传送到数据驱动电路 IC。TCON 电路的连接关系如图 9-67 所示, 大部分引脚都用来传送 LVDS 和 mini-LVDS 的信号, 其他的功能引脚可以参考 TCON 的规格书进行元件的设计与连线。对于功能引脚中所需的电压, 可以通过电阻分压的设计加以实现。

TCON 的数据处理量非常庞大, 为了暂存处理数据, 同时也为了使 TCON 主体芯片更具有通用性, 往往会在 TCON 边上旁接一个数据暂存器 EEPROM。数据暂存器 EEPROM 的连接关系如图 9-68 所示, 相应的元件规格与连接关系可以参考相关芯片规格书。SCL 和 SDA 是 TCON 内 I2C 总线标准的两根传输线, SDA 是双向串行数据线, SCL 是时钟线。通过时钟线和数据线的配合, 就可以根据 I2C 协议进行 EEPROM 和 TCON 之间的信息交换。

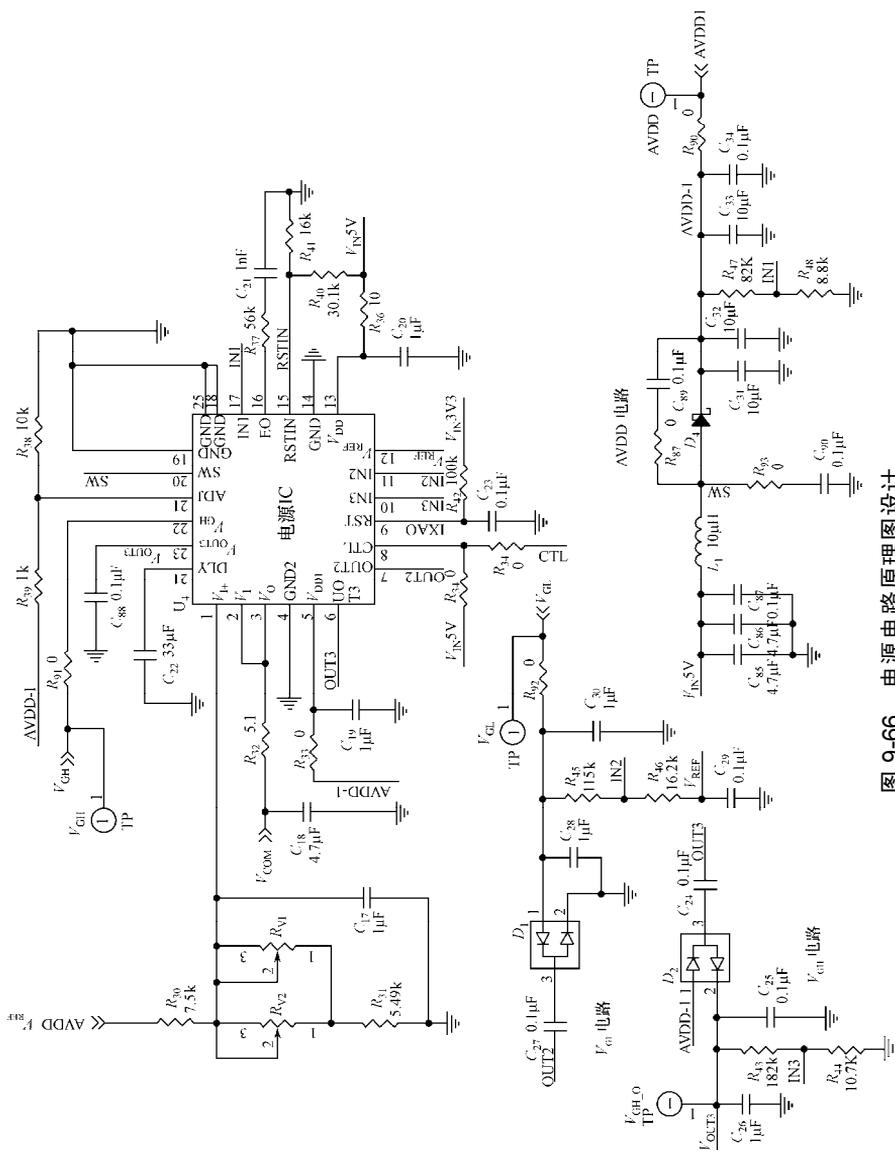


图 9-66 电源电路原理图设计

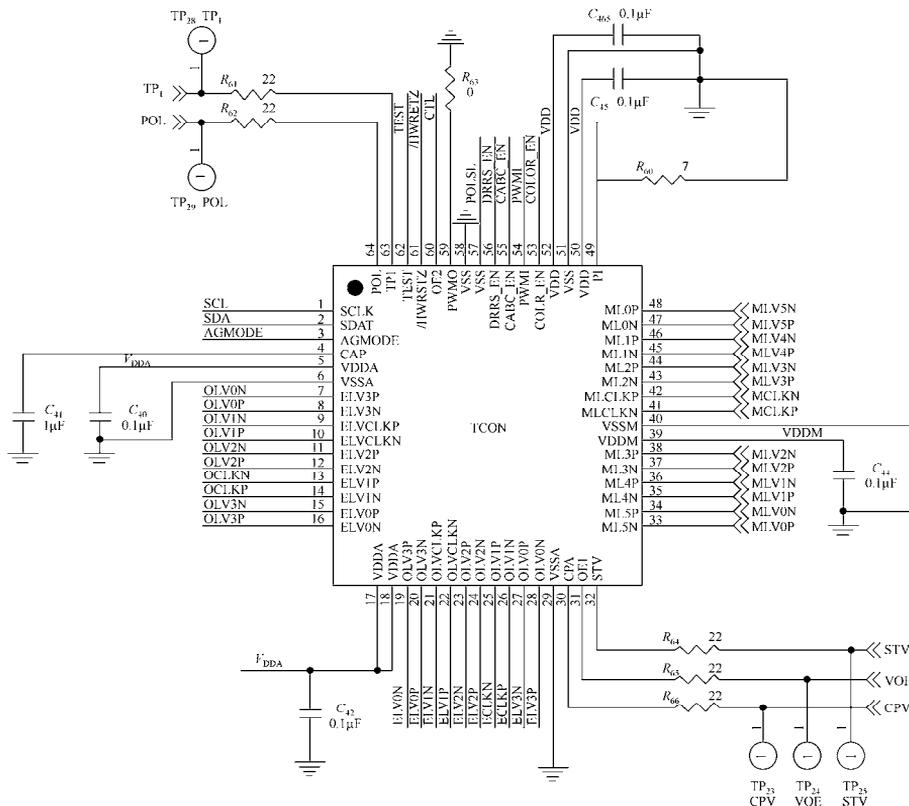


图 9-67 TCON 电路的连接关系

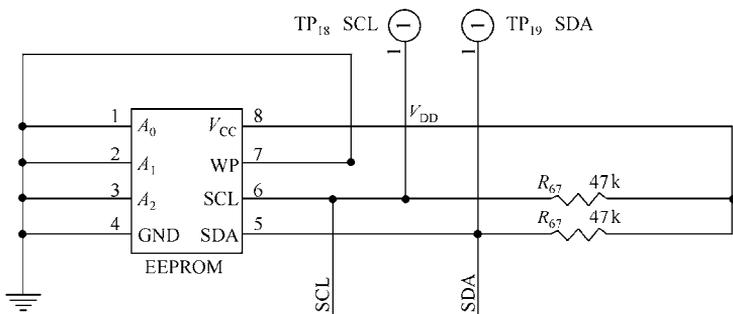


图 9-68 数据暂存器 EEPROM 的连接关系

4. 伽马功能块

伽马功能块用于产生伽马基准电压，主要结构是如图 9-69 所示的电阻分压电路(灰阶电路)。伽马分压电路的参考电压 AVDD_VREF，是通过 LDO

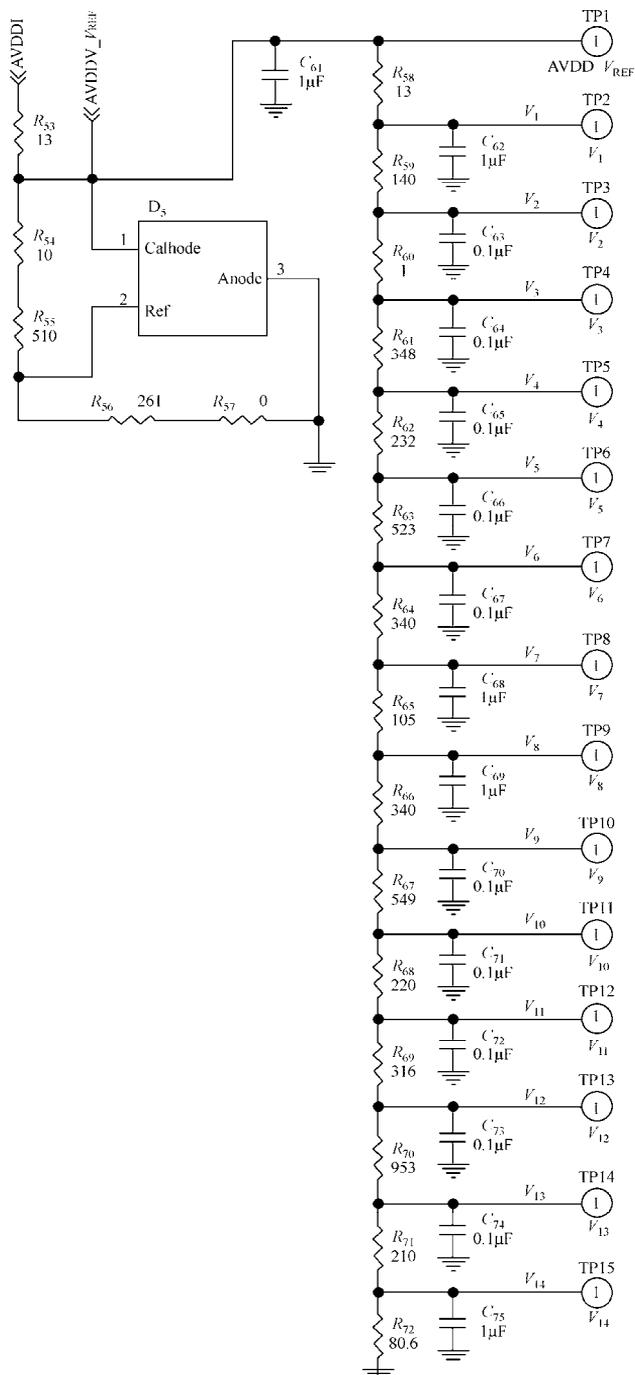


图 9-69 电阻分压电路 (灰阶电路)



芯片从 AVDD1 转换而来的。LDO 电路各个引脚的元件设计可以参考相关芯片规格书，这里的 AVDD_V_{REF} 信号电压值可以通过式 (9-15) 获得。电路图 9-69 中输出的 14 个电压信号可分为两组，分别对应正负极性的灰阶电压。每一组中的 7 个信号传输到数据驱动电路 IC 后，会在 DAC 电路中进行进一步的分压处理，以形成所有灰阶对应的灰阶电压。伽马电路产生的 14 个分压信号与 DAC 分压信号的关系如图 9-48 所示。在设计原理图时，每个电压信号的输出端都要连接一个输出稳压电容，每个输出端还要设计一个测试点 TP_x，以方便后续的评价分析。

$$AVDD_V_{REF} = V_{REF} \times \left(1 + \frac{R_{54} + R_{55}}{R_{56} + R_{57}} \right) \quad (9-15)$$

电路原理图设计完成后，需要进行设计检查。检查通过后，导出原理图，生成物料清单 (Bill of Material, BOM) 表。

9.3.2 PCB 和 COF 版图设计

PCB 版图设计前要根据电路原理图明确 PCB 上使用的元件数目和型号，然后根据系统功能、成本限制、尺寸大小等因素进行 PCB 系统规划，形成 PCB 的功能区块，并完成 PCB 的布局布线设计。

1. PCB 基板布局

PCB 基板布局需要确定基板外形，以明确每个元件的位置。PCB 基板是根据 BOM 和基板外形尺寸进行封装的。确定基板外形时，需将基材热膨胀率低的方向作为 PCB 基板的长边方向，以保证基板边缘无毛刺、无屑。

PCB 基板的基本形状与尺寸如图 9-70 所示。为了降低 PCB 基板的生产成本，PCB 形状一般设计为 L 形或 I 形。在没有连接 COF 的一侧，还需要布局一些固定用的螺钉孔位置。在进行基板布局时，要明确各个功能块在整个 PCB 版图上的位置与尺寸关系。系统接口的连接器需要放置在最外面一侧。为了缩短输入接口的传输线距离，TCON 需要在连接器附近进行布局。通常，电源电路和灰阶电路会在 TCON 两侧分别进行布局。灰阶电路的布局需要注意平衡与所有数据驱动电路之间的距离。

在 PCB 基板上，距离金手指和基板边一定范围内，以及基板背面都不能设计元件。距离基板边缘一定范围内禁止布线和放置元件，基板的缝隙不能超出基板边缘。通常，封装高度较高的元件 (电解电容)、容易坏的元件 (电感线圈) 等安装在离基板边缘 10mm 以上的内侧，而且不能使其处于



表 9-6 PCB 不同电气层结构的分层及其主要用途

电气层结构	层级	主要用途
二层结构	第一层	部件、数字信号、模拟信号线
	第二层	数字信号、模拟信号线
四层结构	第一层	部件、数字信号、模拟信号线
	第二层	模拟信号线 (GMA 、 V_{DD} 、 $AVDD$ 、 V_{COM} 、 V_{GH} 、 V_{GL})
	第三层	GND 地平面
	第四层	数字信号
六层结构	第一层	部件、数字信号、模拟信号线
	第二层	GND 地平面
	第三层	电源线 (V_{DD} 、 $AVDD$ 、 V_{COM} 、 V_{GH} 、 V_{GL})
	第四层	模拟信号 (GMA)
	第五层	GND 地平面
	第六层	数字信号

进行 PCB 基板布线时，配线要尽量一笔走线，避免 T 字形的分叉。导线布局时要考虑怎样使导线的距离尽可能短。连接 GND 的端子尽量通过过孔直接连接内层的 GND。配线的弯曲部分采用 45° 弯曲或 R 弯曲，不可以弯曲成直角。空余的空间要全部覆盖 GND，用尽可能多的过孔和内层的 GND 连接。电源和 GND 不能设计成环路。设计成环路的导线，环路面积应尽可能小。各种导线的设计规则如表 9-7 所示。其中，mil (密尔) 是布局布线时常用的英制长度单位， $1\text{mil} = 0.0254\text{mm} = 0.001$ 英寸。

表 9-7 各种导线的设计规则

导线种类	信号名称	最小线宽	最小线距
差分线	LVDS/RSDS/mini-LVDS	4mil	4mil
数字控制线	STH/TP/POL; STV/CPV(VCLK)/OE	6mil	6mil
伽马线	GMA	6mil	6mil
模拟电源线	$V_{GH}/V_{GL}/V_{COM}$	20mil	10mil
数字电源线	$V_{DD}/AVDD$	20mil	10mil
其他	—	6mil	6mil

在 PCB 基板上，LVDS 的输入配线是差分的高速数字信号，差分信号 (有 +/ - 的信号线) 必须成对布线，两条线的间距要尽量保持不变。原则上，LVDS 的信号等长配线，误差为 10mil。用 GND 线保护 CLK 的 +/ - 线



对, 通过多个过孔将保护线连接到 GND 层。特别是不能让输出侧信号干扰相邻的配线。终端电阻、电源去耦电容配置在紧靠 IC 的地方。差分线特性阻抗应为 50Ω , 误差为 10%。

对于 PCB 基板上时钟信号线、数据线、数据反转线等高速数字信号, 配线要设计得尽量短一点, 并用 GND 保护(保护图形通过多个过孔连接到 GND)。在基板边缘不要布线。数据线用时钟线的基准来设计。数据线、CLK 线的上层或下层要有连续的 GND, 不要让其他的布线分割 GND。

此外, EMI 的对策元件要配置在 IC 的输出端子附近。IC 滤波器的 GND 端子部直接通过过孔连接到 GND。电源线 (V_{IN} 、 V_{DD} 、 V_{CC} 、 V_{GH} 、 V_{GL} 、GND 等) 的宽度要尽量设计得宽些。被插入到连接器输入/输出的电容, 应设置在连接器的附近。

通孔边缘距离 PCB 基板边缘的距离不能小于 15mil。GND 层和电源层间连接应设置数个通孔, 以利导通。在整个 GND 层中, 应避免有成群的通孔将电源层或接地层切开而产生 GND 缝隙, 特别是 IC 附近。另外, 电容的过孔不能共用, 整个 PCB 上面的通孔尽量使用统一尺寸。

3. PCB 设计注意事项

进行 PCB 版图设计时, 除要符合最小线宽、最小线间距的要求外, 还会受到一些实际使用上的限制。这些实际使用上的规定依照电路的速度、传送信号的强弱、电路对耗电与噪声的敏感度, 以及材质与工艺设备等因素而有所不同。比如, 若电流强度上升, 则导线必须加粗。下面从电源功能块、接口功能块, 以及 PCB 的量产性、安装性等方面介绍各自的设计注意事项。

电源功能块的设计注意事项如下: ①输出消耗电流值是否妥当, 电源线的电流容量是否充分; ②是否可以避免电源连接器反向插入, 电源连接器每个引脚的电流是否妥当; ③是否没有发热部件, 研究电源和 GND 分离的必要性, 逆变器电源电压是否由 PCB 电源电压生成; ④作为 EMI 的对策, 是否合理使用滤波器, 是否使用交流线, 电源的投入/切断顺序是否存在; ⑤是否评价了施加一个规格以上电源电压时的安全性, 是否加入保护电路(熔丝、过电压、过热对策); ⑥ $V_{GH}-V_{GL}$ 的电压差是否超出扫描驱动电路的规格电压。

接口功能块分为输入接口和输出接口两部分。输入接口设计时, 要确认: ①输入电平和输入极性(正负逻辑)是否有问题; ②是否有模拟输入信



号, 没有输入信号时, 是否有破坏; ③是否对输入信号设计了保护电路; ④研究设计终端电阻的必要性; ⑤电源关断时, 信号线上是否有超出规格的电流流动。输出接口设计时, 要确认: ①输出电平输出极性、驱动能力, 以及是否有电流流过的端子; ②驱动 IC 输入部分的设置/保持时序是否满足驱动 IC 的规格; ③研究输出信号保护电路的设计, 保证在输出信号短路时, 不至于产生烟火。

在量产性和安装性方面的设计注意事项如下: ①确认调整位置上是否设计 TP_x , 是否设计电源电压确认用的检查端子; ②调整位置是否设计在容易进行调整作业的位置上, 在连接器安装时有没有被其他部件刮上; ③设计调整 V_R 时, V_R 值的中心和调整值是否设计为一致, V_R 的电阻公差、旋转角是否考虑进去; ④连接器装卸位置附近不能设计电解电容之类的分立元件; ⑤实装元件的安装强度是否很充分; ⑥输入接口连接器是否设计防止反方向差的结构, 如果没有, 则要和客户及工程人员进行协商; ⑦连接器的插拔力是否充分, 使用 FPC 连接器时, FPC 厚度是否满足连接器推荐尺寸, FPC 引脚镀金是否与连接器侧一样或使用连接器供应商推荐的材料。

作为 EMI 对策, 要确认: ①有没有采用高频信号线的 EMI 对策; ②在 PCB 的输入接口部, GND 端子数是否充分, GND 中间是否隔着数据线, 图案设计是否考虑最大输入频率, 研讨电源和信号线的 EMI 滤波器必要性, 以及相关的配置; ③在 PCB 的输出接口部, 是否设计 EMI 滤波器, 是否存在高频 (10MHz 以上) 输出信号, GND 端子数是否充分, GND 中间是否隔着数据线。

电磁兼容性 (EMC) 对设备散射或传导到另一设备的能量有严格的限制, 如果设计不符合 EMC 规范, 则设备运行过程中产生的电磁辐射不仅会影响自身的正常工作, 还会干扰附近的电设备。EMC 对电磁干扰 (EMI)、电磁场 (EMF) 和射频干扰 (RFI) 等都规定了最大的限制, 目的就是要将电磁辐射控制在一定范围内。工程设计时, 大多会使用电源和地线层, 或者在 PCB 外加盖一个屏蔽部件。电源和地线层可以防止信号层受干扰, 屏蔽部件能够起到一定的屏蔽作用。PCB 内部的 EMI 类似导体间的电流损耗, 会随着频率上升而增强。如果两者之间的电流差距过大, 那么一定要增加两者间的距离。布线的延迟时间不能太大, 布线长度越短就越适合在高速下运作。



9.3.3 COF 设计

在 TFT-LCD 中，COF 分为承载数据驱动 IC 的 H-COF 和承载扫描驱动 IC 的 V-COF。COF 的原理图设计和版图设计都相对简单，设计的重点在于布线。

1. 电路原理图设计

图 9-71 给出了 H-COF 的电路原理图设计。H-COF 的布线需要参考数据驱动 IC 的引脚定义。在图 9-71 中，除输入的 mini-LVDS 和伽马电压外，还有许多功能引脚。为了获得稳定的 AVDD1 和 V_{COM} 输入，在 AVDD1 和 V_{com} 引脚上要并联一定数量的旁路电容。H-COF 的数字电源电压 V_{DD_H} ，连接的是 3.3V 的 V_{IN} ，这个 V_{IN} 电压同时用作 V-COF 的数字电源电压 V_{DD_V} 。为了获得稳定的 V_{DD_H} 和 V_{DD_V} 输入，在 V_{DD_H} 和 V_{DD_V} 引脚上也要并联一定数量的旁路电容。其他功能引脚的电压，一般是通过电阻分压方式从 V_{DD_H} 上分压获得的。

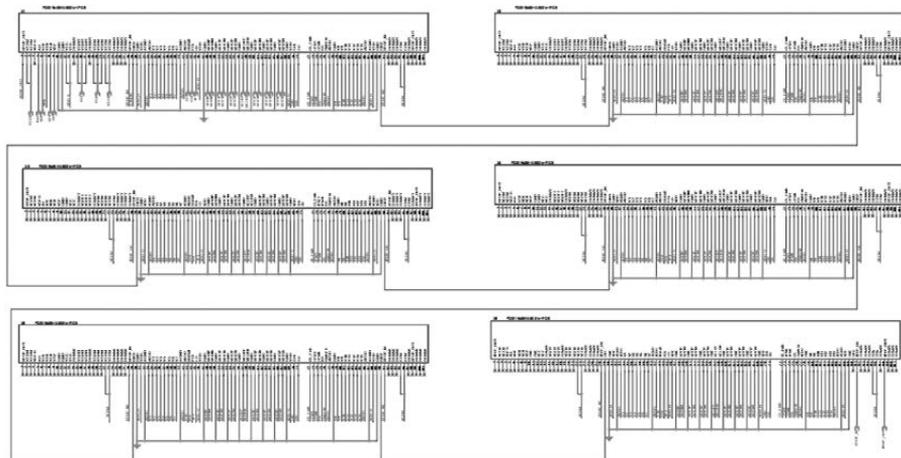


图 9-71 H-COF 的电路原理图设计

V-COF 电路的引脚关系跟 TFT-LCD 的阵列基板布线（Wire On Array, WOA）设计有关。在显示屏设计时，会根据 V-COF 的引脚定义进行端子布局布线。扫描驱动电路只产生 V_{GH} 和 V_{GL} 两个信号，所以电路相对简单。



2. COF 版图设计

COF 的版图设计分为布局和布线两项工作。布局工作主要完成三件事情：①确定驱动 IC 在 COF 基材上的摆放位置；②明确 COF 的 I/O 的引脚分布和驱动 IC 的引脚分布；③决定 COF 尺寸、节距及与产品相关的结构参数。完成 COF 的版图布局后，进行布线设计。COF 的版图设计往往是由 COF 生产厂家完成的。对于设计好的 COF 版图数据，需要设计者和供应商进行不断确认和修改，直至完全满足设计要求。图 9-72 给出了 COF 的版图设计示意图，图中规格指示就是要明确 COF 的布局设计。由于布线密集，图中省略了 COF 布线。

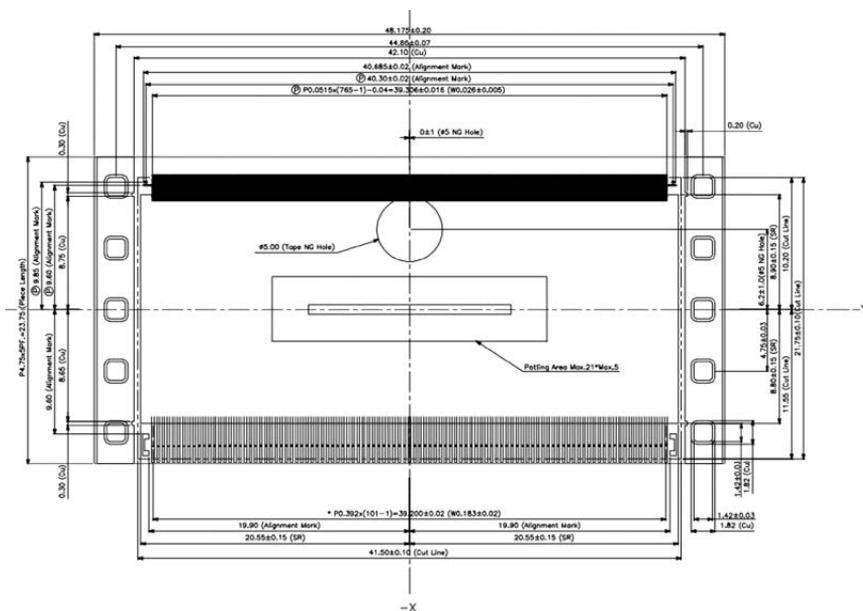


图 9-72 COF 的版图设计示意图

9.3.4 伽马设计与调节

图 9-3 的过程③是一个伽马设计与调节的过程，目的是使传入的视频信号通过 TFT-LCD 电路设计，输出符合人脑视觉感受的亮度变化。一组输入的数据信号就是一个灰阶代码，一个灰阶对应一组正负极性的灰阶电压。灰阶代码经 TCON 处理后输入 DAC，控制经灰阶电路处理的伽马基准电压。正确的灰阶电压不仅与伽马基准电压有关，还与 DAC 内的 R-string 有关。伽马设计就是要设计一组灰阶电路上的分压电阻和 DAC 内的 R-string



电阻,以求获得伽马值为 2.2 的理想伽马曲线。伽马调节是在设计完成后,调节 TFT-LCD 样品的分压电阻,校正实际伽马值的偏离,使伽马值尽可能地接近 2.2,最终获得一组能够满足产品伽马特性要求的分压电阻。

1. 伽马设计

在图 9-3 的过程③中,根据伽马曲线和液晶 $V-T$ 曲线,分别设计一组正负极性的电压值以对应某一个灰阶。每个灰阶对应的正负极性电压以 V_{com} 为中心上下对称。正负极性电压分别和 V_{com} 相减后,绝对值相同,这个绝对值就是显示屏上的像素电压,也是驱动电路上的灰阶电压。像素电压和灰阶之间存在逐一对应关系。通过调节像素电压,控制 TFT-LCD 的伽马曲线(灰阶与亮度的关系)是伽马设计的主要工作。图 9-73 以常白模式的 TN 显示技术为例,建立了伽马设计各种要素之间的关系。

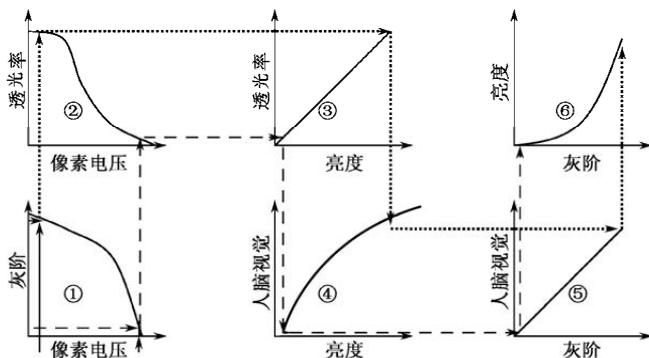


图 9-73 伽马设计各种要素之间的关系(常白模式)

在图 9-73 中,以常白模式的液晶显示为例,说明伽马设计时,调节曲线①得到曲线⑥的过程中各个要素之间的关系。在这个过程中,曲线②(液晶 $V-T$ 曲线)取决于液晶材料设计,曲线③取决于背光源设计,曲线④取决于人脑视觉系统,曲线⑤是对 TFT-LCD 色彩还原不失真的最基本要求。曲线④和曲线⑤不随产品变化而变化,当显示屏设计确定了曲线②后,结构设计就确定了曲线③,电路设计就可以实现曲线①到曲线⑥的转换。在图 9-73 中,表示低电压的点线通过转换,最后控制着高灰阶的亮度;表示高电压的虚线通过转换,最后控制着低灰阶的亮度。通过像素电压和灰阶之间的逐一对应关系,电路设计只需提供合适的像素电压就可以获得理想的伽马曲线。

在 TFT-LCD 驱动系统中,像素电压是通过数据驱动电路提供的。数据驱



动电路中把代表灰阶的二进制代码转换为模拟像素电压的电路功能块是 DAC。图 9-48 给出了 6bits 数据信号的伽马 R-string 设计。如图 9-48(a) 所示, 由 PCB 上的伽马电路形成的一组伽马电压 $V_{\gamma 1} \sim V_{\gamma 7}$, 经过 DAC 内的 R-string 分压电路分出 6bits 数据信号对应的所有像素电压 $V_0 \sim V_{63}$ 。如图 9-48(b) 所示, PCB 上另外一组伽马电压 $V_{\gamma 8} \sim V_{\gamma 14}$ 经过 DAC 的 R-string 分压电路后, 形成相反极性的所有像素电压。PCB 伽马电路上的所有电阻是串联的, DAC 内 R-string 的所有电阻也是串联的, 但是伽马电路上的电阻和 R-string 上的电阻之间是并联的。

明确所有像素电压的形成原理后, 伽马设计所要做的是根据伽马曲线和液晶的 $V-T$ 曲线, 确定 PCB 伽马电路上的分压电阻阻值和 DAC 内的 R-string 分压电阻阻值。PCB 伽马电路的结构如图 9-48 所示, 形成的伽马电压 $V_{\gamma 1} \sim V_{\gamma 14}$ 用作 AC R-string 的基准电压, 所需的伽马电阻需要全盘考虑 $V_{\gamma 1} \sim V_{\gamma 14}$ 的电压值后再决定下来。下面以图 9-48(a) 所示的正极性像素电压对应的 R-string 为例, 介绍 R-string 第一组电阻 ($R_1 \sim R_{15}$) 的阻值设计。

如表 9-8 所示, 数据代码 00H ~ 10H 分别对应像素电压 $V_0 \sim V_{16}$, 分别对应电阻 $R_0 \sim R_{16}$ 。由于电阻 R_0 是开路的, 所以像素电压 V_0 和 V_1 分别对应伽马电压 $V_{\gamma 1}$ 和 $V_{\gamma 2}$ 。在 $V_{\gamma 1}$ 和 $V_{\gamma 16}$ 之间, 即伽马电压 $V_{\gamma 2}$ 和 $V_{\gamma 3}$ 之间, 电压 $V_2 \sim V_{15}$ 可以通过表 9-8 所示的电阻分压公式建立起像素电压和 R-string 及伽马电压之间的关系。确定了伽马电压后, 根据伽马曲线的电压要求, 可以通过表 9-8 中的公式求得这组 R-string 中的所有电阻阻值。其他每组相连伽马电压之间的 R-string 电阻阻值也可以通过这种方式求得。

表 9-8 部分 R-string 电阻指定

数据	像素电压	电阻值(Ω)
00H	$V_0 = V_{\gamma 1}$	R_0
01H	$V_1 = V_{\gamma 2}$	R_1
02H	$V_2 = V_{\gamma 2} + (V_{\gamma 3} - V_{\gamma 2}) \times (R_1) / (R_1 + \dots + R_{15})$	R_2
03H	$V_3 = V_{\gamma 2} + (V_{\gamma 3} - V_{\gamma 2}) \times (R_1 + R_2) / (R_1 + \dots + R_{15})$	R_3
04H	$V_4 = V_{\gamma 2} + (V_{\gamma 3} - V_{\gamma 2}) \times (R_1 + R_2 + R_3) / (R_1 + \dots + R_{15})$	R_4
05H	$V_5 = V_{\gamma 2} + (V_{\gamma 3} - V_{\gamma 2}) \times (R_1 + \dots + R_4) / (R_1 + \dots + R_{15})$	R_5
06H	$V_6 = V_{\gamma 2} + (V_{\gamma 3} - V_{\gamma 2}) \times (R_1 + \dots + R_5) / (R_1 + \dots + R_{15})$	R_6
07H	$V_7 = V_{\gamma 2} + (V_{\gamma 3} - V_{\gamma 2}) \times (R_1 + \dots + R_6) / (R_1 + \dots + R_{15})$	R_7
08H	$V_8 = V_{\gamma 2} + (V_{\gamma 3} - V_{\gamma 2}) \times (R_1 + \dots + R_7) / (R_1 + \dots + R_{15})$	R_8
09H	$V_9 = V_{\gamma 2} + (V_{\gamma 3} - V_{\gamma 2}) \times (R_1 + \dots + R_8) / (R_1 + \dots + R_{15})$	R_9



(续表)

数据	像素电压	电阻值(Ω)
0AH	$V_{10} = V_{\gamma 2} + (V_{\gamma 3} - V_{\gamma 2}) \times (R_1 + \dots + R_9) / (R_1 + \dots + R_{15})$	R_{10}
0BH	$V_{11} = V_{\gamma 2} + (V_{\gamma 3} - V_{\gamma 2}) \times (R_1 + \dots + R_{10}) / (R_1 + \dots + R_{15})$	R_{11}
0CH	$V_{12} = V_{\gamma 2} + (V_{\gamma 3} - V_{\gamma 2}) \times (R_1 + \dots + R_{11}) / (R_1 + \dots + R_{15})$	R_{12}
0DH	$V_{13} = V_{\gamma 2} + (V_{\gamma 3} - V_{\gamma 2}) \times (R_1 + \dots + R_{12}) / (R_1 + \dots + R_{15})$	R_{13}
0EH	$V_{14} = V_{\gamma 2} + (V_{\gamma 3} - V_{\gamma 2}) \times (R_1 + \dots + R_{13}) / (R_1 + \dots + R_{15})$	R_{14}
0FH	$V_{15} = V_{\gamma 2} + (V_{\gamma 3} - V_{\gamma 2}) \times (R_1 + \dots + R_{14}) / (R_1 + \dots + R_{15})$	R_{15}
10H	$V_{16} = V_{\gamma 3}$	R_{16}

根据伽马设计的结果, PCB 厂家会在基板上安装相应阻值的电阻元件, 数据驱动 IC 厂家会通过掩膜版设计确定 DAC 内的 R-string 各个电阻的阻值。

2. 伽马调节

PCB 和 COF 样品完成后, 为了保证在产品在实际使用时具有理想的伽马曲线, 需要确认伽马电阻和 R-string 的阻值设计是否符合设计要求, 这个工作就叫伽马调节。伽马调节就是调节伽马电阻和 R-string 的阻值。R-string 集成在 DAC 内, 改变 R-string 的阻值就要变更 IC 的掩膜版, 成本相对较高, 而伽马电阻是安装在 PCB 上的分立电阻, 变更成本很低。所以, 伽马调节一般是调节 PCB 上的伽马电阻。

在工程上, 难以做到 γ 值完全等于 2.2 的理想伽马曲线。在调节伽马电阻时, 通过改变伽马电阻的阻值, 尽可能地让 γ 值近似地等于 2.2。对于分立电阻元件, 电阻阻值是一些离散的值, 具有一定规格, 设计者在调节伽马时只能从中进行选择确认。调节伽马是一项牵一发而动全身的工作, 改变其中任意一个电阻的阻值就会引起所有伽马电压的变化。调节伽马时, 一般先调节偏离理想伽马曲线比较大的像素电压直接对应的伽马电阻阻值, 然后再进行微调。

伽马调节完成后, 最终确定的伽马电阻阻值将作为量产时的规格进行批量生产。

本章参考文献

- [1] Xiao K, Fu C, Karatzas D, et al. Visual gamma correction for LCD displays[J]. Displays, 2011, 32(1):17-23.



- [2] T M Wang, H L, M D Ker. Digital-to-analog converter with gamma correction on glass substrate for TFT-panel applications[J]. Journal of the Society for Information Display, 2009, 17(10):785-794.
- [3] Woo J H , Lee J G , Jun Y H , et al. Accurate quadruple-gamma-curve correction for line inversion-based mobile TFT-LCD driver ICS[J]. IEEE Transactions on Consumer Electronics, 2013, 59(3):443-451.
- [4] Yoo C , Lee K L . A low-ripple poly-Si TFT charge pump for driver-integrated LCD panel[J]. IEEE Transactions on Consumer Electronics, 2005, 51(2):606-610.
- [5] Y Y Chen, K W Jwo, R S Chang. Research of an Intelligent Auto-Controlling System for LCD Screen Flicker[J]. Journal of Display Technology, 2016, 12(6):557-561.
- [6] Kim T , Ye B , Vu C P , et al. Motion - adaptive alternate gamma drive for flicker - free motion - blur reduction in 100/120 - Hz LCD TV[J]. Journal of the Society for Information Display, 2009, 17 (3): 203-212.
- [7] Hwang J , Choi Y , Choe Y . Frame Rate Up-Conversion Technique Using Hardware-Efficient Motion Estimator Architecture for Motion Blur Reduction of TFT-LCD[J]. IEICE Transactions on Electronics, 2011, 94(5):896-904.
- [8] Nakamura T , Tada M , Kimura H . A 550-PPI LCD using 1.5 μ m channel width LTPS TFTs with low frame rate driving[J]. Journal of the Society for Information Display, 2015, 23(12):580-586.
- [9] Xia J , Shi Y , Yin H . Motion adaptive deblurring filter for LCD[J]. Displays, 2009, 30(1):27-31.
- [10] S H Chan, T X Wu, T Q Nguyen. Comparison of Two Frame Rate Conversion Schemes for Reducing LCD Motion Blurs[J]. IEEE Signal Processing Letters, 2010, 17(9):783-786.
- [11] Someya J , Okuda N , Sugiura H . The suppression of noise on a dithering image in LCD overdrive[J]. IEEE Transactions on Consumer Electronics, 2006, 52(4):1325-1332.
- [12] Kimpe T , Xthona A , Matthijs P , et al. Solution for Nonuniformities and Spatial Noise in Medical LCD Displays by Using Pixel-Based Correction[J]. Journal of Digital Imaging, 2005, 18(3):209-218.
- [13] Lee J S , Yeo D H , Kwon H J , et al. An LCD-VCOM-Noise Resilient Mutual-Capacitive Touch-Sensor IC Chip With a Low-Voltage Driving Signal[J]. IEEE Sensors Journal, 2015, 15(8):4595-4602.
- [14] Kuhn, M. G . Compromising Emanations of LCD TV Sets[J]. IEEE Transactions on Electromagnetic Compatibility, 2013, 55(3):564-570.
- [15] Jeon H K . An intra-panel interface with clock-embedded differential signaling for



- TFT-LCD systems[J]. *Journal of Display Technology*, 2011, 7 (10): 562 - 571.
- [16] S Park, S H Son, W S Chung. High Voltage High Speed Low Power Rail-to-Rail Source Driver for 8-bit Large TFT LCD Applications[J]. *IEEE Transactions on Consumer Electronics*, 2007, 53(4):1589-1594.
- [17] Lee K C , Choi K U , Lee S G , et al. LED backlight driving system with local dimming and scanning driver IC[J]. *Journal of the Society for Information Display*, 2010, 18(2):146-152.
- [18] Foley D , Bansal P , Cherepacha D , et al. A Low-Power Integrated x86-64 and Graphics Processor for Mobile Computing Devices[J]. *IEEE Journal of Solid-State Circuits*, 2012, 47(1):220-231.
- [19] Jin H B , Bae G Y , Yoon K H , et al. A Link Layer Design for DisplayPort Interface with State Machine Based Packet Processing[J]. *Journal of Signal Processing Systems*, 2015, 79(1):89-98.
- [20] Putman P H . Display Interfacing 2018: Getting Around the UHD Speed Bump[J]. *SMPTE Motion Imaging Journal*, 2018, 127(7):51-55.
- [21] Park M , Lee Y , Lim J , et al. Distinguished Paper: An Advanced Intra-Panel Interface (AiPi) with Clock Embedded Multi-Level Point-to-Point Differential Signaling for Large-Sized TFT-LCD Applications[J]. *SID Symposium Digest of Technical Papers*, 2006,37(1): 1502-1505.
- [22] Lim J P , Kim J H , Baek D H , et al. Distinguished Paper: A Reduced Voltage Differential Signaling (RVDS) Interface for Chip-On-Glass TFT-LCD Applications[J]. *Sid Symposium Digest of Technical Papers*, 2012, 40(1):959-962.
- [23] Al-Shyoukh M , Lee H , Perez R . A Transient-Enhanced Low-Quiescent Current Low-Dropout Regulator With Buffer Impedance Attenuation[J]. *IEEE Journal of Solid-State Circuits*, 2007, 42(8):0-1742.
- [24] Wang C C , Kuo R C , Tsai T H . A high precision low dropout regulator with nested feedback loops[J]. *Microelectronics Journal*, 2011, 42(7):966-971.
- [25] Lin C L , Tu C D , Wu C E , et al. Low-Power Gate Driver Circuit for TFT-LCD Application[J]. *IEEE Transactions on Electron Devices*, 2012, 59(5):1410-1415.
- [26] C H Shin, O K Kwon. TFT - LCD driver IC with embedded non - volatile memory for portable applications[J]. *Journal of the Society for Information Display*, 2009, 17(5):481-487.
- [27] Park S Y , Son S H , Chung W S . High Voltage High Speed Low Power Rail-to-Rail Source Driver for 8-bit Large TFT LCD Applications[J]. *IEEE Transactions on Consumer Electronics*, 2007, 53(4):1589-1594.
- [28] Lin C L , Tu C D , Wu C E , et al. Low-Power Gate Driver Circuit for TFT-LCD



- Application[J]. IEEE Transactions on Electron Devices, 2012, 59(5):1410-1415.
- [29] Zheng G T , Liu P T , Wu M C , et al. Design of Bidirectional and Low Power Consumption Gate Driver in Amorphous Silicon Technology for TFT-LCD Application[J]. Journal of Display Technology, 2013, 9(2):91-99.
- [30] Tsai C H , Wang J H , Zheng H Y , et al. A new compact low-offset push-pull output buffer with current positive feedback for a 10-bit LCD source driver[J]. IET Circuits Devices & Systems, 2010, 4(6):539-547.
- [31] Lin C L , Cheng M H , Tu C D , et al. Highly Reliable Integrated Gate Driver Circuit for Large TFT-LCD Applications[J]. IEEE Electron Device Letters, 2012, 33(5):679-681.
- [32] Park C W , Ryu J Y . Development of a new automatic gamma control system for mobile LCD applications[J]. Displays, 2008, 29(4):393-400.
- [33] Ko Y H , Kim J H , Lee S W , et al. Dual block truncation coding for overdriving of full HD LCD driver[J]. IEEE Transactions on Consumer Electronics, 2012, 58(1):1-7.
- [34] Song H , Ko J H , Kim D . High efficiency on-chip charge pump DC-DC converter for LCD drivers[J]. Current Applied Physics, 2007, 7(4):450-455.
- [35] Woo J Y , Shin D Y , Jeong D Y , et al. High-speed 10-bit LCD column driver with a split DAC and a class-AB output buffer[J]. IEEE Transactions on Consumer Electronics, 2009, 55(3):1431-1438.
- [36] Chen R S , Yeh K C , Chang C C , et al. Using data mining technology to improve manufacturing quality - A case study of LCD driver IC packaging industry[C]// Acis International Conference on Software Engineering. IEEE Computer Society, 2006.
- [37] Li M H C , Hong S M . Optimal parameter design for chip-on-film technology using the Taguchi method[J]. International Journal of Advanced Manufacturing Technology, 2005, 25(1-2):145-153.
- [38] Lin J T , Chen T L , Lin Y T . Critical material planning for TFT-LCD production industry[J]. International Journal of Production Economics, 2009, 122(2):639-655.
- [39] Ga F , Umeda K , Nakajima K , et al. Electromagnetic Design Techniques for Liquid Crystal Display Driver ICs[J]. Journal of Display Technology, 2008, 3(4):392-397.



TFT-LCD 结构技术与设计

TFT-LCD 模组结构的作用是提供光源，固定显示屏和电路板的位置，以避免电路基板和显示屏的边缘与外界物体直接接触。TFT-LCD 模组设计的基础是结构设计，以结构设计为基础还要进行光学设计、力学设计、电学设计和热学设计。

10.1 结构技术与设计概要

TFT-LCD 的结构要素包括结构件的几何形状、结构件之间的连接、结构件的材料及热光电等的处理方式。结构设计包括功能设计和质量设计。功能设计包括工作原理的实现、工作的可靠性、工艺、材料和装配等内容。质量设计要求在操作、美观、成本、安全、环保等限制下，提高产品的性价比。此外，针对市场对产品质量提升的不断提高，设计者应在由工艺、材料、连接方式、形状、顺序、方位、数量、尺寸等结构设计变量所构成的体系中，寻求最好的结构设计方案，进行优化设计。

10.1.1 结构技术概要

TFT-LCD 模组的基本构成包括开路显示屏、前框（Bezel）、背光源等，其中背光源结构是 TFT-LCD 结构的关键。根据用途和尺寸不同，TFT-LCD 的背光源结构也不同。电视用大尺寸 TFT-LCD 时，如果采用 CCFL 光源则基本使用直下式背光源结构，如果采用 LED 光源则既可能使用侧光式背光源结构也可能使用直下式背光源结构。显示器、笔记本电脑及手机等中小尺寸用 TFT-LCD 时，基本采用侧光式背光源结构。侧光式和直下式背光源结构如图 10-1 所示。直下式背光源结构需要采用更多的 CCFL 灯管数或 LED



颗数，但是可以省略导光板，因此其整体厚度大、重量轻。

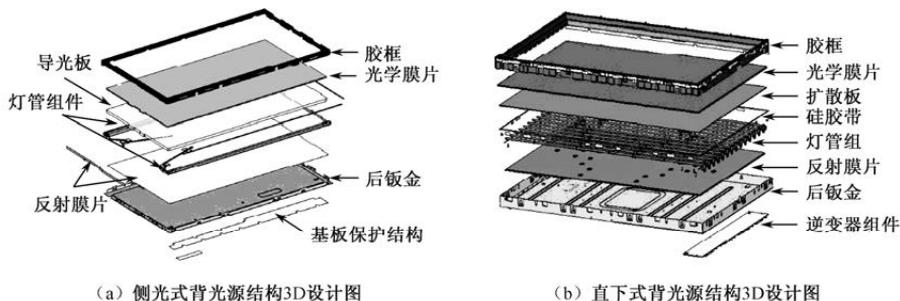


图 10-1 侧光式和直下式背光源结构

根据成本和性能不同，TFT-LCD 相应的背光源结构也不同。对任何结构而言，窄边框、轻薄化、高亮度都是结构设计的一贯追求。侧光式 LED 背光源厚度与 CCFL 背光源的比较如图 10-2 所示，LED 背光源结构要比 CCFL 背光源结构薄。LED 背光源结构可以做薄，得益于以下几点：①LED 灯单个颗粒的发光效率不断提高；②LED 灯主要的发热位置在底部，顶部可以直接接触导光板，光的利用率高；③LED 灯的发热主要集中在底部和电极引脚区，不同 LED 灯之间可以高密度布置，相同面积上的发光量可以做得比 CCFL 要高。不过，这种结构容易使画面亮度呈现四周高、中央低的状态，因此需要通过导光板网点设计来解决。侧光式 LED 背光源结构的优势是超薄、节能，而直下式 LED 背光源结构的优势是高画质、低重量。如果把 LED 划分出若干个单元格，则可以进行背光源区域亮度的动态控制。

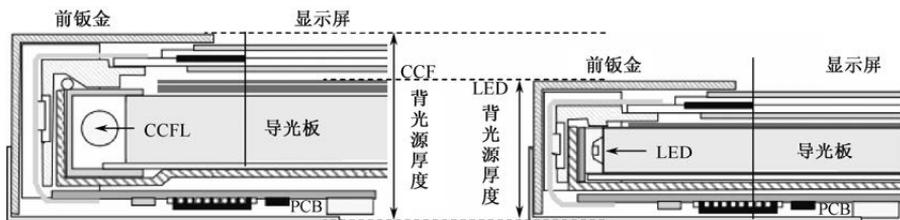


图 10-2 侧光式 LED 背光源厚度与 CCFL 背光源的比较

CCFL 和 LED 背光源的直下式背光设计如图 10-3 所示，为了获得均匀的面光源需要平衡混光距离 T 和发光体间距 P 之间的关系，发光体间距 P 越大，需要的混光距离 T 越大，背光源结构的厚度就越厚。

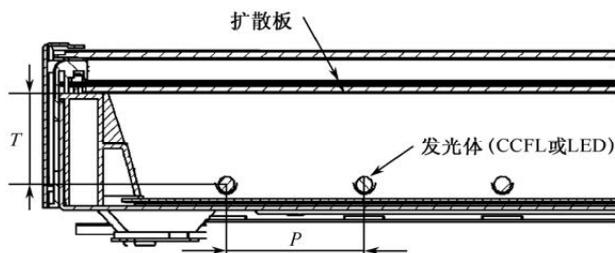
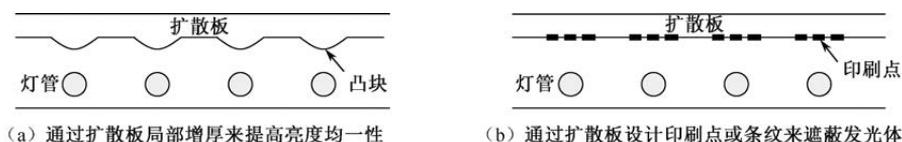


图 10-3 CCFL 和 LED 背光源的直下式背光设计

直下式背光源结构的薄型化是 TFT-LCD 结构设计的一贯追求, 单纯的薄型化处理, 容易在显示时看到发光体的位置, 形成点状 Mura 或管状 Mura。为了实现薄型化, 可以在扩散板上印刷图案或设计微结构, 也可以增加发光体数量以减少发光体间距 P 。图 10-4 列举了通过扩散板结构设计实现直下式背光源结构薄型化的设计概念。在图 10-4 (a) 中, 正对发光体上方的扩散板设计成凸块状, 发光体的高强度光线经扩散板后形成亮度均匀分布的面光源, 从而不需要降低发光体间距 P 就可以减小混光距离 T 。在图 10-4 (b) 中, 在正对发光体上方的扩散板上设计印刷点或条纹, 模糊灯管的轮廓, 提高背光源面上的亮度均匀性, 从而减小混光距离 T 。



(a) 通过扩散板局部增厚来提高亮度均匀性

(b) 通过扩散板设计印刷点或条纹来遮蔽发光体

图 10-4 通过扩散板结构设计实现直下式背光源结构薄型化的设计概念

在背光源结构中, 光学膜片不同结构的组合也存在多样性。基本的光学膜片组合包括上扩散片 (上扩)、增量膜 (Brightness Enhance Film, BEF)、下扩散片 (下扩), 对于直下式背光源结构还需要追加扩散板。光学膜片的组合主要是追求高透光率 (高亮度), 同时兼顾对比度、色度、视野角等光学指标。上扩、BEF 和下扩都起着提升亮度的作用, 其中 BEF 的增亮效果最为明显。直下式背光源结构的扩散板起着雾化的作用, 会导致背光源整体亮度的降低。光学膜片组合的制约因素包括厚度、成本及波浪纹等品质不良等。表 10-1 列举了四种基本的光学膜片组合方式, 可以根据产品的不同要求选择不同的组合方式。光学膜片存在正反面的区别, 需要进行防错设计 (又称防呆设计), 以避免在光学膜片组装时出现膜片放置错误的现象。

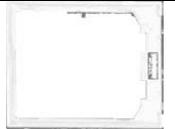
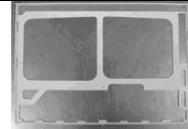
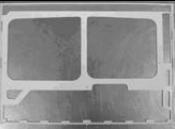
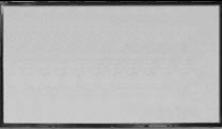


表 10-1 四种基本的光学膜片组合方式

组合方案	特 点	使用说明
下扩	低成本、光的利用率最低	发光体本身亮度高，两张或三张一起用
下扩+BEF+上扩	BEF 顶部为 90°左右的尖角	最基本的组合方式
下扩+复合棱镜	棱镜顶部为钝角或圆角	在控制成本的前提下尽量提升亮度
下扩+ BEF+DBEF	光的利用率最高	发光体本身亮度低，DBEF 可贴偏光板

在背光源结构中，用于支撑并保护内部材料的结构是胶框。不同的产品用途，胶框的结构也不同。表 10-2 罗列了大中小尺寸的 TFT-LCD 胶框结构。对于笔记本电脑及更小尺寸的手机屏等侧光式背光源结构，为了尽量降低模组的厚度，导光板的厚度设计得很薄。为了省略非发光源侧的反射膜片，胶框还扮演着光学反射的角色。所以，胶框需要采用具有高反射性的白色塑胶原料。为了进一步降低模组的厚度，还会省略背板（或后钣金），所以需要胶框在边缘大幅度向中心延伸，或者在底部形成一个支撑光学膜片的镂空框架。显示器也采用侧光式背光源结构，导光板相对较厚，非发光源侧一般贴有与导光板厚度相当的反射膜片。并且，作为背光源结构，光学膜片的面积比显示屏有效开口区域的面积大，光学膜片四周出现发光不理想的部分往往进入不了有效开口区域。为了获得理想的黑态效果，显示器用胶框一般设计成黑色的条状。液晶电视往往采用直下式背光源结构，反射片平坦部分的面积比显示屏有效开口区域的面积小，反射片在上下两侧的边缘会做成倾斜的漏斗状，且需要固定灯管的左右两侧采用倾斜的白色胶框进行反射。

表 10-2 大中小尺寸的 TFT-LCD 胶框结构

用途	手机	笔记本电脑	显示器	液晶电视
图示				
胶框结构	采用高反射白色塑胶 胶框向中心延伸	采用高反射白色塑胶 在底部形成镂空框架	黑色的条状	上下采用反射片； 左右进行胶框反射

除背光源外，还有两部分单独存在的结构：前框和开路显示屏。前框是金属或塑胶材质的外框，用来保护开路显示屏的边缘、防止 ESD 冲击和加固 TFT-LCD 结构。开路显示屏作为易损伤结构，需要进行有效的固定，这就要对其进行合理的结构设计。



10.1.2 结构设计概要

TFT-LCD 模组的主要构成部件有前框、显示屏、电路基板、背光源。结构设计的内容就是这些主要部件的外形结构和组装结构。结构设计开始时首先进行概要设计,概要设计确认通过后再进行详细设计。概要设计的工作主要是评估模组结构设计能否实现产品规格的要求,主要评估前框显示屏、电路基板、背光源等的外形结构与组装结构。通过评估后,设计出模组的外形图及显示屏、电路基板等主要部件的大概外形图。其中,前框的大小决定了模组外形的最大长宽尺寸。

1. 基本规格确认与评估

产品规格概要确认的主要项目包括显示区尺寸、分辨率、模组外形(前框尺寸)、安装部尺寸、亮度、白色度等。其中的白色度规格,来自客户的规格,通常以色温形式出现,设计者要对应成具体的色度坐标值。

显示屏规格概要确认主要项目包括显示区尺寸、透光率、白色度漂移量、显示区到 CF 玻璃外形的尺寸、端子压接部长度。显示区到 CF 玻璃外形的尺寸往往受制于 TFT 玻璃上的金属布线设计,而端子压接部的长度是根据压接装置的能力和显示屏大小决定的。

在 PCB 和 COF 概要确认阶段,根据电路图、元器件个数、电路功能块的布局等信息推算出基板所需的面积;根据分辨率、电路系统的规格,参照 COF 手册大致确定 COF 的外形。

在基本结构评估阶段,根据产品的亮度规格和色度规格,结合显示屏的透光率,计算出背光源所需的亮度和色度。背光源的亮度等于模组亮度除显示屏的透光率。根据背光源的亮度要求、模组的外形概要,决定是采用直下式背光源还是侧光式背光源。根据背光源的色度要求,决定采用什么规格的 CCFL 光源或 LED 光源。此外,还要评估支撑和固定显示屏、背光源的基本结构,如前框、胶框、后背板等。笔记本电脑用背光源为了实现轻薄型化因此多数不用后背板,而由通过胶框的结构变化来替代。前框装配在模组的显示面,以及显示屏和背光源的侧面,起到固定显示屏和背光源的作用。胶框除有固定功能外,还起到保持显示屏和光学膜的间距,以及保持背光源内各个部件之间的距离的作用。



2. 外形方案评估

在外形方案评估阶段，整合显示屏、背光源、前框、胶框、后背板、基板、COF 的评估结果，明确模组整体的外形，进一步评估整体的外形方案是否满足产品规格概要。

显示屏的外形在显示屏规格概要确认阶段已经完成，一般要求显示屏的显示区中心和模组的中心一致，在此基础上可以有上下左右各 3mm 以内的偏移。根据这样一个外形规格要求，评估模组的外形是否能完全包含显示屏的外形。同样，一般规格要求背光源的发光区中心和显示区的中心保持一致，在此基础上可以有上下左右各 3mm 以内的偏移。根据这个前提，评估模块的外形是否能完全包含背光源的外形。显示屏外形、背光源外形和模组各结构外形的关系如图 10-5 所示。根据图示，模组的外形相当于包含厚度后的前框外形。其中，背光源四个边的边框尺寸的设计可以参考已有产品的规格。

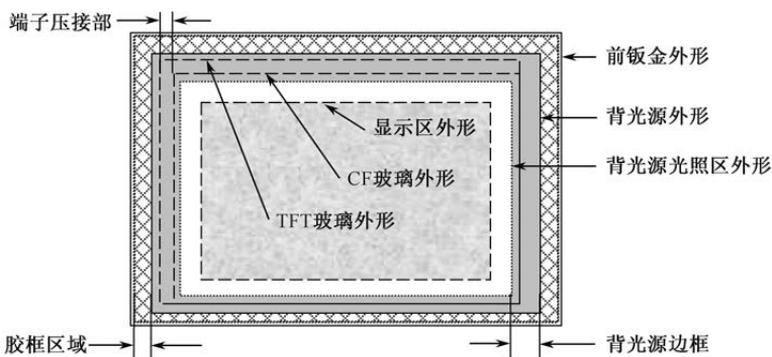


图 10-5 显示屏外形、背光源外形和模组各结构外形的关系

基板和 COF 外形方案的评估，主要根据基板所需面积确定基板的尺寸，并结合 COF 手册，评估基板和 COF 的压接位置和压接方法。评估基板实际组装时用 L 形弯折，还是 U 形弯折。结合基板的配置，确定 COF 的长度和位置。最终确定基板和 COF 在实际压接后，是否能够完全包含在模组外形之内。基板、COF 和显示屏、背光源、模组外形的关系如图 10-6 所示。

3. 组装结构评估

在组装结构评估阶段，如果产品规格概要中指定了组装区域的结构，就要评估这些结构是否会与模组内部的部件发生干涉。如果没有指定组装区域



的结构,就要在这个阶段确定不与内部部件发生干涉的位置和组装方法。模组在整机中的组装方式有正面组装 (Front Mount) 和侧面组装 (Side Mount) 两种模式,正面组装较为普遍。如图 10-7 (a) 所示,正面组装是在前框前面用螺钉等进行工控用模组的固定,并设计相应的螺钉孔,组装位置需要根据客户需求进行设定。如图 10-7 (b) 所示,侧面组装是在胶框或后背板的侧面设计组装用螺钉孔。这种构造会事先在背光源的侧面制作螺纹组装孔结构,适用于 TFT-LCD 窄边框设计。

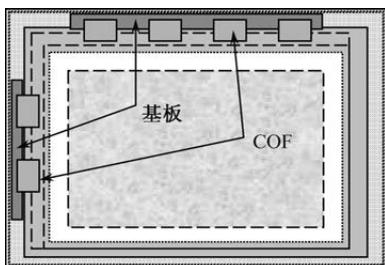


图 10-6 基板、COF 和显示屏、背光源、模组外形的关系

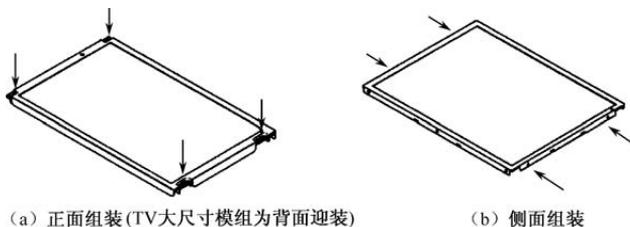


图 10-7 模组组装结构

进行正面组装结构的评估时,除要考虑组装螺钉孔的直径和位置外,还要考虑整机组装用的支柱 (Boss) 与模组侧面之间的间隙大小。正面组装时的螺钉柱用间距设计如图 10-8 所示。支柱凸出胶料高度以用于装配产品、隔开物件及支撑承托其他零件。空心的支柱可以用来嵌入件、收紧螺钉等。结构设计时要避免模组非组装区域和支柱相碰,设计好支柱轴心到模组侧面之间的距离。在图 10-8 (a) 中,支柱和模组侧面的间距设计得当,能保证模组顺利组装。而在图 10-8 (b) 中,支柱和模块侧面的间距设计过小,模组背面和支柱相干涉,不能进行正常的模组组装。有些客户要求支柱在模组的显示面组装,所以有必要同时考虑模组显示面和背面的间距,采用最保守的设计,以保证能满足所有的支柱规格。支柱由金属材料制成,也可由树脂制成,不同材料选择的最小支柱直径不同。对于树脂材质,使用埋置螺母 (Insert



Nut) 还是自攻螺钉 (Self Tapping Screw), 其最小支柱的直径不同。评估时要确保所有类型的支柱都能与模组侧面之间保持一定的间隙, 最差情况下也要保证有一种类型的支柱能够与模组侧面之间保持一定的间隙。

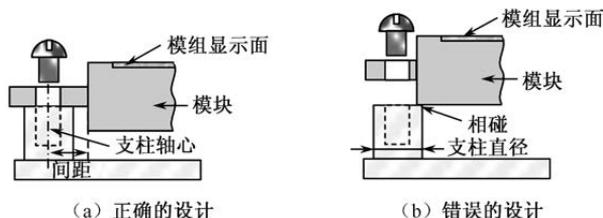


图 10-8 正面组装时的螺钉柱用间距设计

概要设计评估结构要确保结构设计能满足产品规格。如果事先没有指定产品规格, 则可以把概要设计评估后形成的规格作为产品规格。概要设计评估结束后, 设计出模组外形图纸、显示屏外形图纸, 并提供给其他的相关设计部门。

10.2 模组的结构设计

根据背光源的各种组成结构, 依次介绍开路显示屏结构设计、胶框设计、导光板设计、CCFL 光源和 LED 光源的结构设计。

10.2.1 开路显示屏结构设计

开路显示屏是压接了 PCB 和 COF 的显示屏。开路显示屏中的显示屏、PCB 和 COF 的具体尺寸设定是由显示屏设计者、电路系统设计者完成的, 结构设计者的工作是和显示屏设计者、电路系统设计者整合确定显示屏、PCB 和 COF 的外形, 并完成显示屏、PCB 和 COF 组装的结构设计。

1. 显示屏结构设计

显示屏外形的整合项目主要有边框外形、偏光板外形和端子部长度。显示屏外形评估结构与尺寸如图 10-9 所示。整合过程中, 为了防止背光源的光不受控制直接漏出模组, 结构设计者要保证 CF 侧的偏光板和前框要有一个重叠量 a , TFT 侧的偏光板和胶框也最好要有一个重叠量 b , BM 和胶框也要有一个重叠量 c 。根据这些约束条件, 可以基本确定偏光板的外形尺寸。至于端子部长度, 则是由压接设备的能力决定的。根据偏光板外形和端子部长



度的信息, 结构设计者基本可以确定边框的外形尺寸。在 IPS 显示模式的产品结构设计时, CF 背面 (对应图 10-9 中和接触片接触的一面) 的 ITO 导电层要和前框接地连接, 以释放显示屏上积累的静电。

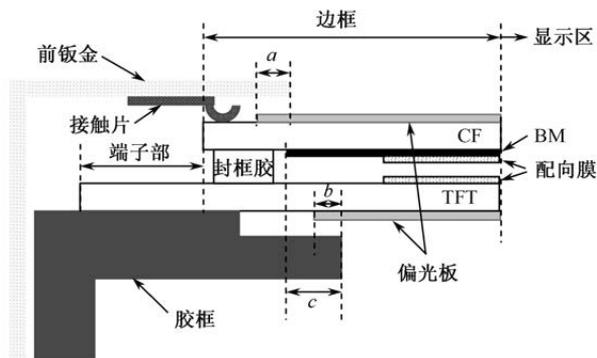


图 10-9 显示屏外形评估结构与尺寸

显示屏的外形确定后, 需要开始进行显示屏的组装结构设计, 以主要解决显示屏位置固定问题和显示屏组装面的处理工作。固定显示屏的结构设计一般集中在显示屏四个角部的附近。显示屏位置固定的结构设计如图 10-10 所示。如图 10-10 (a) 所示, 在靠近四个角分别设计控制显示屏位置的结构, 避免显示屏上下左右移动。这些位置固定用的结构和显示屏之间的间隙尺寸是设计的关键, 需要同时考虑显示屏外形公差和位置固定结构本身的公差。如果显示屏外形公差为 $\pm 0.3\text{mm}$, 位置固定结构本身的公差为 $\pm 0.1\text{mm}$, 那么位置固定用的结构和显示屏之间的间隙就要设计成 0.32mm 。位置固定的结构最好不要连成直角, 如图 10-10 (b) 所示, 最好将直角转弯的地方挖空, 以避免显示屏的角和位置固定结构碰撞后破裂。

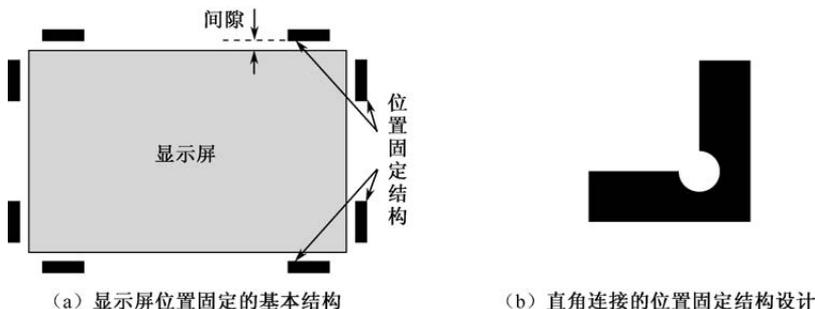


图 10-10 显示屏位置固定的结构设计



位置固定的结构最好使用树脂材料，如果用金属材料设计，则在受到振动冲击时容易造成显示屏的破裂。位置固定结构和显示屏组装面的处理如图 10-11 所示。为了使显示屏在组装时容易放入位置固定结构包围的区域，并且抑制位置固定结构上积累尘埃，往往把位置固定结构的内侧削成一个斜面。需要注意的是，没有 COF 侧的显示屏要像图 10-11 (a) 那样置于位置固定结构的下方，否则组装模块时前框就会压到显示屏；带 COF 侧的显示屏要像图 10-11 (b) 那样保证阵列基板平面高过位置固定结构，否则 COF 无法正常安装到模组背面。固定了显示屏的位置后，还要设计支撑显示屏的结构。这个起支撑作用的结构就是胶框。胶框一般使用树脂材料，如果使用金属材料设计，则必须在金属框和显示屏之间用硅材料衬垫隔开，以避免显示屏和金属支撑面直接接触，否则受到振动冲击时容易发生显示屏破裂现象。通常，为了避免尘埃等异物进入显示屏和框架之间的空隙内，影响显示品质，树脂材料做的胶框和显示屏之间也要设计有衬垫，这在大尺寸、窄边框产品设计中尤为重要。在显示屏与胶框直接接触的地方，不能设计浇口，因为浇口处的凹凸结构会导致显示屏发生显示不均。

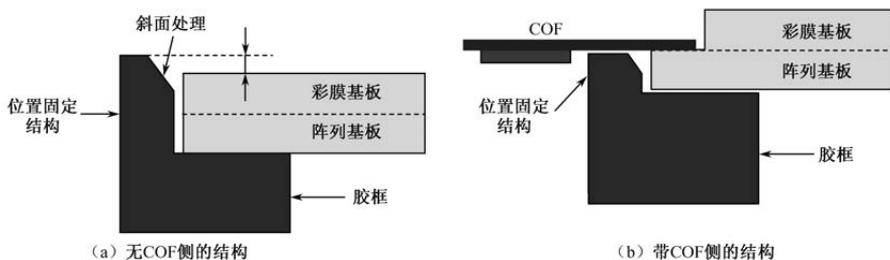


图 10-11 位置固定结构和显示屏组装面的处理

2. PCB 基板结构设计

PCB 外形的整合项目主要有基板外形、(系统)接口位置、 V_{com} 调节钮位置、元器件安装高度。综合考虑接口位置、螺钉固定和胶带固定等组装方法后，评估出 PCB 外形的大概尺寸，反馈给 PCB 设计者，考虑成本等因素后，和 PCB 设计者协商最终确定 PCB 的外形尺寸。接口位置一般是根据客户的要求设计的。考虑到接口插上导线后会有一定的受力负荷，因此需要在接口附近设计基板固定部。同时，为了方便插拔，不要在接口前设计高出接口的凸起。 V_{com} 调节钮的位置设计要方便操作者边看模组显示边调整，但



应尽量避免将其设计在容易受触碰的位置。元器件安装部的高度是根据模组结构和厚度规格设计的。

评估完 PCB 的外形后,就要着手进行 PCB 基板的组装设计。先根据模组的构造和总成本,确定基板的元器件安装方法。PCB 的元器件安装分为如图 10-12 所示的正面组装(简称正装)和反面组装(简称反装)两种方式。在评估 PCB 正装时,根据模组的厚度规格设定安装元器件的最大高度。元器件高度太高,在模组搬运和使用时就容易发生元器件接触损坏问题。这时,需要对 PCB 进行保护设计,通常设计有保护膜或保护罩。使用如图 10-12(a)所示的正装结构,可方便技术人员进行不良解析和维修损坏的元器件,并且所用 COF 较短, V_{com} 调节钮的成本较低。使用如图 10-12(b)所示的反装结构,则不方便进行不良解析和损坏元器件的维修,并且所用 COF 较长, V_{com} 调节钮的成本较高。但是,基板反装可以保护基板上的元器件免受碰撞损坏。PCB 反装设计时,要在确保不和背光源相互干涉的基础上设定元器件的高度,保证 PCB 和背光源之间设有一定的空隙。为了避免在外力作用下导致元器件损坏,就需要合理设计 PCB 的固定部和支撑台。

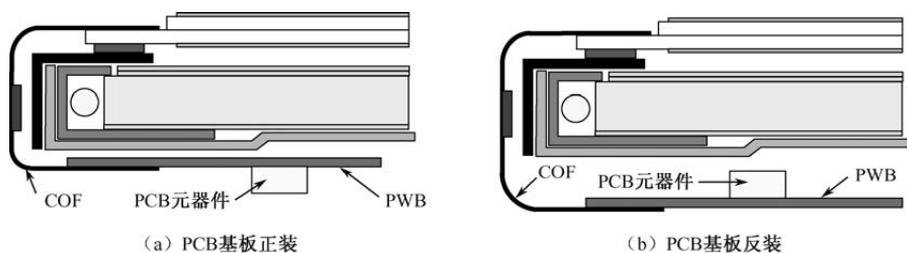


图 10-12 正面组装(简称正装)和反面组装(简称反装)两种方式

在 PCB 基板组装设计时,结构设计者与电路系统设计者需要确认以下几个事项:①确保 PCB 组装时不给 COF 施加过大的受力负荷;②固定好 PCB,避免发生 PCB 移动和翘曲,用螺钉固定 PCB 时,拧螺钉产生的扭矩要避免引起 PCB 移动;③为了避免模组振动时发生 PCB 松动,需要设计好固定部;④构造设计要保证 PCB 组装时,不和 PCB 背面、COF 发生干涉;⑤要预先设定好 PCB 接地部分和结构的接地部分接续在一起。

图 10-12 所示的基板结构属于 \cap 形弯曲组装方式,基板结构还可以采用其他方式进行基板的组装构造设计。如图 10-13(a)所示的平置组装方式,是让基板和显示屏呈水平放置。平置组装可以实现模组的薄型化,但难以做到窄边框设计,这种组装方式所用的 COF 是最短的。如图 10-13(b)所示



的 L 形弯曲,是把 COF 进行 90° 弯折后,把基板组装在模组的侧面。与平置组装方式相反,L 形弯曲组装方式可以实现模组比平置组装更窄的边框设计,但难以做到薄型化,这种组装方式所用的 COF 相对较短。如图 10-13 (c) 所示的 \cap 形弯曲,把基板组装在模组的背面,这样可以同时实现模组的薄型化与窄边框设计,但所用的 COF 最长,会增加 COF 的成本。对于显示屏 V 侧存在接续基板的产品,如果 H 侧的 PCB 基板采用了 \cap 形弯曲组装方式,且 V 侧的接续基板采用平置组装方式或 L 形弯曲组装方式,就存在接续基板和 PCB 基板难以一体化、EMI 影响大等问题。

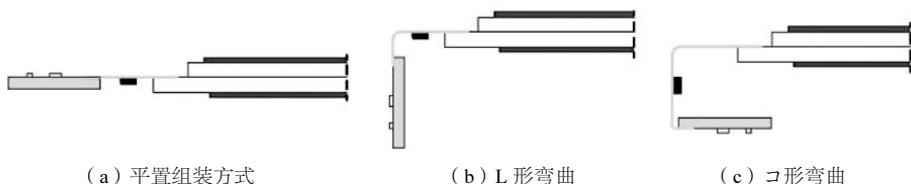


图 10-13 扫描线一侧接续基板的组装设计

3. COF 结构设计

COF 的结构设计主要工作是评估 COF 的长度和 IC 芯片封装位置。COF 的宽度基本是现成的,要实现共用也比较容易,结构设计者只需从电路设计者那里获得所需的宽度规格即可。

COF 长度的结构设计需评估 V 侧 COF 和 H 侧 COF 两方面。根据模组厚度和模组额缘宽度,确定 V 侧 COF 是采用平置组装方式还是 L 形弯曲方式。如果使用 COG 技术或 GOA 技术就不存在 V 侧 COF 结构设计问题。综合考虑模组的厚度、额缘宽度、PCB 的安装位置,检验 H 侧 COF 具体采用平置组装方式、L 形弯曲、 \cap 形弯曲三种方式中的哪一种。在实际使用中,COF 处于 L 形弯曲方式时,IC 除放置于如图 10-13 (b) 所示的水平一侧外,还可以如图 10-14 (a) 那样放置在垂直一侧。COF 使用 \cap 形弯曲方式时,IC 一般位于如图 10-13 (c) 所示的位置,如果 IC 放置于侧边则受胶框等部材的结构空间限制,因此可以放置于如图 10-14 (b) 所示的水平方向一侧,这时采用的 COF 一般较长。

COF 上 IC 的位置设计要综合考虑在实际使用状态下 IC 可能受到的外来破坏。例如,IC 要尽可能远离 COF 弯曲处,以避免因 COF 弯曲时产生的外界力施加于 IC,而引起 IC 与 COF 间的电气连接不良。在高低温冲击



(Temperature Shock, TS) 评价实验时, 为了防止因温度改变引起 COF 尺寸的变化而导致的 COF 或 IC 破坏, 进而引起显示屏显示不均, 通常在胶框和钣金之间对应 COF 的位置留出足够的狭缝空间, 并在 IC 对应位置的胶框等部材上留出足够的 IC 收容空间。为了实现低成本设计, 应在满足规格要求和使用安全性的条件下确定 COF 长度, 并尽量实现不同型号产品之间 COF 能够共用。

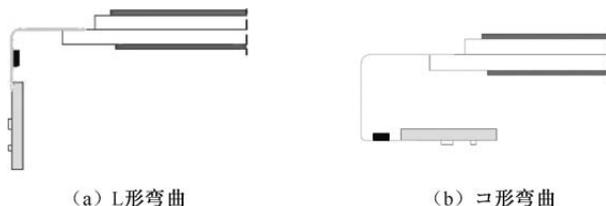


图 10-14 COF 封装设计

10.2.2 胶框设计

TFT-LCD 使用的胶框材料主要有 PC (Polycarbonate)、PC/ABS 和 PC/GF。PC 是聚碳酸酯的简称, 该材料无色透明, 具有耐热、抗冲击、阻燃、机械性能好、加工性能好等优点。该材料的不足是耐磨性差, 树脂成型时流动性差, 成本较高。ABS 塑料是改性聚苯乙烯塑料, 是以丙烯腈 (A)、丁二烯 (B) 及苯乙烯 (S) 为基础的聚合物。ABS 具有耐冲击、尺寸稳定性好、耐磨、抗化学药品性、流动性好等优点。PC/ABS 是 PC 和 ABS 的混合物, 俗称 ABS 加聚碳。PC/ABS 具有 PC 和 ABS 二者的综合特性, 具体看二者的混合比率。PC/GF 是在 PC 中添加一定比例的玻璃纤维, 以提高胶框的刚性, 通常为 10%~20%。PC、PC/ABS 和 PC/GF 的性能比较如表 10-3 所示。

表 10-3 PC、PC/ABS 和 PC/GF 的性能比较

性能	材料		
	PC	PC/ABS	PC/GF
比重	1.2	1.17	—
拉伸强度 (Mpa)	58	41	89
热形变温度 (°C)	130	105	105
成型收缩率 (%)	0.6	0.5	0.25~0.47

胶框的组装设计需要考虑间隙、光学特性、嵌合、基板固定等。胶框的



设计涉及显示屏的位置固定、光学部材的收纳、与钣金部材的嵌合等。设计胶框和这些相关部材之间的间隙时,要考虑显示屏、光学部材、其他金属部材的公差,必要时还要考虑部材在温度和湿度变化时引起的尺寸变化。

胶框在光学特性的设计上,需要进行辉线对策、漏光对策、显示中止对策。胶框用树脂材料成型时,如使用黑色时应该是越黑越好。为了防止漏光,在胶框设计时要控制好胶框和偏光板的重叠量、胶框和显示屏 BM 的重叠量。如图 10-15 所示,如果视线被胶框挡住,就看不到被挡住的显示区的显示。所以要保证在视野角规格范围内,任何视野角的视线都不能被胶框挡住。

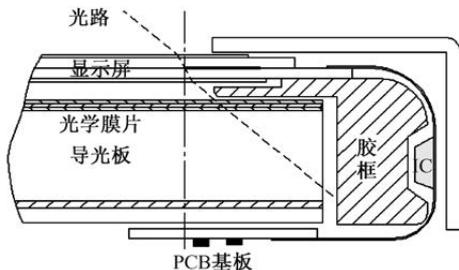


图 10-15 胶框的显示中止对策

胶框在实际组装时,会和其他相关部材嵌合在一起。相关的嵌合关系如图 10-16 所示。设计上要很好地把握这些嵌合的量。同时,还要通过合理的嵌合形状设计,提升嵌合的易操作性,保证嵌合时不容易发生相关部材的损伤。

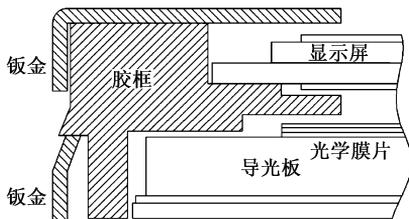


图 10-16 与胶框相关的嵌合关系

胶框的设计还要考虑 L 形 COF 弯曲基板的固定,以防止基板在受到冲击后产生松动现象。基板固定的设计主要是确定基板在胶框上的对应位置,在胶框上设计基板位置固定用的结构。基板位置保持设计如图 10-17 (a) 所示,使用卡扣来保持基板位置不变动。基板位置确定如图 10-17 (b) 所示,在胶框上设计凹部,在基板上设计凸部,通过凹凸镶嵌固定基板的位置。

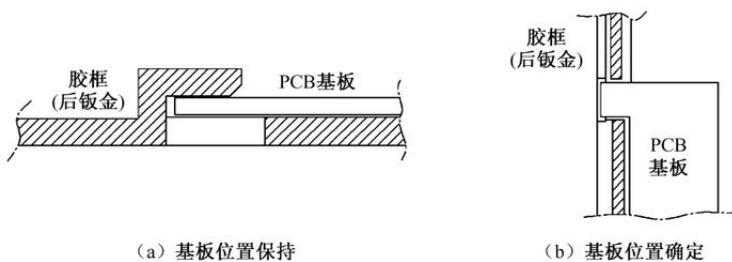


图 10-17 基板的固定设计

胶框的组装设计除要考虑间隙、光学特性、嵌合、基板固定等项目外,还要避免缩痕、龟裂、翘曲、变形等不良的发生,并控制好浇口和脱模时的顶针位置。

缩痕是收缩产生的痕迹。因为塑胶在冷却和减压时,冷却过程中的体积缩小率要比压力释放的体积增加率大,所以在降温和压力释放的过程中,零件的体积有收缩的趋势。在零件厚度差异比较大的地方,厚的部分体积收缩时受到的应力比薄的部分要大,如果这个应力差在零件表面固化之前就已经足够大的话,就会在相应的部位表面产生下陷的现象。在胶框设计时,要保证相连区域的厚度尽量一致。胶框的厚度设计如图 10-18 所示,太厚的地方可以掏空一部分以保证部件厚度一致。

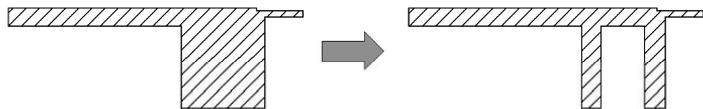


图 10-18 胶框的厚度设计

浇口作为成型材料的注入口,不能设计在与显示屏、光学膜片等部材相向的位置上。如果不得已要进行浇口的设计,则需要特别明确在这些浇口处不能形成凸起结构。

开口形状的拐角处,特别是直角边,会出现应力集中的现象,因此会降低注塑时材料的流动性。在部件成型后,拐角处在变形时应力集中,容易发生龟裂。这些常常是产品毁坏的主因。为了防止龟裂发生,可以在拐角处设计出 R 形倒角,以降低和分散应力。拐角处 R 形图案设计如图 10-19 所示。

胶框以直的平板形状出现时,容易发生翘曲、变形。防止翘曲的肋设计如图 10-20 所示,如果在平板上加肋,则可增加胶框的刚性及承载负荷的能力,而无须额外增加胶框的厚度。

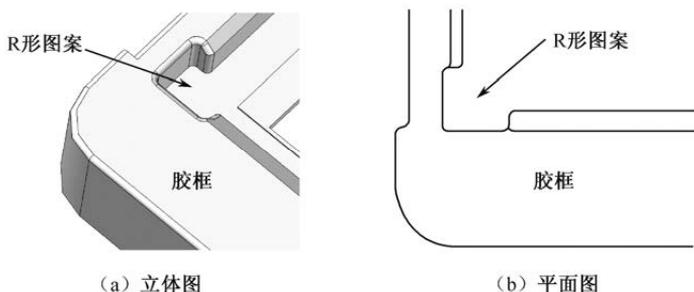


图 10-19 拐角处 R 形图案设计

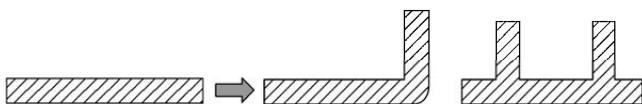


图 10-20 防止翘曲的肋设计

10.2.3 导光板设计

导光板是利用光反射、光散射的原理进行工作的部材。导光板设计对应的评估项目是导光板的组装构造、有效发光区域、间隙、位置固定和翘曲控制等。

导光板通常有射出成型和裁切两种制作方式。射出成型利用注塑的工艺将塑胶粒子注塑，制成一个表面光滑，另一个表面含有光学网点的导光板，如超薄型导光板、楔形导光板和小的导光板等。裁切制作导光板是采用大的导光板板材裁切成所需的导光板外形，然后在裁切的导光板平板一面用高反射率且不吸光的材料，在导光板底面用丝网印刷工艺印刷上圆形或方形的网点，用于扩散光线。当光线射到网点时，光会往各个方向反射，然后破坏反射条件由导光板正面射出。为保证光往各个方向反射的概率大致相同，使导光板出光面均匀发光，则必须利用各种疏密、大小不一的网点。作为配套，导光板下面还设有反射膜，用于将底面漏出的光反射回导光板中，以此来提高光的利用率，增加亮度。

导光板的组装构造如图 10-21 所示，分反装和正装两种。反装是通过在胶框和导光板上设计嵌合构造使导光板和胶框合成整体。反装导光板的光利用率较低，一般仅限于小尺寸产品。正装就是从后背板开始一件一件组装，组装起来很方便，主要用于中大尺寸产品。正装构造易于各部件分解和返工，缺点是组装工序增加。虽然正装的工序数增加导致成本有所提高，但这种结



构对提升导光板的光利用率有很大的帮助。

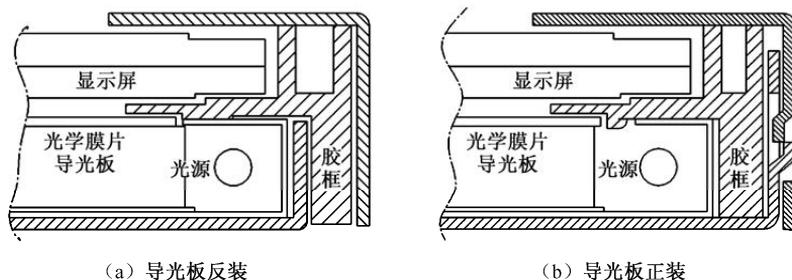


图 10-21 导光板的组装构造

图 10-22 给出了有效光照区域和间隙的示意图。在视野角规格内，要求对应的显示画面都能被光照射到，故导光板的设计需要充分考虑有效的发光区域。导光板的材料会随环境湿度或温度的变化而发生膨胀或收缩，故导光板和相邻部件之间的空隙设计除要考虑部件的公差外，还必须考虑包括导光板在内的所有部件的膨胀量或收缩量。如果导光板和相连结构发生干涉，则在摇动时会发出噪音。结构设计时，要特别留意导光板弯角和胶框凸台之间的间隙，以及导光板长边中部位置和附近胶框的间隙。

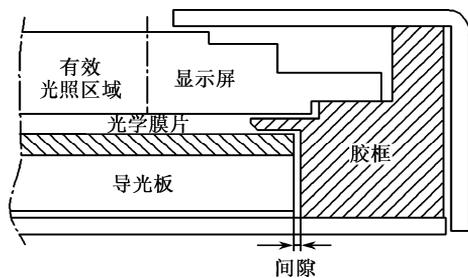


图 10-22 有效光照区域和间隙的示意图

如图 10-23 所示的导光板位置的固定设计，是为了防止导光板在受外力作用后在间隙范围内松动。位置采用凹凸嵌合的方法固定。如图 10-23 (a) 所示，在导光板上设计凸部，在胶框上设计凹部。作为辉线对策，导光板的凸部要远离光源一侧。凸部设计时需保证在受到外力冲击后不发生应力集中的问题。在大尺寸电视产品中，因导光板尺寸大，通常需要对导光板的上下也进行固定。综合考虑成本，固定导光板的结构一般是在后背板上，导光板相应处制作成凹槽，如图 10-23 (b) 所示。

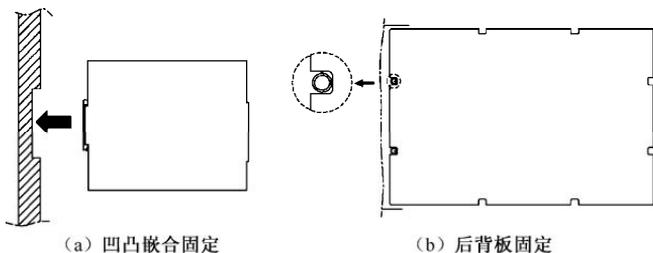


图 10-23 导光板位置的固定设计

在进行冲击实验时,如果发生如图 10-24 (a) 所示的导光板“耳朵”裂损,则往往是冲击时应力过于集中所致。作为结构设计的对策,需要加大“耳朵”处的 R 角。如果发生如图 10-24 (b) 所示的灯管破裂,则往往是导光板在冲击后撞击灯管所致。这种现象通常是导光板与灯管间隙、导光板与结构件间隙设计不合理,对于小尺寸模组还与胶带的黏度有关。综合考虑冲击实验后的导光板断裂或灯管破裂现象,在进行结构设计时,需要设计合理的间隙与 R 值,并选择合适的胶带。

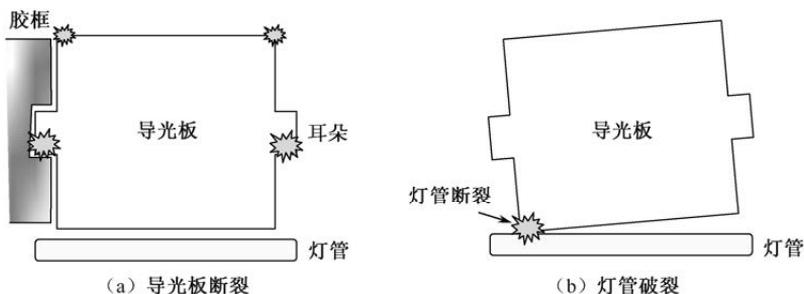


图 10-24 冲击实验后的导光板相关不良

翘曲是导光板的主要不良,在高温高湿的信赖性实验后会因为吸水率大而出现膨胀翘曲。导光板发生翘曲时,会引起相邻光学膜片起皱,或者和显示屏发生干涉,最终导致显示异常。作为对策,在导光板设计时,要规定导光板允许的翘曲量。在导光板制作时,要调整好成型条件,成型后进行高温烘烤。在结构设计时,要适当增加导光板和胶框之间的间隙。

10.2.4 光学膜片设计

光学膜片分为扩散膜、增亮膜 (BEF) 和偏光型增亮膜 (DBEF),在设计时需要考虑与胶框的间隙、位置固定、防刮伤、防褶皱、防粘贴等情况。



与胶框之间的间隙设计要从横向尺寸和纵向厚度两方面考虑。横向平面的长和宽方向上间隙的设定不仅要考虑部材的公差,还要考虑光学膜片在环境湿度和温度的影响下引起的膨胀量。在光学膜片厚度方面,也要考虑在环境湿度和温度的影响下引起的尺寸变化、不同膜片的最佳组合等。光学膜片横纵方向上的间隙设计如图 10-25 所示, A 为纵向上的间隙, B 为横向上的间隙。

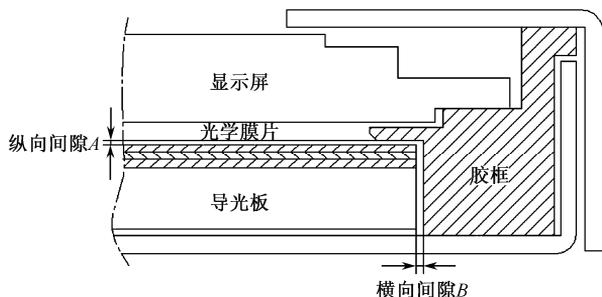


图 10-25 光学膜片横纵方向上的间隙设计

和导光板设计一样,设计时光学膜片的选用也要避免在间隙范围内出现松动的问题,所以要固定好光学膜片的位置。光学膜片的位置固定通常采用凹凸嵌合的方法,在胶框上设计凹部,在光学膜片上设计凸部。光学膜片的防呆设计如图 10-26 所示,为了避免光学膜片在实际组装时出现正反颠倒或左右颠倒,大多会在光学膜片的左右两边或三边设计不对称的防呆耳朵与胶框卡位嵌合。防呆设计可以提高组装效率,但是防呆耳朵的设计会降低光学膜片的材料利用率。

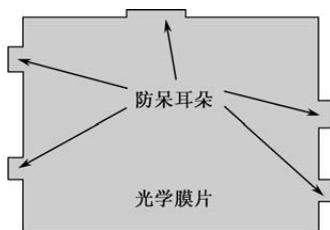


图 10-26 光学膜片的防呆设计

在振动冲击试验中,如果发生摩擦和异物引起的光学膜片刮伤,则会降低整个 TFT-LCD 产品的显示品质。所以,在设计阶段就要考虑这些问题,并加以回避。为了防止由摩擦引起的刮伤,一方面要做好光学膜片的位置固定设计,确立光学膜片和胶框之间最佳的间隙量;另一方面要选用抗刮伤的



光学膜片，或者在光学膜片上进行抗刮伤处理等。

在高温高湿试验中，如果发生光学膜片褶皱问题，也会降低整个 TFT-LCD 产品的显示品质。所以，在设计阶段也要考虑这些问题，并加以回避。选择较厚的光学膜片可以有效缓解褶皱的发生。此外，确立光学膜片和胶框之间最佳的间隙量，也可以有效降低褶皱发生的概率。

在湿度试验中，如果发生下扩和导光板吸附的问题，也会降低整个 TFT-LCD 产品的显示品质。所以，在设计阶段同样要考虑这些问题，并加以回避。主要措施是选择抗吸附的材料作为光学膜片。具体操作上，还可以和供应商确认导光板一侧的扩散粒子的粒径、散布密度等。

此外，作为光反射用的反射膜也是重要的光学膜片。反射片的选择不仅要求反射率要高，还要保证具有高信赖性。高信赖性的指标是要求具有良好的抗紫外线和稳定的“时间—反射率”特性。反射片主要有镜面反射型反射片和漫反射型反射片。镜面反射型反射片的表面呈银白色，漫反射型反射片的表面呈白色。反射片的外形设计需要明确反射片与各部件之间的间隙，间隙的量必须考虑反射片及其周边部件的线膨胀系数。反射片用双面胶带与周边部件进行固定时，需要评估热变形的问题，因为反射片受热后可能发生褶皱。

10.2.5 CCFL 光源的结构设计

CCFL 背光源的灯管组件结构如图 10-27 所示，灯管被包在反射罩中，两端分别用保持橡胶固定，并用导电线与外电源相连。在导电线引出保持橡胶位置用热收缩套管加以保护。为了防止细长的灯管在使用中出现移动现象，分别用间隙子固定每根灯管的位置。

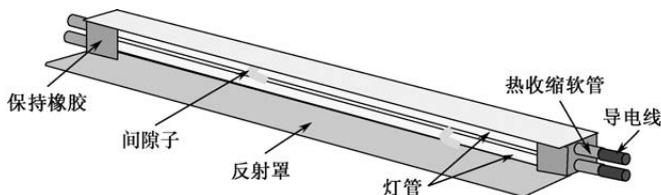


图 10-27 CCFL 背光源的灯管组件结构

1. CCFL 灯管的结构设计

CCFL 灯管的结构设计分侧光式和直下式两种模式，两种模式的差别主要体现在灯管的配置上。



图 10-28 中给出了去掉扩散板和各种光学膜片后的直下式灯管配置结构: 两端设有支撑物, 下面设有反射片。为了让直下式背光源能够获得更高的亮度及均匀度, 需要改善背光模组中 CCFL 摆放的位置, 以期用最少的灯管发挥最高的效率。由于直下式灯管水平放置, 因此必须对灯管受重力下垂的问题进行对策, 一般会用间隙子进行灯管固定。此外, 灯管排列过密, 会有电磁干扰及散热的问题, 这些也需要进行结构设计对策。

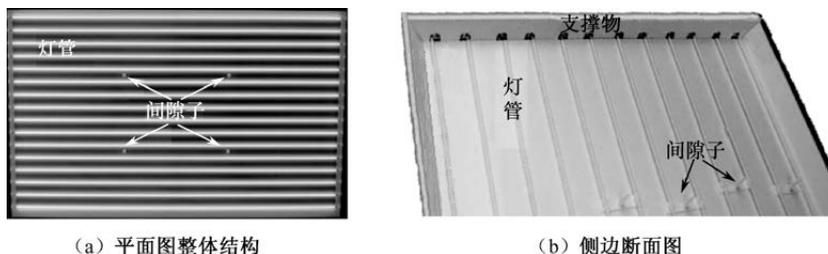


图 10-28 去掉扩散板和各种光学膜片后的直下式灯管配置结构

侧光式灯管的可能配置如图 10-29 所示。图中导光板嵌入灯管反射罩, 在导光板的上面分布各种光学膜片, 在导光板的下方设有反射片。图 10-29 (a) 是两侧各为一根灯管的模式, 图 10-29 (b) 和图 10-29 (c) 是两侧多根灯管的模式。其中, 图 10-29 (b) 灯管轴的中心线和导光板的入光面平行, 而图 10-29 (c) 中灯管轴中心线和导光板的入光面是不平行的。

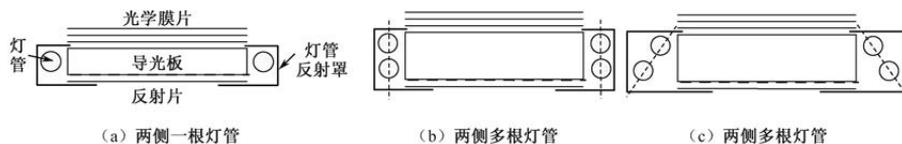


图 10-29 侧光式灯管的可能配置

正常点灯需要设计好灯管和周边各部材之间的相对位置。

灯管保持橡胶能有效地确保灯管和周边部材之间的相对距离, 就像两个插座在两头分别固定灯管插口以固定住所有灯管的位置。使用保持橡胶的另外一个用途是作为灯管引线和灯管导电线衔接处的绝缘材料, 用于与周边部材保持绝缘。保持橡胶的材料一般用硅橡胶。

灯管间隙子一般是环状结构, 用于固定灯管并确定灯管与周边部件的距离, 保证组装后在使用或运输过程中不易松动。灯管间隙子的实装位置和使用数量取决于灯管的长度和成本。灯管间隙子的材料一般用硅橡胶, 为了不



影响显示品质，要求间隙子具有高透明度。

点亮灯管，需用导电线连接逆变器。导电线和灯管的引出线接头的地方，是产品安全性设计的重要环节。接头处的接线方法有焊接、铆接和插座接。根据引出线和导电线金属接头形状的不同，焊接分为直线焊接和非直线焊接两种。如图 10-30 所示的铆接，灯管引出线和导电线金属都是直线状态，用压接端子把引出线和导电线金属连接起来，无须进行接头处的处理。插座接如图 10-31 所示，功能类似导电线的金属卡片形成于插座中，灯管引出线插入插座后固定在金属卡片之间。灯管引出线可以在套上导电金属件后插入插座，也可以直接插入插座。采用插座接，在灯管损坏后很容易进行更换。

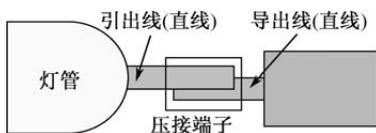


图 10-30 铆接

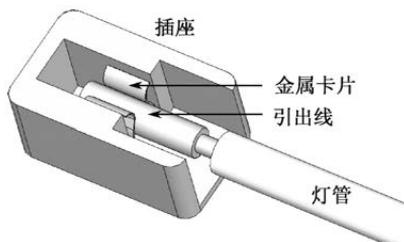


图 10-31 插座接

灯管工作时，需要施加高电压，所以要在灯管引出线和导电线金属接头处用热收缩套管保护，实现理想的绝缘状态。在进行绝缘处的设计时，特别要注意确保和灯管周边金属体之间的距离，必要时可以在灯管一侧分别用保持橡胶和热收缩套管进行二重绝缘处理。在灯管导电性一侧分别用保持橡胶、热收缩套管、导电性自身绝缘体进行三种绝缘处理。

灯管结构设计要保证灯管周边温度均匀分布。如果温度分布不均匀，则灯管点灯会出现异常，会缩短灯管寿命。此外，也要保证灯管周围的温度不能过高也不能过低。如果温度太低，灯管的发光效率低，亮度不够；如果温度过高，灯管的发光效率也会下降，同样造成亮度低。

2. 灯管反射罩设计

灯管反射罩把灯管发出的非导光板入光面方向的光反射后送入导光板内，从而提高灯管光的利用率。合理选择灯管反射罩上反射层的材料，对提升导光板的入光效率有非常大的影响。灯管反射罩除起到光的反射功能外，还起着保护灯管、散热、代替灯管低压线等功能。

灯管反射罩的反射率越高越好。从信赖性角度考虑，反射薄膜和金属片



之间的接着强度要尽量高,反射率的经时劣化程度尽量小。此外,还要考虑反射材料的耐热特性、机械强度等因素。灯管反射罩的可交换结构如图 10-32 所示,有侧面插拔式和背面抽出式两种。如图 10-32 (a) 所示,侧面插拔式的灯管组件被后背板完全包住,交换灯管组件时可以从侧面抽出和插入。如图 10-32 (b) 所示,背面抽出式的后背板没有包住灯管组件,交换灯管组件时首先从背面抽出金属保护罩,然后再抽出灯管组件。

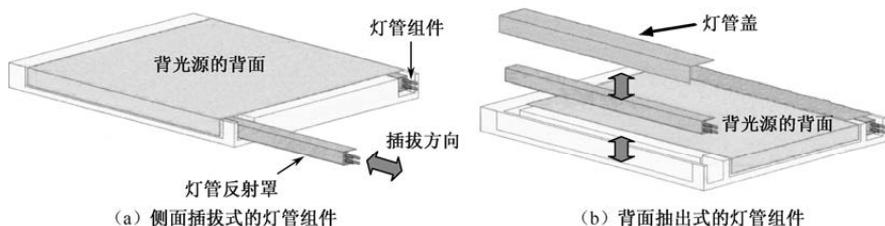


图 10-32 灯管反射罩的可交换结构

灯管反射罩的结构设计主要考虑灯管和反射罩的间距、导光板和反射罩的组装方式、反射罩自身的固定。

灯管和反射罩的间距设计就是要做好产品外形尺寸和反射罩反射效率、灯管亮度之间的平衡。从提升反射罩的光反射效率角度考虑,希望反射罩离灯管距离远一点。从防止漏电流、保证灯管亮度角度考虑,也希望反射罩离灯管远一点。反射罩和灯管的距离设计如图 10-33 所示,反射罩三侧离灯管的距离分别是 L_1 、 L_2 和 L_3 。灯管点灯工作后,受到静电感应的影响,在灯管和反射罩之间会分别形成电容 C_1 、 C_2 和 C_3 。由于灯管工作在交流电状态下,因此灯管中的电流会通过感应电容 C_1 、 C_2 和 C_3 流向反射罩,造成灯管本身的工作电流下降,灯管亮度随之降低。若要降低灯管的漏电流,就要设法减小反射罩和灯管之间的感应电容。感应电容 C_1 、 C_2 和 C_3 的值和相应的距离 L_1 、 L_2 和 L_3 成反比,所以设计时希望灯管和反射罩之间距离大。除距离因素,灯管工作时的交流电频率也会影响漏电流,频率越高,漏电流就越大。

灯管反射罩与导光板之间的组装方式如图 10-34 所示,分为近接式和吞含式两种。如图 10-34 (a) 所示,近接式组装方式中,导光板和反射罩短边贴合,导光板上表面和反射罩短边的上表面保持同一水平面上,导光板和反射片之间存在一定的间隙 L 。这种组装方式的导光板全部露在反射罩外,容易出现显示不均。如图 10-34 (b) 所示,吞含式组装方式中,导光板上表面也进入反射罩,和反射罩之间存在一个重叠区域,重叠量为 W 。此外,反



射罩短边也没有完全咬合导光板，短边和导光板之间存在一定的间距 d 。重叠量 W 越大越好，而间距 d 越小越好。重叠量 W 越大，反射罩咬合导光板就越牢固，但是这个重叠量的设计不能影响产品的显示效果。如间距 d 太大，就会出现辉线和显示不均之类的不良。如图 10-34 (b) 中光路①所示，灯管反射线在间距 d 范围内漏出，没有进入导光板扩散到整个面光源，这样，灯管附近的局部区域就显得明显亮一点，出现辉线不均之类的显示不良。如图 10-34 (b) 中光路②所示，反射膜片和导光板的位置关系不稳定，灯管附近光的反射状态也不能稳定，导致灯管附近的亮度整体不稳定，从而出现显示不均之类的不良。间距 d 也不能过小，若间距 d 太小，就会导致灯管组的组装困难。

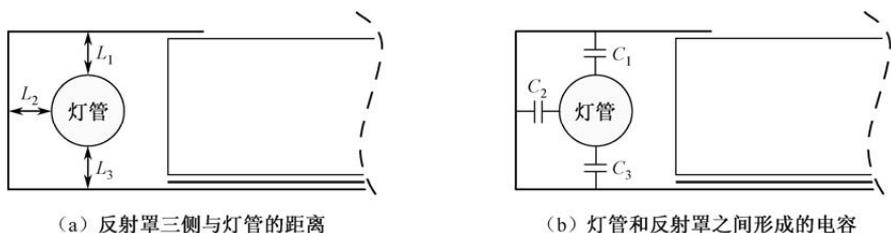


图 10-33 反射罩和灯管的距离设计

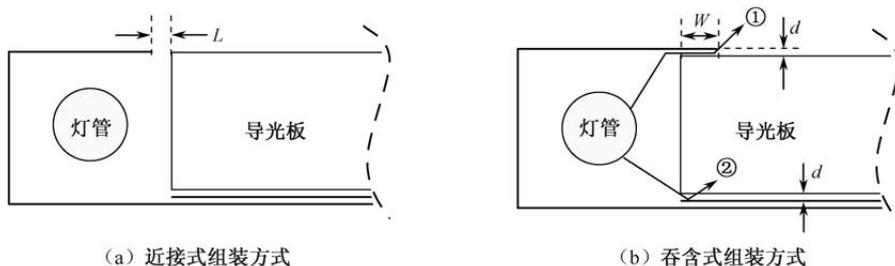


图 10-34 灯管反射罩与导光板之间的组装方式

把反射罩和周边元件固定在一起进行结构设计时，要确保反射罩不易松动；不能使反射罩处在电位不稳定状态，因此要么采用绝对绝缘设计，要么采用绝对导通设计。另外，灯管阴极长时间接触灯管反射罩会产生漏电流现象，在结构设计时必须注意。

3. 灯管导电线设计

导电线用于连接逆变器和灯管，在实现连接目的的前提下，导电线越短



越好。导电线会与路线上的相邻元件形成寄生电容,因此会缩短灯管的寿命,降低灯管的亮度,增加灯管的启动电压。同时,导电线还相当于天线,容易产生辐射。

导电线在实际组装或使用过程中,会与路径上的相邻元件接触。如果导电线接触到锋利的地方会被刮伤,容易折断。导电线实装设计时,需要对导电路径上可能出现的锋利处进行处理。

导电线连接到逆变器上时,需要在逆变器上设计连接器安装部。连接器和导电线固定后,可以方便地在连接器上进行插拔动作。

设计时要避免让导电线的高压一侧和金属体接触,同时要避免布线散乱。

10.2.6 LED 光源的结构设计

使用 LED 设计的一个关键指标是亮度,一般用如图 10-35 所示的 LED 空间相对亮度分布图来表示。LED 的亮度指法向(或轴向)方向的光强。由于 LED 大部分光强分布图都是对称的,所以 x 轴标识为 $-90^{\circ}\sim 90^{\circ}$, 0° 即为法向的光强,通常是最大的,其他方向的光强值和这个值相比,会有一个系数(小于 1),这个系数表示 y 轴的数字,即相对光强。

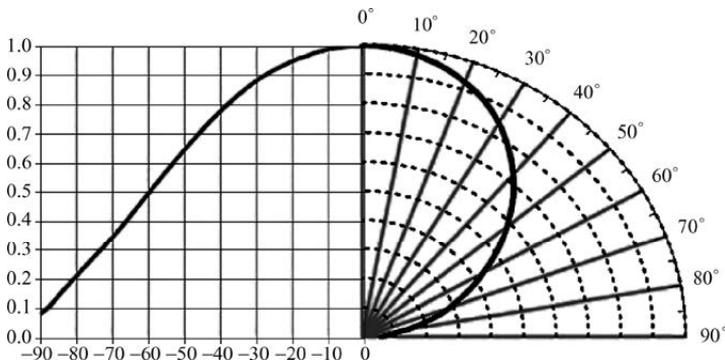


图 10-35 LED 空间相对亮度分布图

1. 侧光式 LED 背光源结构设计

应用于侧光式背光源的 LED 是由多颗 LED 串联形成的灯条,LED 灯条的结构如图 10-36 所示。每根灯条上每颗 LED 的发光亮度需要具有很好的一致性。如果其中一颗 LED 发光失常,就会影响光的均匀性。所以,除要求每颗 LED 亮度均匀外,还要其具备相同程度的使用寿命。这些要求是促成



LED 背光成本较高的一个主要原因。



图 10-36 LED 灯条的结构

LED 的结构设计主要是灯条的设计, 包括 LED 间节距大小设计、LED 的散热设计和安装固定方式设计等。灯条的设计需要确定 LED 间的连接方式是并联、串联还是串并联混合。与 CCFL 相比, LED 是点光源, 且发光具有方向性, 所以 LED 间节距大小直接影响入光侧是否会出现如图 10-37 所示的萤火虫 Mura 现象或其他光学品位问题。灯条散热设计通过评估设计的散热效果, 确定灯条是采用铝基板、FR4 基板或是柔性基板等。在用铝基板无法保证散热要求的情况下, 必要时需要采用散热性优良的铝金属背板进行有效的散热, 以保证 LED 的使用寿命。安装固定方式设计是确定灯条在模组中的安装固定方式是采用粘贴固定、卡合固定, 还是采用螺钉固定, 粘贴固定包括采用有导热功能的导热胶带、使用无导热功能的胶带, 以及螺钉固定加导热胶的固定等方式。

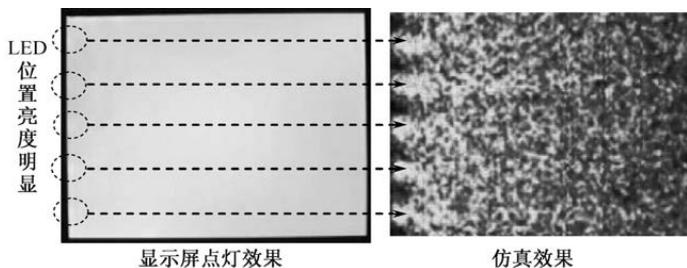


图 10-37 萤火虫 Mura 现象

在侧光式结构中, LED 出光面与导光板入光面间的距离对 LED 发出的光进入导光板的多少影响较大, 理论上是 LED 出光面与导光板的入光面紧密贴合时入光效率最高, 但考虑到部材间组装要求及材料在温度湿度变化时引起的尺寸变化, 需要留有合理的间隙。导光板厚度与 LED 外形尺寸的合理搭配的设计, 需要综合考虑成本、模组重量和入光效率等之间的关系。

采用侧光式背光设计时, 使用的 LED 颗数可以大幅减少, 最具成本效益。在大尺寸电视采用的 TFT-LCD 背光源中, 侧光式 LED 背光结构早期是采用上下左右共 6 根灯条, 接着缩减为上下两侧共 4 根灯条, 后来仅在左右



两侧各用 1 根灯条, 后续还会导入左右单侧入光。

2. 直下式 LED 背光源结构设计

直下式 LED 背光源的 LED 布局结构如图 10-38 所示, LED 颗粒布局于带有反射片的灯腔内, 在灯腔内初步混光后, 通过扩散板将光均匀分散。其中, 间隙子用于支撑上方的扩散板, LED 颗粒嵌入反射片的小孔内。与直下式 CCFL 背光源一样, 直下式 LED 背光源中的 LED 间节距大小直接影响整个模组的厚度大小。直下式背光源结构把 LED 均匀地配置在显示屏下方, 使背光可以均匀地传达到整个屏幕, 画面细节更细腻逼真。早期的 LED 电视使用 RGB 三色 LED 来提高背光源的演色性, 让画面色彩能够更鲜艳, 但成本高居不下。后来普遍采用较便宜的白光 LED 来当作背光源, 光学效果也可以调整到较佳的水平。

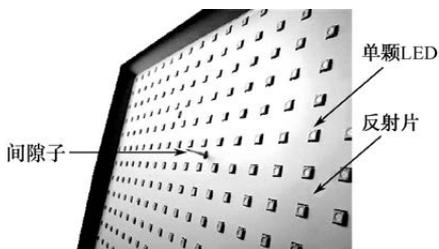


图 10-38 直下式 LED 背光源的 LED 布局结构

为了降低模组的厚度, 提高背光源的亮度均匀性, 直下式结构需要更多的 LED 颗粒, 因此成本相对较高, 功耗相对较大。直下式结构的好处是可以进行局部背光调节 (Local Dimming) 设计, 有效降低了背光源的功耗。在直下式结构中, 可以做到每一颗 LED 独立发光并控制亮度。考虑到 LED 驱动电路的成本和设计难度, 一般是在背光源设定多个区域, 让这些区域能够独立调节明暗度, 以实现 LED 亮度的动态控制, 使背光的节能效果更佳。

10.3 背光源的光学设计

TFT-LCD 的光学品质主要取决于开路显示屏, 特别是显示屏部分的设计。背光源的光学设计目标除低功耗、薄型化、大面积外, 还包括高亮度、高光学均匀性、不同宽窄的视野角控制等。在模组的光学设计时, 需要进行



相应的结构设计来支撑。

10.3.1 光学设计基础

光学设计需要良好的光度学、色度学和几何光学基础，熟悉背光源各种光学膜片的材料特性，掌握模组的结构设计技术，熟练使用光学模拟软件，了解各种光学测试要点。

1. 光学基础

光度学是光学中研究光在发射、传播、吸收和散射等过程中光量的问题的学科。常用的光度量有光通量、照度、光出度、光强、亮度等。色度学是研究人的视觉器官反应光的波长特性，即对颜色的感觉，涉及的概念有颜色视觉、颜色特性、表色系统、色温等。

光是一种电磁波，在真空中任意一点的电场与磁场的变化都符合 Maxwell 方程。光照射到物体表面会存在反射和折射现象，图 10-39 给出了入射光照射到界面 O 点所产生的折射光与反射光。光从低折射率介质照射到高折射率介质时（如从空气到玻璃），光的入射角度从 0° 到 90° 的振幅系数分别在电场向量垂直于入射面 xz 和平行于入射面 xz 上分布。光从高折射率介质照射到低折射率介质时，入射角达到一定值，就会出现无光线透过而全部反射的现象，相应的入射角为临界角。入射角超过临界角后就会出现全反射现象。

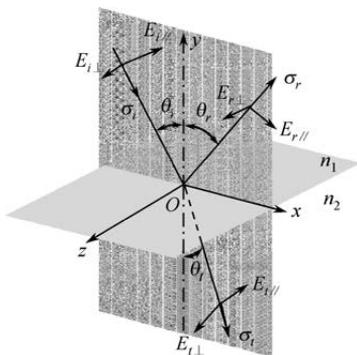


图 10-39 光作为电磁波时的反射与折射关系

在许多实际情况中考虑的只是光的传播方向问题，而不考虑位相。这时，波面就只是垂直于光线的几何平面或曲面。在这种极限情况下，光线和波面



都可看作抽象的数学概念。在 TFT-LCD 光学设计时,借助于上述光线的概念,应用某些实验定律及几何定律,就可以进行一些必要的计算,而不必涉及光的本性问题。以几何定律和某些基本实验定律为基础的光学称为几何光学。几何光学的三个基本定律为直线传播定律、折射定律和反射定律。一道光束从 n_1 介质斜射到 n_2 介质,在两个介质的界面上,入射光、反射光和折射光的相位必须相等。由于入射光和反射光都在 n_1 介质中,可以得到反射定律 (10-1); 由于入射光和折射光在不同的介质中,传播速度不同,可以得到折射定律 (10-2), 又称 Snell's Law。

$$\theta_i = \theta_r \quad (10-1)$$

$$n_1 \sin \theta_i = n_2 \sin \theta_t \quad (10-2)$$

物体表面的模型分为镜面、漫反射表面 (Lambertian 表面)、镜面和漫反射表面组合三种,相应地形成如图 10-40 所示的镜面反射、漫反射和扩散反射。镜面按一定方向反射入射光,反射角与入射角相等,在反射角以外,看不到反射的光。镜面反射又称定向反射或规则反射。漫反射表面可发出均匀散射的光线,表面反射与反射角度无关,从物体的各个方向看,同一个表面点的亮度相同。理想的漫反射表面和镜面都很少,常见的是漫反射表面和镜面的组合——扩散表面,其组合的效果近似物体表面的反射特性。扩散表面的反射光会向各个不同方向散开,但其总方向一致,在遵循反射定律的条件下形成不同大小的圆锥状分布的反射光束。



图 10-40 镜面反射、漫反射和扩散反射

背光源的光学设计以几何光学为理论基础,包含了反射、折射、吸收、散射等。如图 10-41 所示,当光线进入非光滑界面时,界面会产生散射现象。根据能量守恒定律,散射前后的光能量相等,能量守恒关系如式 (10-3) 所示。式中, BTDF 为双向穿透分布函数 (Bidirectional Reflection Distribution Function), BRDF 为双向反射分布函数 (Bidirectional Transmission Distribution Function)。漫反射的双向反射分布函数 BRDF 是个常数。

$$\text{入射光 } I = \text{反射光 } R + \text{透射光 } T + \text{BRDF} + \text{BTDF} + \text{吸收 } A \quad (10-3)$$

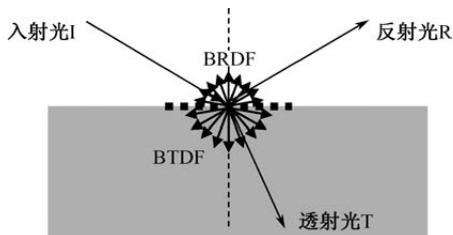


图 10-41 界面散射现象示意图

2. 光学测试与评价

光学设计的许多指标可以在光学设计时使用 Light Tools 或 Trace Pro 等软件进行模拟。通过几何建模, 设定光源和转换单元(如导光板)的光学特性参数, 使用光学追迹的方法评价以随机位置和角度发出的光源光线通过模型的路径, 计算最后的光分布。光分布可以采用蒙特卡罗模拟等方法计算出特定区域和角度的照度、亮度、发光强度。指定光源的光谱能量分布, 还可以模拟出背光源的 CIE 坐标值、相关色温 (CCT) 等色度指标。

设计完成后进行背光源光学品质评价时, 需要定义测量点的坐标位置。背光光学测量点的坐标定义如图 10-42 所示。其中, H 表示水平方向的显示区域长度, V 表示垂直方向的显示区域长度, $P_1 \sim P_9$ 表示测量点(有时采用 5 点或 13 点)。通常, 背光的主要光学规格有中心亮度、中心色度、9 点平均亮度、9 点亮度均匀性等四项。中心亮度和 9 点亮度均匀性是很重要的两个光学量。

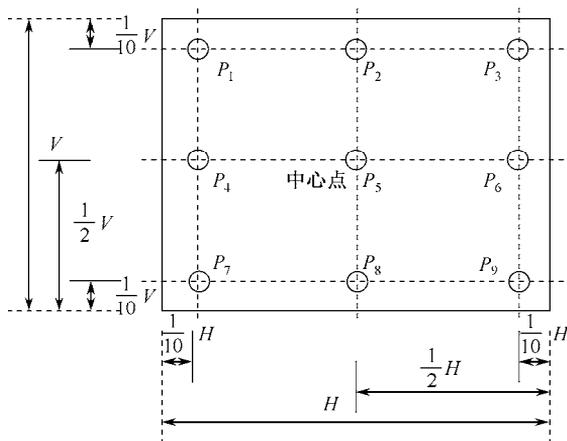


图 10-42 背光光学测量点的坐标定义



此外, CIE 坐标和相关色温 CCT 等色度量也需要重点评价。根据图 10-42 的测量点, 中心亮度用式 (10-4) 表示, 9 点平均亮度用式 (10-5) 表示, 9 点均匀性用式 (10-6) 表示。一般, 9 点亮度均匀性的规格要达到 75% 以上。

$$\text{中心亮度} = P_3 \text{ cd/m}^2 \text{ (nit)} \quad (10-4)$$

$$\text{9点平均亮度} = \frac{\sum_{i=1}^9 P_i}{9} \text{ cd/m}^2 \text{ (nit)} \quad (10-5)$$

$$\text{9点亮度均匀性} = \frac{\text{Min}(P_1 \sim P_9)}{\text{Max}(P_1 \sim P_9)} \times 100\% \quad (10-6)$$

10.3.2 亮度设计

TFT-LCD 的亮度取决于背光源的亮度和显示屏的透过效率, 而背光源的亮度取决于光源的亮度和光路上各种光学膜片的特性。背光源的亮度设计除在材料技术上提升发光体的发光效率和光路上各种光学膜片的光利用效率外, 还要进行合理的光学元件搭配。

对于侧光式背光结构, 亮度的高低与发光体的发光强度、导光板和反射片的导光效率、扩散片的透光率、增亮膜的增亮系数等因素有关。不同的光学膜片组合, 最后的亮度高低不同。以 LED 光源为例, 假设背光源的有效发光区域为 $700\text{mm} \times 395\text{mm}$ ($276500\text{mm}^2 = 0.2765\text{m}^2$), 根据表 10-4 所列的光路经过的所有材料的组合, 可以粗略地求得背光源的表面亮度 (cd/m^2)。其中, 单颗 LED 的发光强度值来自一个假想的均匀发光面所发出的理想光。导光效率不仅包括导光板网点、厚度和反射片等因素, 还包括 LED 进入导光板的入光效率。扩散片的透光率与扩散粒子大小和密度有关, 一般下扩散片的透光率在 60%~90%, 上扩散片的透光率在 90% 以上。侧光式背光源表面亮度的简单计算方法如表 10-4 所示, 其中 DBEF 对模组的增亮系数等效到背光源中。

表 10-4 侧光式背光源表面亮度的简单计算方法

光路上的元件	光学参数	光学指标	光强计算过程
LED	发光强度 (cd)	12	12×90 (颗) = 1080 (cd)
导光板/反射片	导光效率	95%	$1080 \times 95\% = 1026$ (cd)
下扩散片	透光率	85%	$1026 \times 85\% = 872$ (cd)
BEF	增亮系数	1.5	$872 \times 1.5 = 1308$ (cd)
DBEF	增亮系数	1.35	$1308 \times 1.35 = 1766$ (cd)
等效背光源表面亮度			$1766 \div 0.2765 = 6387$ (cd/m^2)



对于直下式背光结构,若没有导光板,则光源发出的光直接进入扩散板。亮度的高低与发光体的发光强度、入光效率、扩散板和扩散片的透光率、增亮膜的增亮系数等因素有关。以 CCFL 光源为例,假设背光源的有效发光区域为 0.2765m^2 ,直下式背光源表面亮度的简单计算方法如表 10-5 所示。根据表 10-5 所列的光路经过的所有材料的组合,可以粗略地求得背光源的表面亮度 (cd/m^2)。表 10-5 使用的是一组标准的光学膜片组合。

表 10-5 直下式背光源表面亮度的简单计算方法

光路上的元件	光学参数	光学指标	光强计算过程
CCFL	发光强度 (cd)	580	$580 \times 6 (\text{根}) = 3480 (\text{cd})$
反射片	反射率	95%	$3480 \times 95\% = 3306 (\text{cd})$
扩散板	透光率	55%	$3306 \times 55\% = 1818 (\text{cd})$
下扩散片	透光率	85%	$1818 \times 85\% = 1546 (\text{cd})$
BEF	增亮系数	1.5	$1546 \times 1.5 = 2319 (\text{cd})$
上扩散片	透光率	92%	$2319 \times 92\% = 2133 (\text{cd})$
背光源表面亮度			$2133 \div 0.2765 = 7716 (\text{cd}/\text{m}^2)$

除以上因素外,背光源亮度还与光学膜片的组合、反射片厚度、导光板制作工艺及组装工艺等因素有关。对于模组的亮度来说,在背光源亮度不变的情况下,背光源光谱与显示屏透光光谱的匹配性影响最终模组亮度的高低。

10.3.3 亮度均匀性设计

背光源作为一个面光源,需要提供面上亮度非常均匀的光。侧光式结构的亮度均匀性主要取决于导光板的网点设计,此外也受扩散片等光学膜片的影响。直下式结构的亮度均匀性主要取决于发光体的间距和背光源厚度之间的折中及扩散板的使用。通常,侧光式结构的亮度均匀性要比直下式结构的亮度均匀性要低。

1. 侧光式背光源的亮度均匀性设计

背光源需要通过导光板将来自一个或多个发光体的光源(点光源或线光源)进行某种转换,然后在一个区域或一个立体角内产生需要的配光分布(面光源)。所以,侧光式背光结构的亮度均匀性的设计重点是导光板及其网点的_{光学设计}。光源的光线很大部分都进入导光板,导光板中靠近光源一侧最亮,离开光源越远亮度就越暗。侧光式背光结构的_{光学设计}重点是从导光板中提取



垂直于传播方向的光线。为了获得均匀的光线输出,光线提取效率必须随着距离增加而增加。改变导光板光线提取效率的技术主要有两种:第一种是网点印刷光线提取技术,通过导光板底部的点阵结构将光向上散射,从导光板表面出射;第二种是模压成型光线提取技术,通过导光板底部表面微观结构的全反射,从导光板表面出射。其中,网点印刷光线提取技术最为常用。

网点是把高反射或高折射材料混合油墨,印刷在导光板的反光面,通过改变光的路径形成漫反射效果。侧光式背光源的光学追迹如图 10-43 所示。为了获得均匀的光线输出,网点的分布是从侧光光源起,由小而大,由疏而密,渐次展开。为了获得均匀的出光亮度,根据网点的渐变特性,可以先进行局部网点设计,再进行整体网点设计。局部网点设计是把导光板分成许多个区块,通过调整各个区块的网点密度比来控制出光的光通量大小。网点密度比是固定区块的网点面积与非网点面积之比。网点密度比越大,光通量就越大。通过对网点密度比的修正,可以使固定区块的光通量达到面光源所要求的平均光通量的误差范围之内。

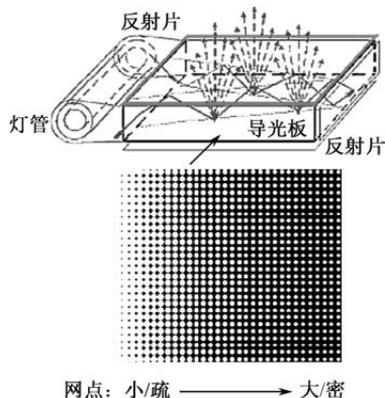


图 10-43 侧光式背光源的光学追迹

不同区块的亮度分布通常不均匀、不连续,越远离光源的区块,亮度起伏就越大,相邻区块的网点密度比差异往往很大,所以相应的亮度分布就是非连续性的。为了获得整个面上的亮度分布连续性,需要进行整体网点设计。整体网点设计通常以单一网点面积(对应半径)和网点位置(对应间距)为参数,将整体密度比分布转换为固定间距、调整半径,以及固定半径、调整间距这两种途径进行最优化设计。在保证亮度均匀性的前提下整体修正网点密度比,就转变为修正网点半径或网点间距。



网点设计时, 还要考虑印刷网点对光的有效利用率 η 。网点设计与光利用率如图 10-44 所示, η 取决于油墨比 c 、印刷点截面积 A 、入射至印刷点单位面积光能量 ε 等参数。因为被印刷网点反射的光是散漫的, 这就会降低显示器可达到的输出亮度。为了达到足够的光亮度, 需要添加扩散片、增量片等光学薄膜。

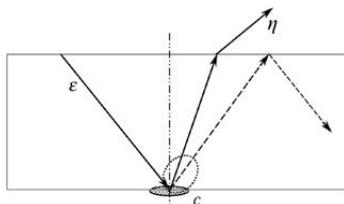


图 10-44 网点设计与光利用率

2. 直下式背光源的亮度均匀性设计

对于直下式背光结构, 亮度均匀性的设计重点除光源的间距 P 、光源发光面到扩散板下表面之间的距离 T 外, 还要设定合理的扩散板。图 10-45 给出了直下式背光光学结构的截面及相关的尺寸设计参数。不同的发光体, 有些参数是共通的, 有些参数是不同的。共通的参数有扩散板的厚度 C 、发光体间距 P 、第一排发光体与最后一排发光体距离反射片斜面底部的距离 b 、底部反射面宽度 l_b 、反射片斜面与底面的夹角 a 、反射片到 CCFL 中心 (或 LED 发光面) 的距离 h 、反射片到扩散板底部的距离 H 、显示屏有效显示区垂直宽度 A_v 、背光垂直方向有效发光宽度 L_u (相应的还有显示屏有效显示区水平长度 A_H 和背光水平方向有效发光长度 L_H)。对于 CCFL 发光体, 参数还有 CCFL 灯管直径 d 。对于 LED 发光体, 参数还包括 LED 发光强度和角度的关系。LED 发光体通过挖出的孔, 嵌入在反射片中。参数值的设定以背光显示面均匀性规格、中心亮度规格为限制条件。

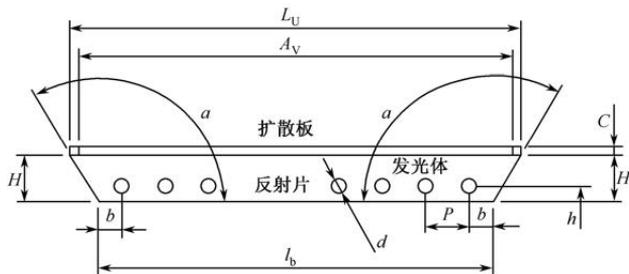


图 10-45 直下式背光光学结构的截面及相关的尺寸设计参数



从亮度均匀性角度考虑,最重要的就是不能出现黑态区域。由于 CCFL 360° 发光,因此基本不会出现黑态区域。由于 LED 多为 120° 发光,因此需要明确 LED 发光体的间距 P 和 LED 发光面到扩散板的距离 T 。 P 越小,亮度及亮度的均匀性就越高, T 可以做得更小,但是成本很高。 P 越大,亮度就越低,为了不降低亮度的均匀性,需要把 T 做得更大,虽然可以降低成本,但是 TFT-LCD 模组会很厚。直下式背光的亮度均匀性相关参数关系如图 10-46 所示。为了兼顾模组厚度与成本,一般把扩散板的位置设定在发光体出光范围的第一交叉点和第二交叉点之间。提高亮度均匀性的另外一个途径是选用合适的扩散板。通常,扩散板的透光率越小,发光体的隐蔽性就越好,亮度均匀性就越高,但是,扩散板的透光率降低会导致背光亮度的降低。CCFL 发光体也存在 P 与 T 的权衡问题,但与 LED 背光不同的是,反射片在 CCFL 背光的亮度及其均匀性中起着更为明显的作用。

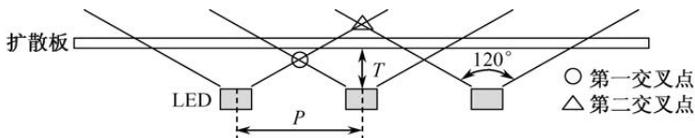


图 10-46 直下式背光的亮度均匀性相关参数关系

10.3.4 光学品质设计

在进行光学设计时,除要保证亮度及其均匀性外,还要进行背光源的色度、防漏光等光学品质的设计。

为了满足 TFT-LCD 的色度要求,需要通过 CF 和背光源的光谱特性进行匹配设计。匹配设计的关键点是确定白色坐标:根据产品规格要求首先确定 TFT-LCD 的模块色坐标,显示屏设计者根据产品本身的一些限制条件确定 CF 的色坐标,最后结构设计者根据模块色坐标和 CF 的色坐标确定背光源的色坐标。此外,CF 在设计完成后一般不再进行与色度相关的修正工作,光谱的匹配工作基本上是通过调整背光源发光体的光谱来完成的。调整的对象基本上是 CCFL 或 LED 的荧光粉配比。

背光源的色度均匀性在光学设计上基本都能满足要求。对于一些采用 LED 发光体的大尺寸侧光式结构,如果 LED 灯条位于短边一侧,就有可能引起色度不均的现象。这是因为光线经过背光源长边方向的传输时,在传输过程中网点越来越密,网点所用的材质对光线进行吸收与反射,不同网点位



置上的出光色度就会存在差异。

防止漏光是结构设计的一项重要工作。漏光是背光源模组中出现的光学品位不良现象，这和背光模组结构尺寸设计是否合理有关。如果结构尺寸设计不能完全达到漏光区的遮光，就会出现漏光现象。但在产品开发过程中经常会受到相关外形等规格尺寸的严格限制，所以要避免漏光问题的出现就要分析漏光产生的原因，在不影响产品规格要求下进行设计对策来解决问题。

漏光通常发生在侧光式背光模组的边缘，主要是光源侧和导光板的耳部出现窄的亮带或亮斑。图 10-47 给出了模组周边结构出光效果断面示意图，发生漏光的原因主要有：①灯管反射罩开口过大或开口处发生变形；②导光板耳部结构设计不合理；③光学膜片的偏移或部材间尺寸配合设计不合理。

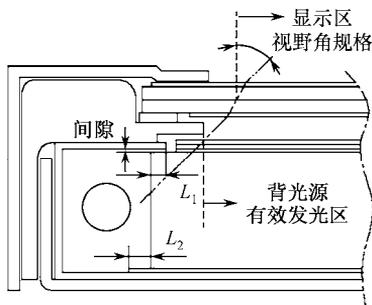


图 10-47 模组周边结构出光效果断面示意图

为了防止漏光问题的发生，因此设计时在满足视角角规格的要求下，背光源有效发光区不易过大，灯管反射罩与导光板的卡合量 L_1 大一些较好，以免灯管反射罩与导光板之间发生位移后出现卡合引起的漏光。灯管反射罩与导光板之间卡合后的间隙应该越小越好，以减少光源的光线直接从间隙中射出引起漏光。光源离显示屏有效显示区 (Active Area, AA) 尽量大一些，以便在结构上对漏光进行有效的遮蔽。入光侧的反射膜边缘与导光板入光面之间的距离 L_2 不宜过小，以防止因环境温湿度的变化，以及反射膜和导光板之间产生的位置偏移，引起光源的光线直接进入导光板和反射膜之间的缝隙而导致漏光。针对导光板耳部网点需要进行特殊处理。

10.4 模组的力学设计

TFT-LCD 模组要保证有一定的强度，这就涉及材料力学。模组在点灯工



作时产生的热量要及时排放,这就涉及热力学。为了保证模组的合格率与品质,要避免灰尘进入显示区域,这就涉及流体力学。

10.4.1 强度设计

结构设计时,必须要满足产品的耐振动、耐冲击规格。通过进行振动冲击试验以分析破坏的地方,调查破坏的原因,然后根据调查结果进行设计变更。为了尽可能避免设计失误,可以根据已有的经验推测可能发生不良现象的原因,在设计阶段进行补强,以提前解决设计出的产品可能存在的问题。在图 10-48 所示的振动试验中,从模组两端的安装部到中间点,模组的振动幅度依次增大。像 COF 这些容易弯折的部材,如果不断受到冲击力的影响,就容易破损,因此需要固定好显示屏和 PCB 的位置。在图 10-49 所示的冲击试验中,对模组施加冲击力,以模组两端的安装部为支点,模组的受力程度从两边到中心依次增强。如果在两个安装部之间有个别地方强度特别弱,那么在该处的应力就会集中,从而发生变形,所以设计上要避免出现这样强度弱的地方。如果实在需要设计弱强度的地方,那么在构造上就要设法进行补强。

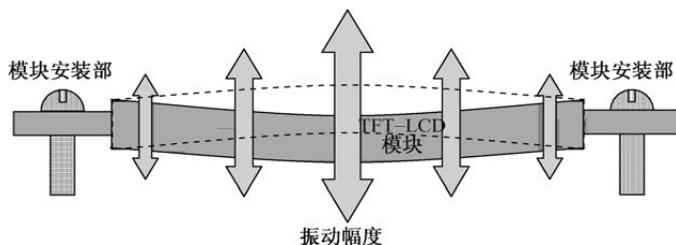


图 10-48 振动试验

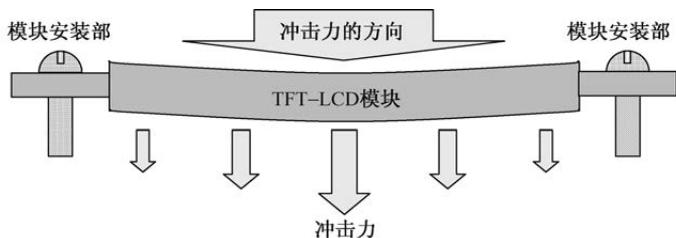


图 10-49 冲击试验

1. 嵌合设计

为了提高模组整体的刚性程度,各个元件必须紧密嵌合。在设计时,尽



量保证模块四周的结构元件用各种方法嵌合在一起。如图 10-50 所示,至少保证模组的前框和背板紧密嵌合,牢牢地包住两者之间的内藏物。

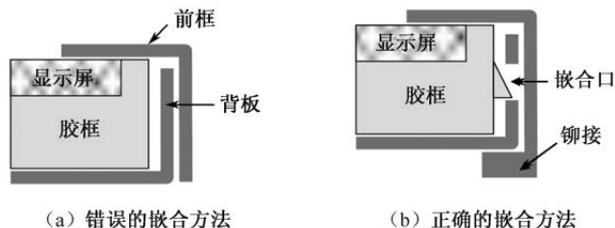


图 10-50 模组嵌合示意图

这种通过嵌合实现补强的具体手段有铆接、螺钉固定、卡扣嵌合、胶带固定。这四种补强方法的实物如图 10-51 所示。

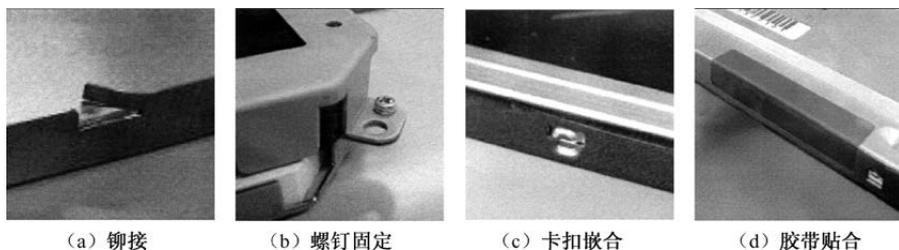


图 10-51 四种补强方法的实物

铆接就是把钣金件的一部分分割出来,在模组组装时,用工具弯折成如图 10-51 (a) 所示的形状。用这种弯折后的铆接可以实现将钣金件和其他元件嵌合在一起。铆接的好处是不会增加金型费用,在增加嵌合部的同时,不会增加元件数目。铆接的缺点是,根据铆接弯折的角度不同,嵌合的强度也就不同。在重复的拆解和组装过程中,铆接的强度会降低。因为铆接处是从钣金上分割出来的,所以留下部分的钣金强度会减弱。需要特别注意的是,在组装部的中间最好不要设计这样的铆接元件。

如图 10-51 (b) 所示,用螺钉固定各种元件是一种非常普遍的固定方法。其优点是,只要操作者把握螺钉的扭矩,就能保证各处的强度均匀一致。而且用螺钉固定,拆解再组装时操作起来更容易,强度变化较小。其缺点是,随着固定点的增加,螺钉元件数和螺母(或螺柱、抽芽)的加工点数也会随之增加,使得成本上升。如果使用不同种类的螺钉,就会增加管理的复杂程



度,而且由于螺钉误插入引起的不良也更易发生。

卡扣嵌合如图 10-51 (c) 所示,通过凹凸相扣来固定各部材的位置,这种方法的优点是会增加元件数,而各个地方嵌合的强度差异较小。缺点是凹部开孔的地方,元件的强度下降,设计时尽量不要在模组组装部的中间设计卡扣。由于各部材之间存在设计公差,卡扣凸起部分的伸出量不能太小。

如图 10-51 (d) 所示的胶带贴合方法是最简单易行的方法。不仅设计起来容易,而且安装者使用后嵌合的强度差异也较小。使用胶带贴合前需要确认胶带黏着力及其耐热性。胶带作为部材之一,会增加部材的成本,同时维修时需要使用新的胶带进行贴合。

2. 模组组装构造设计

模组组装的方式分正面组装和侧面组装两种。正面组装方式的设计如图 10-52 所示。正面组装的优点是构造成本低,设计相对容易;缺点是组装区域占用空间大,模组窄边框设计比较困难。对正面组装的方式,设计上要保证所有元件能捆紧加固。特别是前框和背板要牢牢固定在一起,以保证二者之间的内藏物不松动。具体做法如图 10-52 (b) 所示。如图 10-52 (a) 所示的结构容易引起内藏物在使用中松动。

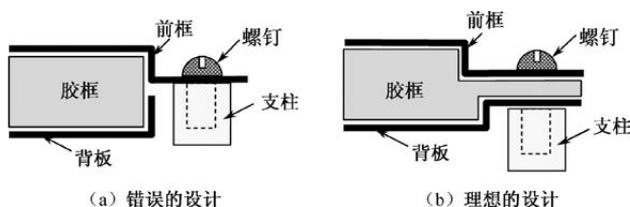


图 10-52 正面组装方式的设计

正面组装的模组周边补强设计如图 10-53 所示。正面组装时,如果像图 10-53 (a) 所示那样只在固定位置处进行简单的台阶弯折,则组装区域周边的强度就容易变弱,一般常用如图 10-53 (b) 所示的拉伸等方式进行补强。

侧面组装的结构设计如图 10-54 所示。侧面组装的优点是组装区域占用空间小,模组窄边框设计比较容易;缺点是需要进行内置螺母和切削螺纹的加工,成本较高。进行侧面组装的结构设计时,如图 10-53 (b) 所示,尽可能地把所有相关部材捆绑在一起,避免像 9-54 (a) 那样存在无法固定的部材。

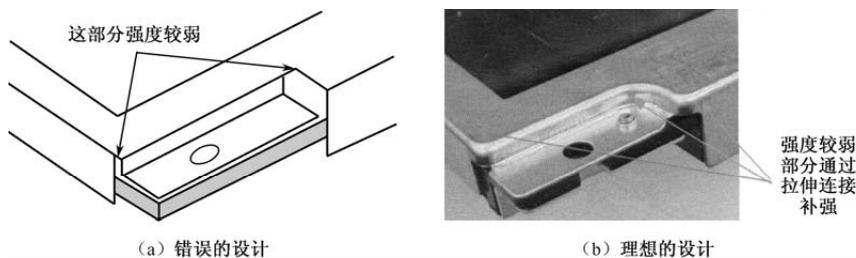


图 10-53 正面组装的模组周边补强设计

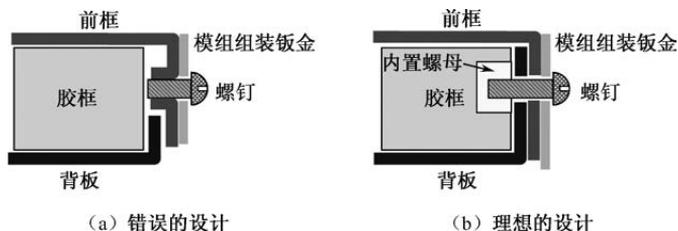


图 10-54 侧面组装的结构设计

3. 补强设计

对于模组结构中强度弱的地方需要进行补强设计，主要使用的补强方法有拉伸、加强筋、折边、卷边、三角补强等。

拉伸补强设计如图 10-55 所示。在钣金开口的角部，以及存在间隙、切痕的地方，用拉伸方法连起来，实现钣金补强的目的。如图 10-55 (a) 所示，在箭头所指的地方存在切痕，虚线所标注的区域强度低，易弯曲。采用拉伸补强处理后，如图 10-55 (b) 所示，切痕开口被连起来，就像做了倒角处理，使这里的钣金强度得以加强。设计拉伸的凸出量或倒角的内径尺寸时，要保证加工成型上的工艺能力，因为材质的延伸性、装置能力等对不同的制造商而言是不一样的。设计者需要及时整合制造商的有关工艺能力的信息，并在协议上明确各方的要求。

加强筋补强方法如图 10-56 所示，在钣金上设计一个长条状凹槽可以起到增加边上虚线所示部分的钣金强度。加强筋的压入量越大，这个凹槽就越深，凹槽四周斜边也就更容易变形。为了避免加强筋在加工时出现变形，基本对策有三个；第一，加大凹槽四周斜边的倾斜角度，使斜边变缓；第二，切除加强筋长度方向上的斜边；第三，减小凹槽的深度。

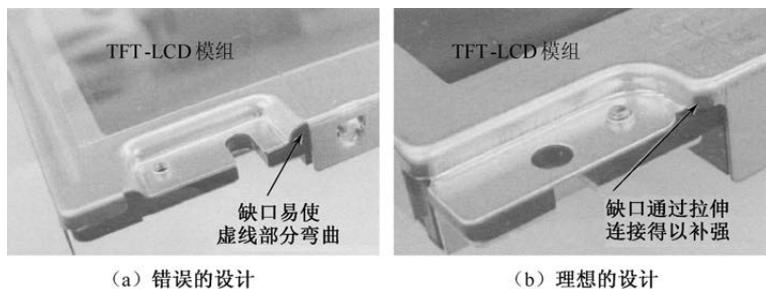


图 10-55 拉伸补强设计



图 10-56 加强筋补强方法

折边补强和卷边补强如图 10-57 所示。折边补强和卷边补强都是通过对钣金的边进行处理来提升钣金的强度的。如图 10-57 (a) 所示, 折边补强就是把钣金的边翻折过来加工而成。如图 10-57 (b) 所示, 卷边补强就是把钣金的边卷成类似圆形的圈。折边补强和卷边补强两种处理方法除起到补强的作用外, 还可以去除钣金锋利的边和毛刺, 避免这些锋利的边划伤 COF、FPC 等柔性元件。为了获得折边补强或卷边补强效果, 需要增加钣金的加工工序, 因此金属模型费用和加工费用都会随之增加。

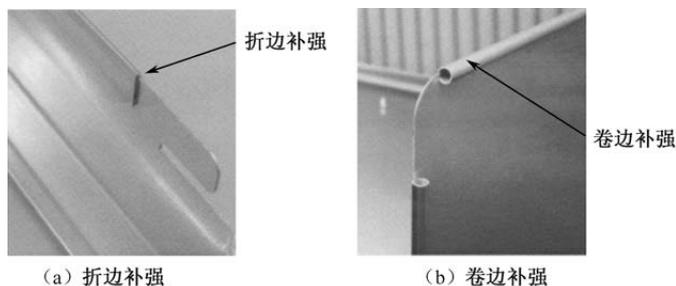


图 10-57 折边补强和卷边补强



三角补强如图 10-58 所示，主要用在钣金需要分段弯折的地方。如图 10-58 (a) 所示，在模组组装钣金下弯的地方，如果没有进行三角补强，一旦以虚线所指的路径用力，下弯处就很可能发生进一步弯曲，从而影响模组组装的固定效果。如图 10-58 (b) 所示，在下弯处设计一个“V”字形的印痕，可以加强附近弯折处的强度。

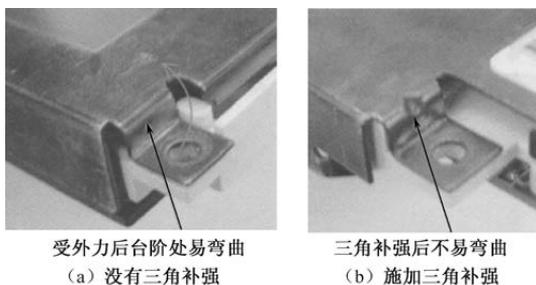


图 10-58 三角补强

10.4.2 散热设计

TFT-LCD 在长时间点灯后会产生很高的热量，若散热不充分就很容易引起品质和寿命的下降。散热设计时，需要确认各元件在受热后可能出现的不良问题。背光源对热信赖性要求比较严格，背光源过热会影响电路元器件的性能、降低发光体的发光效率、使光学膜片产生褶皱现象，从而造成背光源显示不均、在模组老化时产生液晶工作不稳定等现象。对显示屏而言，应务必保证受热后的温度不能超过液晶的清涼点，否则液晶不能正常工作。此外，受热后产生的温度也不能高到引起偏光板，或者引起偏光板黏着材的变形，否则偏光板容易脱落剥离，引起显示不均。

光源中有一部分能量以热的形式释放，随着光源发光功率的提高，散热设计显得尤为重要。散热的三种基本形式是热传导、对流和热辐射。模组各种热源产生的热量，在热设计时，要合理地选择元件材料，及时有效地把热量扩散开。从有效散热的角度考虑，使用金属材料可以快速散热。在金属材料中，尤其以掺入镁的铝合金的传导率更佳。

对于 CCFL 背光源结构的模组，选择侧光式 CCFL 背光源时，要保证背板、导光板和保持橡胶等材料在受热后达到的温度不能超过材料本身的热变形温度。背板的热变形温度因材料等级的不同而不同。PC 材料的热变形温度为 130℃左右，PC/ABS 的热变形温度为 145℃左右，导光板的用 PMMA 热变形温度为 100℃左右。可以通过导光板的外形设计以降低来自光源的热



量对导光板的影响。如图 10-59 所示,在导光板靠近灯管两端高温区域切出一缺口,这样,来自灯管电极处的热量发散模式就由热传导变成热辐射。保持橡胶的主要材料是硅橡胶,其热变形温度在 150°C 左右。选择直下式 CCFL 背光源时,电压驱动上需要用逆变器把直流电转换为交流电,逆变器上的能量损失使得 CCFL 背光源的光利用效率只有 80% 多一点。所以,由于功率问题,使用 CCFL 作为光源功耗比较大。作为重要发热源之一,灯管自身散热不足或散热过多,都会引起灯管亮度或使用寿命的下降。所以,在散热设计时必须考虑使灯管在最佳的状态下工作。

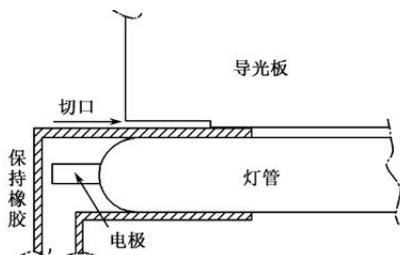


图 10-59 导光板的散热设计

对于 LED 背光源结构的模组,选择侧光式 LED 背光源时,要求灯条数量减少,灯的功率加大,所以对 LED 灯条的散热要求更高。一般的对策是灯条使用铝基板,灯条组装到背光源上,设计好底部的散热路径,同时做好散热相关的结构设计。图 10-60 给出了单颗 LED 的散热路径:作为发热源的 LED 芯片,产生的热量经过引线框架进入以铝箔(或铜箔)为主体的衬底上,最后经过导热垫片进入周围环境中。此外,LED 封装时可以把散热材料直接封装到内部,达到更好的散热效果。还可以直接制作成 LED 灯的模块,把多个芯片封装在同一个模块下,并相应做散热处理,如使用陶瓷封装。这样,在灯条模块中可以达到最佳的混光效果,功率可以达到 100lm/W 以上。

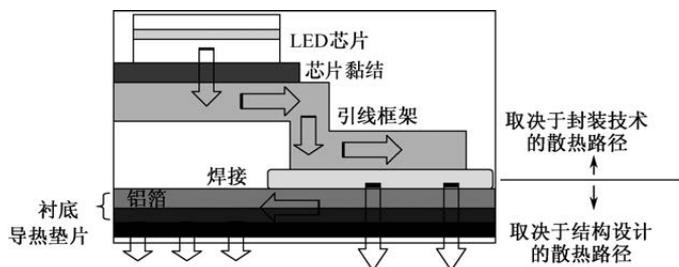


图 10-60 单颗 LED 的散热路径



直下式 LED 背光源多使用中低功率 LED, 以求获得稳定的 LED 电流密度, 并保证光源的均一性。并且, 直下式背光源有一定的混光高度, 对散热也有一定的帮助。通常会在整个 LED 大板上设计相应的散热结构, 对于特别大尺寸的背光源, 还可以在模组背面, 利用导热管、散热片、风扇等结构, 把从导热管传送出来的热分散到装有风扇的散热片上进行散热。在直下式 LED 背光源中, 可以采用 Local Dimming 技术: 背光 LED 的亮度根据图像的明暗进行调节; 显示幕图像中高亮部分的亮度可以达到最大; 同时黑暗部分可以降低亮度, 甚至关闭。该技术在实现最佳对比度的同时, 降低了背光源的功耗。Local Dimming 技术大致分为 0D、1D、2D。Local Dimming 使用前后在能耗上和对比度上的比较如图 10-61 所示。

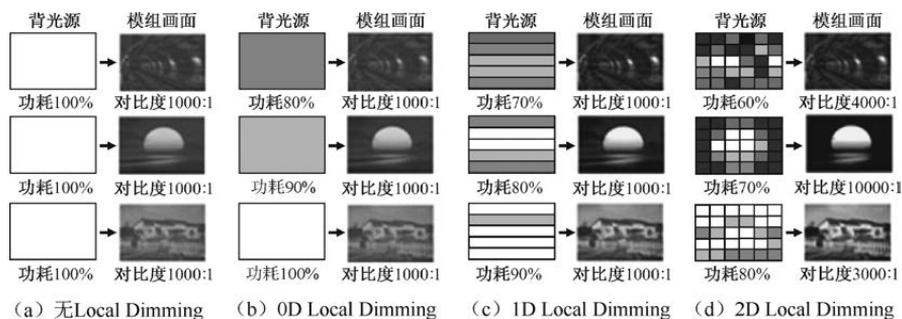


图 10-61 Local Dimming 使用前后在能耗上和对比度上的比较

作为散热设计的一个根本对策, 就是提高 LED 灯的发光效率。LED 灯的发光效率越高, 产生的热量就越少。现在 LED 灯的电源驱动效率已经达到 99% 左右, 电源产生的热量很少。

10.4.3 防尘设计

散热设计的一个重要对策是采用开放式的结构, 但是 TFT-LCD 在输送过程中, 或者在使用过程中, 一旦有尘埃等异物进入模组内部就可能出现显示不良的问题。防尘设计的重要对策是采用封闭式的结构。

防尘设计的要求是在尘埃评价实验中不能有尘埃进入模组内部。尘埃评价实验在尘埃实验腔体内进行。在腔体内, 把一定量的实验用尘埃进行搅拌, 创造出评价实验用的环境, 在这个充满一定量尘埃的环境中进行规定时间内的模组点灯。实验结束后, 拿出模组在正常环境中点灯, 如果显示中发现有尘埃进入, 则模组的防尘设计就不合格。防尘设计必须保证尘埃实验时没有



尘埃进入模组。

尘埃进入模组后,最容易在点灯显示时被发现的地方是显示屏背面、光学膜片表面或光学膜片之间,这些地方的尘埃也最容易影响显示品质。防尘设计时必须在这些地方进行设计对策。图 10-62 给出了防尘设计对策前后的模组局部结构。在图 10-62 (a) 中,模组上方的尘埃通过路线①进入显示屏背面或光学膜片上,模组下方的尘埃通过路线②进入显示屏背面或光学膜片上,尘埃进入后就会出现显示不均。通过图 10-62 (b) 所示的对策,可以有效防止外界的尘埃进入模组;对路径①,通过在显示屏和胶框之间设计软衬垫来阻断尘埃的进入。对路径②,通过把路径四周的相关元件间隙做窄来阻断尘埃的进入。

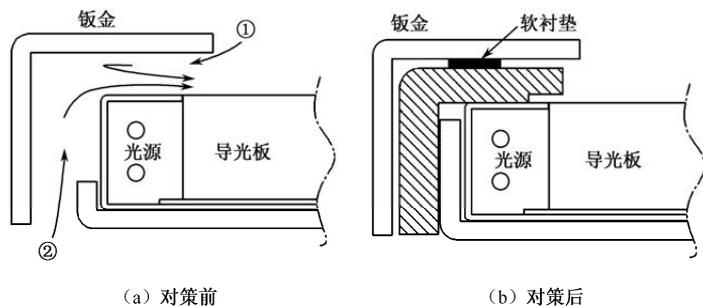


图 10-62 防尘设计对策前后的模组局部结构

10.5 模组的电学设计

TFT-LCD 工作时带电的地方主要有两个:一个是 PCB 基板上的驱动电路;另一个是背光源的引线。PCB 基板上的驱动电路的相关的电学设计是 EMI 设计,背光源引线的电学设计是绝缘耐压设计。

10.5.1 EMI 设计

EMI 是发生电学干扰的根源,在进行信号处理基板的设计时,要进行充分的电气设计对策。仅靠结构的对策不但会增加元件数,从而增加材料成本,并且还不能完全抑制电学干扰。在基板设计上不能完全取消电学干扰的情况下,再实施结构设计来预防电学干扰。

结构上用 EMI 对策的方法主要是用金属屏蔽罩罩住基板,或者用屏蔽条屏蔽外界的电学干扰对基板的影响。PCB 基板的屏蔽罩设计如图 10-63



所示。何时采用这种结构取决于 EMI 测定的结果。为防止屏蔽基板的金属屏蔽罩出现松动,形成接触电阻,可以用螺钉或接触片等在多个地方进行连接。

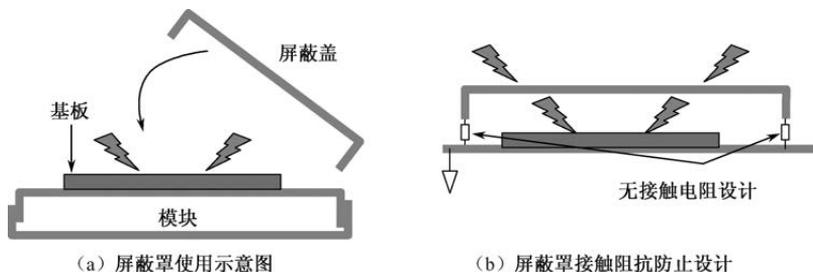


图 10-63 PCB 基板的屏蔽罩设计

此外,把信号基板上的信号接地(S-GND)和钣金上的板接地(F-GND)连接起来也可以降低漏到外部的电学干扰。需要注意的是,把 S-GND 和 F-GND 连接起来也有可能增加电学干扰,具体操作要根据 EMI 测定的结果来决定是采用 S-GND 与 F-GND 连接的结构,还是非连接的结构。基板和钣金的短路、断路设计如图 10-64 所示。基板和钣金用螺钉固定时,在基板的螺钉孔 PAD 和基板内的接地图形之间设计一个断点,接入 0Ω 的电阻就可以使基板和钣金的地点位连接起来,否则两者就处于断路状态。

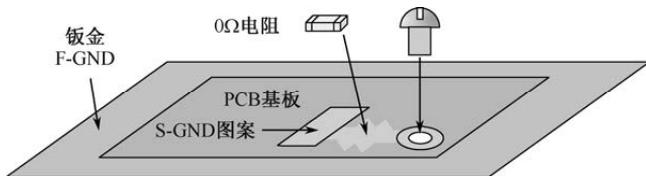


图 10-64 基板和钣金的短路、断路设计

如果基板的附近存在钣金元件,那么就需要在基板上尽可能地设计一些 S-GND 的 PAD。基板和附近钣金元件之间的 EMI 设计如图 10-65 所示,必要时在这些 PAD 上设计接触片或导电海绵等,使基板和钣金短路。在基板与钣金相对的钣金表面对应位置上设计一层绝缘隔离层,用来防止基板的非接地区域和钣金之间的短路。与此同时,还要除去基板上 S-GND 的 PAD 上对应的隔离层。

如果以上这些结构设计对策还不能有效解决 EMI 问题,则可以使用导电胶带加强钣金元件和基板之间的接续。在什么地方设计多少片胶带要根据 EMI 测定的结果来决定。

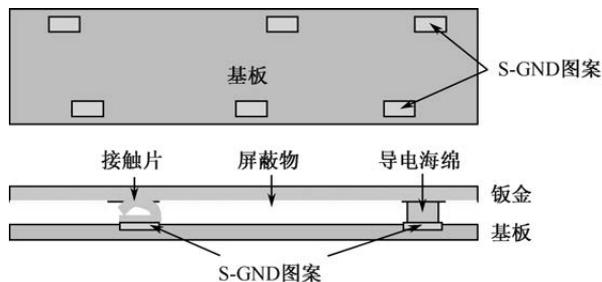


图 10-65 基板和附近钣金元件之间的 EMI 设计

10.5.2 绝缘耐压设计

LED 背光不需要高压驱动, 而 CCFL 需要上千伏的高压驱动, 所以模组的绝缘耐压设计针对的是 CCFL 背光源结构。绝缘耐压设计就是要求在结构设计时必须满足 UL60950-1 对电气绝缘耐压能力的要求, 以及对空间距离、沿面距离和绝缘介质相隔的距离的要求。在设计灯管周围的绝缘耐压能力时, 要明确灯管导电线的最大电压值规格。设计时要注意检验灯管镀镍铜线等高压区域和反射罩的各绝缘元件的安装、设计上的最大移动范围。设计时还要注意检验灯管镀镍铜线等高压区域和导电元件之间的距离, 以及变压器线圈、变压器高压端子和导电元件之间的距离。导电元件主要有金属材质的螺钉和各种金属元件。

10.6 模组的其他设计

与 TFT-LCD 模组整体相关的设计还包括组设计、安全性设计等。

10.6.1 组设计

具有良好组性的结构设计必须考虑的因素包括组装的顺序、简易的组装指示、尽量少的组装工序和组装的安全性。

在设定组装顺序时, 必须要保证组装的效率。有效提升组装效率的结构设计主要是使用螺钉固定, 但是使用螺钉固定的地方不要太多。此外, 还要考虑维修时的拆解顺序。拆解时要优先考虑显示屏从模块上分离出来的容易程度。结构设计还要保证在组装作业时, 不要发生元件的变形和位置偏差。这就要求组装时元件之间不易相互接触。

组装简单、易行可以保证作业者准确地把握组装的信息, 减少作业上的



偏差,降低组装时引起的不良发生率。结构设计时,要保证在一个方向上至少有两处用来固定元件的位置,以稳定产品的状态。例如,在固定基板时,设计卡扣要用凹凸两部分对接。在结构上要避免装反的可能性,这就要尽量避免出现上下左右对称的情况,在外观设计时尽量设计出差异性。结构设计还要保证作业者一看到元件就能容易地辨别出元件的正反面。可以用画线的方式指定条形码和标签的贴附位置,一个元件的组装作业尽量用一种操作方式完成。如果在组装一个元件时,一边按住一边固定,那么操作起来就比较复杂。

通过结构设计来减少组装的工序,可以提高生产效率、降低成本。这就要求设计的元件数不要太多,应尽量在同一个方向上进行作业。在固定元件的位置时,应简单易行,最好统一螺钉的种类、型号和扭矩。此外,作业的检查手段要简单。组装不良时要易于判断,尽量让发生组装不良时通过眼睛就可以直接判断出来。在嵌合操作时,应通过嵌合发生的声响就可以让作业者判断是否出现了组装不良。位置固定结构如图 10-66 所示。

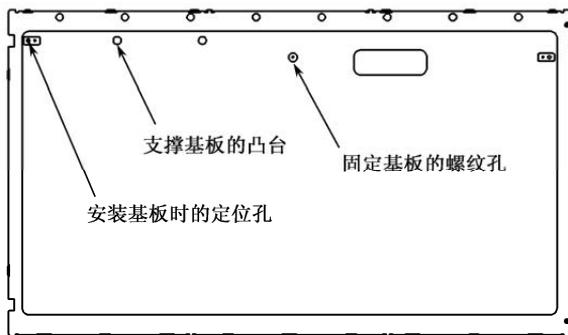


图 10-66 位置固定结构

10.6.2 安全性设计

由于所生产、组装、出售或分配的 TFT-LCD 产品在设计、生产、包装等各环节存在缺陷或警示不足,导致使用或操作该产品的第三者遭受人身伤害或财产损失,其生产商或销售商要依法承担相应的法律责任,也叫产品责任。产品设计者在设计阶段就要考虑产品责任,基于有关安全规格要求进行产品设计,提供消费者所期待的安全等级。这样的设计过程叫作安全性设计。

LCD 模块结构设计要预先申请产品安全测试及认证机构 UL (Underwriters Laboratories Inc.) 的安全认证。UL 安全认证分列名、认可、分级三种, TFT-LCD



模组需要获得如图 10-67 所示的认可和列名两种认证。认可元件服务是测证零组件或非成品, 这些元件将会用在 UL 列名产品中。TFT-LCD 模组设计选材时就要选择满足 UL 安规标准材料, 如根据 UL 标准判定材料难燃性水平来确定材料难燃性水平。此外, 模组工作时的高压区域和导电元件之间的沿面距离和空间距离要满足 UL 安规标准。在选择绝缘层材料, 材料绝缘破坏电压必须满足 UL 绝缘耐力的标准。



图 10-67 UL 安全认证标志

在安全性设计上, 设计者需要决定产品的界限, 认识可能的危险, 评价产品开发的危险。首先通过结构设计排除危险。排除不了时, 应尽量降低产品的危险等级。如果不能避免危险, 就设计专用的保护装置。如果还有危险, 则设计注意或警告的条码, 提醒消费者在使用时加以注意。如果危险等级太高, 就要重新评估产品概念, 甚至放弃产品的开发, 以避免这样的产品流入市场。

通过模组结构设计来提升产品安全性的实施案例如下。

- (1) 不能让模组出现尖角或锋利的边。
- (2) 除去前框外形上的毛刺和锐边。
- (3) 对钣金元件的角部进行倒角。
- (4) COF、信号基板、逆变器基板等电气元件和金属元件之间要做好绝缘设计。接地设计部分不在考虑范围之内。绝缘范围要考虑设计尺寸和元件实装尺寸的差异, 也要考虑安装时可能引起的位置偏差。
- (5) 在模组组装和评价时, 在敲击模组外形时, 或者用手拿模组时, 保证不会发生模组破损或短路等不良。
- (6) 灯管高压区域、变压器、高压电容要用保护罩隔离起来, 以避免作业者接触到这些危险元件。
- (7) 用线条绑定导电线, 或者固定导电线时, 要避免刮伤导电线上的绝缘保护层, 特别是要避免导电线接触钣金元件的边。
- (8) 结构设计上要避免导电线靠近安装孔或出现局部弯折的构造。



本章参考文献

- [1] Hsia S C , Kuo J M . Cost Effective Design and Implementation of Scanning-Based LED Backlight for LCD Module[J]. IEEE Transactions on Consumer Electronics, 2010, 56(4):2037-2042.
- [2] Lin C H , Wang C M , Hung M H , et al. Reducing the Parasitic Capacitance Effect in LCD Panel for Backlight Module Based on Primary-Side Control and DPLL Technique[J]. IEEE Transactions on Industrial Electronics, 2009, 56(8):2918-2922.
- [3] Cai H , Zhu F , Wu Q , et al. Heuristic hybrid genetic algorithm based shape matching approach for the pose detection of backlight units in LCD module assembly[J]. The International Journal of Advanced Manufacturing Technology, 2016,87(4):3437-344.
- [4] Li C J , Fang Y C , Chu W T , et al. Optimization of Light Guide Plate with Microstructures for Extra Light Modern Backlight Module[J]. Japanese Journal of Applied Physics, 2008, 47(8):6683-6687.
- [5] Li Y , Chu P , Liu J , et al. A Novel Partitioned Light Guide Backlight LCD for Mobile Devices and Local Dimming Method With Nonuniform Backlight Compensation[J]. Journal of Display Technology, 2014, 10(4):321-328.
- [6] Watanabe Y . Design considerations for a CCFL and its surroundings[J]. Journal of the Society for Information Display, 1999, 7(3):171-176.
- [7] Jang C S , Choi J C , Park J H , et al. An intra interface of flat panel displays for high-end TV applications[J]. IEEE Transactions on Consumer Electronics, 2008, 54(3):1447-1452.
- [8] Kälil Käläntär, Matsumoto S , Katoh T , et al. Backlight unit with double-surface light emission using a single micro-structured lightguide plate[J]. Journal of the Society for Information Display, 2004, 12(4):379-387.
- [9] Chen S L , Tsai H J . A Novel Adaptive Local Dimming Backlight Control Chip Design Based on Gaussian Distribution for Liquid Crystal Displays[J]. Journal of Display Technology, 2016, 12(12):1494-1505.
- [10] Lee J H , Lee H S , Lee B K , et al. Simple liquid crystal display backlight unit comprising only a single-sheet micropatterned polydimethylsiloxane (PDMS) light-guide plate[J]. Optics Letters, 2007, 32(18):2665-2667.
- [11] Choi J , Hahn K S , Seo H , et al. Design, analysis, and optimization of LCD backlight unit using ray tracing simulation.[J]. Lecture Notes in Computer Science, 2004, 3045:837-846.



- [12] Huang M H , Tsai Y C , Chen K H . Energy-Recycling (ER) Technique for a Direct-Lit Intelligent Power Management Backlight Unit (BLU)[J]. IEEE Transactions on Power Electronics, 2010, 25(10):2588-2598.
- [13] Gun-Wook Y , Seok-Won B , Yong-Bok L , et al. Edge-lit LCD backlight unit for 2D local dimming[J]. Optics Express, 2018, 26(16): 20802-20812.
- [14] Chao P C , Shen C Y , Chiu C W , et al. A novel lens cap designed for the RGB LEDs installed in an ultra-thin and directly lit backlight unit of large-sized LCD TVs[J]. Journal of the Society for Information Display, 2012, 16(2):317-327.
- [15] Withnall R , Silver J , Catherall C , et al. Small particle size Lanthanum Cerium Terbium Phosphate (LAP) and Yttrium Europium Oxide (YEO) phosphors for CCFL backlight units in LCD displays[J]. Sid Symposium Digest of Technical Papers, 2012, 39(1):1663-1666.
- [16] Choi D Y , Song B C . Power-constrained Image Enhancement Using Multiband Processing for TFT LCD Devices with Edge LED Backlight Unit[J]. IEEE Transactions on Circuits and Systems for Video Technology, 2017, 28(6):1445-1456.
- [17] Jung S S . Local Dimming Design and Optimization for Edge-Type LED Backlight Unit[J]. Sid Symposium Digest of Technical Papers, 2012, 42(1):1430-1432.
- [18] Deng Yi, Bu Zhan-chang, Zheng Xiao-pan, et al. Design of Low Power Consumption Backlight Unit for CCFL LCD TV[J]. Chinese Journal of Liquid Crystals & Displays, 2011, 26(4):480-485.
- [19] Chen L X , Kang C T . A New Method for Hot-Spot and Mura Quantification and Evaluation in LCD Backlight Units and Panel[J]. Sid Symposium Digest of Technical Papers, 2012, 43(1):50-52.
- [20] Chao C P , Tsai C H , Li J D , et al. Optimizing angular placements of the LEDs in a LCD backlight module for maximizing optical efficiency[J]. Microsystem Technologies, 2013, 19(9-10):1669-1678.
- [21] Park G J , Kim Y G , Yi J H , et al. Enhancement of the Optical Performance by Optimization of Optical Sheets in Direct-illumination LCD Backlight[J]. Journal of the Optical Society of Korea, 2009, 13(1):152-157.
- [22] Ha J , Paek J , Jang T , et al. A New Cost-Effective Optical Plate for High Performance LCD-TVs[J]. Sid Symposium Digest of Technical Papers, 2007, 38(1):46-49.
- [23] Lin M H , Chen Y K , Kuo W C , et al. Investigation of Optical Films Ripple Phenomenon in TFT-LCD Module by Numerical Computing[J]. SID Symposium Digest of Technical Papers, 2007, 38(1):457-460.



- [24] Hsieh H M , Huang K F . Discussion on Acoustic Noise of LCD Module[J]. SID Symposium Digest of Technical Papers, 2008, 39(1):1637-1640.
- [25] Fang Y C , Cheng D L , Huang J W . Optical Design of External Illuminance for Display Backlight Module[J]. Journal of Display Technology, 2015, 11(12):979-986.
- [26] Fujisawa K , Onishi I , Fujiwara Y . Edge-Light Backlight Unit Using Optically Patterned Film with Plural Light-Emitting Diodes Placed on Side as Light Source[J]. Japanese Journal of Applied Physics, 2007, 46(No. 38):L933-L935.
- [27] Lin C F , Fang Y B , Yang P H . Optimized MicroPrism Diffusion Film for Slim-Type Bottom-Lit Backlight Units[J]. Journal of Display Technology, 2011, 7(1):3-9.
- [28] Chang, Jee-Gong. Dot-pattern design of a light guide in an edge-lit backlight using a regional partition approach[J]. Optical Engineering, 2007, 46(4):043002.
- [29] Pan J W , Fan C W . High luminance hybrid light guide plate for backlight module application[J]. Optics Express, 2011, 19(21):20079-20087.
- [30] Cho S I , Kang S J , Kim Y H . Image Quality-Aware Backlight Dimming With Color and Detail Enhancement Techniques[J]. Journal of Display Technology, 2013, 9(2):112-121.
- [31] D. Huang , M. Lin, Y. Liao, et al. Evaluating heat dissipation in edge-lit LED backlight module using Taguchi method[C]. 2014 Symposium on Design, Test, Integration and Packaging of Mems/moems(DTZIP), Cannes, 2014.
- [32] Wang Y , Cen J , Cao W , et al. Thermal performance of direct illumination high-power LED backlight units with different assembling structures[J]. Heat and Mass Transfer, 2017, 53(5):1619-1630.
- [33] Chu C Y , Pan M C . Effective thermal emission on TFT-LCD TV panels for improving image quality[J]. Advances in Engineering Software, 2010, 41(2):130-140.
- [34] Chen C F , Lu L M . The Optimization of Directly-Under-Light Type Backlight Module Structure for Brightness Uniformity[J]. Key Engineering Materials, 2008, 364-366:166-171.
- [35] Hwang J H , Shin D M , Gong D W , et al. Enhancement of Brightness and Uniformity by LED Backlight Using a Total Internal Reflection (TIR) Lens[J]. Sid Symposium Digest of Technical Papers, 2012, 39(1):1645-1647.
- [36] Park Y E , Kim H S , Yoon S H , et al. Characteristics of Low-Pressure Cold Cathode Fluorescent Lamp for Brightness Uniformity[J]. SID Symposium Digest of Technical Papers, 2008, 39(1):1648-1650.
- [37] West R S , Konijn H , Sillevs-Smitt W , et al. High Brightness Direct LED Backlight for LCD-TV[J]. SID Symposium Digest of Technical Papers, 2003, 34(1):1262-1265.



- [38] Ching - Cherng Sun, Moreno I , Shih - Hsun Chung, et al. Brightness management in a direct LED backlight for LCD TVs[J]. Journal of the Society for Information Display, 2008, 16.
- [39] Ching - Cherng Sun, Moreno I , Shih - Hsun Chung, et al. Brightness management in a direct LED backlight for LCD TVs[J]. Journal of the Society for Information Display, 2008, 16(4):519-526.
- [40] Xie B , Hu R , Chen Q , et al. Design of a brightness-enhancement-film-adaptive freeform lens to enhance overall performance in direct-lit light-emitting diode backlighting[J]. Applied Optics, 2015, 54(17):5542.
- [41] Pan J W , Fan C W . High luminance hybrid light guide plate for backlight module application[J]. Optics Express, 2011, 19(21):20079-20087.
- [42] Li C J , Fang Y C , Chu W T , et al. Design of a prism light-guide plate for an LCD backlight module[J]. Journal of the Society for Information Display, 2008, 16(4):545-550.



高品质和低成本设计

高品质设计的目的是在满足基本光学规格的基础上，提升显示画质，特别是改善特殊画面下的画质。低成本设计的目的是在降低材料和备品备件成本的基础上，提高产能与合格率。

11.1 面向光学规格的高品质设计

亮度、对比度、响应速度、视野角是 TFT-LCD 最基本的四项光学规格，是高品质设计需要面对的基本内容。其中的视野角取决于显示模式或光学补偿膜的使用，设计相对简单。

11.1.1 高亮度设计

TFT-LCD 的亮度是背光源亮度和显示屏透光率的乘积。增加背光源亮度不仅增加成本，还会因为背光源温度的上升带来许多品质和信赖性问题。提高亮度的根本对策是提高显示屏的透光率，包括提升像素开口率、液晶透过效率、偏光板透光率、CF 透光率等。高亮度设计需要有效平衡影响透光率的各个参数之间的关系，最终确定透光率的值。

图 11-1 给出了透光率与其他特性之间的关系。制约透光率提升的因素可以粗略地归纳为品质和成本两大方面。如图 11-1 所示，高品质产品的 PPI 值一般较大，像素开口率较低。为了提高 TFT-LCD 的色彩再现能力，CF 的色域要大，通过 CF 对策提升色域会造成 CF 透光率下降。同样，CF 和偏光板的对比度与透光率也是矛盾的。在设计上，为了获得低闪烁、低串扰的高品质产品，需要提高像素配线的宽度来降低配线的阻抗，从而降低像素开口率，进而降低透光率。不同的显示模式，透光率水平不同。低透光率的



保守设计, 照顾了合格率, 但会增加材料成本, 如使用 DBEF 等增加亮度的材料措施。

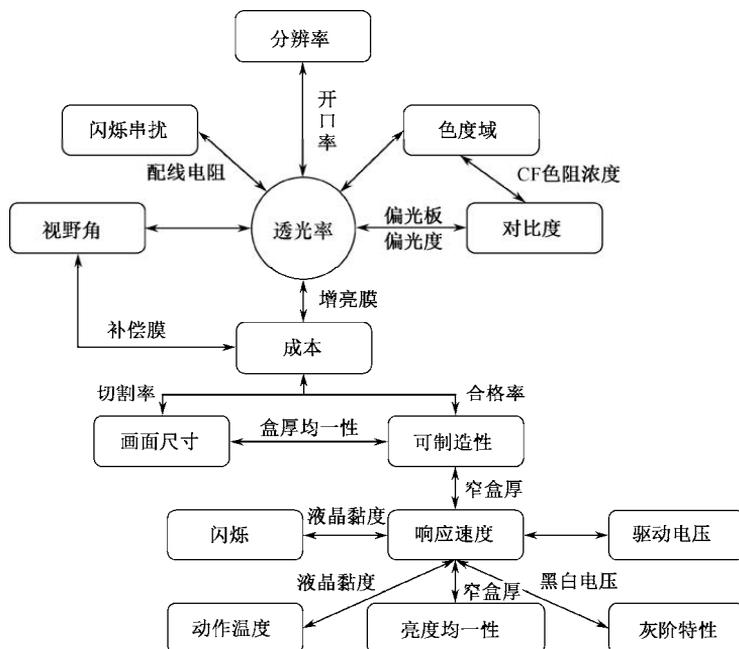


图 11-1 透光率与其他特性之间的关系

在复杂的透光率制约因素中, 表 11-1 以 TN 显示模式为例, 列举了部分透光率设计对策及可能带来的不良影响。只有全面把握透光率相关的因素, 才能设计出理想的 TFT-LCD 产品。

表 11-1 部分透光率设计对策及可能带来的不良影响

设计对策	制约因素	不良影响
配线的 细线化	配线时间常数变化, 写入不足	纵向串扰, 亮度均一性恶化
	配线时间常数变化, 面内 DC 恶化	闪烁, 残像和信赖性恶化
配线的 厚膜化	配线段差增加	摩擦 Mura, 对比度低下
	成膜时的玻璃应力增加	断线不良恶化 (断线交叉部)
	成膜节拍变慢	破碎不良, 搬送问题
电容 面积缩小	存储电容变小	成本增加, 配线精度恶化
	不同灰阶的液晶电容变化增加	Mura、闪烁、信赖性恶化
	馈通电压增加	响应速度、残像和信赖性恶化
		面内 DC 增加, 闪烁, 信赖性



(续表)

设计对策	制约因素	不良影响
G 遮光线的 消减	光漏控制余量减少	纵向串扰
	D-PI 间距离减少	纵向串扰, 向错
CF 高透率化	各色的透光率波长带域增宽	色度域减少
偏光板 透光率提高	偏光度下降	对比度降低, 视野角特性恶化
	偏光度的面内差异变大	延伸 Mura 恶化

11.1.2 高对比度设计

TFT-LCD 的对比度规格是在暗室中测量的, 规格值比 CRT、PDP、OLED 等主动发光显示产品的都低。但是, TFT-LCD 的真实使用环境具有一定的亮度, 如在客厅看电视时的环境亮度为 300lx 左右。当存在周围环境亮度时, CRT 和 PDP 会由于表面反射, 以及荧光体在外界光诱导下的发光, 导致对比度下降; OLED 会由于金属电极的反射导致对比度下降。TFT-LCD 虽然也会在外界光影响下, 导致对比度下降, 但是下降的程度没有 CRT、PDP、OLED 大。通常, 在 300lx 以上周围环境光影响下, 这些显示器的对比度相当。除环境亮度外, 观看距离越远, 或者视角越大, 都可导致实际的对比度越小。对比度越高, 能够获得的画面层次感和视觉感受就越强, 所以需要设计高对比度 TFT-LCD。根据测量方法的不同, 对比度分为静态对比度和动态对比度。

1. 静态对比度

静态对比度就是相关产品规格书中的对比度, 可以通过降低黑态亮度和提高白态亮度来提高对比度。降低黑态亮度对提高对比度的贡献远比提高白态亮度明显。

图 11-2 给出了 TFT-LCD 中对比度保证因素和下降因素。保证对比度的因素有背光源光学膜片的聚光、偏光板的基本对比度、TFT 基板的金属遮光设计、CF 基板的 BM 遮光设计、使用光学补偿膜后的视角范围内的对比度上升、CF 侧偏光板的表面处理 (AG 或 AC) 等。导致对比度下降的因素有偏光板的光散乱、TFT 基板配线台阶处的漏光、液晶材料的光散乱、CF 基板角段差处的漏光、玻璃基板平坦性差异引起的相位差等。不同的影响因素, 影响对比度的机理及相应的设计对策不同。

提高对比度的首要工作是在设计时选择具有合适对比度的光路相关材料。TFT-LCD 的对比度主要由 CF 对比度、偏光板对比度等决定, 所以开发单体对比度高的 CF 材料、偏光板材料是提升对比度的主要途径。此外, 在



设计上控制各种可能引起漏光的因素,降低黑态亮度也是一个重要对策。

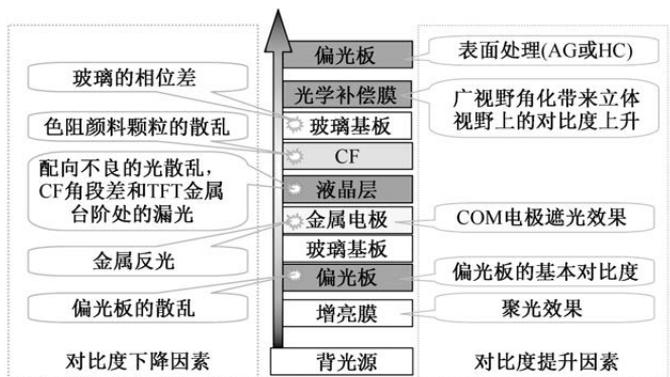


图 11-2 TFT-LCD 中对对比度保证因素和下降因素

液晶材料的光散乱涉及液晶材料的配向,包括液晶材料的配向秩序和配向膜表面液晶的配向方位。受液晶材料的种类、配向处理方式、温度等的影响,液晶材料的配向秩序有所偏差,从而引起液晶配向局部不良,影响液晶对背光的控制能力,导致液晶出现光的散乱。影响配向膜表面液晶配向方位的因素有驱动电压、摩擦角度、补偿膜有无、台阶等,引起的配向不良也会导致液晶出现光的散射。对于和配向相关的液晶光散乱,相应的设计对策就是选择黏性大的液晶材料、确定合理的配向工艺参数、降低驱动电压、改善 TFT 侧和 CF 侧的表面平坦性、使用补偿膜等。

其他材料和其他区域的光散乱也会降低 TFT-LCD 的对比度。CF 引起的光散乱,主要是由于颜料的光散射导致偏光状态发生变化,即消偏性大。CF 颜料粒子越细,分散程度就越高,光散射程度就越小。偏光板引起的光散乱,也会引起消偏性。其对策就是进行偏光板表面处理,如抗眩 (Anti glare, AG) 处理、硬度 (Hard Coat, HC) 处理等。电极边缘的光散射,是台阶配向不良或寄生电场作用下的结果。此外,玻璃的歪曲等非平坦因素导致的双折射,也会降低对比度。所以,需要控制好玻璃的外观和光学规格。

针对影响对比度的各个因素进行设计对策时,还需要注意可能引起的不良后果。表 11-2 罗列了对比度提升对策及制约因素和后果。

2. 动态对比度

动态对比度的对策目标是通过降低黑态亮度提高对比度,TFT-LCD 的画



面对比度可以得到几个量级的提高，从而可以提升画面的层次感。不同的动态对比度技术，提升对比度的效果不同。无论采用什么样的技术，动态对比度只是一个参考指标，难以作为量化指标进行直接比较。

表 11-2 对比度提升对策及制约因素和后果

设计对策	制约因素	造成的后果
增加黑电压	驱动电压上升	功耗增加、灰阶特性变差、信赖性风险
补偿液晶 相位差	使用补偿膜	成本增加
	补偿膜需要匹配 Δnd	透光率变化
降低彩膜的 光散射	需改善颜料分散度	成本增加
		开发高分散技术
增加偏光板的 偏光度	平行透光率下降	透光率下降

动态对比度的“动态”体现在画面显示时，驱动电压和背光源亮度随之进行相应的变动。一种典型的动态对比度设计理念如图 11-3 所示。TFT-LCD 上显示不同亮度的两个点，A 区显示在 $150\text{cd}/\text{cm}^2$ 的中间灰阶画面，B 区显示在黑灰阶画面。为了提高 AB 区之间的动态对比度，在降低背光源亮度的同时，A 区采用高透光率的 255 灰阶以保证 A 区亮度不变，同时保持 B 区灰阶不变。这样，B 区的黑态亮度更小，AB 区之间的对比度相应地得到提高，AB 两个区域的画面层次感更加明显。

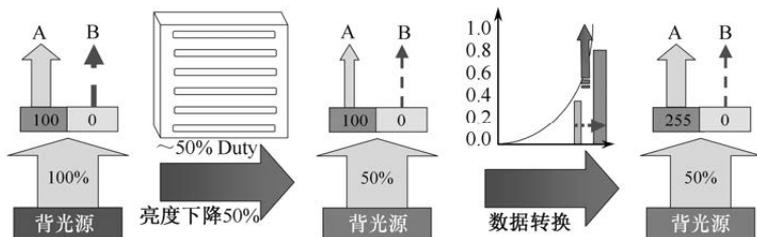


图 11-3 一种典型的动态对比度设计理念

图 11-3 所示的动态对比度设计理念，其关键技术是确定动态灰阶电压，以及背光源亮度与动态灰阶电压的有效搭配。这都需要驱动电路能够进行有效的量化处理。表 11-3 给出了基于图 11-3 的动态对比度量化的分析。

除以上介绍的动态对比度技术外，有的动态对比度技术直接把显示黑灰阶的画面进行背光源定点关断，相应的黑灰阶亮度近似为 0，动态对比度非



常高。无论采用哪种动态对比度技术,在灰阶切换或背光源亮度切换过程中,画面忽明忽暗,体现在显示效果上就是“闪动”。所以,加快亮度调节的速度是动态对比度技术中的一项重要课题。

表 11-3 基于图 11-3 的动态对比度量化分析

背光源 亮度 (cd/cm ²)	A 区 灰阶	灰阶 透光率	A 区 亮度 (cd/cm ²)	B 区 灰阶	灰阶 透光率	B 区 亮度 (cd/cm ²)	AB 区 对比度
6000	100	2.5%	150	0	0.005%	0.3	500
2500	255	6%	150	0	0.005%	0.125	1200

采用直下式分布的 Mini LED 背光源,可实现背光的局部亮度调节。密集分布的 Mini LED,有利于更小范围内的区域调光,从而实现 TFT-LCD 的高精细明暗区,达到高动态范围 (High-Dynamic Range, HDR) 的显示效果。

也可以用液晶盒进行背光源的局部亮度调节。在背光源上方依次叠加一块低分辨率的黑白显示液晶盒与高分辨率的彩色 TFT-LCD 显示屏,形成叠屏结构。黑白液晶盒专注精细调光,呈现高对比度和暗场细节。叠屏结构需要复杂的叠屏控制算法,以实现背光层、控光层和图像层的协同控制。叠屏结构的背光分区数最高可匹配彩色 TFT-LCD 显示屏的每个像素,对比度可达 10 万以上。

11.1.3 高响应速度设计

TFT-LCD 显示动态画面时容易出现模糊现象,形成拖影。动画显示时的模糊程度,是衡量 TFT-LCD 动画性能的一个重要指标。造成动画模糊的根本原因是液晶本身的响应速度慢。此外,液晶动态电容效应引起的多帧充电和 TFT-LCD 的保持型驱动方式都会抑制液晶的响应速度。

1. 液晶响应速度

在黑白灰阶之间的响应速度中, TN 模式最快, VA 模式最慢。TN 模式在黑白灰阶上的快速响应,使 TN 模式适用于文字处理用显示器。VA 模式在黑白灰阶上的慢速响应,使 VA 模式由面控结构取代了线控。IPS 在各灰阶之间的响应速度偏差最小,这是因为平行转动的 IPS 液晶分子,在位置变换时所需的弹性能量对于每一个灰阶而言基本一样。

根据液晶在黑白灰阶之间切换的响应速度公式,响应时间和液晶旋转黏



滞系数 γ_1 、盒厚 d 的平方成正比，与弹性系数 K 、驱动电压 V 的平方成反比。所以，可以通过这些影响因素的设计提升 TFT-LCD 的响应速度。此外，根据液晶动态电容效应，如果液晶电容在像素总电容中的比例过大，则像素电压很难充到目标值。相应的对策就是提高存储电容比，减少液晶动态电容效应对响应速度的影响程度。所有提高液晶响应速度的设计对策，都存在各自的制约因素，如果取值不合理，则很容易造成其他不良后果。表 11-4 列举了提升液晶响应速度的部分设计对策和相关因素之间的折中关系。

表 11-4 提升液晶响应速度的设计对策和相关因素之间的折中关系

设计对策	制约因素	带来的后果
使用低黏度 液晶材料	清亮点 NI 降低	工作温度范围缩小
	使用高极性的材料	信赖性下降
使用高弹性系数 液晶材料	V - T 曲线往高电压方向偏	驱动电压上升
	其他液晶特性的变化	因 Δn 和 $\Delta \epsilon$ 随着变化，选择性低
窄盒厚	液晶盒厚均一性差	亮度均一性恶化
		合格率下降
增加 驱动电压	电压差增加	闪烁、显示不均等加重
	影响配向膜电特性	长期残像、信赖性恶化
提高 存储电容	存储电容面积增加	像素开口率下降
	像素负荷电容增加	串扰、显示不均现象等加重

2. 过驱动

如果 TFT-LCD 主要用作文字编辑类显示器使用，则在设计时应关心的是黑白画面之间切换的响应速度。如果 TFT-LCD 主要用作欣赏动态画面，特别是作为 TV 使用，则提升中间灰阶的响应速度就非常重要。由于中间灰阶画面切换时的驱动电压差值没有黑白灰阶画面切换时的驱动电压差值大，所以中间灰阶之间的响应速度比黑白画面切换时的响应速度要慢。

TN 模式的中间灰阶响应速度比较慢，因为 TN 液晶分子工作时需要克服 K_{11} 、 K_{22} 和 K_{33} 三种弹性能量。VA 模式的液晶分子工作时只需要在接近 90° 的范围内转动，克服 K_{22} 一种弹性能量，所以中间灰阶的响应速度比 TN 模式的快。IPS 模式的液晶分子工作时只需要克服 K_{33} 一种弹性能量，并且液晶分子只在 45° 范围内转动，所以中间灰阶的响应速度比 TN 模式和 VA 模式的都要快。

提升中间灰阶的响应速度，一般采用过驱动（Overdrive）技术。因为



TFT-LCD 充放电是定电荷写入的,所以可以预先在正极性写入时施加一个更高的电压,或者在负极性写入时施加一个更低的电压。图 11-4 给出了过驱动电压和亮度关系,画面从黑方向的灰阶转到白方向的灰阶时,通过施加更高的过冲电压(或更低的下冲电压)来补偿一帧驱动难以达到的透过光;当画面从白方向的灰阶转到黑方向的灰阶时,通过施加更低的下冲电压(或更高的过冲电压)来补偿一帧驱动难以达到的透过光。

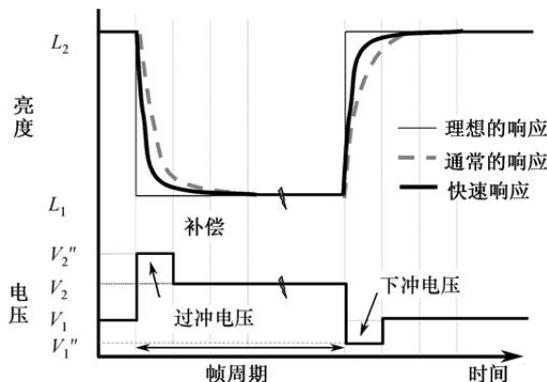


图 11-4 过驱动电压和亮度关系

过驱动采用的电压会比原来的驱动电压高或低 10%~20%。因为,液晶的响应速度和驱动电压的平方成正比,所以过驱动技术对提升中间灰阶的液晶响应速度具有明显的效果。过驱动技术不会破坏透光率的灰阶依存性。VA 模式在使用过驱动技术后,对响应速度的提升效果最明显。

3. 近似脉冲型驱动技术

使用过驱动技术,并不能彻底解决 TFT-LCD 的动画模糊感。TFT-LCD 的尺寸越大,动态画面的切换动作就越大,人眼感觉到的动画模糊感就越明显。TFT-LCD 动画显示时产生模糊感,其根源在于液晶的保持型发光模式。图 11-5 给出了 TFT-LCD 保持型发光模式出现动画模糊的原理。由于人眼观察动态画面时,画面边缘位置切换速度跟不上,因此会形成双边缘,造成视网膜上留下残像,视觉效果就是画面模糊的拖影。如果采用像 PDP 那样的由荧光体一点一点瞬间依次发光的脉冲型发光模式,则可以有效解决拖影问题。图 11-6 给出了 PDP 脉冲型发光模式的概念图。虽然在 TFT-LCD 中采用完全的脉冲型驱动是不可能的,但是可以采用近似脉冲型的驱动技术。

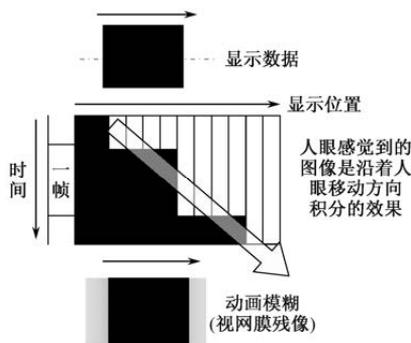


图 11-5 TFT-LCD 保持型发光模式出现动画模糊的原理

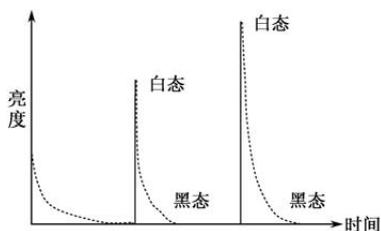


图 11-6 PDP 脉冲型发光模式的概念图

改善动画性能的脉冲型驱动技术如图 11-7 所示。插黑 (Black Insert) 技术和背光源点灭 (Blinking B/L) 技术可以有效地把 TFT-LCD 的保持型驱动方式转为准脉冲型驱动方式。何时进行黑画面插入, 何时进行背光源点灭可以通过测量动态画面响应时间 (Motion Picture Response Time, MPRT), 根据显示效果进行确定。通常, 用 $\frac{1}{2}$ 帧的时间进行黑画面插入或背光源点灭可以满足人眼的视觉需求。

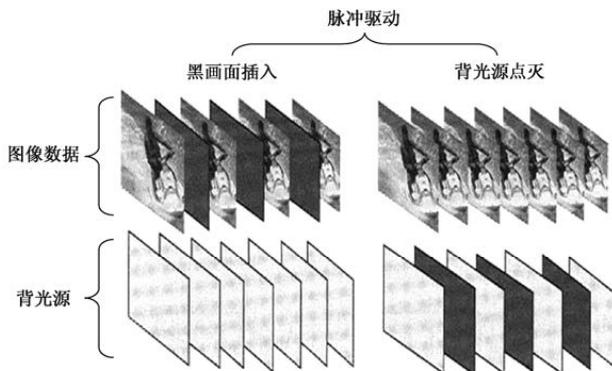


图 11-7 改善动画性能的脉冲型驱动技术



插黑技术有多种具体实现方法,最基础的方法是在前 $\frac{1}{2}$ 帧显示正常画面,后 $\frac{1}{2}$ 帧显示全黑画面。这种方法缩短了液晶的保持时间,也降低了液晶的透光率,导致亮度下降。采用图 11-8 所示的插黑的亮度保持方法可以在插黑后保持 TFT-LCD 的亮度不下降。具体而言,就是先用后 $\frac{1}{2}$ 帧输入补偿后的高亮度画面,而保持前 $\frac{1}{2}$ 帧显示黑画面;等后 $\frac{1}{2}$ 帧饱和后再启动前 $\frac{1}{2}$ 帧,输入需要的灰阶,从而在保持画面整体亮度的同时,实现脉冲型驱动发光。无论采用什么方法实现插黑,都要对应 TFT-LCD 倍频驱动,这对像素写入能力的要求很高。

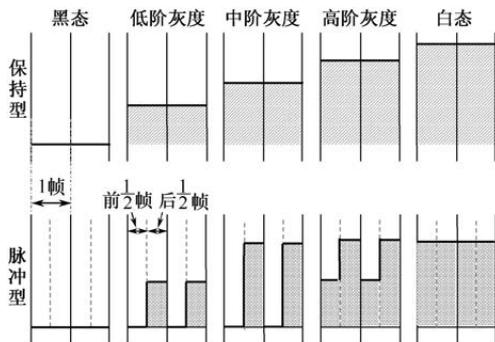


图 11-8 插黑的亮度保持方法

采用背光源点灭技术不需要倍频驱动。其原理就是像素在一帧时间内始终保持同一个亮度的画面,在后 $\frac{1}{2}$ 帧时间内熄灭背光源,从整体上看就类似最基础的插黑技术所实现的效果。该技术虽然不需要倍频技术,但是会造成亮度下降,而且对背光源的点灯驱动及发光体布局提出了很高的要求。

11.2 面向特殊画质的高品质设计

闪烁、串扰、显示不均等品质项目没有相应的规格指标,但在特定的显示画面下,会严重影响显示品质。高品质设计需要在产品设计时,面向特殊的画质要求,对这些项目进行有效对策。

11.2.1 闪烁机理与设计对策

如图 11-9 所示的正负极性驱动下像素电压和相关的亮度关系体现了闪烁的



机理。其中，黑方格表示像素电压的大小，白方格表示亮度大小。实际工作时，正负极性的像素电压绝对值并不完全对称，所以每帧画面的亮度都会有周期性的高低变化，反应在视觉上就是闪烁。TFT-LCD 正常显示的画面，使用能够实现相邻像素极性相反的驱动方式，所以很难看到闪烁。如图 11-10 (a) 所示的正常画面下的闪烁效果，由于采用点反转驱动方式，因此不同极性的像素亮度可以进行空间平均化，使整个画面不易看到闪烁。如图 11-10 (b) 所示的市松画面（用 PowerPoint 画一整面的绿色图形）下的闪烁效果，由于画面的驱动电压只有一种极性，因此整个画面的亮度不能实现空间平均化，闪烁严重。由此可见，正是正负极性的像素电压差异，形成了不同的液晶透光率，引起了画面亮度明暗交替，从而导致闪烁。引起正负极性像素电压差异的根本原因主要有两个：馈通电压 V_{ft} 和像素漏电流。下面针对 TN 模式，具体说明形成闪烁的机理与相应的设计对策。

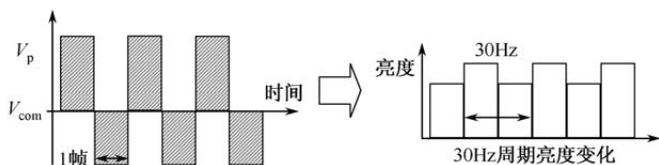
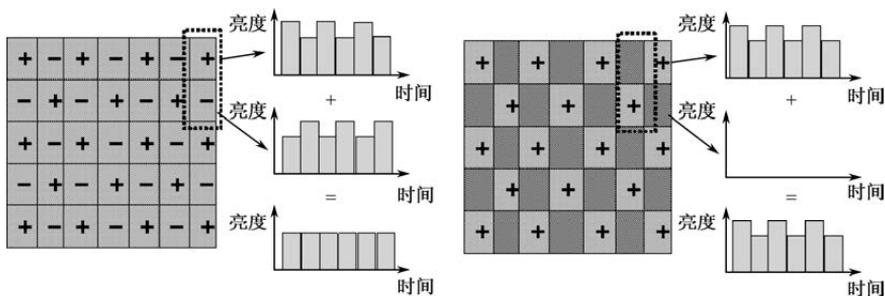


图 11-9 正负极性驱动下像素电压和相关的亮度关系



(a) 正常画面下的闪烁效果

(b) 市松画面下的闪烁效果

图 11-10 不同画面下的闪烁效果

1. V_{ft} 引起的闪烁及其对策

如果 TFT-LCD 面内所有像素，以及所有显示灰阶的 V_{ft} 电压都一样，那么根据 COM 电压的基准电压功能，可以通过调节 V_{com} 大小来消除正负极性像素电压的差异。但是，在 V_{ft} 公式中，有两个参数限制了这种可能性。由于液晶电容 C_{lc} 在不同灰阶下大小不同，因此导致不同灰阶的 V_{ft} 大小不同；



由于扫描线左右延迟的存在,因此栅极正负电压差 ($V_{\text{gon}}-V_{\text{goff}}$) 相应地不同,导致不同位置的 V_{ft} 大小也不同。液晶电容 C_{lc} 和栅极正负电压差 ($V_{\text{gon}}-V_{\text{goff}}$) 引起的 V_{ft} 差异无法通过调节 V_{com} 大小进行补偿。

不同灰阶下液晶电容 C_{lc} 相关的 V_{ft} 差异引起的闪烁机理如图 11-11 所示。假设 $V_{\text{com}}=5.5\text{V}$, 中间灰阶电压 $V_{\text{gm}}=3\text{V}$, 黑灰阶电压 $V_{\text{gb}}=5\text{V}$ (正负极性的设计电压分别为 10.5V 和 0.5V), 白灰阶电压 $V_{\text{gw}}=0.5\text{V}$ (正负极性的设计电压分别为 6V 和 5V)。首先以中间灰阶画面计算出 V_{ft} , 假设为 0.3V , 并对 V_{com} 进行相应大小的补偿, 最终 $V_{\text{com}}=5.2\text{V}$ 。把画面切换到黑灰阶后, 由于黑灰阶的液晶电容 C_{lc} 达到最大值, 相应的 V_{ft} 达到一个最小值, 设为 0.1V 。这样, 显示黑灰阶画面时的正负极性像素电压 (绝对值) 分别为 $V_{\text{pb}+}=5.2\text{V}$, $V_{\text{pb}-}=4.8\text{V}$ 。黑灰阶正负极性的像素电压不同, 因此会引起画面闪烁。同样, 在显示白灰阶时, 液晶电容 C_{lc} 达到最小值, 相应的 V_{ft} 达到一个最大值, 设为 0.5V 。这样, 显示白灰阶画面时的正负极性像素电压的绝对值分别为 $V_{\text{pw}+}=0.3\text{V}$, $V_{\text{pw}-}=0.7\text{V}$ 。白灰阶正负极性的像素电压差异, 引起画面闪烁。

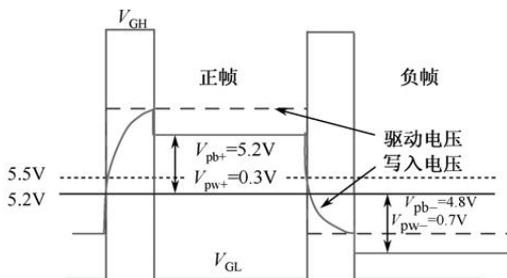


图 11-11 不同灰阶下液晶电容 C_{lc} 相关的 V_{ft} 差异引起的闪烁机理

不同灰阶下, 由晶电容 C_{lc} 差异引起的闪烁, 其相应的设计对策如下。

- (1) 选择 $\Delta\epsilon$ 小的液晶材料, 平衡与驱动电压等的关系。
- (2) 把存储电容 C_s 设计得够大, 平衡与像素开口率、COM 线阻抗、写入能力等的关系。

栅极正负电压差 ($V_{\text{gon}}-V_{\text{goff}}$) 面内不均引起的闪烁, 可以通过如图 11-12 所示的扫描线不同位置上的像素 V_{ft} 差异进行说明。在图 11-12 (a) 中, V_{gon} 在 TFT 关断瞬间马上跳转到 V_{goff} 状态, 这时的栅极正负电压差最大, 相应的 $V_{\text{ft}1}$ 也最大。在图 11-12 (b) 中, V_{gon} 在 TFT 关断瞬间不是马上进入 V_{goff} 状态, 而是处在一个 (0V , V_{goff}) 的关断电压状态, 这时的栅极正负电压差变小, 相应的 $V_{\text{ft}2}$ 也变小。在图 11-12 (c) 中, V_{gon} 在 TFT 关断瞬间先是处在



一个接近 $0V$ 的关断电压状态, 这时的栅极正负电压差最小, 相应的 V_{ft3} 也最小。因为 $V_{ft1} > V_{ft2} > V_{ft3}$, 一个 V_{com} 只能补偿一个 V_{ft} 引起的电压差异, 所以不同补偿扫描线上的不同区域的栅极正负电压差 ($V_{gon} - V_{goff}$) 引起的 V_{ft} 差异, 导致相同灰阶下, 扫描线上的同区域的像素电压不同, 从而导致闪烁。

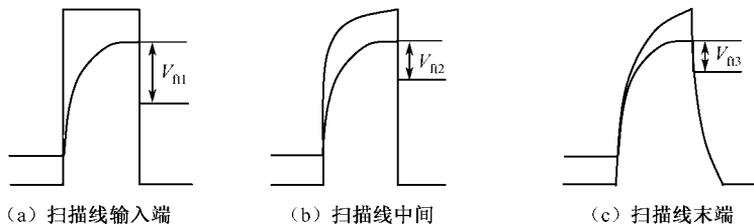


图 11-12 扫描线不同位置上的像素 V_{ft} 差异

由栅极正负电压差 ($V_{gon} - V_{goff}$) 面内不均引起的闪烁, 其相应的设计对策如下。

(1) 降低扫描线的阻抗, 减小扫描线上的寄生电容。

(2) 采用渐变式的 C_{gs} 或 C_s 电容来补偿 ($V_{gon} - V_{goff}$) 的渐变, 因为栅极正负电压差 ($V_{gon} - V_{goff}$) 离扫描线电压输入端越远越小, 所以可以沿着扫描线电压前进的方向把 C_{gs} 值依次增加, 或者把 C_s 值依次减小。

(3) 如图 11-13 所示, 采用 V_{GH} 电压波形的削角处理, 波形中的高频成分减少, 可以保证扫描线各个位置上的波形相对近似, 相应的 V_{ft} 电压就会比较接近。削角处理是在电源 IC 功能块中, 用电阻分压后实现的。削角处理会降低像素的写入能力。

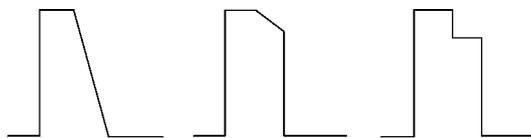


图 11-13 V_{GH} 电压波形的削角处理

2. 漏电流引起的闪烁及其对策

像素电极上的漏电流路径主要是 TFT 通道和液晶通道。漏电流引起闪烁的本质是: 不同灰阶或不同位置的漏电流大小不同, 引起像素电压不同, 从而导致闪烁。具体而言, 引起闪烁的漏电流有以下两种。

(1) 同一灰阶下, 由于工艺上的偏差, 如 $G-SiN_x$ 和 $a-Si$ 的膜厚或膜质



差异, 导致不同位置的 TFT 漏电流不同。此外, 工艺偏差还会引起存储电容 C_s 变化, 导致不同位置上的液晶保持能力不同。不同位置的漏电流差异引起的闪烁机理可以通过图 11-14 进行说明: 两个不同的位置 A 和 B, 不同漏电流引起的像素电压变化量设为 $V_{\text{drop}(A)} < V_{\text{drop}(B)}$, 则像素电压 $V_{p(A)} > V_{p(B)}$, 从而引起面内闪烁。作为对策, 需要降低 TFT-LCD 面内 G-SiN_x 或 a-Si 的膜厚与膜质差异。

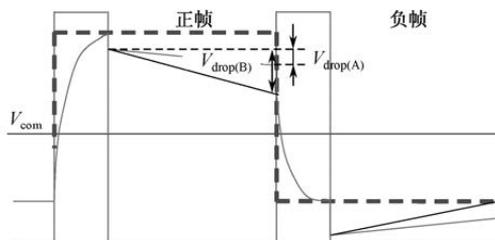


图 11-14 不同位置的漏电流差异引起的闪烁机理

(2) 不同灰阶下, 正负极性的漏电流不同。其相应的设计对策就是做好 TFT 的漏电流设计, 并且选择好合适的 V_{goff} 电压值。

3. COM 电压变动引起的闪烁及其对策

除像素电压变化引起闪烁外, 作为液晶基准电压的 V_{com} 变化也会引起闪烁。 V_{com} 区域性写入能力差异引起的闪烁现象如图 11-15 所示。如果 TFT-LCD 面内不同区域的 V_{com} 写入能力不同, 那么无论怎么调整 V_{com} , 都会发生区域性的闪烁现象。这种闪烁的对策就是降低 TFT 基板上的 COM 线阻抗或 CF 侧基板上的 COM 面阻抗, 以增加 V_{com} 的写入能力。

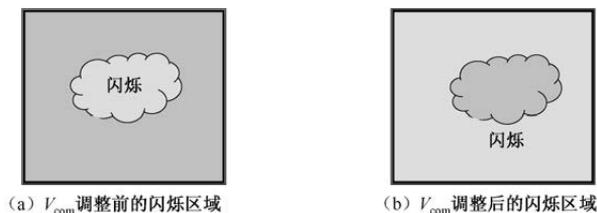


图 11-15 V_{com} 区域性写入能力差异引起的闪烁现象

11.2.2 串扰机理与设计对策

TFT-LCD 的串扰现象是指在单纯背景的显示屏上有一小块特别的画面,



使其邻近的横向或纵向区域发生亮度的变化。根据串扰的影响位置不同，串扰分为纵向串扰和横向串扰。图 11-16 给出了纵向串扰和横向串扰的评价画面及现象。纵向串扰的评价画面及现象如图 11-16 (a) 所示，在中间灰阶的背景下显示黑窗口（或白窗口），窗口上下部分偏离背景亮度。横向串扰的评价画面及现象如图 11-16 (b) 所示，在中间灰阶的背景下显示黑窗口（或白窗口），窗口左右部分偏离背景亮度。下面以 TN 显示为例，具体介绍纵向串扰和横向串扰的机理与对策。

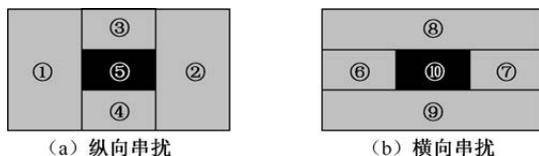


图 11-16 纵向串扰和横向串扰的评价画面及现象

1. 纵向串扰

导致纵向串扰的因素主要有：①写入能力不足；②保持能力不足；③数据线和像素电极之间的电容耦合；④数据线上的电力线引起的液晶向错；⑤数据线和两侧遮光线之间的漏光。

对于图 11-16 (a) 所示黑窗口对应的数据线，在一帧时间中，除 $2/3$ 时间是工作在背景灰阶的电压外，还有 $1/3$ 左右的时间显示高电压的黑态，所以这些数据线在一帧内的电压均方根值 V_{RMS} 比较大。①②区的数据线信号与③④区的数据线信号如图 11-17 所示。在大电压的作用下，这些数据线上的液晶就“站立”起来，对应的液晶介电常数变大，相应的液晶寄生电容增加，导致这些数据线的延迟变大。相比于图 11-16 (a) 中的①②区，③④区的像素电压写入能力不足。如果数据线本身设计时的阻抗很大，那么这种写入能力不足导致纵向串扰的程度就更明显。这种机理形成的纵向串扰，对策就是提高像素的写入能力，如降低数据线阻抗、降低 TFT 阻抗、降低负载电容等。此外，还可以增加数据线上的 PA-SiN_x 膜厚，通过控制 CF 侧 BM 层和色层厚度及位置，拉大数据线和 CF 侧 ITO 层 COM 之间的距离。

如果 TN 的像素保持能力不足，则会导致像素电压下降，从而显示比目标亮度更亮的灰阶。图 11-16 (a) 所示的纵向串扰如果是因保持能力不足导致的，则说明③④区的漏电流比其他背景区域（①②区）的漏电流要大。假设 TFT 关态时的栅极电压 $V_g = -5\text{V}$ ，中间灰阶的正负极性电压分别为 7V 和



3V, 黑灰阶的正负极性电压分别为 10V 和 0V, 那么①②区的 V_{goff} 电压范围是 -12~-8V, 而③④⑤区的 V_{goff} 电压范围是 -15~-5V。图 11-18 给出了纵向串扰画面不同区域的电压范围。根据图 11-18 所示的 $I-V$ 曲线, ③④⑤区的漏电流比①②区的漏电流要大, 所以③④区的亮度比①②区更亮。提高设计时的像素保持能力是控制纵向串扰的根本对策, 如增加存储电容、降低 TFT 漏电流和液晶漏电流等。此外, 适当选择关态栅极电压 V_g 的值, 控制中间灰阶 V_{goff} 电压范围和黑灰阶 V_{goff} 电压范围对应的漏电流差, 也可以降低纵向串扰的程度。

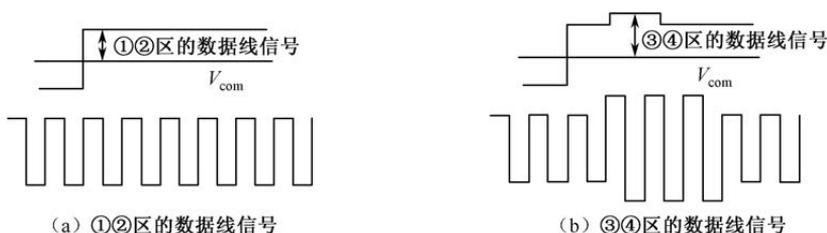


图 11-17 ①②区的数据线信号与③④区的数据线信号

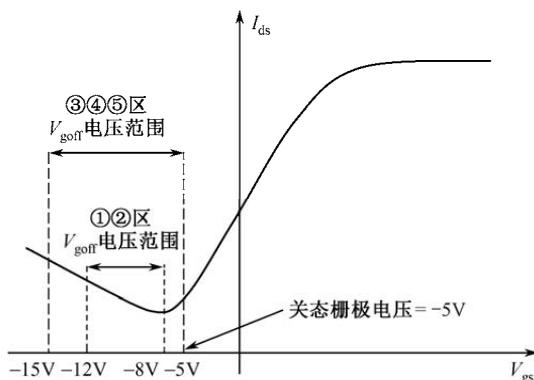


图 11-18 纵向串扰画面不同区域的 V_{goff} 电压范围

根据电容耦合效应, 数据线上的电压变化会通过数据线和像素电极之间的寄生电容, 在像素电极上耦合出一个电压变化量。这个电压变化量的大小和数据线上的电压变化量成正比。在图 11-16 (a) 的③④区, 数据线最大的电压变化量 (10V 左右) 比①②区数据线的电压变化量 (4V 左右) 要大, 所以数据线电压在③④区耦合出的像素电压变化量比①②区的要大, 相应地③④区亮度就高。这种机理形成的纵向串扰, 主要对策就是降低数据线和像



素电极之间的寄生电容，增加像素的负荷电容等。

向错漏光区的结构与位置如图 11-19 所示。数据线上的工作电压会形成扩散电场，在像素电压之外形成一个寄生电场，导致数据线附近的液晶排列方向发生错位。这些向错区的液晶不能被像素电压精确控制，对应的液晶透过量比像素中心区的液晶透过量要大，形成了一个沿着数据线的纵向漏光区。因为③④区对应的数据线有 1/3 时间工作在黑灰阶的高电压状态，相应的数据线扩散电场较大，造成的向错漏光区越大，表现为纵向串扰更明显。这种机理形成的纵向串扰，主要对策是降低数据线和像素电极之间的寄生电容，如增加像素的负荷电容等。

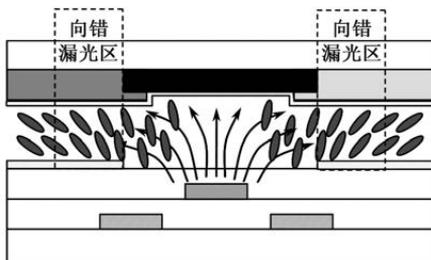


图 11-19 向错漏光区的结构与位置

数据线与遮光线之间的漏光，在设计时会用 CF 侧的 BM 遮住。如果 CF 基板和 TFT 基板贴合时发生位置偏移，导致 BM 遮光不完全，就会出现漏光现象。数据线两侧的贴合漏光，可以通过在黑灰阶背景下显示白灰阶窗口以进行确认。这种画面下的观察结构是窗口上下部分比周围背景更亮。这种机理形成的纵向串扰，主要对策是提高 CF 基板和 TFT 基板的贴合精度。此外，还可以增加 BM 的遮光量，但会导致像素的开口率明显下降。

2. 横向串扰

在图 11-16 (b) 中，⑥⑦⑧⑨⑩五个区域的横向扫描线驱动电压都一样。⑥⑦区的纵向数据线工作在中间灰阶电压，而⑧⑨⑩区的纵向数据线约 2/3 时间工作在中间灰阶电压，其他约 1/3 时间工作在黑灰阶高电压。纵向数据线的工作电压差异，形成了横向画面的亮度差异，其根源在于数据线和 COM 线之间的寄生电容 C_{DC} 。数据线电压的变化通过 C_{DC} 在 COM 线上形成一个瞬间电压跳变，通过存储电容 C_s 的耦合作用拉低像素电压，导致像素亮度增加。对于 Gate- C_s 结构的像素，引起横向串扰的根源在于数据线和扫描线之



间的寄生电容 ($C_{gd}+C_{GD}$)。

下面以 COM- C_s 结构的像素为例, 介绍横向串扰的具体形成机理与对策。特殊横向串扰评价画面的驱动方式和驱动电压大小如图 11-20 所示。如图 11-20 所示的特殊画面可以明显感觉到横向串扰, 这种评价画面的背景采用市松画面, 白色窗口也采用市松画面。在评价画面中, 背景画面的数据线 GB 左右相连, 电位也是左右正负相连, 数据线整体电位处于正常的中间电压状态。加上窗口画面后, 窗口画面的数据线 RGB 左中右相连, 而电位是左中右正负正相连。数据线整体电位表现为在正常中间电压的基础上, 有一个上偏和下偏的浮动电压。数据线整体施加同一极性电压时, 受到 D-COM 耦合电压的影响, COM 线电压也有一个上偏和下偏的浮动电压, 通过 C_s 影响到像素电压后, 使得像素电压不能达到规定的电压值, 因此产生亮度的变化。

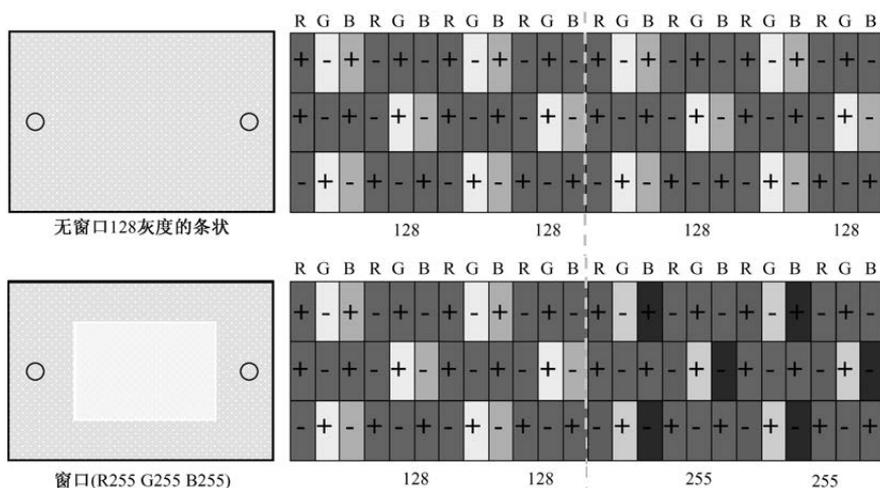


图 11-20 特殊横向串扰评价画面的驱动方式和驱动电压大小

假设黑灰阶的正负电压为 12.5V 和 0.5V, 白灰阶的正负电压为 7V 和 6V, COM 线电压的理想电位为 6.5V, 信号线电压的理想中间电压为 6V。那么, 窗口区数据线的整体平均信号电压有一个上下 0.9V 的偏差量 ΔV_d 。特殊画面横向串扰的电学机理分析如图 11-21 所示。数据线上的这个 0.9V 的电压变化量, 通过 D-COM 耦合电容 C_{DC} 在 COM 线上形成又一个电压变化量 ΔV_{com} 。在 CF 侧 COM 面和 TFT 侧 COM 线之间由存储电容、液晶电容等形成的电容体中, 根据电荷守恒原理, 这个 ΔV_{com} 会在连接存储电容和像素电容的像



素电极上产生又一个电压变化量 ΔV_p 。⑥⑦区的这个 ΔV_p 变化量就是造成画面亮度增加的根源。

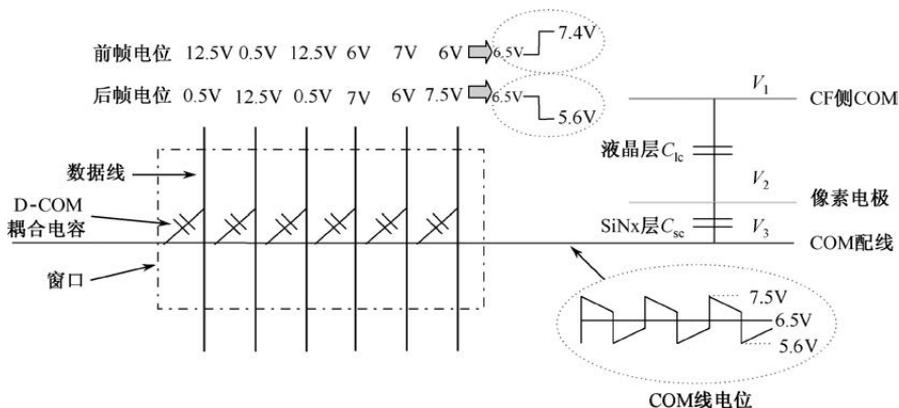


图 11-21 特殊画面横向串扰的电学机理分析

横向串扰的设计对策，主要是减小 D-COM 耦合电容、减小 COM 线 RC 延迟、增加外接 COM 电源的供电能力。

11.2.3 显示不均的机理与设计对策

生产过程中由设备和工具带来的压力、划伤、偏移、振动、污染，或者由环境温度和驱动条件的影响带来的像素特性变化，最终都有可能显示检查时看到相应的显示屏亮度不均现象。显示画面上出现由于亮度不均匀造成的各种痕迹，统称为显示不均（Mura）。显示不均的表现形式主要有三种：①白画面中可见少许暗显示区域；②暗画面中可见少许白显示区域；③中间灰阶画面中可见或明或暗的显示区域。显示不均是影响显示品质的普遍现象，形成的原因错综复杂。显示不均的表现与分类如图 11-22 所示。根据表现结果的不同，可以把显示不均大致分为 TFT 特性异常类 Mura、盒厚不均类 Mura、TFT/CF 基板类 Mura、配向异常类 Mura、带电类 Mura、污染类 Mura、背光源类 Mura 等。

1. TFT 特性异常类 Mura

绝大部分的显示不均是电学特性不良导致的，根本的电学特性不良是 TFT 特性的不良。TFT-LCD 对 TFT 特性的基本要求是开态电流足够高、关态电流足够低，即写入能力和保持能力要足够强。如果开态电流不够高，则



像素电压的写入能力弱, TN 显示会泛白, IPS 和 VA 显示会泛黑。这种写入不充分引起的 Mura 称为 R-Mura。如果关态漏电流太大, 则保持不充分, TN 显示会泛白, IPS 和 VA 显示会泛黑。如果漏电流的主要成分是来自己(前)沟道的载流子, 则形成的 Mura 称为 F-Mura; 如果漏电流的主要成分是来自己背沟道的载流子, 则形成的 Mura 称为 B-Mura。

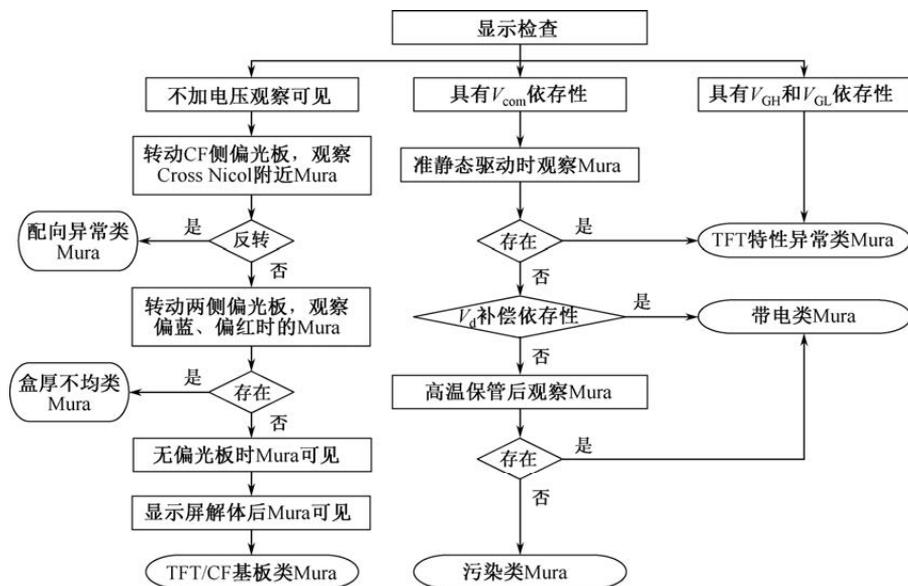


图 11-22 显示不均 (Mura) 的表现与分类

发生 R-Mura 时的 TFT 特性曲线如图 11-23 所示。R-Mura 是 TFT 开态电阻增大导致的显示不均。TFT 开态电阻增大, 使写入时间内的开态电流降低, 当降低到一定程度时就会引起像素上的电压低于其他正常像素上的电压。R-Mura 具有 V_{GH} 依存性和扫描线频率依存性, 当 V_{GH} 下降时或高频显示时, 显示不均现象更明显。形成 R-Mura 的主要原因有: ①TFT 开关的沟道发生过刻, 参与导电的 a-Si 层过薄; ②TFT 开关的欧姆接触电阻太大或引出电位的接触孔电阻太大; ③沟道诱起电压的分布不均。

TFT 开关的沟道是用干刻工艺形成的, 干刻机台的温度不均匀会引起沟道的刻蚀量差异, 从而引起 R-Mura 现象。在干刻工艺中, 由于基台下使用冷却水冷却, 会使基台上的温度分布不均, 在冷却水管道上方的部分温度会偏低, 从而导致刻蚀深度发生偏差, 如果偏差过大就会造成显示不均。这种起因的 R-Mura 需要调整工程参数来对策。 n^+ a-Si 层掺杂不充分、源漏极和栅



极接触面积不充分都会导致 TFT 开关的欧姆接触电阻太大。前者需要通过掺杂工艺的参数调整进行对策,后者可以在 TFT 开关设计时增加源漏极和栅极的重叠量进行对策。在接触孔干刻过程中,源漏极金属长时间与刻蚀气体接触会导致金属表面变质,使引出电位的接触孔电阻增大。所以,接触孔干刻在保证充分刻蚀的前提下不可再延长刻蚀时间。另外,ITO 层、接触孔和源漏极金属图案的重合度发生偏差,会引起接触孔的接触面积发生变化,等效为 TFT 器件开态电阻的变化,最后形成显示不均。为了解决这种情况,一方面可以提高不同层的对位精度,另一方面在设计时可以增大接触孔下层金属的面积和接触孔上层 ITO 的覆盖量。沟道的诱起电压不均的原因是在形成 G-SiN_x 绝缘膜时,绝缘膜的厚度不均导致栅极电容不一样。G-SiN_x 层厚度不均的对策主要是管控好 CVD 工艺的参数。

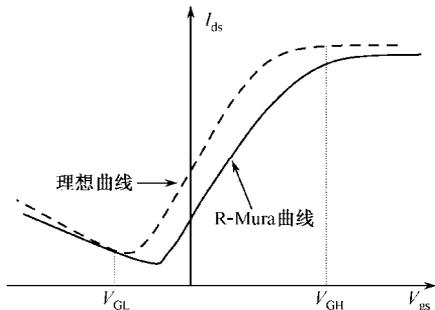


图 11-23 发生 R-Mura 时的 TFT 特性曲线

发生 B-Mura 的 TFT 特性曲线如图 11-24 所示。B-Mura 是 TFT 背沟道的漏电流杂乱引起的。B-Mura 没有 V_{GH} 依存性和 V_{com} 依存性,有 V_{GL} 依存性和扫描线频率依存性。显示检查时,改变 V_{GL} 电压或改变驱动频率,可以判断是否为 B-Mura。随着 V_{GL} 绝对值的减小,TFT 关态的主体进入背沟道区域,背沟道的漏电流杂乱现象成为主导,显示不均的现象更加明显。随着 V_{GL} 绝对值的增大,TFT 关态淡出背沟道区域,显示不均的现象淡化甚至消失。低频率下,背沟道的关态电流一直在漏,显示不均会更加明显;增加驱动频率,缩短 TFT 关态电流的泄漏时间,显示不均的现象会淡化甚至消失。形成 B-Mura 的主要原因有:①TFT 开关的沟道刻蚀深度不够,造成 n⁺a-Si 残留;②沟道的体积不一样,导致 TFT 特性异常。

沟道的刻蚀深度不够的原因可能是 CVD 装置异常,使 n⁺a-Si 层过厚;也可能是因为 D 层金属成膜时,n⁺a-Si 与 D 层金属形成合金,导致刻蚀



速度降低,造成刻蚀不充分。若沟道的刻蚀深度不够,则需要通过工艺参数的管控进行对策。观察 a-Si 表面是否平滑可以判断是否为刻蚀导致的 B-Mura。

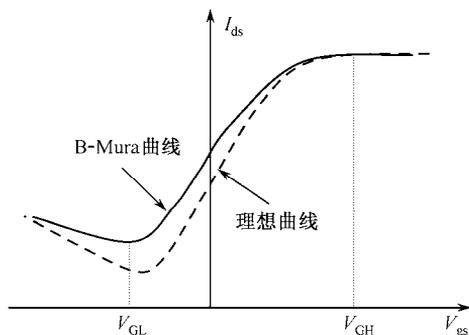


图 11-24 发生 B-Mura 时的 TFT 特性曲线

发生 F-Mura 时的 TFT 特性曲线如图 11-25 所示。其形成的原因是沟道漏电流的散乱不均导致像素保持电压的能力不一致。和 B-Mura 一样,低频率下,显示不均更加明显;增加驱动频率,显示不均的现象会淡化甚至消失。与 B-Mura 不同的是,增大 V_{GL} 的绝对值,显示不均会越来越明显。形成 F-Mura 对应的漏电流的主要原因是在三层 CVD 成膜前后有不纯物污染导致膜的形状异常或膜质异常。

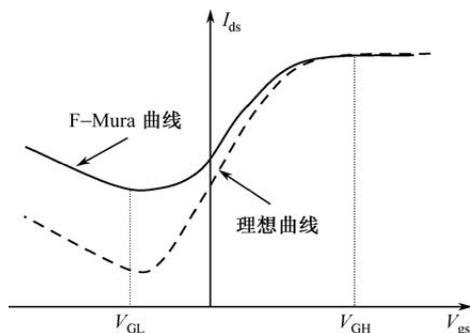


图 11-25 发生 F-Mura 时的 TFT 特性曲线

2. 配向异常类 Mura

有的配向异常在未加驱动电压时就能看出来,有的配向异常需要在显示状态下才能看出来。不加电压就能看出来的配向异常类 Mura 属于初期配向



不良。下面以 TN 模式为例,介绍配向不良类 Mura 的解析方法。

撕掉 CF 侧的偏光板,把显示屏放在背光源上,转动 CF 侧的偏光板。如果能够看到显示不均,就很可能是初期配向不良或盒厚不良。通过测量显示屏的盒厚,可以排除这种显示不均是否为盒厚不良。如果配向异常类 Mura 不能通过上述方法看出来,则可以对显示屏施加中间灰阶的画面,然后转动 CF 侧的偏光板,确认是否有显示不均。如果存在显示不均,则还要确认显示不均是否存在视野角依存性。通过这种方法看到的显示不均,基本可以明确为驱动状态下的配向异常类 Mura。

对于不具有视野角依存性的配向异常类 Mura,其形成的机理是液晶方位角偏离正常区域,即向错。具有视野角依存性的配向异常类 Mura,其形成的机理是液晶预倾角的异常。Mura 处的液晶方位角逆转的现象较为普遍。向错形成的配向不良基本属于初期配向异常。

配向异常类 Mura 的根源是配向(摩擦)工程,表现为配向缺陷、摩擦缺陷、摩擦筋状等现象。摩擦刚伤引起的配向异常类 Mura 往往呈直线状。如果是局部的配向不良,则多表现为许多点密集分布。摩擦筋状是大面积、有规律分布的条状显示不均,根据方向的不同分为纵筋和横筋两种。发生配向异常类 Mura 时,需要确认是否存在涂布滚筒、摩擦起尘等的依存性。

3. 盒厚不均类 Mura

盒厚不均表现为盒厚偏大或偏小。这类 Mura 的判别可以在不加电压的情况下进行。首先,撕掉 TFT 侧和 CF 侧的偏光板。然后,把 TFT 侧的偏光板和显示屏先后放置在背光源上,转动 CF 侧的偏光板直至看到局部偏色和亮度异常的出现。最后,通过测量 Mura 区域的 Δnd 值,判别是盒厚偏小还是盒厚偏大。需要注意的是,在撕偏光板时,不要局部施加太大的力,以避免在撕偏光板时造成额外的盒厚不均。

根据 TN、IPS 和 VA 三种显示模式的透光率公式,盒厚偏大时亮度偏高,盒厚偏小时亮度偏低。如果正常区域偏黄,看到的 Mura 泛白,则基本可以判别为盒厚偏小,若看到的 Mura 呈紫色,则基本可以判别为盒厚偏大。如果正常区域偏蓝,看到的 Mura 呈深蓝色,则基本可以判别为盒厚偏小,看到的 Mura 泛白,则基本可以判别为盒厚偏大。

根据发生位置的不同,盒厚不均类 Mura 分为不定型盒厚 Mura 和周边盒厚 Mura。不定型盒厚 Mura 是主要的盒厚不均类 Mura,表现为显示屏整体



盒厚不确定, 这种 Mura 的根源在于切断、偏光板修复等加压工程。周边盒厚 Mura 的根源在于封框胶涂布的图案不对称, 或者封框胶涂布区域的基板台阶高低不均匀。

4. TFT/CF 基板类 Mura

如果显示不均的现象不具有 V_{GH} 、 V_{GL} 、 V_{com} 依存性, 在较暗的中间灰阶下容易被看出来, 并且用透过光或反射光就能在基板单板上看出来, 则基本就是 TFT/CF 基板类 Mura。但有个前提, 即显示屏进行偏光板的 Cross Nicol 正交检查时看不出显示不均现象。

根据具体发生位置的不同, TFT/CF 基板类 Mura 有不同的起因。如果发生在 TFT 基板一侧, 并且通过透过光可以看出来, 则属于 TFT 基板上的配线宽度不均引起的显示不均。如果发生在 CF 基板一侧, 则往往是由于色层脱落、OC 层膜厚不均、ITO 欠缺 (TN 模式和 VA 模式) 等引起的显示不均。如果基板单体只有在转动偏光板的时候才能看出显示不均, 则可以判定为玻璃相关的不良。TFT/CF 基板类 Mura 的形状可谓“千奇百怪”。

5. 带电类 Mura 和污染类 Mura

带电类 Mura 是多余的电荷积累后, 扰乱液晶分子的排列方向, 从而引起的显示不均。带电类 Mura 的异常显示区域、形状和大小都是不确定的。并且, 显示不均的浓淡程度与多余的固定电荷量或电荷积累的位置有关。所以, 从显示不均的形状和浓淡上很难判别是否为带电类 Mura。

带电类 Mura 的判别需要分步骤进行。首先, 调查显示不均是否存在 V_{com} 电压的依存性。如果显示不均呈黑白反转现象, 则很有可能是带电类 Mura; 如果不存在黑白反转现象, 则可能是其他原因引起的显示不均。然后, 对出现黑白反转的显示屏施加静态驱动, 如果还能看到显示不均, 并且调节 V_{com} 后还能看到黑白反转, 则带电类 Mura 的可能性更高。否则, 很可能是馈通电压引起的显示不均现象。最后, 通过两个小时的 150°C 高温保管, 进一步确认是否为带电类 Mura。如果高温保管后, 显示不均现象消失或变淡, 则基本可以判断为带电类 Mura。

如果是显示屏外出现的局部电荷积累导致液晶配向混乱, 则相应的带电类 Mura 会随着工作时间的推移逐渐变淡, 甚至消失。如果是显示屏内的局部电荷积累导致液晶配向混乱, 则相应的带电类 Mura 很难消失。



污染类 Mura 和带电类 Mura 从外观上很难进行判别, 毕竟污染是引起显示屏局部带电的其中的一种原因。污染类 Mura 的判别过程和带电类 Mura 的一样, 只是最后区分是否为污染类 Mura 时, 需要进行定量的污染量测量分析。污染类 Mura 和带电类 Mura 如果单从外观上看, 可能是如图 11-26 所示的点状 Mura, 但更多的是如图 11-27 所示的不规则状 Mura。

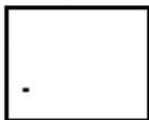


图 11-26 点状 Mura



图 11-27 不规则状 Mura

显示不均的种类非常多, 制造工艺问题、驱动设计不合理、材料使用不合规, 都会出现显示不均。

11.3 高合格率设计

影响合格率的因素很多。点缺陷、线缺陷及 ESD 是导致产品不合格的常见原因。高合格率设计需要结合工艺参数和材料特性, 还要合理安排工程检查并进行相关的设计。

11.3.1 工程检查及相关设计

工程检查是指在制造过程中及制造结束后, 检查各道工序及最终产品是否发生不良现象。通过对不良现象进行调查, 明确在哪里发生不良、是什么装置导致不良, 并据此提出相应的解决对策。通过工程检查, 一方面可以给各个工程提供正确的反馈信息, 调整为最佳生产条件, 提高直通率 (First Pass Yield, FPY); 另一方面可以及时修复检查出来的不良, 进一步提高合格率。工程检查需要合理的流程与分析方法, 需要产品开发时进行对应的设计。

不良检查后, 相应的解析方法包括不良分布图分析、设备调查分析、部材交叉分析、合格品和不合格品比对分析、不良发生时间和发生率的推移分析等。

如果从不良分布图着手, 以阵列工程为例, 整块玻璃基板的某些特定位置 (如边角) 发生不良的概率比较高, 则可以调查分析其产生的原因, 并对设备等进行相应的调整改进。如果从设备调查着手, 则可以对设备精度偏差



较大的地方、容易发生的地方、容易发生摩擦的地方进行检查,以确认是否有异常产生。如果从部材交叉调查着手,则可以用原来不发生不良的部材代替新使用的部材,以确认是否为使用新部材带来的问题。如果从合格品和不合格品比对着手,则可以参照合格品的工程参数或材料参数,找出发生不良现象的原因。如果对不良问题的发生时期及发生率的推移情况进行调查,则应主要针对逐渐发生的不良问题和突然增加的不良问题,根据当时生产变动的情况,进行相应的解析分析。在发现不良问题时,对突然增加的不合格率,可以很快找到产生问题的原因,可以通过跟踪前面和后面生产的批次,以及什么装置做过维护保养、工艺条件发生变更、经过了修理等来考虑。但对于缓慢增长的缺陷就比较难发现。

工程检查项目不同,检查方法不同,对应的设计方案也不同。以下以阵列工程检查为例,说明需要在产品开发时进行的对应设计。阵列检查的结构设计如图 11-28 所示。在显示屏外设计一组用于检查扎针处理的 PAD 群,显示屏上所有需要连接 COM 电位的图案引出到显示屏外,连接到 COM-PAD 上。

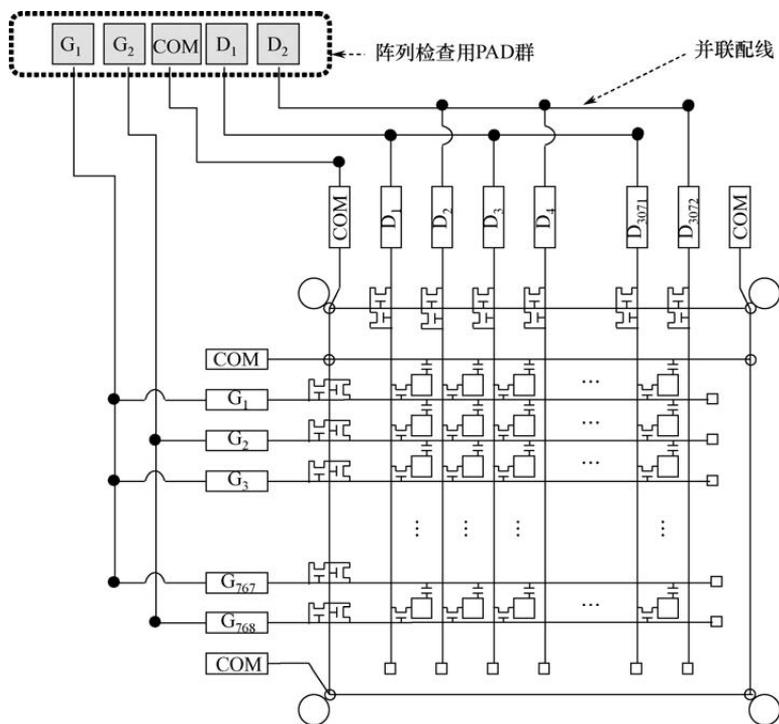


图 11-28 阵列检查的结构设计



显示屏上所有的奇数根扫描线引出到显示屏外,用连接分流电路的并联配线短接后连到 G_1 -PAD, 显示屏上所有的偶数根扫描线引出到显示屏外, 用并联配线短接后连到 G_2 -PAD。显示屏上所有的奇数根数据线引出到显示屏外, 用并联配线短接后连到 D_1 -PAD, 显示屏上所有的偶数根数据线引出到显示屏外, 用 Shunt 配线短接后连到 D_2 -PAD。这样, 在 PAD 群上通过探针施加各自所需的电位, 通过比较检测基板上出射的二次电子信号判断是否存在像素缺陷。

11.3.2 ESD 改善设计

TFT-LCD 以玻璃作为基板进行生产时, 根据摩擦起电的原理, 玻璃基板在制造过程中会和光阻剂、配向刷、空气、基台、人手、包装等材料接触形成静电积累, 从而形成 ESD 破坏。改善 ESD 的措施是“赶”“疏”“堵”。“赶”是指在制造过程中从源头上把静电赶走, 降低 ESD 在玻璃及模块上积累的概率。比如, 尽量保持较高的环境湿度; 在机台内与各传送系统处, 尽可能多地安装带电离子风机吹拂基板玻璃; 采用不宜产生静电的光阻材料; 设定机械手臂取放玻璃基板的速度不要太快; 使用不宜产生静电的包装材料等。“疏”就是把积累的静电在达到破坏程度之前释放掉, 如组装、检查 TFT-LCD 模组的操作员一定要戴防静电手镯等。“堵”就是提高抗静电能力, 如拉大金属材料之间的距离等。除制造环境、电路与结构部分的设计外, 在 TFT-LCD 的显示屏设计上, 也会采用一些防治静电的结构。

1. 总线的 ESD 改善对策

TFT-LCD 阵列基板上密布的扫描线和数据线等总线, 是静电积累的主要载体。总线的 ESD 破坏主要分为: ①与配线相连的 TFT 开关失效; ②交叉处的 $G-SiN_x$ 绝缘膜击穿引起数据线和扫描线短路。最常见、破坏性最大的是对 TFT 开关的破坏, 因为 TFT 开关的静电破坏电压只有 100~1000V。TFT 开关被 ESD 破坏的机理如表 11-5 所示。扫描线或数据线上积累的静电使 $G-SiN_x$ 缺陷俘获正电荷或负电荷, 导致 TFT 开关的 $I-V$ 曲线分别向负电压方向或正电压方向漂移。如果 $I-V$ 曲线向正电压方向漂移, 则表明像素写入能力严重不足, 如果 $I-V$ 曲线向负电压方向漂移, 则表明像素保持能力严重不足, 两种情况都将导致 TFT 丧失开关功能。改善总线的 ESD 问题, 主要有两种方法: ①在每一根数据线和扫描线上设计双向保护晶体管; ②把尽可能多的总线连接在一起。



表 11-5 TFT 开关被 ESD 破坏的机理

<i>I-V</i> 曲线漂移	图 示	机理	静电积累位置	电荷极性
正电压 方向		G-SiN _x 缺陷 俘获负电荷	扫描线	正电荷 (数据线相对为负)
			数据线	负电荷 (扫描线相对为正)
负电压 方向		G-SiN _x 缺陷 俘获正电荷	扫描线	负电荷 (数据线相对为正)
			数据线	正电荷 (扫描线相对为负)

双向保护晶体管的电学本质就是一对双向二极管。设计时,需要在每一根数据线和扫描线上都连接一对双向保护晶体管,在双向保护晶体管的另外一端连接 COM 线。当扫描线或数据线上发生 ESD 时,如果是正电荷,则通过正向保护晶体管释放到 COM 线上;如果是负电荷,则通过负向保护晶体管释放到 COM 线上。所有释放到 COM 线上的电荷积累在与 COM 线相连的电容器上。COM 线形成一个环,并和所有的数据线、扫描线重叠,并联成一个很大的电容。为了增加静电防治功效,可以将同向的保护晶体管宽度增加或并联,以增加导电能力。设计双向保护晶体管后,像素 TFT 的 ESD 耐压能力可上升到 1000~5000V,在阵列工艺完成后,可以有效改善因扫描线和数据线造成的 ESD 破坏。双向保护晶体管是由 TFT 开关构成的,也可能受到 ESD 破坏发生 *I-V* 曲线漂移。如果向正电压的方向漂移,便失去了导引电荷的保护功能,如果向负电压的方向漂移,便形成扫描线或数据线与 COM 之间的一个电阻,使其正常的驱动负载大增,从而形成另外一种线缺陷。

设计双向保护晶体管的 ESD 改善机理,是在单根扫描线和 COM 线之间、单根数据线和 COM 线之间建立静电释放通道。作为“疏”的措施,还可以通过如图 11-29 所示的显示屏外的短路环设计进一步提高“疏”的力度。将所有的扫描线和数据线,在显示屏端子部外的空间上连接起来形成短路环,使电荷不会在单根扫描线或数据线上局部积累,而分散到众多的总线上,达到静电保护的目。除把一个屏上的总线进行屏外连接外,还可以通过如图 11-29 所示右上角的双向晶体管引出线,把玻璃基板上所有的显示屏都连接在一起,从而更好地实现静电保护作用。这样的设计方案和阵列检查方案相辅相成。



但是，在显示屏切断研磨后，原本相连的总线再次分离为各自独立的扫描线或数据线，所以，这样的设计方案只能在阵列的 PI 工程后、成盒的切断工程前有效。

理想的 ESD 双向保护晶体管 $I-V$ 关系如图 11-30 的虚线所示：在正负导通电压 V_+ 与 V_- 之间不产生电流，只有电压超出 V_+ 与 V_- 时才具有大电流，以便快速地将静电释放到短路环。这样，双向保护晶体管两端电压介于 V_+ 和 V_- 之间时，不会形成相互干扰。图 11-30 中的实曲线表示双向保护晶体管的实际 $I-V$ 关系。这说明，在实际产品中，在一定的电压范围内，双向保护晶体管两端会有电流产生。这样，在设计驱动电路时，除应考虑像素电容的充放电电流和显示区总线的负载电流外，还要考虑双向保护晶体管上产生的电流。

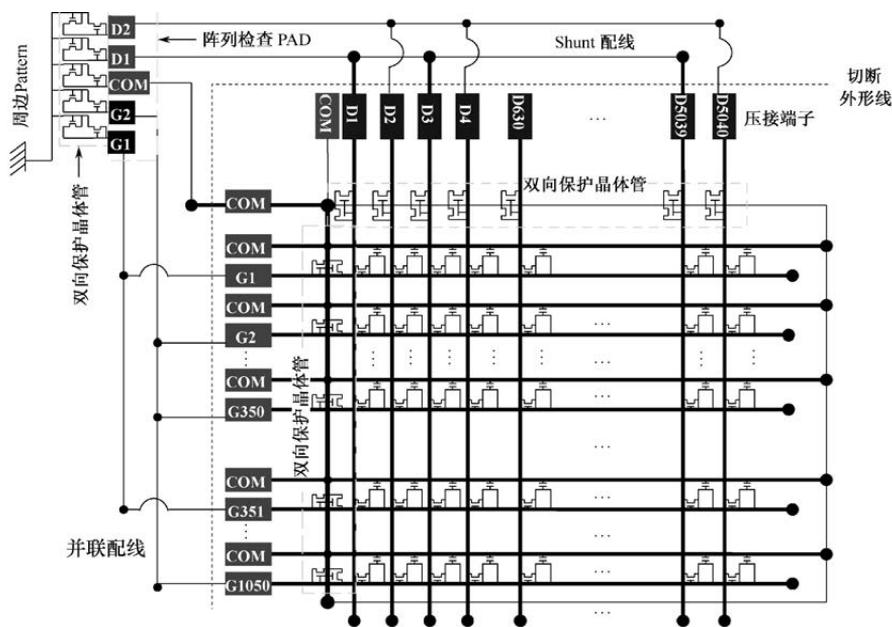


图 11-29 显示屏外的短路环设计

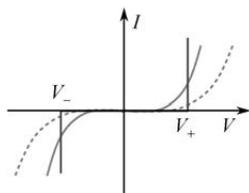


图 11-30 ESD 双向保护晶体管 $I-V$ 关系



2. 导体之间的 ESD 改善对策

两种不同的导体接触时, 间距小于 $25 \times 10^{-10} \text{m}$ 就会激发量子力学的隧道效应, 使得两种导体内的电子穿过界面而互相交换。由于不同导体的功函数不同, 因此对电子的吸引力也不同, 当达到平衡时, 一种导体会失去电子带正电, 另一种导体会得到电子带负电, 界面两侧出现了等量异号电荷 (偶电层), 两种导体之间产生了一定的电位差 (接触电势差), ESD 破坏一触即发。“堵”的本质就是拉大导体之间的距离。

在 TFT-LCD 中, 同层图案布局时, 电位悬浮的线段要尽量拉开距离。不同层之间的金属间距也要拉开一定的距离, 对策就是增加不同层金属之间的 SiN_x 薄膜厚度。工艺上, CF 侧 COM 层导体和 TFT 侧数据线, 借助中间封框胶内的金球间隙子降低了两个导体之间的间距, 使对应的数据线容易发生 ESD 破坏。金球间隙子和数据线之间只隔着 PA-SiN_x 层, 厚度一般在 2000\AA 左右。为了降低 ESD 破坏的概率, 可以把原来用第二层金属做的数据线改成用第一金属层设计, 从而把数据线和金球间隙子之间的间距拉大到 G-SiN_x 和 PA-SiN_x 的厚度之和。这种增加金球间隙子和数据线间距的设计概念如图 11-31 所示。

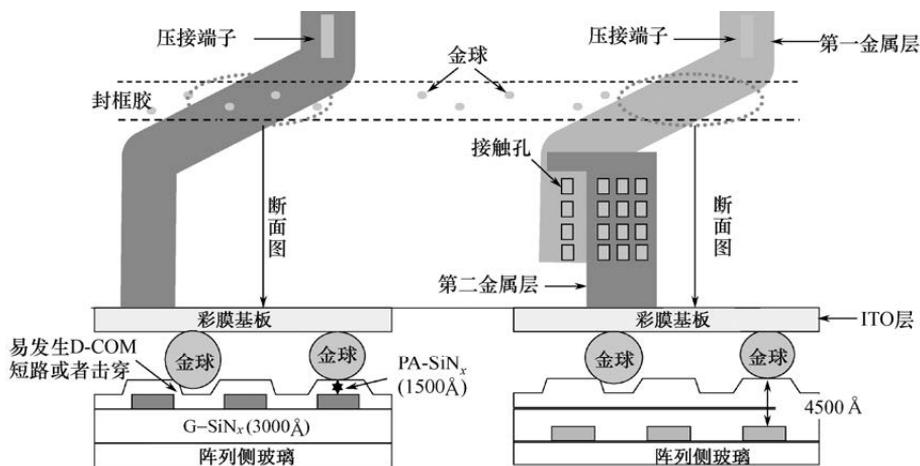


图 11-31 增加金球间隙子和数据线间距的设计概念

ESD 改善设计的目的是使瞬间释放的电流不要流入显示区的像素, 即使流入像素也不要使其在栅极或源漏极上产生很大的电压。除以上设计方案



外,还可以采用如图 11-32 所示的串联大电阻,如图 11-33 所示的 MIM 结构大电容,以及如图 11-34 所示的避雷针图案,来改善 ESD 不良。在图 11-32 中,在扫描线和数据线的前后端,分别加上一个串联阻抗,使发生得很快的静电放电,经过这个阻抗的延迟后,最大的电压值会降低下来,不会导致 TFT 阈值电压漂移,从而达成静电保护的目的。在图 11-34 中,用金属层设计一些尖端的图案,以类似避雷针放电的方式,避免电荷局部地累积在玻璃上。这些方案都会占用版图面积、增加 IC 的驱动负载,而且不同的方案起作用的时间阶段也不一样。所以,ESD 改善设计需要综合各种利弊,确定最佳方案。

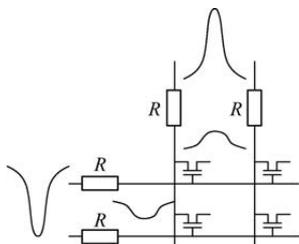


图 11-32 串联大电阻

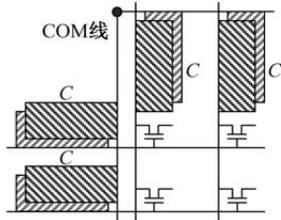


图 11-33 MIM 结构大电容

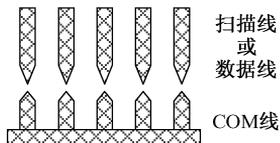


图 11-34 避雷针图案

11.3.3 点缺陷修复设计

点缺陷的本质是像素电压写入或保持功能失常而导致的像素亮度异常。一个点缺陷对应一个子像素。点缺陷分为亮点和暗点,亮点是点灯时不该点亮的点,暗点是点灯时应该点亮却没有点亮的点。点缺陷的基本修复方法是把亮点修复为暗点,因为人眼对亮点比对暗点更敏感。通常,亮点 3 个以上就是不合格品,而暗点数可以允许 5 个甚至更高。TN 是常白模式,出现亮点的概率高。IPS 和 VA 是常黑模式,出现亮点的概率不高。把 TN 的亮点修复成暗点,就是把扫描线电压通过激光打点的方式导入像素电极。IPS 和 VA 出现亮点的原因主要是像素电极和扫描线短路,修复时用激光切割技术把像



素电极和扫描线分开。把亮点和暗点都修复成有正常显示功能的点,可以从根本上降低点缺陷不良。下面以 TN 模式为例,介绍点缺陷修复设计。

1. 金属和 a-Si 残留类点缺陷修复

像素中 TFT 开关附近最容易出现 a-Si 残留,在数据线的两侧最容易出现 D 层金属残留,G 层金属残留相对没有规律。a-Si 残留、D 层金属和 G 层金属残留的实际效果如图 11-35 所示。对于 G 金属,按带电电位的不同分为三种图案:电位 $V_{GL}=-6V$ 、 $V_{GH}=24V$ 的扫描线;电位浮置的遮光线;电位 $V_{com}=5V$ 左右的 COM 线。这三种图案发生 G 层金属残留的影响不同。金属残留的位置不透光,显示黑色。如果金属残留的面积超过子像素开口面积的一半,则可以放弃修复。

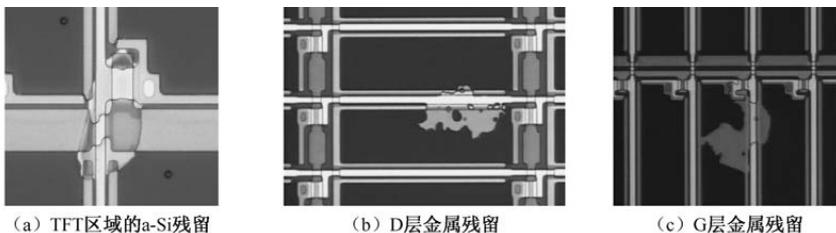


图 11-35 a-Si 残留、D 层金属和 G 层金属残留的实际效果

a-Si 残留类点缺陷呈闪动亮点的机理如图 11-36 所示。a-Si 残留时,数据线上的电压切换,通过 a-Si 直接影响覆盖在残留 a-Si 上的像素电极(ITO 层),像素电压受到扰动,表现为一个闪动的亮点。如果是因为 TFT 开关附近的 a-Si 残留导致闪烁亮点,则修复时可以用激光把 a-Si 切断,但容易出现针孔漏光现象。若要从根本上修复或避免 a-Si 残留导致的闪烁亮点,则需要 TFT 开关附近减少使用 a-Si 的面积。如果是因为数据线两侧的 a-Si 残留导致闪烁亮点,则可以在 G 遮光条和数据线之间贴着 G 遮光条的边切断残留 a-Si,以避免数据线受损。设计对策是放宽 G 遮光线和数据线的间距。D 层金属残留引起点缺陷的机理与修复方法,和 a-Si 残留引起的点缺陷相似。

G 层金属残留引起点缺陷的机理与修复方法,分为三种情况。发生扫描线上的 G 层金属残留时,受到扫描线电位 V_{GL} 的影响,子像素一般显示为暗点,效果类似把晶体管源极与栅极短接,可以不进行修复。如果发生连续子像素的 G 层金属残留,特别是形成连续的暗点,则需要进行激光切断处理。首先在 G 工程后的 AOI 检查中,找到扫描线上的 G 层金属残留类点缺陷;



再在发生 G 层金属残留的两条 G 遮光线中间，用激光束把残留的 G 层金属切断；最后，根据扫描线周边 G 层金属残留的形状，进行相应的 G 层金属切断。以上修复不仅可以解决连续点缺陷不良，还可以把点缺陷修复成正常的显示点。但是，修复好的点在金属残留区域是暗的。

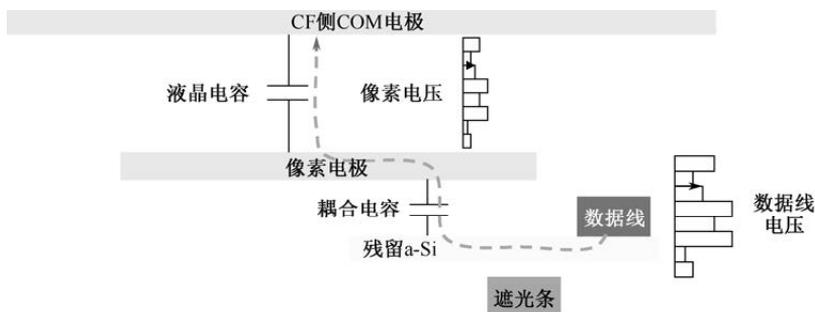


图 11-36 a-Si 残留类点缺陷呈闪动亮点的机理

遮光线上 G 层金属残留的实际效果和点缺陷形成机理如图 11-37 所示。对于遮光线上 G 层金属残留形成的点缺陷，相连子像素的像素电压通过浮置的遮光线进行像素电极电位的中和，使两边子像素的像素电压形成 0 电位，表现为亮点。这种类型的点缺陷修复操作是在发生 G 层金属残留的两条 G 遮光线中间，用激光束把残留的 G 层金属切断。

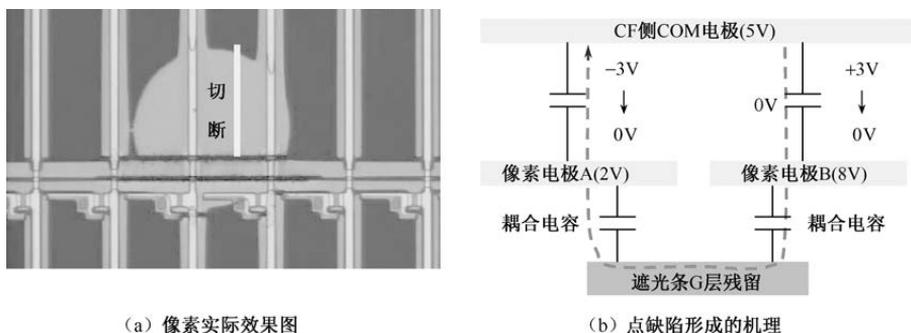


图 11-37 遮光线上 G 层金属残留的实际效果和点缺陷形成机理

对于 COM 线上发生 G 层金属残留的情况，残留的 G 金属会增加像素电极与 COM 电极之间的存储电容 C_s ，降低像素的写入能力，导致显示异常。这种情况下，一般不进行修复处理，否则，在切割残留 G 层金属的同时会割断 ITO 层像素电极，造成漏光。



2. ITO 残留类点缺陷修复

ITO 残留会引起相连两个点或多个点出现亮点, 形成连续的亮点。TFT-LCD 相连子像素的驱动电压正负相间, 当相连像素的像素电极被残留 ITO 短接之后, 本来正负相间的两个电压正负中和, 与 CF 侧的 COM 电压形成一个近似 0V 的电位差, 使相连两个子像素的显示效果呈连续亮点。

修复 ITO 残留引起的连续点缺陷, 主要是切断带不同极性且个数相对较少的那些子像素的晶体管, 以阻止数据线上的信号进入这些子像素, 从而保证这些晶体管被切断的点缺陷所对应子像素的像素电压, 能够像旁边短接在一起的正常子像素那样, 获得一个正常的像素电压。相连两个子像素的像素电极发生短接的点缺陷机理与修复如图 11-38 所示。发生 GB 两个子像素间的 ITO 残留时, 修复方法就是切断子像素 B 的晶体管, 阻止数据线上的信号进入子像素 B。这样, 子像素 G 可以获得一个正常的外加电压, 也就把 G 修复成了正常的显示点。与此同时, 子像素 G 上的这个像素电压通过残留的 ITO 传输到子像素 B 上, 从而使子像素 B 的像素电压, 能像旁边短接在一起的正常子像素 G 那样, 获得一个正常的像素电压。修复后子像素 GB 的显示画面确认效果如表 11-6 所示。修复后的子像素 B 并不是一个正常的点, 只是显示效果没有亮点那样“刺眼”。

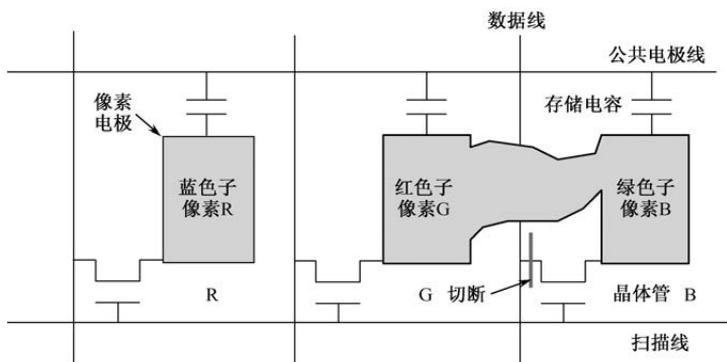


图 11-38 相连两个子像素的像素电极发生短接的点缺陷机理与修复

表 11-6 修复后子像素 GB 的显示画面确认效果

评价画面	全黑画面		全白画面		全红画面		全绿画面		全蓝画面	
	G	B	G	B	G	B	G	B	G	B
点缺陷	G	B	G	B	G	B	G	B	G	B
修复效果	黑色	黑色	白色	白色	黑色	黑色	绿色	蓝色	黑色	黑色
正常效果	黑色	黑色	白色	白色	黑色	黑色	绿色	黑色	黑色	蓝色



3. S-D 相关类点缺陷修复

与 TFT 开关源漏极 (S-D) 相关的点缺陷分为 S-D 短路和 S-D 断路。S-D 短路对应的像素电极电位就是数据线的电位，整体表现为与 COM 电位相等的一个平均电位，此时子像素的显示效果就呈亮点。S-D 断路对应的像素电极电位是浮置的。由于浮置的像素电极电位与 CF 侧 COM 电位不能形成一个可控电位，因此显示效果往往表现为一个亮点。

修复 S-D 相关类亮点时，除把亮点修复成暗点外，还可通过三个步骤实施修复：首先，在阵列工程中通过 AOI 检查，检出显示区域内存在的 S-D 相关类点缺陷；然后，切断点缺陷对应的子像素的 TFT 开关；最后，利用激光 CVD 在点缺陷旁的正常子像素和点缺陷子像素之间涂敷一层 CoF_6 导电层。在如图 11-39 所示的 S-D 相关类点缺陷修复示意图中，打叉的子像素是一个 S-D 相关类点缺陷，在左边正常子像素和中间这个点缺陷子像素之间涂敷一层 CoF_6 导电层，并切断点缺陷所在子像素的 TFT 开关。这样，由旁边正常子像素向点缺陷所在子像素提供正常显示电位，从而实现点缺陷的修复。修复效果与 ITO 残留类点缺陷的一样。

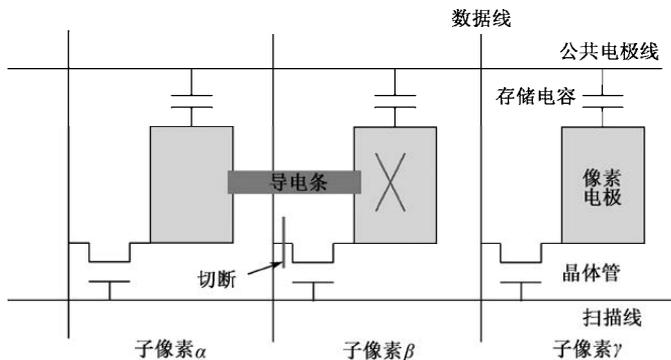


图 11-39 S-D 相关类点缺陷修复示意图

这种搭桥式的点缺陷修复方法，可以应用到接触孔缺失形成的点缺陷修复上。因为连续几个接触孔缺失导致连续点缺陷的机理及显示效果与 S-D 断路类似。

G-SiN_x 绝缘膜引起的点缺陷机理与 S-D 相关类点缺陷相似。如果在 TFT 开关处的 G-SiN_x 出现膜厚异常时，则在膜厚异常区域可能会出现亮点。如图 11-40 (a) 所示，总共有 7 个子像素出现绝缘膜厚度异常，但是



发生点缺陷的往往只有左侧中间那两个 $G-SiN_x$ 异常出现在 TFT 开关区域的子像素。 $G-SiN_x$ 绝缘膜是透明层, 可以通过分光现象判定是否发生膜厚异常 [如图 11-40 (b) 所示]。如果 $G-SiN_x$ 异常薄, 则 TFT 开关的漏电流异常大, 类似 S-D 短路, 这种 TFT 开关连接的子像素, 显示效果是一个亮点。如果 $G-SiN_x$ 异常厚, 则 TFT 开态电流异常小, 子像素的写入能力不足, 类似 S-D 断路。在全黑画面下, 这个 TFT 开关所在的子像素很难达到指定的黑电压状态, 显示效果是一个亮点。针对绝缘膜异常类亮点, 除把亮点用激光打成暗点缺陷外, 还可以用搭桥式修复方法。

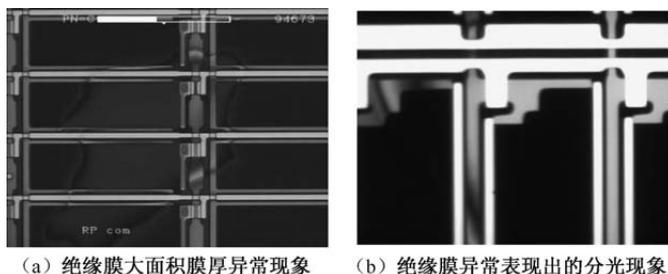


图 11-40 绝缘膜异常类点缺陷像素效果图

11.3.4 线缺陷修复设计

根据形成原因和位置形状的差异, TFT-LCD 线缺陷可以分为屏内断线类线缺陷、屏内短路类线缺陷、端子间短路类线缺陷、驱动异常类线缺陷、COF/COG 断线类线缺陷、压接不良类线缺陷等。不同线缺陷的现象与成因如表 11-7 所示。除屏内断线类和短路类线缺陷外, 其他几类线缺陷都可以通过调节驱动电路、更换 COF/COG 等方法实现线缺陷的修复。断线类线缺陷分为数据线断线、扫描线断线、COM 断线等类型, 其中以数据线断线为主。在显示屏设计时, 导入断线修复的设计, 可大幅提升产品合格率。断线修复的设计方法很多, 本小节主要介绍屏外修复和屏内修复两种设计对策。

表 11-7 不同线缺陷的现象与成因

线缺陷种类	单 线	多 线	成 因
屏内断线类			显示屏内的图形断线, 从断线位置开始, 电压无法供给



(续表)

线缺陷种类	单 线	多 线	成 因
屏内短路类			显示屏内的图形短路，电压施加给无须加电压的线上
端子间短路类			相邻端子的图形短路，给其他的线施加了不需要的电压
驱动异常类			驱动输出异常，本来必要的电压有部分没有供给
COF/COG 断线类			COF/COG 断线或压接松动，电压无法供给 LCD
压接不良类			

1. 断线的屏外修复设计

断线的屏外修复设计是通过屏外走线，把数据信号同步传输到不能正常显示的断线，从而实现显示屏的正常工作。修复两条数据线断线的设计和修复方法如图 11-41 所示。设有两条修复线 R_1 和 R_2 ，最多可以修复两条数据线断线。 R_1 和 R_2 在显示屏上侧各分成 5 段，彼此不相连。数据线由 10 颗驱动 IC 控制， R_1 和奇数 IC 相连， R_2 和偶数 IC 相连。5 段分离的 R_1 经过 PCB 后汇集成一条 R_1 ，5 段分离的 R_2 经过 PCB 后汇集成一条 R_2 。修复其中某一条断线需要激光焊接 3 个点：第 1 点在上侧修复线和断线的交界处；第 2 点在连接 IC 的修复线段与横向修复线段的交界处；第 3 点在下侧修复线和断线的交界处。图中黑点为焊接点位置，需要焊接的地方都是由不同层的两段金属线重叠构成的。修复时遵循临近 IC 修复原则：断线 1 可以采用 R_1 修复，也可以采用 R_2 修复，但由于断点处离 IC-1 更近，所以采用 R_1 线修复。同理，断线 2 离 IC-6 较近，所以采用 R_2 修复。图 11-41 是从 TFT 侧玻璃观察修复线的示意图，因为断线修复是在 TFT 基板侧进行激光操作的。

2. 断线的屏内修复设计

断线的屏内修复是通过像素设计实现的。通过借道像素上的路径，可实现数据线断线上下两部分导通，节省屏外修复设计使用的功放电路模块。不同的



显示模式, 不同的借道路径, 其像素结构不同, 相应的修复设计方案也不同。用像素来修复数据线断线, 往往会造成像素正常显示功能消失, 形成点缺陷。

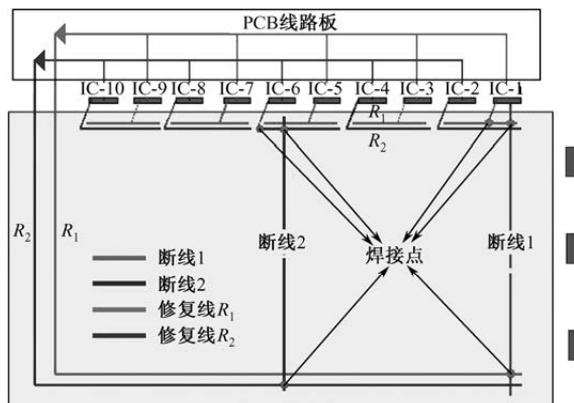


图 11-41 修复两条数据线断线的设计和修复方法

图 11-42 给出了借道 G 遮光线的像素设计和修复方法。G 遮光线是一种共通结构, 适用于 TN、IPS 和 VA 像素结构, 所以图中仅给出扫描线、数据线、COM 线和 G 遮光线这些共通结构。在图 11-42 中, 起修复功能的是数据线两侧的网格状 G 遮光线结构。如果发生数据线断线, 则修复方法如下。首先, 在三条线段所示的地方进行激光切断操作, 把原先连接 COM 电位的线段截取出来, 形成电位悬浮的线段。然后, 分别在两个圆点所示的地方进行激光打点, 通过上方的激光打点, 把数据线电压引入右侧的 G 遮光线, 通过下方的激光打点, 又把电压引回断点下方的数据线。虚线表示修复后的数据线电压通道。在图 11-42 所示的像素结构中, 如果有 ITO 层像素电极和 G 遮光线重叠, 则修复后, 左侧的 G 遮光线通过的电压, 由原来的 COM 电位变为信号线电位, 干扰像素电压, 可能导致像素成为一个点缺陷。对于 IPS 像素结构, 如果接 COM 电位的 G 遮光线电位变为信号线电位, 则像素电压会发生明显改变, 使像素成为一个点缺陷。

TN 像素结构还可以使用图 11-43 所示的借道像素电极的像素设计和修复方法。这种像素结构的特殊之处是: 在 D-COM 交叉处, COM 线的中间被镂空。如果发生数据线断线, 则相应的修复方法如下。首先, 在四条线段所示的地方进行激光切断操作, 把原先连接 COM 电位的线段截取出来, 形成电位悬浮的线段; 把原先连接扫描线的栅极线段截取出来, 形成电位悬浮的线段。然后, 分别在圆点所示的地方进行激光打点连接。激光修复后, 数据



线信号先从 COM 线上电位悬浮的线段通过, 然后流经像素电极, 再通过接触孔和栅极上电位悬浮的线段回到数据线断点右侧, 从而保证数据线信号上下导通, 实现断线修复的功能。

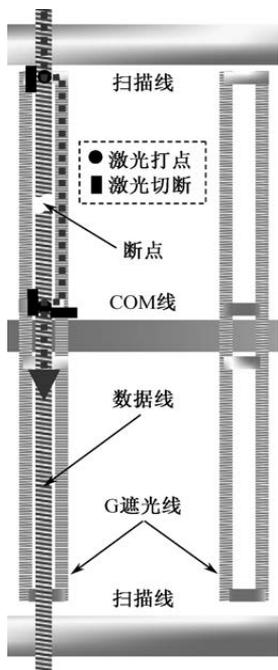


图 11-42 借道 G 遮光线的像素设计和修复方法

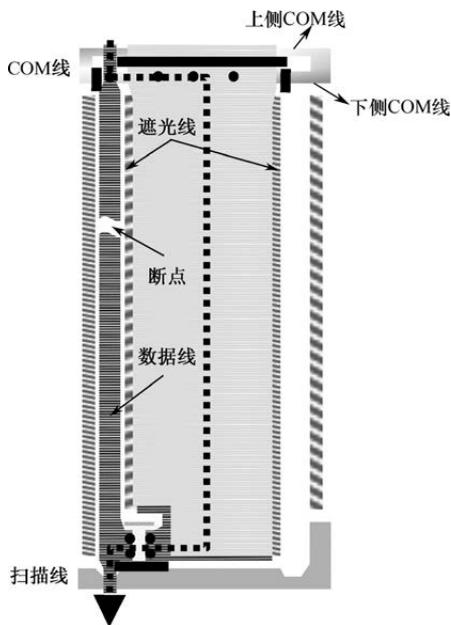


图 11-43 借道像素电极的像素设计和修复方法

D-COM 交叉处的 COM 线镂空设计, 使像素上边的 COM 线切断后, COM 电位还可以通过切断线上侧部分左右相通的连线进行互通, 从而避免出现 COM 断线。此外, 这种断线修复设计要保证栅极伸出扫描线, 以便截取悬浮线段。修复结束后, 因为像素电极的信号由原来的像素电压变为信号线电压, 所以电学特性的变化导致这个子像素形成一个亮点缺陷。

11.4 低成本设计

降低 TFT-LCD 产品的材料价格是最直接的低成本设计。TFT-LCD 的成本中, 原材料成本占 70% 左右, 这些原材料中的一半以上是电路、背光模组相关的材料。低材料成本设计方案有的在 TFT-LCD 工厂内完成, 有的在供应商手里直接完成。此外, 扩大产量也可以间接降低产品的成本。



11.4.1 掩膜版消减技术

掩膜版是刻有微电路的高精度版,由表面纯平并带有一层铬的石英玻璃制作而成,蚀刻后的残留铬部分即为设计的微电路图案。减少掩膜版的使用数,不仅可以减少掩膜版的设备投入,还能简化工艺。

1. 4MASK 设计

为了减少掩膜版使用数,需要简化 TFT 器件和像素结构。随着 TFT 器件从 ESL 结构简化到 BCE 结构,5 道 PR 工艺被普遍采用。从 5 道 PR 工艺进化到 4 道 PR 工艺,主要依靠 MTM (Multi Tone MASK) 技术。MTM 技术分为 GTM (Gray Tone MASK) 和 SLM (Stacked Layer MASK) 两种。MTM 技术的本质是在一次曝光后,形成“完全曝光”“部分曝光”和“未曝光”三种不同的曝光程度。在 PR 显影后,形成两种不同厚度的光刻胶。一种厚度对应一种刻蚀图案。首先根据“完全曝光”部分的图案,刻蚀形成第一种图案;然后对 PR 进行高温薄化处理,去掉“部分曝光”区域的 PR;再利用这部分的图案,刻蚀形成第二种图案。

5MASK 工艺与 4MASK 工艺的差别如图 11-44 所示。4MASK 工艺把 5MASK 工艺的 I-PR 与 D-PR 两次 PR 工艺合为一次 DI-PR 工艺。也就是说,用一张 DI-MASK 既可以形成所需的 I 层图案,也可以形成 D 层图案。4MASK 工艺和 5MASK 工艺的差别仅限于 I 层图案和 D 层图案的形成方式,G 工程、C 工程和 PI 工程的工艺还是一样的。作为对比,图 11-44 (a) 给出了采用 5MASK 工艺形成 D 层图形与硅岛的过程,该过程使用了两张掩膜版进行曝光。图 11-44 (b) 给出了使用 4MASK 工艺形成 D 层图形与硅岛的过程,只使用一张掩膜版进行曝光,但是增加了一道 D₁-WE 工艺。

4MASK 工艺采用的 DI-MASK 可以采用 GTM 技术或 SLM 技术进行制作,图 11-44 (b) 中使用的 DI-MASK 采用的是 GTM 技术。GTM 技术使用的掩膜版,在 TFT 沟道处形成的镂空区尺寸处于曝光分辨率 (3~4 μm),使得 TFT 沟道处的光刻胶不能被充分曝光,显影后光刻胶残留在 TFT 沟道处。正是由于这部分 TFT 沟道处残留的光刻胶,实现了使用一张掩膜版形成 D 层图形与硅岛。由于在 GTM 工艺中,硅岛的刻蚀 I-DE 是在 D 层刻蚀之后进行的,因此,D 层图形下有一层非晶硅。用 HTM 技术制作的 DI-MASK,也可以得到图 11-44 (b) 所示的效果。

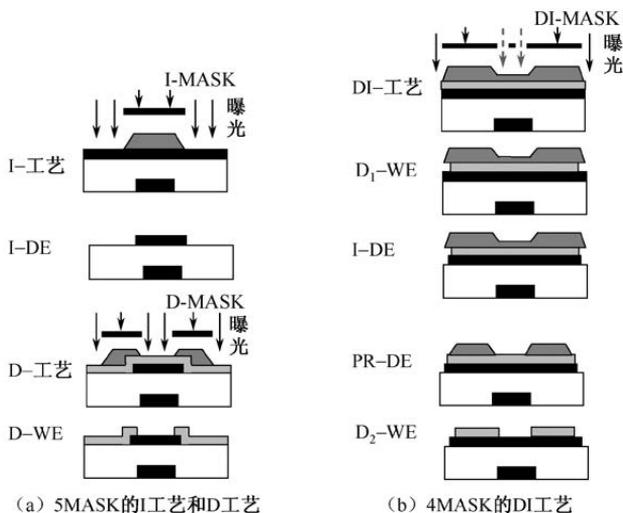


图 11-44 5MASK 工艺与 4MASK 工艺的差别

GTM 技术和 HTM 技术中，沟道处残留光刻胶的形状决定了 TFT 沟道的形状，决定着 TFT 开关的性能，从而影响 TFT-LCD 最终的显示效果。因此，对沟道处残留光刻胶形状的管理十分重要。4MASK 曝光显影后的 TFT 沟道光刻胶形状如图 11-45 所示。可以用三个基本的参数来评价 4MASK 曝光显影后的沟道残留光刻胶的形状：沟道宽度 L 、倾斜角 θ 、残膜厚度 T 。光刻胶形状的影响因素包括 GTM 或 HTM 用掩模版、曝光时的焦点、光照度、GTM 狭缝宽度或 HTM 透过膜透光率、显影后烘焙温度和时间、光刻胶的材料和膜厚等。具体而言，DI-MASK 在 TFT 沟道处的图形偏差会直接影响光刻胶的形状，造成沟道参数的偏差。曝光时焦点如果产生偏移，会使沟道宽度变窄，倾斜角变小，残膜厚度变大。GTM 狭缝宽度增加或 HTM 透过膜透过量太大，基板上沟道宽度的偏差会减小。为了使沟道处光刻胶保持一定的倾斜角，就必须将显影后烘焙温度从 145°C 降为 100°C ，而显影时间对光刻胶形状无明显影响。光刻胶膜厚增加，会减少基板内沟道宽度的偏差，因此，4MASK 工艺中光刻胶的涂敷膜厚一般在 $2\mu\text{m}$ 左右。

如图 11-45 所示，4MASK 工艺的根本是曝光时在同一层 PR 上形成两种厚度。阵列工程使用的是正性光刻胶，曝光时没有光照到的地方，光刻胶留下，曝光时经过充分光照的地方，光刻胶在显影时被去除掉。图 11-45 所示的 PR 凹层只去除部分 PR，留下部分 PR，这就要求曝光时的光照程度不能像去除 PR 部分时那样充分。

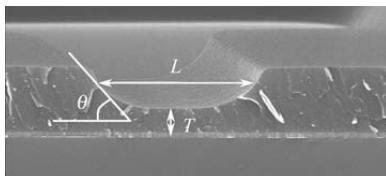


图 11-45 4MASK 曝光显影后的 TFT 沟道光刻胶形状

GTM 的优点是膜层少、制作速度快；缺点是 Slit 区域的设计自由度小、透光率不易控制。GTM 使用的 Slit 宽度一般在 $1.0\mu\text{m}$ 左右。HTM 的优点是 HT 区域的设计自由度大、透光率和关键尺寸容易控制；缺点是生产周期长（因为需要进行两层图案的制作）。GTM 制作的关键是控制好整面掩膜版上的 Slit 宽度的均一性。HTM 制作的关键是控制好整面掩膜版上 HTM 薄膜透光程度的均一性，以及管理 1st 层和 2nd 层之间的对位精度。如图 11-46 (a) 所示，GTM 设计时，需要明确沟道宽度、沟道长度、Slit 宽度、Slit 长度这四个参数。如图 11-46 (b) 所示，HTM 设计时，需要明确沟道长度、沟道宽度、HT 薄膜透光率这三个参数。

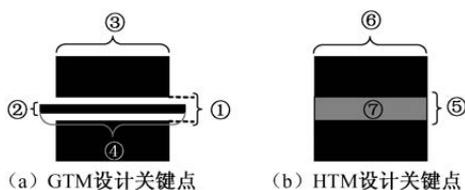


图 11-46 GTM 和 HTM 的设计关键点

2. 省 UV 掩膜版设计

在成盒工程中，封框胶硬化需要用一张 UV 基板进行选择性的 UV 光照。通常，UV 基板都是由一张专用的 UV 掩膜版采用曝光刻蚀法，经过曝光、显影、后烘、刻蚀、清洗等一系列步骤制造出来的。设计制作这张 UV MASK 需要一笔不小的开支，还需要一定的时间。如果省去这张 UV 掩膜版，同时也能制造出 UV 基板，从而可以降低产品的成本。

UV 掩膜版上除四个角上的对位标记外，其他部分具有重复性。省 UV 掩膜版设计如图 11-47 所示：选择一张在阵列工程中使用的掩膜版，掩膜版所需的图案如图 11-47 中间的“TFT 侧用掩膜版图案”部分所示，在掩膜版上下两侧空余的地方，设计 UV 掩膜版图案中的不可重复单元和部分可重复



单元。利用这些功能图案，通过拼接曝光的方式，完成 UV 基板的制作。

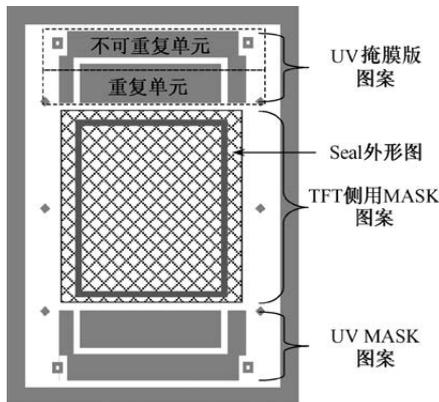


图 11-47 省 UV 掩膜版设计

使用上侧的不可重复单元，进行第一次拼接曝光工艺，在 UV 基板上生成第一张显示屏所需的选择性 UV 照射图案。完成第一次拼接曝光后，边上的遮光图案形成。接着，使用上侧的重复单元，通过不断移动掩膜版依次进行第二次拼接曝光、第三次拼接曝光、第四次拼接曝光和第五次拼接曝光。最后，利用掩膜版下侧的不可重复单元，进行第六次拼接曝光。这样就可以拼接出一张完整的显示屏选择性 UV 照射的图案。在掩膜版的使用过程中，UV 掩膜版图案和 TFT 侧用掩膜版图案共用一套掩膜版对位标记，以用于掩膜版和机台的对位。重复上述拼接工艺，接着再分别形成其他显示屏所需的选择性 UV 照射遮光图案。最后形成完整的 UV 基板。

11.4.2 驱动 IC 消减技术

为了降低封装基材的材料成本，驱动 IC 从 TCP 封装发展到 COF，再到 COG 封装。若要进一步降低驱动 IC 成本，就需要消减驱动 IC 的使用数量。采用阵列基板行驱动（Gate Driver on Array, GOA）技术可以省略扫描线驱动 IC 的使用，采用双扫描线（Dual Gate）技术和三扫描线（Triple Gate）技术可以消减数据线驱动 IC 的使用数量。随着 IC 封装技术的进步与 IC 颗数的消减，PWB 的成本也可以相应降低。

1. GOA 技术

使用 GOA 技术将驱动电路设计在显示屏周围，可以减少制作程序，降



低产品成本, 提高 TFT-LCD 面板的高集成度, 使面板能更轻薄、边框更窄。但是, 由于阵列基板上 a-Si TFT 或 LTPS TFT 的阻抗比 MOSFET 大, 所以 GOA 面板的逻辑功耗会有一定程度的上升。

典型的 GOA 驱动电路如图 11-48 所示。集成在阵列基板上的 GOA 电路由许多移位寄存器 (Shift Register, SR) 组成。每个重复单元具有输入端 In、输出端 Out (对应一根扫描线)、电源端 V_s , 以及第一时钟信号端 CK1 和第二时钟信号端 CK2。来自控制总线的栅极驱动信号包括负电压 V_{ss} (接 SR 的电源端 V_s)、起始脉冲信号 V_{st} (接第一个 SR 的输入端 In)、时钟信号 V_{ck} 、方向时钟信号 xV_{ck} 。如图 11-48 (b) 所示, xV_{ck} 的相位落后 V_{ck} 的相位 180° 。所以, 每个奇数行 SR 以 $V_{ck} \rightarrow CK2$ 和 $xV_{ck} \rightarrow CK1$ 的方式连接, 每个偶数行 SR 以 $V_{ck} \rightarrow CK2$ 和 $xV_{ck} \rightarrow CK1$ 的方式连接。

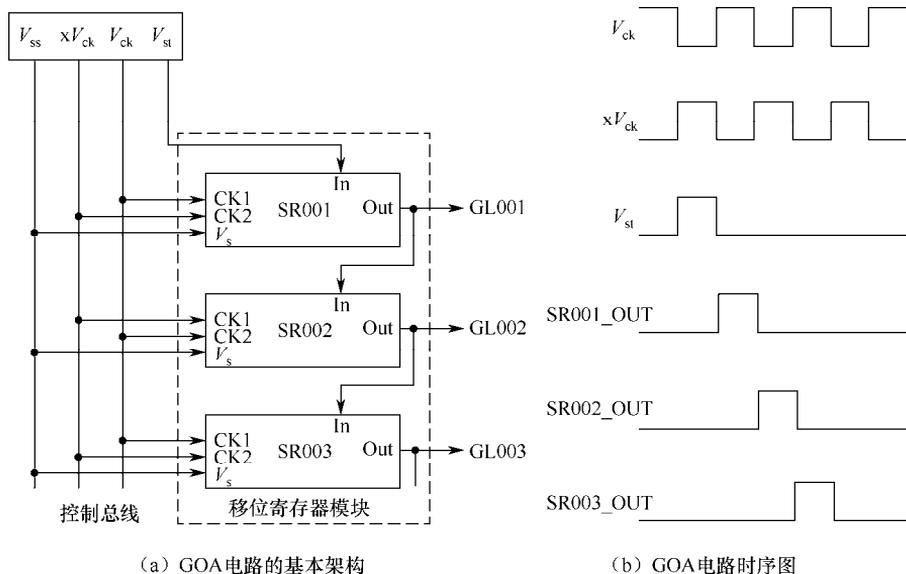


图 11-48 典型的 GOA 驱动电路

如图 11-48 (a) 所示, 移位寄存器模块中的所有 SR 上下串接在一起。当脉冲信号 V_{st} 输入 SR001 的输入端 In 时, 表示一帧画面的扫描开始。SR001 根据时钟信号 V_{ck} , 输出一个脉冲 (V_{gon}) 给第一条扫描线 GL001, 同时传输到 SR002 的输入端。SR002 根据反向时钟信号 xV_{ck} , 输出一个脉冲 (V_{gon}) 给第二条扫描线 GL002 和 SR003 的输入端。SR003 根据时钟信号 V_{ck} , 输出一个脉冲 (V_{gon}) 给第三条扫描线 GL003。在 SR 串中, 奇数行的 SR 与时钟



信号 V_{ck} 同步，偶数行的 SR 与反向时钟信号 xV_{ck} 同步。

在图 11-48 (a) 所示的 SR 串中，只要有一个 SR 出故障失效而不能正常工作，后续 SR 就都不能正常工作。为了不因为 SR 故障而导致显示屏报废，图 11-49 提供了一种采用备份移位寄存器修复主要移位寄存器的 GOA 驱动电路。在备份移位寄存器 SR1 的输入端 In 与主要 SR 串中所有奇数行 SR 的输入端 In 之间，设有第一常开式可连接链接结构。在 SR1 的输出端 Out 与主要 SR 串中所有偶数行 SR 的输入端 In 之间，设有第二常开式可连接链接。在备份移位寄存器 SR2 的输入端 In 与主要 SR 串中所有偶数行 SR 的输入端 In 之间，设有第三常开式可连接链接。在 SR2 的输出端 Out 与主要 SR 串中所有奇数行 SR 的输入端 In 之间，设有第四常开式可连接链接。

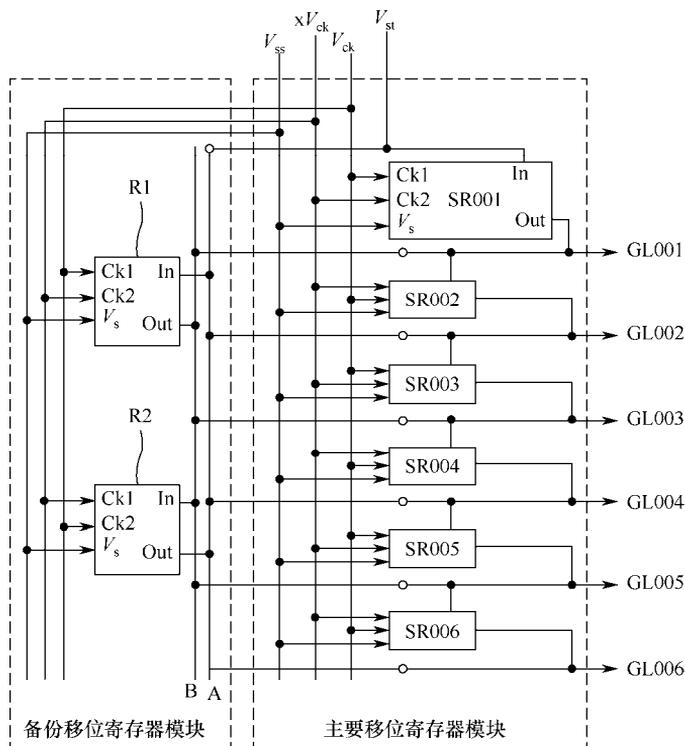
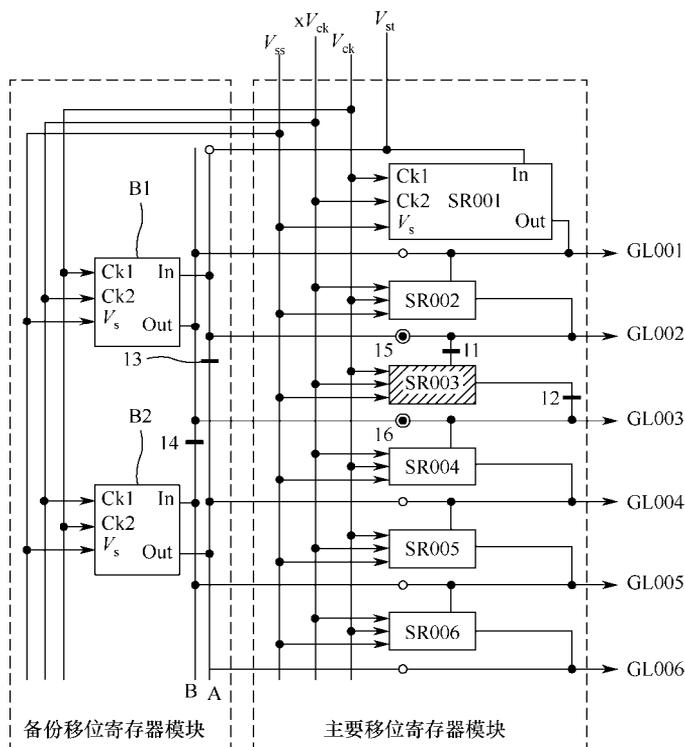


图 11-49 一种采用备份移位寄存器修复主要移位寄存器的 GOA 驱动电路

图 11-50 给出了采用备份 SR 修复主要 SR 的示意图。如图 11-50 (a) 所示，当主要 SR 串中的一个奇数行 SR (以 SR003 为例) 失效时，将失效 SR003

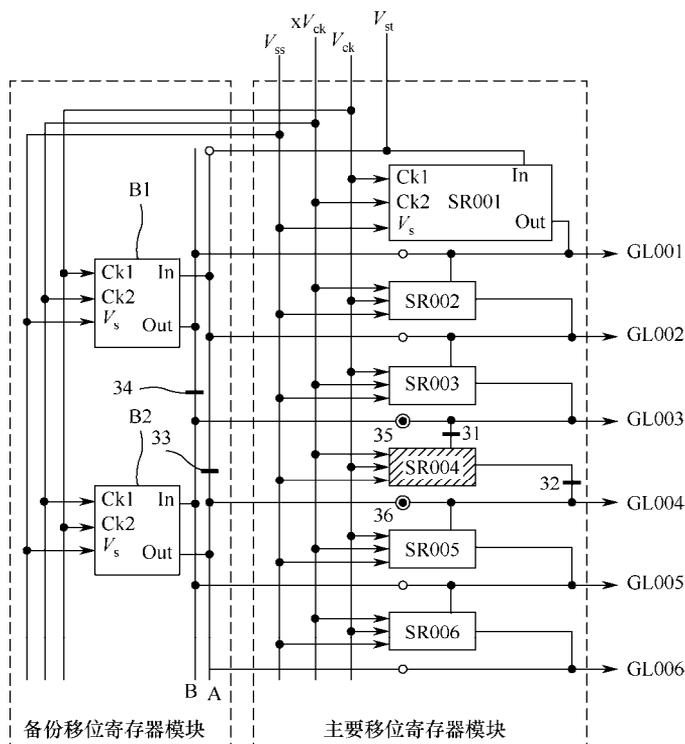


与输入端 In, 以及与输出端 Out 连接的导线通过激光切割, 使 SR003 从串接式链接中移除。然后, 将失效 SR003 的输入端与 SR1 的输入端之间的链接 (15) 通过激光打点进行连接, 将 SR004 的输出端与 SR1 的输出端之间的链接 (16) 也通过激光打点进行连接。如图 11-50 (b) 所示, 当主要 SR 串中的一个偶数行 SR (以 SR004 为例) 失效时, 将失效 SR004 与输入端 In, 以及与输出端 Out 连接的导线通过激光切割, 使 SR004 从串接式链接中移除。然后, 将失效 SR004 的输入端与 SR1 的输入端之间的链接 (35) 通过激光打点进行连接, 将 SR005 的输出端与 SR1 的输出端之间的链接 (36) 也通过激光打点进行连接。为了避免 SR1 与 SR2 之间的干扰, 修复前需要把连接 SR1 和 SR2 输入/输出端的链接 A 和 B 切断。



(a) 奇数行SR失效修复

图 11-50 采用备份 SR 修复主要 SR 的示意图



(b) 偶数行SR失效修复

图 11-50 采用备份 SR 修复主要 SR 的示意图 (续)

2. 双扫描线技术

双扫描线技术就是使扫描线数量加倍的技术。因为像素的数量不变，所以数据线数量相应地会减少一半。双扫描线驱动的每行像素都呈 RGB 重复排列。但是，每行像素中的奇数列像素共同连接上一条扫描线，而偶数列像素共同连接下一条扫描线。并且，左右相连的奇数列像素和偶数列像素共用一根数据线，沿着数据线上下呈“之”字形结构。所以，双扫描线驱动架构可以采用与数据线两侧像素 Z 反转架构一样的列反转驱动技术，即连接同一根数据线的像素具有相同的极性，但是整个显示屏上的像素电压极性类似传统的点反转驱动技术。

因为数据线驱动 IC 比扫描线驱动 IC 贵，所以数据线减少一半后，驱动 IC 颗数就可以减少一半，从而使成本降低。使用引脚数倍增的扫描线驱动 IC，可以抵消扫描线数量倍增的影响，保持扫描线驱动 IC 颗数不变。



此外,使用 GOA 技术可以取消扫描线驱动 IC,消除扫描线数量倍增带来的影响。

双扫描线技术的数据线信号输入呈“之”字形,如图 11-51 所示的从上到下依次左右/左右输入的 Z 形驱动。因为数据线左侧列的像素与右侧列的像素寄生电场的大小程度不同,所以容易出现明显的左右列亮度不均,即垂直明暗线。采用如图 11-52 所示的从上到下依次左右/右左输入的弓形驱动,可以让左侧列像素和右侧列像素的寄生电场实现大小相互补偿,在空间上形成亮暗相间的效果,消除明显的垂直亮暗线。

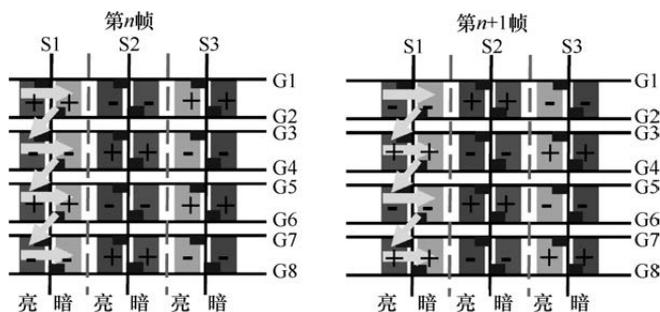


图 11-51 从上到下依次左右/左右输入的 Z 形驱动

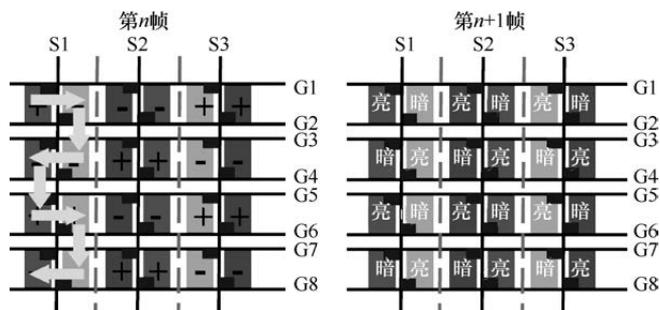


图 11-52 从上到下依次左右/右左输入的弓形驱动

双扫描线架构的扫描线信号与数据线信号时序如图 11-53 所示。Dual Gate 技术因为扫描线数量倍增,所以每根扫描线“开态”时间缩短一半,数据线上的信号电压写入到像素电极上的时间也减少一半。为了保证充分的写入能力,因此对数据线和扫描线的时间常数 RC 提出了更高的要求。此外,由于每根数据线驱动像素数量倍增,因此 T_{con} 到数据线驱动 IC 的接口传输负载增加。

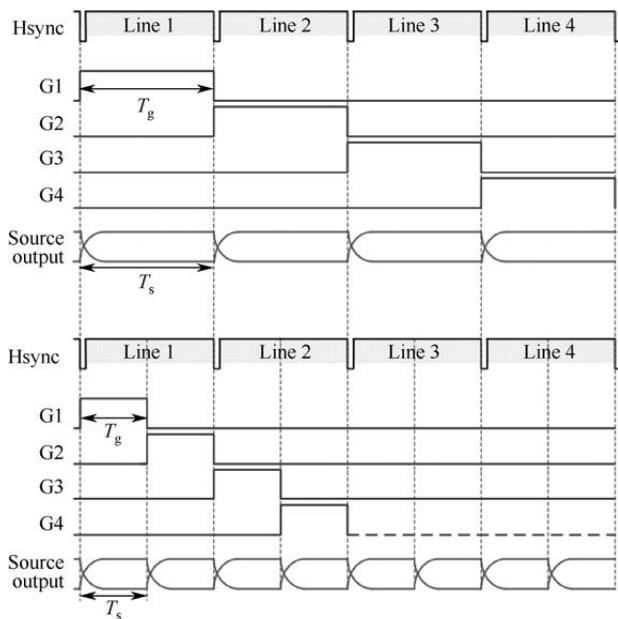


图 11-53 双扫描线架构的扫描线信号与数据线信号时序

3. 三扫描线技术

三扫描线架构如图 11-54 所示，三扫描线技术就是使扫描线数量增加三倍的技术。因为像素的数量不变，所以数据线数量相应地减少三分之一。为了保证显示屏的宽长比不变，RGB 像素由传统的竖排改为横排。数据线减少三分之一后，数据线驱动 IC 颗数就可以减少到原来的三分之一。比如，32HD 显示屏采用三扫描线技术后，数据线只留下 1366 根，只需要使用一根引脚数为 1440 的数据线驱动 IC。而数量增加三倍的扫描线驱动，可以用 GOA 技术消减扫描线驱动 IC 颗数。最终，原来不低于 6 颗 IC 的设计，最后只需要一颗数据线驱动 IC，材料成本大幅下降。三扫描线结构与数据线两侧的像素 Z 反转驱动一起使用，除可减少数据线驱动 IC 的数目外，还可以降低显示屏的功耗。

与双扫描线架构一样，三扫描线架构中扫描线数量增加三倍就意味着，每行像素信号电压写入的时间减少为原来的三分之一，这对数据线和扫描线的时间常数 RC 提出了更小的要求，并且要求 TFT 的写入能力更强。同样，由于每根数据线驱动像素的数量倍加三倍， T_{con} 到数据线驱动 IC 的接口传输负载增加。

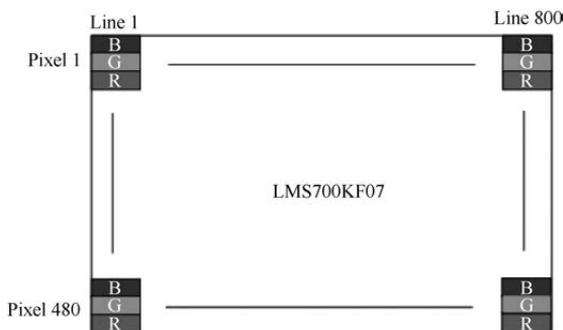


图 11-54 三扫描线架构

11.4.3 背光源零组件消减技术

在 LCD 模组的总成本中,背光源的成本比例接近 30%。消减背光源的零组件是降低背光源成本的最有效方法。减少零组件数量,除可降低成本外,还可减少工序、提高装配时的成品率。

1. LED 颗数消减技术

为了降低 LED 背光源的成本,需要研发新型 LED 背光模组结构,并且尽可能地少用 LED 发光体。减少 LED 使用颗数的主要对策有:①提高 LED 发光效率;②使用新型 LED 封装技术;③降低 LCD 模组的亮度。相比侧光式背光源,直下式背光源一般需要使用更多的 LED。如果在 LED 封装时增加一个利于光扩散的二次透镜,则提高发光效率的同时,可以使 LED 发光角度从 120° 增加到 160° 。这是因为混光范围扩大了,所以可以减少 LED 的使用数量。采用 LED 双芯片封装技术和降低背光源亮度,还可以进一步消减 LED 颗数。

2. 光学组件消减技术

消减 LCD 背光源光学组件的对策主要是:①采用直下式背光源,不使用价格昂贵的导光板;②采用扩散片与棱镜片等光学膜片一体化的复合膜。削减光学组件的使用数量,还可以提高生产效率。光学组件的消减与 LCD 轻薄化、低功耗等的技术路线一致,一些具体的实现方式也相同。

3. 结构件拼接技术

模组的成本主要体现在背光源和前钣金上。除可使用低成本的新型原料



来降低成本之外，还可以通过生产技术的改进来降低成本。在大尺寸的 LCD 模组中，采用结构件拼接技术可以提高原料的利用效率，提高结构件的合格率，从而降低成本。拼接技术通常应用于前钣金和胶框。

前钣金的拼接技术是把如图 11-55 (a) 所示的一次性冲压成型变更为如图 11-55 (b) 所示的 L 形钣金件冲压成型。在图 11-55 (a) 中，除冲压成型的前钣金外，其他剩余的材料都称为废材。在图 11-55 (b) 中，冲压出来的钣金件具有与图 11-55 (a) 同样的长度和宽度，通过两两拼接可以形成如图 11-55 (a) 所示的前钣金结构。通过图 11-55 (b) 所示的 L 形钣金件拼接，可以形成两个如图 11-55 (a) 所示的前钣金结构。

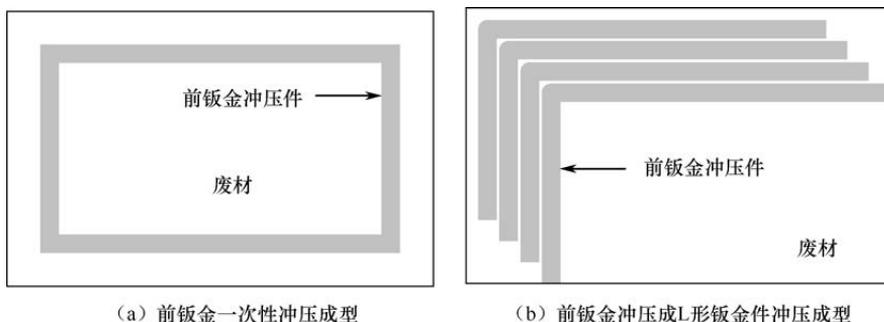


图 11-55 前钣金不同的冲压技术

图 11-55 (b) 冲压出来的 L 形部件拼接的具体技术视产品尺寸的不同而不同。通常，用作显示器的中小尺寸 LCD，在图 11-56 虚线所示的拼接处采用激光焊接的技术进行固定。用作电视的大尺寸 LCD，拼接处采用组装用螺钉锁进行固定，在模组组装时用螺钉把前钣金和背光源锁在一起。

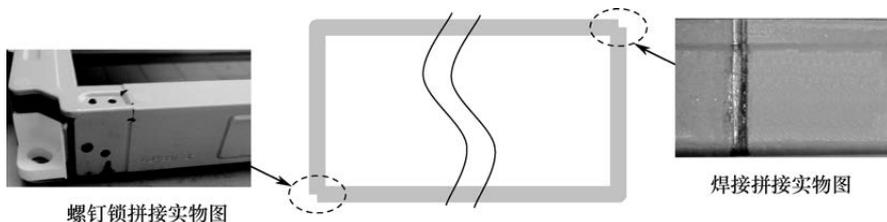


图 11-56 接缝处的拼接技术

胶框是注塑成型的，胶框的拼接技术和前钣金的拼接技术在降低成本的思路上一致的，但在实际操作上稍有区别。胶框拼接主要使用于电视用的大尺寸 LCD 中。胶框主体采用上下左右四块部件拼接而成，在底部放置好



反射片后, 再在左右两侧各拼接一块白色的斜坡状部件, 既可起到固定反射片的作用, 也可起到反射背光的作用。

本章参考文献

- [1] Fang K L , Lin H T , Chen C H . ITO lift-off technique for TFT mask-reduction process[J]. Journal of the Society for Information Display, 2009, 17(6):519-523.
- [2] Hashimoto K , Ikeda Y , Shiga T , et al. High-Luminance and High-Efficacy Electric-Field-Coupled Discharge Lamp for 18-in. Diagonal LCD Backlighting[J]. Sid Symposium Digest of Technical Papers, 2012, 30(1):760-763.
- [3] Hammer M , Hinnen K J G . Local Luminance Boosting of an RGBW LCD[J]. Journal of Display Technology, 2014, 10(1):33-42.
- [4] Wright S L , Millman S , Wu C W , et al. Color and Luminance Management for High - Resolution Liquid - Crystal Displays[J]. Sid Symposium Digest of Technical Papers, 2012, 34(1):940-943.
- [5] Kim S S , Berkeley B H , Kim T . Invited Paper : Advancements for Highest-Performance LCD-TV[J]. Sid Symposium Digest of Technical Papers, 2012, 37(1):1938-1941.
- [6] Peng H J , Zhang W , Hung C K , et al. High contrast LCD TV using active dynamic LED backlight[J]. Sid Symposium Digest of Technical Papers, 2012, 38(1):1336-1338.
- [7] Hsu T C P , Cheng J C L , Hsu M T T , et al. High video image quality technology: Dynamic scanning backlight with black insertion (DSBBI) implemented in a 32 " OCB-LCD TV[J]. Sid Symposium Digest of Technical Papers, 2012, 38(1):353-355.
- [8] Lee, Seung - Hyuck, Kim, Jong - Man, Kim K , et al. A Novel Driving Method to Compensate for RC Delay of Ultra - Large Size and High Resolution Liquid Crystal Displays[J]. Sid Symposium Digest of Technical Papers, 2014, 44(1):931-934.
- [9] Kim S J , Kim K H , Jung J , et al. A Novel S - PVA Cell Structure with High Contrast Ratio[J]. Sid Symposium Digest of Technical Papers, 2012, 39(1):200-203.
- [10] Woo J Y , Shin D Y , Jeong D Y , et al. High-speed 10-bit LCD column driver with a split DAC and a class-AB output buffer[J]. IEEE Transactions on Consumer Electronics, 2009, 55(3):1431-1438.
- [11] Koma N , Miyashita X , Uchida T , et al. Using an OCB-Mode TFT-LCD for High-speed Transition from Splay to Bend Alignment[J]. Sid Symposium Digest of Technical Papers, 2012, 30(1):28-31.



- [12] Chan S H , Wu T X , Nguyen T Q . Comparison of Two Frame Rate Conversion Schemes for Reducing LCD Motion Blurs[J]. IEEE Signal Processing Letters, 2010, 17(9):783-786.
- [13] Wang J , Huang B , Wu J , et al. Lapped transform-based codec for frame-memory reduction in super-quality LCD overdrive[J]. Journal of the Society for Information Display, 2011, 19(8):551-560.
- [14] Hsia S C , Kuo J M . Cost Effective Design and Implementation of Scanning-Based LED Backlight for LCD Module[J]. IEEE Transactions on Consumer Electronics, 2010, 56(4):2037-2042.
- [15] Son M S , Yoo K H , Jang J . Electrical simulation of the flicker in poly-Si TFT-LCD pixels for the large-area and high-quality TFT-LCD development and manufacturing[J]. Solid-State Electronics, 2004, 48(12):2307-2313.
- [16] Hong-Tao L , Ming-Chao W , Zhi-Xiao Y , et al. Mechanism Research About Flicker in TFT-LCD[J]. Chinese Journal of Liquid Crystals and Displays, 2013, 28(4):567-571.
- [17] Chen Y Y , Jwo K W , Chang R S . Research of an Intelligent Auto-Controlling System for LCD Screen Flicker[J]. Journal of Display Technology, 2016, 12(6):557-561.
- [18] Chida M , Kitagawa M , Fujimoto H , et al. Novel LCD Frame Frequency Switching Method with Minimized Flicker[J]. Journal of the Society for Information Display, 2019, 50(1):271-274.
- [19] Woods A J , Yuen K L , Karvinen K S . Characterizing crosstalk in anaglyphic stereoscopic images on LCD monitors and plasma displays[J]. Journal of the Society for Information Display, 2007, 15(11): 889-898.
- [20] Kwan-Ho Kim, Jang-Kun Song. Inter-Electrode Coupling and Crosstalk Mechanism in TFT-LCDs[J]. Journal of Display Technology, 2011, 7(5):267-273.
- [21] Chen L C , Kuo C C . Automatic TFT-LCD mura defect inspection using discrete cosine transform-based background filtering and 'just noticeable difference' quantification strategies[J]. Measurement Science & Technology, 2007, 19(1): 015507.
- [22] Chen C W , Hsu M C , Fang Y W , et al. The Advanced Algorithm for Band Mura Analysis and Quantification in LCD Panels[J]. SID Symposium Digest of Technical Papers, 2009, 40(1):706-708.
- [23] Lee Y H , Tang K H . How human perceptions of Mura affect LCD market values[J]. Displays, 2012, 33(1):46-53.



- [24] Yoon S , Kim S , A-Jung, et al. A Study of Electrostatic Mura Specified for IPS LCD[J]. Sid Symposium Digest of Technical Papers, 2011, 42(1):756-757.
- [25] Zhi-Xuan G , Liang T , Ye-Zhou F , et al. Research and improvement of vertical Mura on TFT-LCD with double notched PCI structure[J]. Chinese Journal of Liquid Crystals and Displays, 2018,33 (5): 397-404.
- [26] Bi X , Ding H . Detection of Local Mura Defects in TFT-LCD Using Machine Vision.[M]. Intelligent Robotics and Applications. Springer Berlin Heidelberg, 2008.
- [27] Wang S H , Wu F , Xuan J , et al. Research and improvement of corner white Mura in TFT-LCD[J]. Chinese Journal of Liquid Crystals & Displays, 2018, 33 (7): 583-589.
- [28] Fan S K S , Chuang Y C . Automatic detection of Mura defect in TFT-LCD based on regression diagnostics[J]. Pattern Recognition Letters, 2010, 31(15):2397-2404.
- [29] T Chen, M Ker. Invited Paper: ESD and EOS Impacts during Module Assembly Processes for Display Panels[J]. Sid Symposium Digest of Technical Papers, 2013, 44(1):302-305.
- [30] Gan Y , Talebzadeh A , Xu X , et al. Experimental Characterization and Modeling of Surface Discharging for an Electrostatic Discharge (ESD) to an LCD Display[J]. IEEE Transactions on Electromagnetic Compatibility, 2017:1-11.
- [31] Marko Simicic, Geert Hellings, Shih-Hung Chen, ,et al. ESD study on a-IGZO TFT device architectures[C]. Electrical Overstress/electrostatic Discharge Symposium. 2018:1-7.
- [32] Liu Y, Chen R , Li B , et al. Analysis of Indium-Zinc-Oxide Thin-Film Transistors Under Electrostatic Discharge Stress[J]. IEEE Transactions on Electron Devices, 2017, PP(99):1-5.
- [33] M. Scholz, S. Steudel, K. Myny, et al. ESD protection design in a-IGZO TFT technologies[C]. Electrical Overstress/electrostatic Discharge Symposium. 2016:1-7.
- [34] Deng C K , Ker M D . ESD robustness of thin-film devices with different layout structures in LTPS technology[J]. Microelectronics Reliability, 2006, 46(12):2067-2073.
- [35] Tai Y H , Chiu H L , Chou L S . Test and Analysis of the ESD Robustness for the Diode-Connected a-IGZO Thin Film Transistors[J]. Journal of Display Technology, 2013, 9(8):613-618.
- [36] Li W C , Tsai D M . Defect Inspection in Low-Contrast LCD Images Using Hough Transform-Based Nonstationary Line Detection[J]. IEEE Transactions on Industrial Informatics, 2011, 7(1):136-147.
- [37] Lin C S , Tsai C W , Lu Y C , et al. Automatic inspection of the width and gap of



- etching transistors in TFT-LCD panels using sub-pixel accuracy estimation[J]. The International Journal of Advanced Manufacturing Technology, 2007, 35(1-2):127-134.
- [38] Moon K H , Cho Y S , Choi H , et al. Characteristics of Amorphous Silicon Dual-Gate Thin Film Transistor Using Back Gate of Pixel Electrode for Liquid Crystal Display Driver[J]. Japanese Journal of Applied Physics, 2014, 48(3):03B017-03B017-4.
- [39] Zheng G T , Liu P T , Wu M C . Design of dual-outputs-single-stage a-Si:H TFT gate driver for high resolution TFT-LCD application[J]. Journal of the Society for Information Display, 2016, 24(5):330-337.
- [40] Choi J Y , Jeon J , Han J H , et al. Late-News Poster: A Compact and Cost-Efficient TFT-LCD through the Triple-Gate Pixel Structure[J]. SID Symposium Digest of Technical Papers, 2006, 37(1):274-276.
- [41] Saraf A, Tripathi A N. Analysis Report of Gate Driver Circuit for TFT-LCD[J]. International Journal of Scientific Engineering & Technology, 2013, 2(12): 1183-1186.
- [42] Zheng G T , Liu P T , Wu M C , et al. Design of Bidirectional and Low Power Consumption Gate Driver in Amorphous Silicon Technology for TFT-LCD Application[J]. Journal of Display Technology, 2013, 9(2):91-99.
- [43] Lin C L , Tu C D , Chuang M C , et al. Design of Bidirectional and Highly Stable Integrated Hydrogenated Amorphous Silicon Gate Driver Circuits[J]. Journal of Display Technology, 2011, 7(1):10-18.



半透过型 TFT-LCD 设计

根据使用光源的不同，TFT-LCD 分为透过型、反射型和半反半透型（简称半透过型）三种显示方式。透过型是使用背光源的显示方式；反射型是使用反射板反射环境光的显示方式；半透过型既能反射光，也带有背光源。反射型 TFT-LCD 主要用于室外和光线较强的室内。反射型 TFT-LCD 不需要背光源，更轻薄，更省电。半透过型 TFT-LCD 在光线好时，可关掉背光源，利用反射光；光线差时，可点亮背光源。

12.1 反射型 TFT-LCD 原理与设计

反射型 TFT-LCD 的历史可以追溯到 1960 年，先后经历了无源驱动的 TN 和 STN 方式、TFT 驱动方式、LTPS TFT 驱动方式。反射型 TFT-LCD 自身不带发光源，而是通过反射周围环境的光进行画面显示。反射型 TFT-LCD 只能应用在具有一定亮度的环境中。

为方便说明，图 12-1 给出了 VA 显示模式的反射型 TFT-LCD 的显示原理。反射型 TFT-LCD 入射光在入射时和反射时两次通过同一枚偏光板，等效为前后两次所对应的偏光轴方向平行。反射前后的光两次通过液晶层，液晶显示屏的厚度只需满足 $\Delta nd/2$ 厚度即可。为了在反射时获得波长依存性小的圆偏光，需使用相位差板进行调整，并用凹凸不平的反射扩散电极来反射光。反射扩散电极连接像素电极的信号。不加电压时，从外界经偏光板的直线偏光在 $\lambda/4$ 板的作用下成为左圆偏光，然后在反射扩散板的作用下，呈右圆偏光，再次通过 $\lambda/4$ 板后，成为和入射前的直线偏光正交的直线偏光状态，而被偏光板吸收。加电压后，VA 液晶分子转动，在双折射作用下，形成一个类似 $\lambda/8 \sim \lambda/4$ 的位相差，入射光通道的左圆偏光转为椭圆偏光，反射后，



再次通过液晶层 $\lambda/4$ 相位差板, 总共形成 360° 的 λ 相位差的直线偏光和入射光呈平行关系通过偏光板。

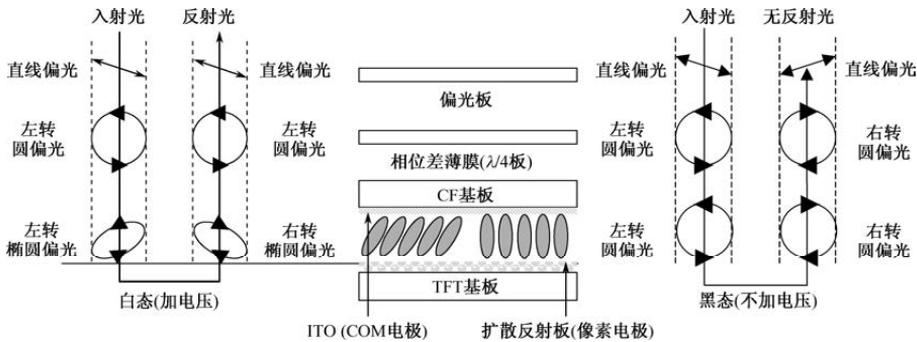


图 12-1 VA 显示模式的反射型 TFT-LCD 的显示原理

反射型 TFT-LCD 的两个重要指标是亮度和对比度。亮度取决于显示屏内反射金属的反射率, 常用的反射金属有 Al、Ag 等, 反射率范围为 20%~30%。根据金属表面状态的不同, 分为镜面反射、扩散反射和散射。镜面反射的光利用率高, 但容易产生颜色干涉, 视野角小。扩散反射通过金属表面的凹凸结构, 把反射的图像和眩光分离开, 使入射光得到均匀扩散, 在规格视野角内达到规格亮度和规格对比度。凹凸结构可以是散乱分布凸块, 也可以是斜板结构。采用光敏感有机树脂, 利用曝光方式可以形成表面不规则起伏的凸块。采用刻蚀或微细加工技术可以形成具有特定斜面角度的微结构, 把入射光集中在视野角范围内, 提高光的利用效率。反射金属的反射率 R 如公式 (12-1) 所示:

$$R = \frac{\left(\frac{n_m}{n}\right)^2 (1 + k_m^2) + 1 - \frac{2n_m}{n}}{\left(\frac{n_m}{n}\right)^2 (1 + R_m^2) + 1 + \frac{2n_m}{n}} \quad (12-1)$$

式中, n_m 、 n 、 k_m 分别表示反射金属的折射率、显示媒介的折射率、反射金属的衰减率。

反射型彩色 TFT-LCD 要兼顾亮度和彩色显示能力。反射型 TFT-LCD 是被动地依赖周围环境光进行显示, 亮度不会太高, 提高彩色显示能力的空间不大。为了提高彩色显示能力, 必须提高光的反射率, 减少光的损耗, 如在反射型 TFT-LCD 的 RGB 色层结构上进行特殊设计。

使用一枚偏光板就可使外部环境光的 50% 不能被利用。对于反射型



TFT-LCD 的单偏光板模式, 反射电极对明亮度的影响很大。D-L.Ting 等提出了在液晶屏内形成倾斜微反射面的方法: 在避开通过液晶层后的反射光和表面反射光的角度观察, 实现较好的明亮度(40%)和对比度(20:1)。Kazuhiko Tsuda 等提出了微反射面反射电极的理论计算方法, 对器件的设计具有重要意义。对于无偏光板的反射型 TFT-LCD, 通过 PDLC 散射光的反射型彩色 TFT-LCD, 构造更简单, 也实现了较高的明亮度(30%)和对比度(20:1)。此外还有利用液晶和液晶中分散的高分子, 通过全息方法, 形成反射式彩色显示的聚合物散射型液晶显示(Polymer Dispersed Liquid Crystal, HPDLC)技术, 在这种方案中, 控制制作的光学条件和单体的扩散是关键。使用胆甾相液晶, 在 0~20V 间调节电压, 使其在平面状态和焦锥状态转换, 可以实现 30%的反射率, 并且没有灰阶反转。无偏光板的另一方法是利用宾主(Guest/Host, GH)效应, 通过多液晶层结构实现高明亮度, 其中的关键技术是实现多液晶层间的薄膜隔离和取向。

除需要研究反射率、视野角、对比度、色彩饱和度等课题外, 反射型 TFT-LCD 还要实现高精细、紧凑化、低成本和低功耗化。所以, 产生了反射型 LTPS TFT-LCD。图 12-2 给出了反射型 LTPS TFT-LCD 周边像素和 LTPS TFT 驱动的断面。作为反射型 TFT-LCD 的特有工艺, 需要额外进行三道 PR。第一道是 T-PR: 涂布耐热型有机膜, 并进行预先烘焙; 然后进行凸曝光以定义出反射区的范围。第二道是 S-PR: 进行 S 曝光, 定义出一个个小凸起, 然后通过显影工艺去除多余的有机膜, 并进行后烘焙处理, 完成有机膜的定型。第三道是 Al-PR: 先溅射一层厚度在 3500Å 左右的 Al 合金薄膜, 然后进行 Al-PR 工艺, 通过曝光、显影、湿刻等工艺, 定义出反射板电极的区域。

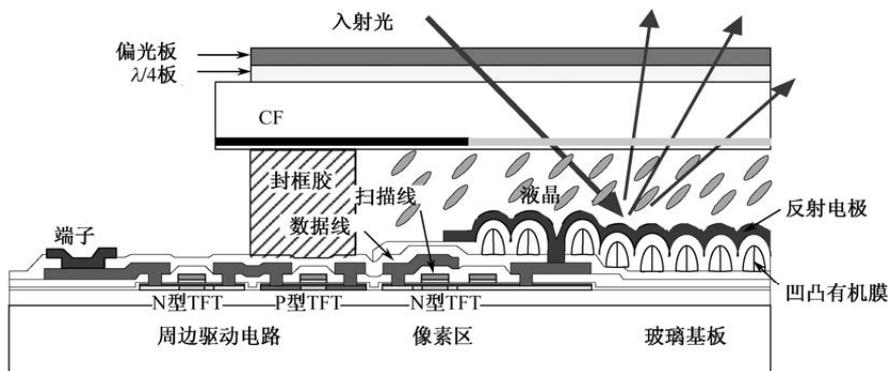


图 12-2 反射型 LTPS TFT-LCD 周边像素和 LTPS TFT 驱动的断面



反射式 TFT LCD 中, 反射金属和 ITO 等电位连接, 用有机膜层实现凹凸结构。为了尽可能增大反射率, 除可增加反射金属的反射率外, 还需要将反射金属覆盖到扫描线、数据线。为了降低因为反射金属覆盖而增大的扫描线和数据线的负载, 减小信号延迟, 需要较厚的 OC (Over Coat) 平坦层, 一般为 $1 \sim 3\mu\text{m}$ 。反射金属覆盖到数据线, 寄生电容增加后会导致纵向串扰的发生, 增加 OC 层可以降低纵向串扰的风险。

反射型 TFT-LCD 反射外界环境光进行显示, 所以形成了一些独特的设计特点。由于反射时不需要背光, 所以 TFT 开关可采用非遮光结构。为了进一步提高外界环境光的利用效果, 增加反射率, CF 侧的色阻可以采用如图 12-3 所示的像素色阻块挖空设计。

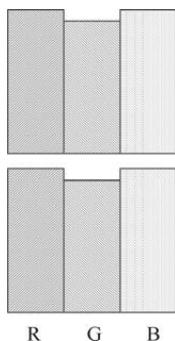


图 12-3 反射型 CF 像素色阻块挖空设计

12.2 半透过型 TFT-LCD 原理与设计

通常, 户外向阳环境的照度约为 10^4x , 靠近窗户的照度约为 10^3x , 白天室内的照度约为 10^2x , 晚上室内的照度约为 10^{-14}x 。半透过型 TFT-LCD 可以通过调节反射区和透过区的工作状态, 保证在户外向阳环境和晚上室内的正常使用。

不同光照强度下的亮度和对比度变化如图 12-4 所示。在黑暗环境下, 半透过型 TFT-LCD 的亮度是透过型 TFT-LCD 的 $1/2$ 。这是因为半透过型 TFT-LCD 的一个像素包括了反射区和透过区两部分, 开口率是透过型 TFT-LCD 的一半左右。在 $60\,000\text{lx}$ 的光照情况下, 透过型 TFT-LCD 的亮度上升, 但大部分的亮度都是由于表面反射产生的多余亮度, 实际的画面亮度没有太大的上升。对于半透过型 TFT-LCD, 虽然也有表面反射的成分, 但由于像素反射区有效地利用了来自外界的反射光, 所以实际的画面亮度明显提升。

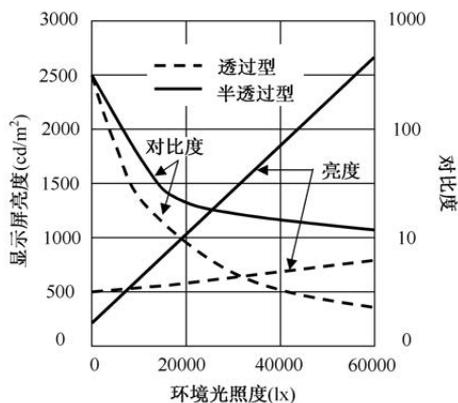


图 12-4 不同光照强度下的亮度和对比度变化

作为评价画面可视效果的另一个评价指标是对比度。假设透过型和半透过型 TFT-LCD 的对比度指标都为 500:1, 在外界环境光作用下, 对于透过型 TFT-LCD, 其画面本身的亮度没有增加, 而画面黑色成分在表面反射加强的作用下, 导致画面整体对比度下降, 其结果是, 在 60 000lx 时, 对比度下降到 3:1 左右。对于半透过型 TFT-LCD, 在外界光照下, 其画面本身的亮度也随之增加, 而画面黑色部分的亮度能够得到有效的控制, 在 60 000lx 的外界光照下, 还能保证 20:1 的对比度。

半透过型 TFT-LCD 的基本结构与显示原理如图 12-5 所示, 一个像素单元被分割为透过区和反射区两部分。当环境光较暗时, 背光源的光通过透过区, 进入透过型显示方式; 当环境光较亮时, 关闭背光源, 外界光在反射区被反射, 进入反射型显示方式。在两张偏光板之间, 往往设计两个 $\lambda/4$ 波片, 以保证半透过型 TFT-LCD 的透过性能和反射性能。透过区和反射区的液晶盒厚、面积比例等参数根据具体情况进行设计。

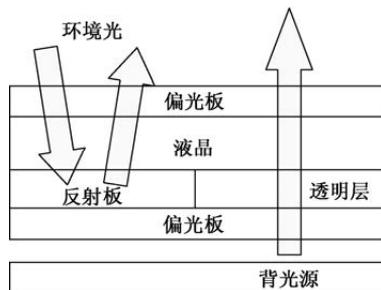


图 12-5 半透过型 TFT-LCD 的基本结构与显示原理



半透过型 TFT-LCD 根据透过区与反射区液晶盒厚设计不同,可分为单液晶盒厚和双液晶盒厚两大类。在双液晶盒厚的结构中,其透过区的盒厚一般是反射区液晶盒厚的 2 倍。通常,反射区液晶盒厚通过在 TFT 基板和 CF 基板上添加有机膜共同调整实现。透过区和反射区的液晶双盒厚结构调整后,保证了来自背光源的反射光与来自环境光的反射光具有相同的光程差。

对于半透过型 TFT-LCD,透过区和反射区之间的光电特性匹配是一个非常重要的课题。图 12-6 给出了 VA 显示模式的半透过型 TFT-LCD 透过区工作原理。采用如图 12-6 所示的双液晶盒厚结构,通过优化显示屏参数,可以保证透过区与反射区都能获得良好的光效率。透过区和反射区的面积之比是影响画质的重要因素。根据应用的不同,面积比选择范围为 2:8~8:2。反射区的显示原理如图 12-1 所示,图 12-6 只给出了透过区的显示原理。不加电压时,来自背光源的光通过偏光板后呈直线偏光,经 $\lambda/4$ 板后成为右转圆偏光。不加电压时的液晶 $\Delta nd=0$,右转圆偏光直接穿过液晶层,经过上层 $\lambda/4$ 板后转为和上层偏光板正交的直线偏光,光不能透过液晶屏。施加电压后,液晶转动,把右边的右转圆偏光转化为左转圆偏光。经过上层的 $\lambda/4$ 相位差板后,形成与上层偏光板偏光轴平行的直线偏光,透过液晶显示屏。

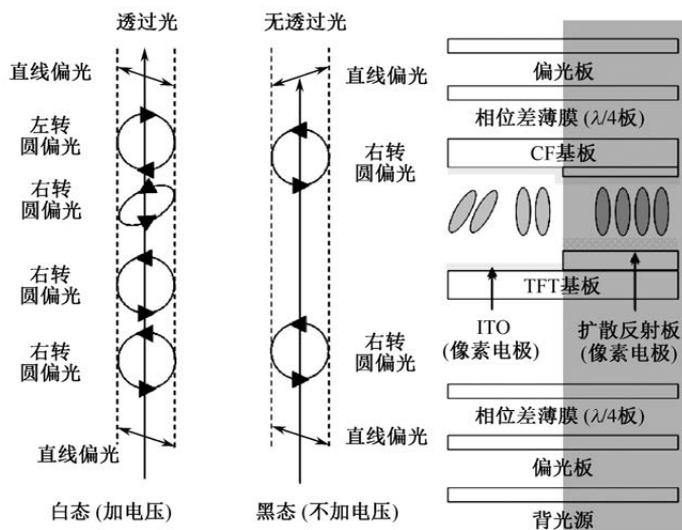


图 12-6 VA 显示模式的半透过型 TFT-LCD 透过区显示原理

半透过型 TFT-LCD 结合了反射型和透过型显示方式的优点,形成了许多独特的技术特色,且主要集中在反射技术上。半透过型 TFT-LCD 一般采



用 Al 作为反射电极, 沿着下层有机膜呈凹凸起伏状。如图 12-6 所示, 透过区是 ITO-液晶-ITO 结构, 反射区是 Al-液晶-ITO 结构, 两个结构的盒厚不同, 透过区和反射区各自都有一个最小的闪烁值, 这两个最小闪烁值的差值在原理上是客观存在的。如果把透过区的闪烁调到最佳, 那么反射区的闪烁就会恶化。因此提高频率是一种有效对策。通常, 反射率在 5% 以上, 对比度大于 10, 反射画面清晰。相反, 反射率小于 2%, 对比度小于 5, 反射画面难以看清。双液晶盒厚的半透过型 TFT-LCD, 需要选择合理的封接胶间隙子、盒内间隙子、液晶注入方法等, 以抑制盒厚的不均。

双液晶盒厚的缺点是: ①反射区和透过区的液晶响应时间不同, 反射区的响应时间是透过区响应时间的四分之一; ②透过区和反射区交界处的对比度不高, 彩色饱和度不好; ③在生产过程中需要严格控制盒厚, 工艺复杂、合格率低、成本高。为了解决双盒厚结构的问题, 需要开发单盒厚半透过型 TFT-LCD, 均匀的液晶盒厚可以保证透过区和反射区的液晶响应时间基本一致。

能同时在黑暗环境和明亮环境下使用的半透过型 TFT-LCD 可以满足各种场合的使用需求。LTPS TFT 驱动方式为半透过型 TFT-LCD 的发展提供了的更轻便、更节能、更高品质的平台。相比普通半透过型 TFT-LCD, 半透过型 LTPS TFT-LCD 的像素采用 LTPS TFT 开关, 周边的驱动电路集成于玻璃基板上。半透过型 TFT-LCD 的案例设计与反射型 TFT-LCD 的设计概念类似, 主要是利用有机膜来形成盒厚断差, 具体其他设计相关案例部分可参考相关案例设计。

12.3 半透过型 TFT-LCD 的反射光学设计

反射光学设计是在提高反射率的同时, 提高视野角, 避免出现镜面反射现象。如果用光滑的镜面作为反射板, 则反射出来的是观察者自己的面孔。相应的对策就是把反射板表面设计成凹凸不平的形状, 或者在上偏光片与上玻璃之间设置光扩散膜, 使反射光形成漫反射。在反射板表面设置凹凸不平的形状时, 若按照凹凸形状规则排列, 则外界白光入射后反射出的是多种彩色的光, 因为白光中的各种波长的单色光的各自的反射角度不同。相应的对策就是在反射板表面设计不规则的凹凸形状, 以消除反射角度和单色光之间的规则依存性。把反射板表面设计成不规则的凹凸形状后, 反射光中同时含有正反射光和漫反射光的成分。并且, 根据自然光、白炽灯、日光灯等外界光源的不同, 反射的效果也有区别。所以, 反射光学设计时还要考虑实际使



用的条件, 进行设计优化和微细加工。根据反射板位置的不同, 半透过型 TFT-LCD 分为内部半透过型和外部半透过型两大类。如果在玻璃基板上设计反射板, 就叫内部半透过型 TFT-LCD; 如果在玻璃基板外设计反射板, 就叫外部半透过型 TFT-LCD。

12.3.1 内反射光学设计

为了消除镜面反射, 达到漫反射效果, 通常采用两种方式实现: 一种是把反射金属电极形成于凹凸状的层间有机膜上; 另一种是在 CF 基板一侧的偏光板上设置光扩散膜。

1. 反射金属电极形成于凹凸状层间膜上形成漫反射设计

对于反射金属电极形成于凹凸状的层间膜上的方案, 层间膜自身的凹凸形状呈连续缓变分布。同时, 在 TFT 基板上设计微细的凹凸状内部散乱反射电极, 同时也是驱动液晶工作的像素电极。对于反射金属, 除低电阻率的要求外, 还要求反射率尽量高。内部散乱反射电极需要具备以下特性。

- ① 在视野角范围内, 均匀地反射入射光。
- ② 不能有镜面反射状的金属光泽感, 消除镜面反射成分。
- ③ 尽量降低全反射之类的无效成分。
- ④ 不能引起光的干涉。
- ⑤ 要保证液晶配向的稳定性。

为了满足以上各种特性要求, 需要严格控制微细凹凸状的倾斜角、间距、高度等参数。内部散乱反射电极的二维反射模型和反射强度如图 12-7 所示。图 12-7 (a) 是内部散乱反射电极的二维反射模型示意图。其中, 空气的折射率 $n_{\text{air}}=1.0$, 玻璃的折射率 n_g 和液晶的折射率 n_{lc} 都为 1.5。设定内部散乱反射电极的倾斜角为 θ , 光源的入射角为 α , 反射光的出射角为 β 。设定内部散乱反射电极的凹凸形状连续变化, 并呈正弦波分布。入射角 α 体现的是一个在 $-30^\circ \sim 0$ 范围内均匀照射的光源。根据以上条件和设定, 进行仿真, 反射强度如图 12-7 (b) 所示。如果内部散乱反射电极的倾斜角 θ 范围在 $4^\circ \sim 8^\circ$, 且把相应的反射光定义为视野角范围, 那么这个视野角范围在 $0 \sim 20^\circ$, 反射光被均匀地反射开。如果凹凸形状的倾斜角不断增大, 反射强度就会相应地降低, 这是由于随着倾斜角度的增大, 全反射成分相应增加, 反射光在显示屏内不能出去的比例相应增加。

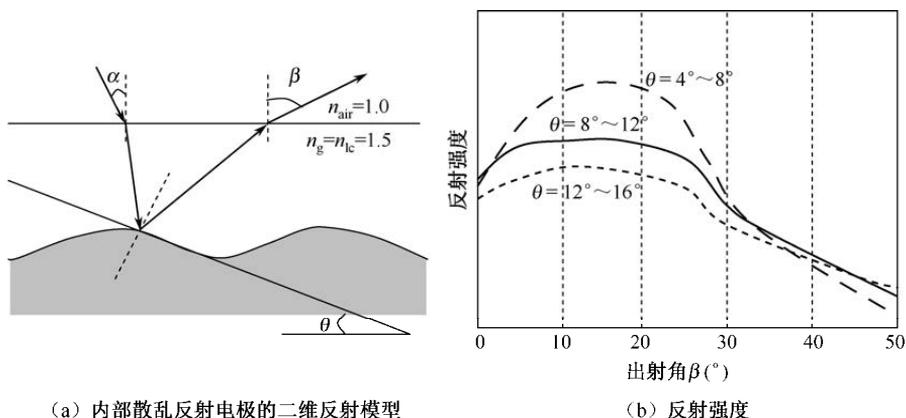


图 12-7 内部散乱反射电极的二维反射模型和反射强度

根据图 12-7 (b) 所示, 在一定的出射角范围内, 具有最佳的反射强度。因此, 控制好扩散角度就可以设计出理想的反射率。扩散角度和反射率的关系如图 12-8 所示。假设一张完全扩散板的反射强度 R 为 100%, 那么把扩散角度 ω 控制在 60° 时, 相应的反射强度可达到 600% 以上。缩小扩散角度 ω 虽然可以提高反射强度, 但同时也降低了可视角度, 即产品的视野角特性恶化。把模拟出来的最佳凹凸形状, 通过工艺技术制造出来, 也是一项重要的工作。

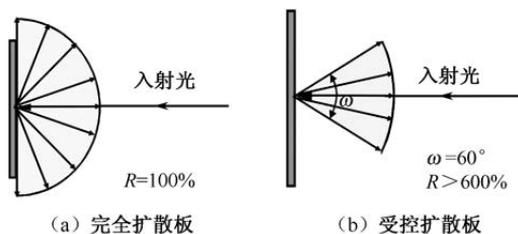


图 12-8 扩散角度和反射率的关系

2. 上偏光片与上玻璃之间设置扩散膜

在凹凸状的层间膜上制作反射金属电极, 可以有效提升反射率和反射视角, 理论上也可以通过凹凸形状的设计不断优化反射的显示性能。但是这个方案同时也存在一定缺陷。

(1) 工艺制作难度大, 需要沉积有机膜, 且要对有机膜进行曝光以形成图形。由于有机膜材料特性和曝光工艺限制, 很难把凹凸形状 (Bump) 做到与设计要求一致。另外, 由于工艺会存在一定的波动, 也会导致实际做出



的 Bump 有片间差异, 直接导致显示模组片间存在反射性能波动。

(2) 由于凹凸状的存在必然会导致液晶排列存在一定的紊乱, 因此会导致反射对比度降低。

基于以上因素, 随着材料的进步, 推出了另外一种设计方案: 不在 TFT 上形成凹凸形状, 而在上偏光片与上玻璃基板之间增加一层光扩散膜 (Light Diffuser Film, LDF)。CF 基板上含光扩散膜的结构与显示原理如图 12-9。

在实际生产中, 这层光扩散膜与 CF 基板上的偏光片复合在一起, 并不增加液晶显示屏的工艺。

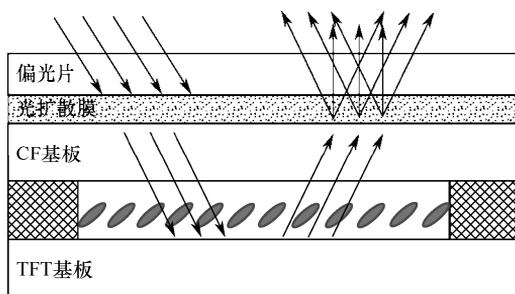


图 12-9 CF 基板上含光扩散膜的结构与显示原理

这类光扩散膜一般由四类物质构成, 形成材料的主体含有氨基酸酯丙烯酸酯的化合物 A, 折射率 1.46 ~ 1.52; 形成内部微结构的联苯化合物 B (这里主要讲棒状微结构), 折射率 1.52 ~ 1.62; 光聚合引发剂 (α -羟基苯乙酮型) C, 作用是促使光照使 A 和 B 形成特定的结构; 光稳定剂 D, 作用是提升耐候性, 可以使抑制材料与紫外光发射反应, 且避开需要照射的紫外波长。实际使用的 A 和 B 折射率差异控制在 0.1 ~ 0.2, 其制作原理是通过涂布层照射方向受控制的活性能量射线, 使涂布层中不同折射率聚合物发生相分离且固化, 由此得到具有规则内部结构的光扩散膜。其扩散原理为光通过不同折射率聚合物 AB 边界, 传播方向被改变。图 12-10 为光扩散膜的结构示意图和实际截面照片。

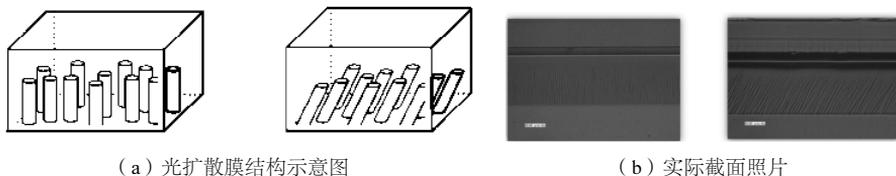


图 12-10 光扩散膜的结构示意图和实际截面照片



图 12-11 为光扩散膜的光扩散方向与棒状结构的关系示意图。从图中可见,光扩散方向与棒状微结构的倾角强相关,入射光与棒状结构夹角在正负 20° 内产生最优的扩散效果。实际生产中,可以通过改变工艺控制棒状结构的倾角,因此使用这类光扩散膜可以为实际产品设计带来很多灵活性。

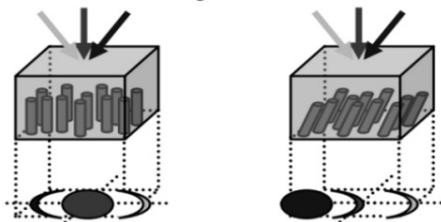


图 12-11 光扩散膜的光扩散方向与棒状结构的关系示意图

12.3.2 外反射光学设计

内部半透过型 TFT-LCD 是在玻璃基板上设计凹凸形状的反射板,由于像素的一部分区域用于反射外界的入射光,使得像素的透光率明显下降。外部半透过型 TFT-LCD 的反射板设计在玻璃外面,玻璃基板的设计类似传统的透过型 TFT-LCD,所以外部半透过型 TFT-LCD 的透光率可以做得比内部半透过型 TFT-LCD 的高很多。外部半透过型 TFT-LCD 的另外一个优势是产品的视野角可以做得很大。

外部半透过型 TFT-LCD 的反射功能一般集成在 TFT 侧的偏光板上、背光源上的 BEF 等光学膜片上、背光源下的反射膜片上。图 12-12 给出了外部半透过型 TFT-LCD 中的反射贡献因素:①反射偏光板(偏光板+扩散胶+DBEF 结构);②BEF 等光学膜片;③反射片等。外部反射的反射率是反射偏光板、BEF 等光学膜片和反射片的反射强度总和乘显示屏的透光率。所以,外部反射的反射率普遍较低,一般在 5%左右。图 12-12 中,在 CF 侧偏光板的表面形成的反射光④,在 TFT 基板的金属上形成的反射光⑤,不能被有效控制,属于干扰成分。

在外部半透过型 TFT-LCD 的反射光学设计中,具有反射功能的背光源设计是一个非常重要的项目。图 12-3 给出了具有反射功能的背光源设计。如图 12-13 (a) 所示,如果使用传统背光源,则透过 BEF 的入射光大部分消耗在导光板内(有偏光解消)。在光学膜片中使用半透过膜片时,需要进行透过和反射的折中。如果把消耗在导光板内的光返回到显示屏一侧,在提高透



过能力的同时也增加了反射率。如图 12-13 (b) 所示, 把背光源反面设计成棱镜形状的结构 (简称反 PrismBL 结构), 去掉不必要的光学膜片, 因为导光板的反面大部分地方还是平坦的, 入射光被反射膜片反射回显示屏, 这样就可以提高整体的反射率 (没有偏光解消)。

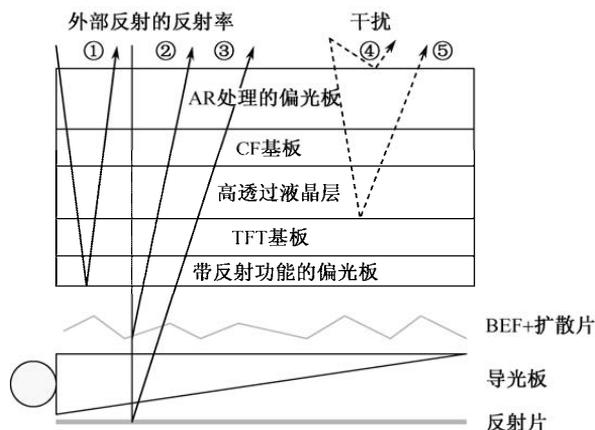


图 12-12 外部半透过型 LCD 中的反射贡献因素

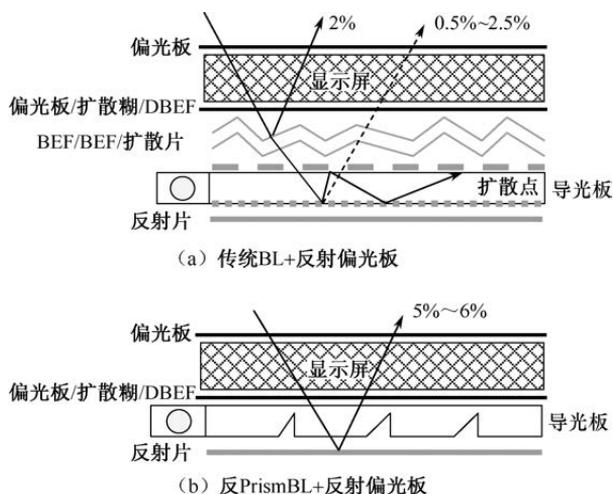


图 12-13 具有反射功能的背光源设计

对于图 12-13 (b) 所示的结构, 如果工作在透过模式, 则相应的反 PrismBL 结构的透过光学效果如图 12-14 所示。只有 $2/3$ 强的光源直接通过导光板出射到显示屏, 还有近 $1/3$ 的光源在反射片的反射作用下后斜方向出射, 不能



有效利用, 因此降低了显示屏的光学利用率。

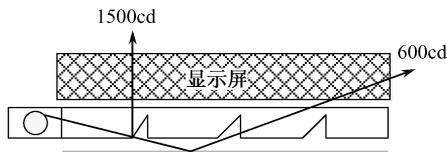


图 12-14 反 PrismBL 结构的透过光学效果

针对反 PrismBL 结构光学利用率低的特点, 可以在反 PrismBL 和反射偏光板之间设计一层反 Prism 光学膜片。图 12-15 给出了具有反 Prism 光学膜片的反射背光源设计。如图 12-15 (a) 所示, 使用反 Prism 光学膜片后, 入射光的 50% 被反射到显示屏, 剩下的 50% 透过光学膜片, 在背光源上被反射回反 Prism 光学膜片, 且其中一大半会透过反 Prism 光学膜片, 剩下的被反射回背光源而消耗掉。图 12-15 (b) 给出了这种结构的光学透过效果: 在背光源的沟槽处设计具有全反射范围的角度, 在导光板上以 60° 方向出射, 经过反 Prism 光学膜片后笔直地射入显示屏。

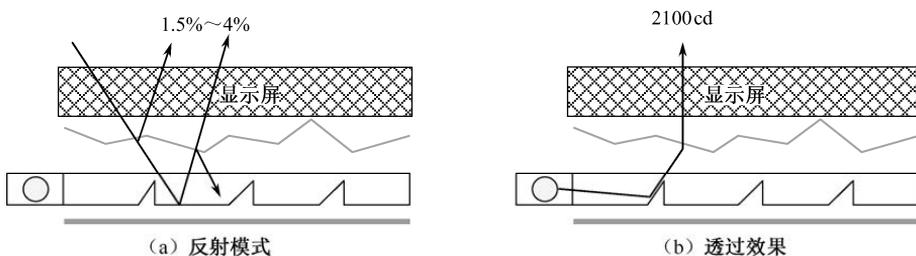


图 12-15 具有反 Prism 光学膜片的反射背光源设计

12.4 半透过型 TFT-LCD 的偏光光学设计

外部半透过型 TFT-LCD 的偏光光学和传统 TFT-LCD 的一样, 内部半透过型 TFT-LCD 普遍采用电控双折射 (Electrically Controlled Birefringence, ECB) 显示模式。这类显示器在给液晶盒施加电压时, 因为液晶的介电各向异性, 液晶分子的排列发生变化, 使液晶盒中的双折射率发生变化。若将液晶盒置于两枚偏振片之间, 则此折射率的变化就表现为透光率的变化。这种电光效应是通过外加电场控制液晶盒的双折射率而产生的, 所以叫作 ECB 效应。ECB 模式可分为常白和常黑两种光路设计方案, 下面介绍这两种模式



的 TFT-LCD 的偏光光学设计。

12.4.1 ECB 常白模式的偏光光学设计

常白模式是半透过程 TFT-LCD 的透过区和反射区在不加电时, 显示屏呈现一定亮度的白态。表 12-1 给出了 ECB 常白模式使用的偏光薄膜及其相应的参数数据。

表 12-1 ECB 常白模式使用的偏光薄膜及其相应的参数数据

项 目		参 数	数 据
CF 侧	偏光板	吸收轴	158°
	$\lambda/2$ 板	Δnd	275nm
		迟相轴角度	59°
	$\lambda/4$ 板	Δnd	175nm
迟相轴角度		0	
TFT 侧	$\lambda/4$ 板	Δnd	108nm
		迟相轴角度	90°
	$\lambda/2$ 板	Δnd	275nm
		迟相轴角度	35°
偏光板	吸收轴	24°	

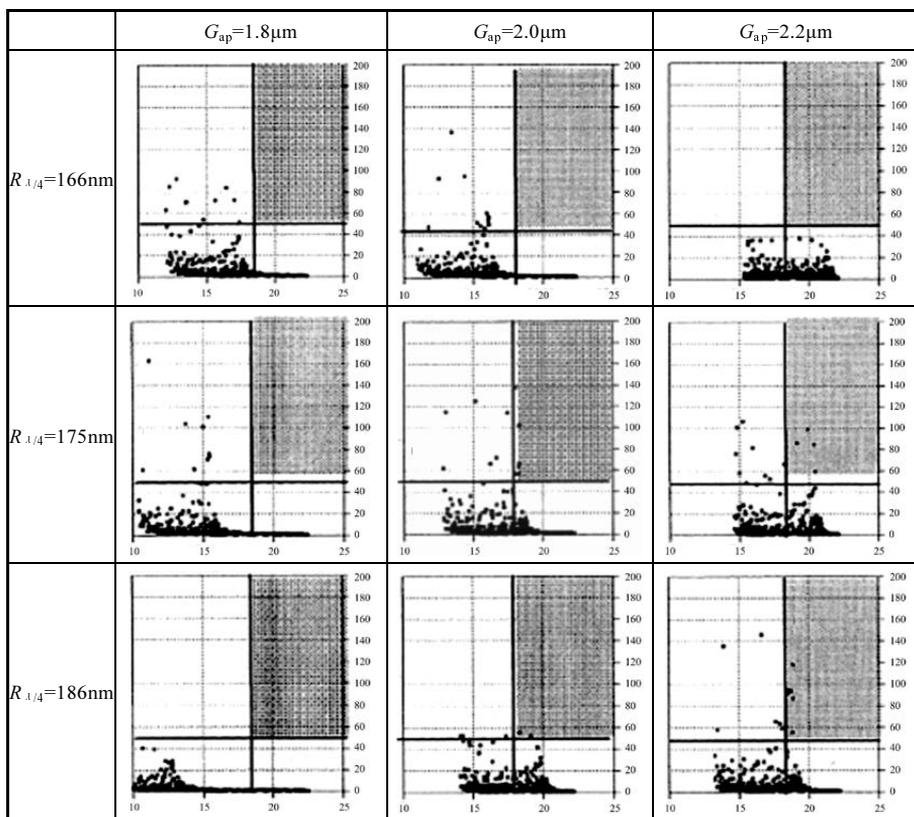
1. ECB 常白模式反射区的偏光光学设计

反射区的偏光光学只涉及 CF 基板一侧的偏光板、 $\lambda/2$ 板和 $\lambda/4$ 板。首先计算出残留 Δnd , 根据液晶的 Δn , 设定好驱动电压, 再结合 $\lambda/2$ 板的 Δnd (设为 275nm), 可以获得液晶的 Δnd 及 $\lambda/4$ 板的 Δnd 。然后再结合 $\lambda/4$ 板的迟相轴角度 (设为 0°), 获得偏光板的吸收轴角度和 $\lambda/2$ 板的迟相轴角度。最后, 验证并确定最佳配置的规格范围。

第一步要确定盒厚与 $\lambda/4$ 板相位差。对比度、反射率这两个指标在产品开发前就已确定好。设定三个盒厚的参考值, 分别为 $Gap=1.8\mu\text{m}$ 、 $Gap=2.0\mu\text{m}$ 和 $Gap=2.2\mu\text{m}$ 。设定三个 $\lambda/4$ 板相位差的参考值, 分别为 $R_{\lambda/4}=166\text{nm}$ 、 $R_{\lambda/4}=175\text{nm}$ 和 $R_{\lambda/4}=186\text{nm}$ 。根据盒厚与 $\lambda/4$ 板相位差的这些参考值, 对每一组盒厚与 $\lambda/4$ 板相位差的组合, 分别改变偏光板和 $\lambda/2$ 板的轴, 测得对比度与反射率的值。盒厚与 $\lambda/4$ 板相位差不同组合的对比度与发射率如表 12-2 所示。



从表 11-2 可以看出, 对比度和反射率较好的组合有 ($G_{ap}=2.0\mu\text{m}$, $R_{\lambda/4}=174\text{nm}$)、($G_{ap}=2.0\mu\text{m}$, $R_{\lambda/4}=174\text{nm}$)、($G_{ap}=2.2\mu\text{m}$, $R_{\lambda/4}=185\text{nm}$)。从这三个合格的组合中, 可以确定最终的盒厚与 $\lambda/4$ 板相位差, 但是需要考虑 Δuv 的值。反射区的 Δuv 值不能超过 0.004。因此可以选择三个合格组合中, Δuv 值最小的组合, 就是所要设计的反射区盒厚值与 $\lambda/4$ 板相位差值。案例中的 ($G_{ap}=2.0\mu\text{m}$, $R_{\lambda/4}=175\text{nm}$) 就是这样确定下来的。

表 12-2 盒厚与 $\lambda/4$ 板相位差不同组合的对比度与发射率

第二步要确定偏光板和 $\lambda/2$ 板的轴。把液晶屏盒厚 $G_{ap}=2.0\mu\text{m}$, $\lambda/4$ 板位相差 $R_{\lambda/4}=175\text{nm}$ 确定下来后, 不断变换偏光板和 $\lambda/2$ 板的轴, 根据仿真得出的对比度、反射率和 Δuv 值, 确定偏光板和 $\lambda/2$ 板的轴。

图 12-16 分别给出了 $\lambda/2$ 板的迟相轴角度最佳配置的关系曲线, 可以推断出 $\lambda/2$ 板的迟相轴角度的最佳配置。从图 12-16 (a) 中可以看出, 无论偏光板吸收轴角度怎么变化, 反射率的值都能满足 12% 这个规



格。而满足对比度 50 这个规格的偏光板吸收轴角度的最大值集中在 58° 左右。从图 12-16 (b) 中可以看出, 偏光板吸收轴角度在 58° 以上都能满足 Δuv 小于 0.004 的规格要求。权衡对比度和 Δuv 的重要性, 可以确定偏光板吸收轴角度为 59° 。

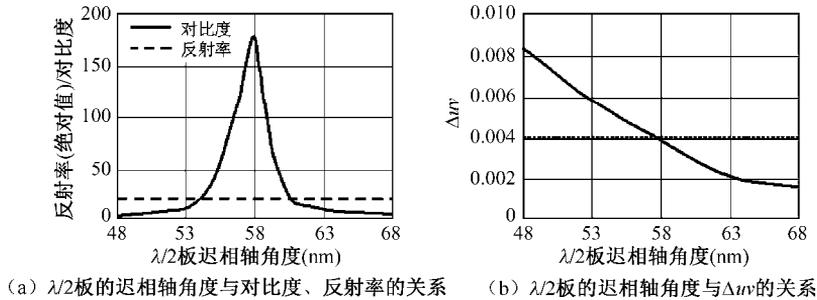


图 12-16 $\lambda/2$ 板的迟相轴角度的最佳配置

图 12-17 分别给出了偏光板吸收轴角度和对比度、反射率、 Δuv 的关系曲线。从图 12-17 (a) 中可以看出, 无论偏光板吸收轴角度怎么变化, 反射率的值都能满足 12% 这个规格。而对于对比度 50 这个规格的偏光板吸收轴角度, 在 $156^\circ \sim 162^\circ$ 都是满足的。从图 12-17 (b) 中可以看出, 偏光板吸收轴角度在 158° 以下都能满足 Δuv 小于 0.004 的规格要求。权衡对比度和 Δuv 的重要性, 可以确定偏光板吸收轴角度为 158° 。

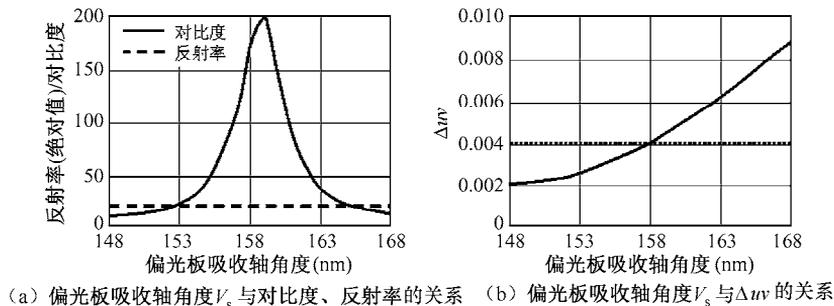


图 12-17 偏光板吸收轴角度和对比度、反射率、 Δuv 的关系曲线

根据上述的分析结果, 可以获得最佳的偏光板反射功能部的设计参数: 液晶屏盒厚为 $2.0\mu\text{m}$; $\lambda/4$ 板的相位差为 175nm ($\lambda/4$ 板的迟相轴角度设为 90°); 偏光板吸收轴为 158° ; $\lambda/2$ 板的迟相轴角度为 59° ($\lambda/2$ 板的 Δnd 设为 275nm)。

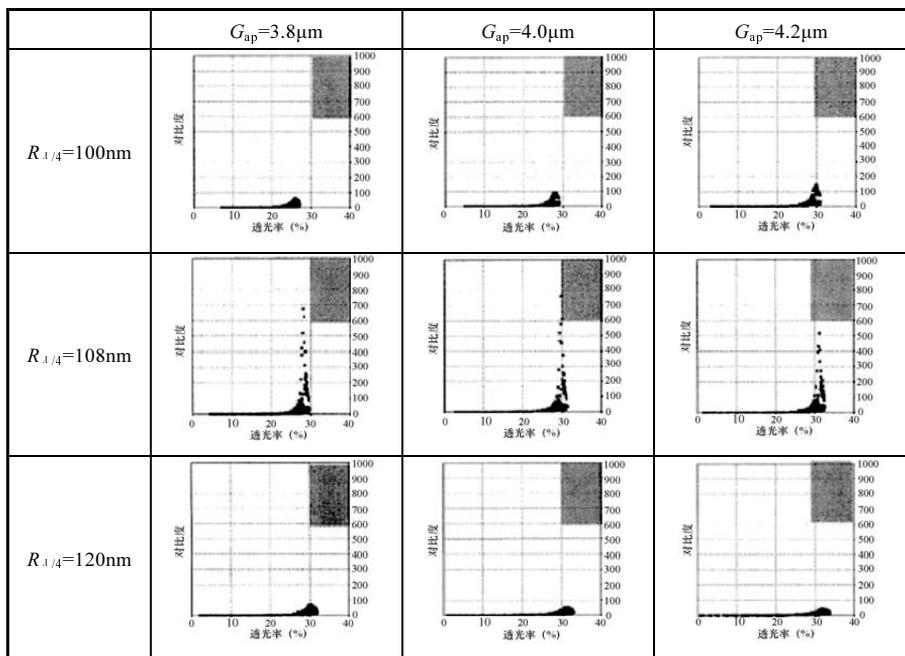


2. ECB 常白模式透过区的偏光光学设计

透过区的偏光光学还涉及 TFT 基板一侧的偏光板、 $\lambda/2$ 板和 $\lambda/4$ 板。与 CF 侧偏光光学的设计一样, 根据液晶的 Δn , 设定好驱动电压, 再结合 $\lambda/2$ 板的 Δnd (设为 275nm), 可以获得液晶的 Δnd 及 $\lambda/4$ 板的 Δnd 。然后, 再结合 $\lambda/4$ 板的迟相轴角度 (设为 90°), 获得偏光板的吸收轴角度和 $\lambda/2$ 板的迟相轴角度。最后, 验证并确定最佳配置的规格范围。

第一步要确定盒厚与 $\lambda/4$ 板相位差。设定三个盒厚的参考值分别为 $G_{\text{ap}}=3.8\mu\text{m}$ 、 $G_{\text{ap}}=4.0\mu\text{m}$ 和 $G_{\text{ap}}=4.2\mu\text{m}$ 。设定三个 $\lambda/4$ 板相位差的参考值分别为 $R_{\lambda/4}=100\text{nm}$ 、 $R_{\lambda/4}=108\text{nm}$ 和 $R_{\lambda/4}=120\text{nm}$ 。根据盒厚与 $\lambda/4$ 板相位差的这些参考值, 对每一组盒厚与 $\lambda/4$ 板相位差的组合, 分别改变偏光板和 $\lambda/2$ 板的轴, 测得对比度与透光率的值。盒厚与 $\lambda/4$ 板相位差不同组合的对比度与透光率如表 12-3 所示。从表 12-3 可以看出, 对比度和透光率较好的组合只有 $G_{\text{ap}}=4.0\mu\text{m}$, $R_{\lambda/4}=108\text{nm}$ 。

表 12-3 盒厚与 $\lambda/4$ 板相位差不同组合的对比度与透光率



第二步要确定偏光板和 $\lambda/2$ 板的轴。把液晶屏盒厚 $G_{\text{ap}}=4.0\mu\text{m}$, $\lambda/4$ 板位相差 $R_{\lambda/4}=108\text{nm}$ 确定下来后, 不断变换偏光板和 $\lambda/2$ 板的轴, 根据仿真得出



的对比度、透光率的值，确定偏光板和 $\lambda/2$ 板的轴。

图 12-18 分别给出了 $\lambda/2$ 板的迟相轴角度和对比度、透光率的关系曲线。从图 12-18 (a) 中可以看出， $\lambda/2$ 板的迟相轴角度在 $31^\circ \sim 36^\circ$ 都满足透光率的规格。再结合图 12-18 (b) 的数据， $31^\circ \sim 36^\circ$ 对比度最高在 36° ，因此可以确定 $\lambda/2$ 板的迟相轴角度为 35° 。

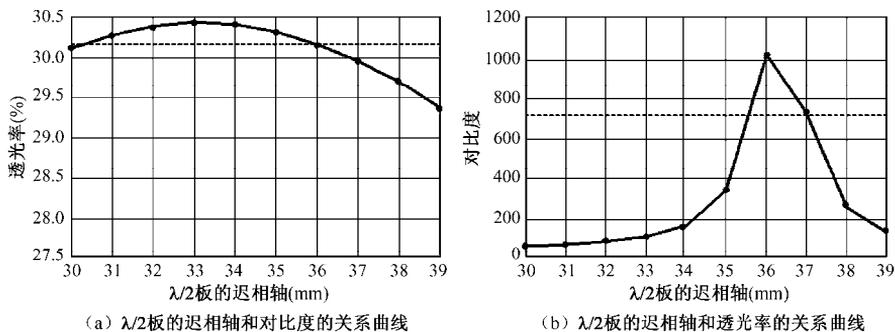


图 12-18 $\lambda/2$ 板的迟相轴角度和对比度、透光率的关系曲线

图 12-19 分别给出了偏光板吸收轴角度和对比度、透光率的关系曲线。从图 12-19 (a) 中可以看出，偏光板吸收轴角度在 $24^\circ \sim 29^\circ$ 都满足透光率的规格。再看图 12-19 (b) 的数据，满足对比度规格的偏光板吸收轴角度只有 23° 和 24° 。这样就可以确定偏光板吸收轴角度为 24° 。

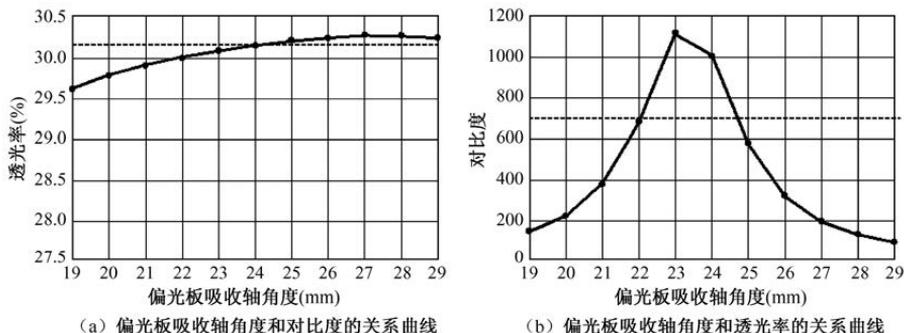


图 12-19 偏光板吸收轴角度和对比度、透光率的关系曲线

根据上述的分析结果，可以获得最佳的偏光板透过功能部的设计参数分别为液晶屏盒厚为 $4.0\mu\text{m}$ ； $\lambda/4$ 板的相位差为 108nm ($\lambda/4$ 板的迟相轴角度设为 0°)；偏光板吸收轴为 24° ； $\lambda/2$ 板的迟相轴角度为 35° ($\lambda/2$ 板的 Δnd 设为 275nm 或 270nm)。



12.4.2 ECB 常黑模式的偏光光学设计

常黑模式是半透过型 TFT-LCD 的透过区和反射区在不加电时, 显示屏呈现黑态。表 12-4 给出了 ECB 常黑模式使用的偏光薄膜及其相应的参数数据。

表 12-4 ECB 常黑模式使用的偏光薄膜及其相应的参数数据

项 目		参 数	数 据
CF 侧	偏光板	吸收轴	15°
	$\lambda/2$ 板	Δnd	275nm
		迟相轴角度	30°
TFT 侧	$\lambda/4$ 板	Δnd	108nm
		迟相轴角度	90°
	$\lambda/2$ 板	Δnd	275nm
		迟相轴角度	30°
	偏光板	吸收轴	105°

1. ECB 常黑模式反射区的偏光光学设计

反射区的偏光光学只涉及 CF 基板一侧的偏光板和 $\lambda/2$ 板。根据液晶的 Δn , 设定好驱动电压, 再结合 $\lambda/2$ 板的 Δnd (设为 275nm), 可以获得液晶的 Δnd 。根据液晶的 Δnd , 此次液晶相当于 $\lambda/4$ 板, 设迟相轴角度为 0°, 获得偏光板的吸收轴角度和 $\lambda/2$ 板的迟相轴角度。最后, 验证并确定最佳配置的规格范围。

第一步要确定盒厚。对比度、反射率这两个指标在产品开发前就已确定好。设定五个盒厚的参考值, 分别为 $G_{ap}=1.2\mu\text{m}$ 、 $G_{ap}=1.4\mu\text{m}$ 、 $G_{ap}=1.6\mu\text{m}$ 、 $G_{ap}=1.8\mu\text{m}$ 和 $G_{ap}=2.0\mu\text{m}$, 模拟得出对比度和反射率与盒厚的关系, 从而得出最优的盒厚。反射区盒厚与对比度和反射率的关系如图 12-20 所示。根据图 12-20, ECB 常黑模式反射区的最佳盒厚为 1.8 μm 。

第二步要确定偏光板和 $\lambda/2$ 板的轴。把液晶屏盒厚 $G_{ap}=1.8\mu\text{m}$, 确定下来后, 不断变换偏光板和 $\lambda/2$ 板的轴, 根据仿真得出的对比度、反射率确定偏光板和 $\lambda/2$ 板的轴, 以确定偏光板吸收轴角度为 15°和 $\lambda/2$ 板的迟相轴角度为 30°。

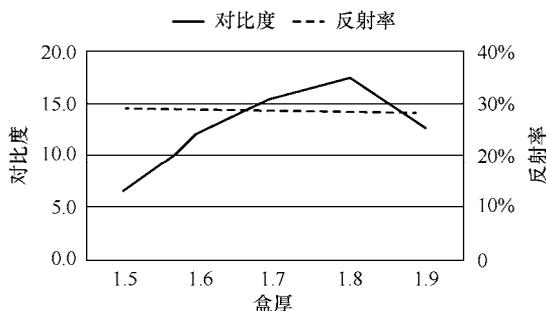


图 12-20 反射区盒厚与对比度和反射率的关系

2. ECB 常黑模式透过区的偏光光学设计

透过区的偏光光学还涉及 TFT 基板一侧的偏光板、 $\lambda/2$ 板和 $\lambda/4$ 板。与 CF 侧偏光光学的设计一样，根据液晶的 Δn ，设定好驱动电压，再结合 $\lambda/2$ 板的 Δnd （设为 275nm ），可以获得液晶的 Δnd 及 $\lambda/4$ 板的 Δnd 。然后，再结合 $\lambda/4$ 板的迟相轴角度（设为 90° ），获得偏光板的吸收轴角度和 $\lambda/2$ 板的迟相轴角度。最后，验证并确定最佳配置的规格范围。

第一步要确定盒厚与 $\lambda/4$ 板相位差。设定三个盒厚的参考值分别为 $G_{\text{ap}}=2.3\mu\text{m}$ 、 $G_{\text{ap}}=2.5\mu\text{m}$ 和 $G_{\text{ap}}=2.7\mu\text{m}$ 。透过区盒厚与对比度和透光率的关系如图 12-21 所示。根据图 12-21，ECB 常黑模式透过区的最佳盒厚为 $2.5\mu\text{m}$ 。设定三个 $\lambda/4$ 板相位差的参考值分别为 $R_{\lambda/4}=100\text{nm}$ 、 $R_{\lambda/4}=108\text{nm}$ 和 $R_{\lambda/4}=120\text{nm}$ 。对比度和透光率较好的组合只有 $G_{\text{ap}}=2.5\mu\text{m}$ 、 $R_{\lambda/4}=108\text{nm}$ 。

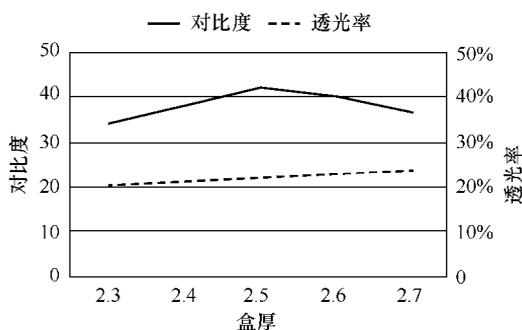


图 12-21 透过区盒厚与对比度和透光率的关系

第二步要确定偏光板和 $\lambda/2$ 板的轴。把液晶屏盒厚 $G_{\text{ap}}=2.5\mu\text{m}$ ， $\lambda/4$ 板位相差 $R_{\lambda/4}=108\text{nm}$ 确定下来后，不断变换偏光板和 $\lambda/2$ 板的轴，根据仿真得出



的对比度、透光率的值, 确定偏光板和 $\lambda/2$ 板的轴, 最后的结果是偏光板吸收轴角度为 105° , $\lambda/2$ 板的迟相轴角度为 30° 。

根据上述的分析结果, 可以获得最佳的偏光板透过功能部的设计参数分别为液晶屏盒厚为 $2.5\mu\text{m}$; $\lambda/4$ 板的相位差为 108nm ($\lambda/4$ 板的迟相轴角度设为 0°); 偏光板吸收轴为 105° ; $\lambda/2$ 板的迟相轴角度为 30° ($\lambda/2$ 板的 Δnd 设为 275nm 或 270nm)。

本章参考文献

- [1] T. Ishinabe, H. Fujikake, K. Kusama, et al. WideColor-Gmut and Wide-Viewing-Angle Color Reflective LCD with Novel Anisotropic Diffusion Layer[J]. Sid International Symposium Digest of Technical Papers, 2013, 44(1): 350-353.
- [2] T. Ishinabe, T. Nakayama, T. Miyashita, et al. "Design of Light-Diffusing Film for Full-Color Reflective Liquid Crystal Display with High Contrast and Wide Viewing Angle"[J]. Japanese Journal of Applied physics. 2004, 43(9A): 6152-6157.
- [3] 草间健太郎, 片桐麦, 大栗知生. 光扩散膜用组合物和光扩散膜 [P]. CN105051575A, 2014.
- [4] N. Sugiura, K. Tashiro, K. Ohmuro, et al. A Novel Vertically Aligned Reflective-Color TFT-LCD with High Contrast Ratio[J]. Sid Symposium Digest of Technical Papers, 2002, 33(1):1386-1389.
- [5] Sano T, Yamaguchi H, Kawata Y, et al. Reflective Full-Color LCD Using LTPS TFT at 1Hz with Measures against Photo Leakage Current[J]. Sid Symposium Digest of Technical Papers, 2016, 47(1):688-691.
- [6] Yasufumi Asao. Hybrid Color Reflective LCD with a White Subpixel[J]. Sid Symposium Digest of Technical Papers, 2006, 37(1):1930-1933.
- [7] Mak H Y, Xu P, Du T, et al. Photoaligned transfective liquid crystal display using low twist nematic and electricity controlled birefringence modes[J]. Sid Symposium Digest of Technical Papers, 2012, 39(1):1908-1911.
- [8] Kohichi Fujimori, Yozo Narutaki, Yasuhisa Itoh, et al. New Color Filter Structures for Transfective TFT - LCD[J]. Sid Symposium Digest of Technical Papers, 2002, 33(1):1382-1385.
- [9] Sabnis R W. Color filter technology for liquid crystal displays[J]. Displays, 1999, 20(3):119-129.
- [10] Zhu X, Ge Z, Wu T X, et al. Transfective Liquid Crystal Displays[J]. Journal of Display Technology, 2005, 1(1):15-29.



- [11] Y Li, M Jiao, S-T Wu. Transflective display using a polymer-stabilized blue-phase liquid crystal[J]. Optics Express, 2010, 18(16):16486-16491.
- [12] Lee S H , Do H W , Lee G D , et al. A Novel Transflective Liquid Crystal Display with a Periodically Patterned Electrode[J]. Japanese Journal of Applied Physics, 2003, 42(12A):L1455-L1458.
- [13] Lee G S , Lee J H , Kim J C , et al. Single cellgap transflective liquid crystal cell with high contrast and high cellgap tolerance.[J]. Optics Express, 2009, 17(3):1361-71.
- [14] Song J H , Lim Y J , Lee M H , et al. Electro-optic characteristics and switching principle of a single-cell-gap transflective liquid-crystal display associated with in-plane rotation of liquid crystal driven by a fringe-field[J]. Applied Physics Letters, 2005, 87(1):397.
- [15] Kim M , Lim Y J , Her J H , et al. Transflective fringe-field switching liquid crystal display using an embedded wire?grid polarizer[J]. Current Applied Physics, 2011, 11(3):582-585.
- [16] Ge Z , Jiao M , Lu R , et al. Wide-View and Broadband Circular Polarizers for Transflective Liquid Crystal Displays[J]. Journal of Display Technology, 2008, 4(2):129-138.
- [17] Kim H Y , Ge Z , Wu S T , et al. Wide-view transflective liquid crystal display for mobile applications[J]. Applied Physics Letters, 2007, 91(23):231108.
- [18] Ge Z , Zhu X , Lu R , et al. Transflective liquid crystal display using commonly biased reflectors[J]. Applied Physics Letters, 2007, 90(22):221111-221111-3.
- [19] Maeda T , Matsushima T , Okamoto E , et al. Reflective and transflective color LCDs with double polarizers[J]. Journal of the Society for Information Display, 2012, 7(1):9-15.
- [20] Her J H , Shin S J , Lim Y J , et al. Transflective Fringe-Field Switching Liquid Crystal Display without Any Retarder[J]. Optics Express, 2010, 18(22):22842-22849.
- [21] Chen T J , Chu K L . Pretilt angle control for single-cell-gap transflective liquid crystal cells[J]. Applied Physics Letters, 2008, 92(9):091102.
- [22] Ge Z , Wu T X , Wu S T . Single cell gap and wide-view transflective liquid crystal display using fringe field switching and embedded wire grid polarizer[J]. Applied Physics Letters, 2008, 92(5):051109-051109-3.
- [23] Kang S G , Kim S H , Song S C , et al. Development of a Novel Transflective Color LTPS-LCD with Cap-Divided VA-Mode[J]. Sid Symposium Digest of Technical Papers, 2012, 35(1):31-33.
- [24] Ge Z , Wu S T , Lee S H . Wide-view and sunlight readable transflective liquid-crystal display for mobile applications[J]. Optics Letters, 2008, 33(22): 2623-



2625.

- [25] Shieh H , Huang Y , Su M , et al. Single cell-gap transflective color TFT-LCD by using image-enhanced reflector[J]. Sid Symposium Digest of Technical Papers, 2012, 34(1):86-89.
- [26] Xu P , Mak H Y , Muravsky A , et al. Photoaligned transflective liquid crystal display with single cell gap using OCB and low twist nematic modes[J]. Sid Symposium Digest of Technical Papers, 2012, 38(1):717-720.
- [27] Itou O , Hirota S , Tanno J , et al. Enhancement of Viewing Performance of New Transflective In-Plane Switching Liquid Crystal Displays Using In-Cell Retarder(s)[J]. Japanese Journal of Applied Physics, 2008, 47(9):7195-7202.
- [28] Ge, Zhibing, Wu, Shin - Tson. Device Concept of Transflective Liquid Crystal Displays[M]. John Wiley & Sons, Ltd, 2010.
- [29] Kim J , Kim D W , Lim Y W , et al. Brightness Improvement of Transflective LCD in a Unified Configuration[J]. Sid Symposium Digest of Technical Papers, 2012, 37(1):817-820.
- [30] Mossman M A , Kotlicki A , Whitehead L A , et al. New Reflective Color Display Technique Based on Total Internal Reflection and Subtractive Color Filtering[J]. Sid Symposium Digest of Technical Papers, 2012, 32(1):1054-1057.
- [31] Song C , Wang Q H , Li D H , et al. A single-cell-gap transflective liquid-crystal display using different pretilt angles in transmissive and reflective regions[J]. Journal of the Society for Information Display, 2011, 19(6):435-440.
- [32] Ji Z . Large Pixel Reflective Color Display for Outdoor Applications[J]. SID Symposium Digest of Technical Papers, 2017, 48(1):1093-1096.
- [33] Kitson S , Geisow A , Rudin J , et al. Bright color reflective displays with interlayer reflectors[J]. Optics Express, 2011, 19(16):15404-15414.

反侵权盗版声明

电子工业出版社依法对本作品享有专有出版权。任何未经权利人书面许可，复制、销售或通过信息网络传播本作品的行为；歪曲、篡改、剽窃本作品的行为，均违反《中华人民共和国著作权法》，其行为人应承担相应的民事责任和行政责任，构成犯罪的，将被依法追究刑事责任。

为了维护市场秩序，保护权利人的合法权益，我社将依法查处和打击侵权盗版的单位和个人。欢迎社会各界人士积极举报侵权盗版行为，本社将奖励举报有功人员，并保证举报人的信息不被泄露。

举报电话：（010）88254396；（010）88258888

传 真：（010）88254397

E-mail: dbqq@phei.com.cn

通信地址：北京市万寿路 173 信箱

电子工业出版社总编办公室

邮 编：100036